

Actueel I.C.-Handboek

**Een systematisch opbouwwerk
met een overzicht van de
belangrijkste I.C.'s,
hun kenmerken
en aansluitingen**

BASISWERK

Door B. van Duuren, J. Verstraten en J. Zondervan

WEKA-Uitgeverij:
Amsterdam, Parijs, Zurich, Milaan, Barcelona, Wenen, Londen, Chicago,
Kissing

Actueel I.C.-Handboek: een systematisch
opbouwwerk met een overzicht van de belangrijkste
I.C.'s, hun kenmerken en aansluitingen:
Basiswerk/door B. van Duuren, J. Zondervan en
J. Verstraten: [Ill. Ron Huveneers] – Amsterdam
WEKA – Uitgeverij – III
Met reg.
ISBN 90 - 70829 - 09 - 6 losbl.
SISO 644 - 2 UDC 621 - 3 - 049 - 77

ISBN 90 - 70829 - 09-x
Dit boek werd in opdracht van
WEKA UITGEVERIJ B.V. te Amsterdam
gezet bij Fotoset Zaanstad bv te Wormerveer en
gedrukt bij Dekker en Dekker te Amsterdam.

Het omslag werd ontworpen door
WEKA UITGEVERIJ B.V. i.s.m.
Elektronika 2000 te Amsterdam.

WEKA UITGEVERIJ B.V., Postbus
61196, 1005 HD Amsterdam.

1

Inhoud

Inhoud

- 1/1 Over dit naslagwerk
- 112 Inhoud
- 1/3 Alfabetisch
- 1/4 Numeriek-register

1/1

Over dit naslagwerk

Enige tienduizenden geïntegreerde schakelingen zijn er op de markt. Beschreven in ongeveer 750 data-boeken en catalogi, goed voor een kleine dertig strekkende meter boekenkast, de tegenwaarde van pakweg twintigduizend gulden.

Een tezelfdertijd waardevol en waardeloos bezit.

Waardevol omdat het de enige mogelijkheid is om op iedere vraag over functie, toepassing en karakteristieken van iedere schakeling een antwoord te vinden.

Waardeloos omdat die dertig meter papier aan de linkerkant net zo snel naar de recycling afgevoerd kan worden als er aan de rechterkant aanvullingen worden toegevoegd.

Waardeloos omdat er een weliswaar compleet, maar volledig ontoegankelijk archief ontstaat.

Toch is het voor eenieder die meer dan oppervlakkig hetzij beroepsmatig, hetzij als hobbyist bij de elektronica betrokken is van het grootste belang up-to-date informatie in huis te hebben over alles wat de technologie-explosie van de laatste tientallen jaren aan IC's heeft rondgestrooid.

Die informatie-behoefte kan men op drie manieren proberen te bevredigen.

Ofwel koopt men alle data-boeken van stel de tien meest belangrijke IC-fabrikanten.

Toch nog steeds een vijftigtal naslagwerken en een investering van een twee mille. Duur betaald, want al snel stelt men vast dat min-

stens 75% van de geleverde informatie ofwel vijfvoudig aanwezig is, ofwel volstrekt overbodig is.

Een heleboel IC's worden immers door diverse fabrikanten onder dezelfde of verschillende codering op de markt gebracht. Bovendien mag het voor iemand die een satelliet wil bouwen van groot belang zijn precies te weten hoeveel een IC weegt, de gebruiker die het niet zo hoog zoekt zal dat een zorg wezen. Net zo onbelangrijk als de paginalange beschrijvingen van alle tests waaraan met een specifieke schakeling onderworpen heeft. Of als een volledig uitgewerkt intern schema, of als een honderdvoudig aanwezig volledig overzicht van alle basistoepassingen van operationele versterkers.

Ofwel koopt men enige IC-compendia, door verschillende binnen- en buitenlandse uitgeverijen op de markt gebracht.

Kompleet, maar zeer beknopt. En wel zo beknopt, dat de moeizaam vergaarde informatie voor een heleboel geïnteresseerden toch weer ontoegankelijk is. Want je moet al goed zijn ingevoerd in de zeden en gebruiken van bijvoorbeeld temperatuur-sensors om te weten wat een op zich zeer belangrijke parameter als de I_{PTAT} nu eigenlijk voorstelt. En zonder deze achtergrondinformatie heeft men niets aan de wetenschap dat IC x een I_{PTAT} heeft van $10 \mu A$ en zijn concurrent y en I_{PTAT} van niet minder dan $100 \mu A$.

Om dan maar niet te spreken van het volledig ontbreken van applicatie-schakelingen in dit soort compendia! Je moet al van goede huize komen om uit je blote hoofd te weten

hoe je een dood brokje materie als een TL 595 switching regulator kan omvormen tot een sprankelende geschakelde voeding.

Ofwel, en het zal duidelijk zijn dat wij dit van harte aanbevelen, verpand men zijn hart aan dit IC Handboek van UitgeverijWEKA.

Die aanbeveling is niet ten onrechte.

Dit Handboek kiest immers voor een unieke benadering van de vraagstelling 'hoe vind ik het meest geschikte IC voor mijn specifieke toepassing'. Een benadering die niet is opgelegd door een niet in de materie geïnteresseerde uitgever, maar door de auteurs zélf is aangedragen. Auteurs met een jarenlange ervaring op het gebied van het ontwerpen van geavanceerde elektronische schakelingen. Een benadering, ontstaan uit de eigen frustraties opgelopen bij het urenlang doorploegen van tientallen data-boeken op zoek naar dat ene IC.

Laat ons even de basis-opbouw van dit Handboek doorlopen aan de hand van een praktisch voorbeeld.

Stel dat men een digitale temperatuurmeter wil bouwen en niets afweet van de technieken die daarvoor ontwikkeld zijn en nog veel minder van de gëintegreerde schakelingen die daarvoor op de markt zijn.

De logische indeling van paragraaf 1/2 in twintig functionele hoofdstukken voert ons onmiddellijk naar hoofdstuk 19, de 'sensoren'. Een korte blik op de inhouds-paginavan dit hoofdstuk overtuigt ons ervan dat de temperatuursensoren samengebracht zijn in paragraaf 19/3.

Men zou echter net zo goed eerst het alfabetische functie-register van paragraaf 1/3 kunnen raadplegen en via 'temperatuur-sensoren' onder de letter T ook in paragraaf 19/3 belanden.

Goed, paragraaf 19/3. Snel gevonden dank zij de plastic tabbladen, onmiddellijk inzicht in het markt-aanbod door de eigen inhouds-op-

gave met fundamentele gegevens van niet minder dan 34 verschillende beschikbare IC's voor het beoogde doel.

Hoe nu te kiezen?

Sub-paragraaf 19/3.1, 'achtergrond-informatie', brengt verlichting. In deze sub-paragraaf worden in kort bestek de verschillende sensor-technieken met hun voor- en nadelen besproken. Vijf minuten later is men voldoende in de materie ingewerkt om weldoordacht voor een IC uit de ICL 8073 familie te kunnen beslissen.

En die I_{PTAT} heeft dan ook geen geheimen meer!

Dank zij de duidelijke vette type-koppen in sub-paragraaf 19/3.2 heeft men binnen de 10 seconde alle belangrijke gegevens van deze IC's voor ogen.

Zodat men prijsbewust kan kiezen voor dát IC uit de familie dat het meest aansluit bij het gewenste temperatuur-bereik en de vereiste nauwkeurigheid.

Maar daarmee heeft men nog geen schema van een digitale temperatuurmeter op papier staan. Dus wordt de type-beschrijving afgesloten met een kopje 'voorbeeld-schakelingen', waarin men figuur 19/3.2-35 aantreft als basis-schakeling voor het IC gebruikt als besturing van een digitale uitlezing.

Het is deze voor honderd procent op de praktijk gerichte filosofie die dit IC Handboek tot zo'n waardevol en onmisbaar naslagwerk verheft.

Maar dit Handboek biedt nog veel meer!

Zoals bijvoorbeeld een numeriek type-register, waarin men aan de hand van het typenummer van een IC direct naar de pagina waarop het IC wordt besproken wordt geleid. Of de fabrikanten-identificatie van sub-paragraaf 2/3, waarin verband wordt gelegd tussen de naamgeving van een IC en de producent. Of het register van fabrikanten, importeurs en distributors (2/10) waardoor de verbinding tussen koper en verkoper wordt gelegd. En de meest uitgebreide coderings-ver-

klaring ooit gepubliceerd (2/2) waarmee men inzicht krijgt in de betekenis van iedere letter en ieder cijfer van de vaak tien digits lange volledige type-codering van een IC.

Een klein woordje van dank mag overigens niet ontbreken voor Andrea Arends die mee heeft geholpen aan het invullen en corrigeren van het digitale gedeelte.

En tot slot, maar zeker niet op de laatste plaats, willen we de driemaandelijke aanvullingen nog noemen, die dit IC Handboek zullen vervolledigen en nadien alle nieuw op de markt verschijnende schakelingen onmiddellijk op de juiste plaats zullen onderbrengen.

Jos Verstraten
eindredacteur IC Handboek

1/2

Inhoud

- 1. Inhoud**
 - 1/1 Over dit naslagwerk
 - 1/2 Inhoud
 - 1/3 Alfabetisch functie-register
 - 1/4 Numeriek register

- 2. Algemene informatie**
 - 2/2 Coderingen van geïntegreerde schakelingen
 - 2/4 IEC symbolen voor logische schakelingen
 - 2/5 Algemene eigenschappen van digitale families
 - 2/6 Interfacing van digitale families
 - 2/7 Algemene opbouw van een microprocessor
 - 2/10 Register van fabrikanten, importeurs en distributeurs
 - 2/11 Equivalenten-lijsten

- 3. Poorten, invertors en buffers**
 - 3/1 AND-poorten
 - 3/2 OR poorten
 - 3/3 Nand-poorten
 - 3/4 NOR-poorten
 - 3/5 EXOR-poorten
 - 3/6 Poorten met Schmitt-triggeringangen
 - 3/9 Inverters en buffers

- 4. Flip-Flop's, Latchers, tellers en schuifregisters**
 - 4/1 Type-D flip-flops
 - 4/2 Type J-K flip-flops
 - 4/5 Binaire tellers
 - 4/6 BCD tellers

- 5. Decoders en digitale multiplexers**
 - 5/3 Decoders/digitale multiplexers
 - 5/4 Data selectors/digitale multiplexers

- 6. Digitale rekenkundige circuits**
 - 6/2 Full-adders
 - 6/3 Magnitude comparatoren

- 7. Microprocessoren**
 - 7/2 Achttien bits processoren

- 8. Geheugens**
8/2 Statische RAM's

- 9. Perifere schakelingen voor microprocessoren**
9/2 Interface adaptors

- 10. Operationele versterkers**
10/1 Eigenschappen en algemene voorbeeld-schakelingen
10/6 Operational transconductance amplifiers (DTA'S)

- 11. Analoge rekenkundige schakelingen**
11/4 RMS-omzetters

- 12. Analooq naar digitaal en digitaal naar analooq omzetters**
12/4 Analooq naar digitaal omzetters, zeven-segments uitgangen
12/8 Flash omzetters

- 13. Analoge schakelaars**
13/8 Matrix-schakelaars

- 14. Schakelingen voor audio toepassingen**
14/1 LF voorversterkers
14/4 Analoge vertraginglijnen
14/6 Eindversterkers
14/8 Diversen

- 15. Schakelingen voor radio- en t.v. toepassingen**
15/5 Complete AM/FM-ontvangers en sub-systemen

- 16. Schakelingen voor geluid- en klank-synthese**
16/1 Attentie-toon schakelingen

- 17. Signaal-generatoren**
17/2 Functie-generatoren
17/4 Timers

- 18. Optische schakelingen**
18/10 Opto-koppelaars 220V \sim \rightarrow schakeling
18/14 Diversen

- 19. Sensoren**
19/3 Temperatuursensoren

- 20. Communicatie-schakelingen**

- 21. Schakelingen voor gelijkspanningen stroomstabilisatie**
21/8 Shunt-stabilisatoren

- 22. Diversen**
22/6 Diode-array's
22/11 Buitenbeentjes

1/3

Alfabetisch functieregister

16 bits processoren	7/3
32 bits processoren	7/4
4 bits processoren	7/1
8 bits processoren	7/2

A

A/D omzeters	12/3
Aanraak-sensoren	19/1
Acht bits processoren	7/2
Achtpolige schakelaars	13/5
Adapters. interface	9/2
Adders. full	6/2
Adders. half	6/1
Afbuigschakelingen	15/8
Afkortingen en symbolen. verklaring van	2/1
Afmetingen en codering van behuizingen	2/9
Afwijkende code. tellers volgens	4/7
Algemene eigenschappen van digitale families	2/5
Algemene opbouw van een microprocessor	2/7
ALO's	6/6
AM-FM middenfrequent demodulatoren	15/3
AM-FM middenfrequent versterkers	15/3
AM/FM ontvangers	15/5
Analoge buffers	10/5
Analoge line-drivers	20/1
Analoge recorders	20/1
Analoge vermeingvuldigers	11/2

Analoog/digitaal omzeters	12/3
AND-poorten	3/1
Aquisitiesystemen. data-	12/7
Arithmetic logic units	6/6
Audio vertraagslijnen	14/4

B

Bar-codelezers	18/12
BCD naar decimaal decoders	5/1
BCD-tellers	4/6
Beeldverwerking, ICs voor digitale	15/12
Behuizingen. afmetingen en codering van	2/9
Benaderingssensoren	19/1
Binair naar decimaal decoders	5/1
Binaire multipliers	6/4
Binaire tellers	4/5
Binaire vermeingvuldigers	6/4
Bipolaire op-amps	10/2
Buffers	3/9
Buffers. analoge	10/5
Buffers. twee-richtings	3/10

C

Chopper versterkers	10/4
Codering en afmetingen van behuizingen	2/9

Codering van geïntegreerde schakelingen	2/2
Communicatie-interfaces	9/3
Componders	14/3
Comparatoren	12/1
Comparators. maginitude	6/3
Complexe array's	22/7
Complexe poort-schakelingen	3/7
Controllers. disk	9/7
Controllers. DMA-	9/4
Controllers. video display	9/6

D

D flip-flops	4/1
DIA omzeters	12/4
Data aquisitie systemen	12/7
Data ontvangers. optisch geïsoleerd	18/13
Data-selectors	5/4
DC naar DC omvormers	21/10
Decimaal decoders. BCD naar	5/1
Decimaal decoders. binair naar	5/1
Decoders. stereo-	15/4
Decoders	5/3
Decoders. BCD naar decimaal	5/1
Decoders. binair naar decimaal	5/1
Demodulators. MF	15/3
Demodulators. video-	15/7
Demultiplexers. digitale	5/3
Digitaal/analooq onizetters	12/4
Digitale beeldverwerking. ICs voor	15/12
Digitale demultiplexers	5/3
Digitale families. algemene eigenschappen van	2/5
Digitale families. interfacing van	2/6
Digitale geluidsverwerking	14/7
Digitale multiplexers	5/4
Digitale voltmeter systemen	12/8
Diode-array's	22/5
Disk controllers	9/7
Display controllers video	9/6
Distributors. register van	21/10
DMA-controllers	9/4
Drivers voor alfanumerieke displays	18/4
Drivers voor LED-kolommen	18/1
Drivers voor zeven-segments LCD-displays	18/3
Drivers voor zeven-segments LED-displays	18/2
Druk-sensoren	19/5
Dynamische RAM-geheugens	8/3

E

Eenpolige schakelaars	13/2
EEPROM-geheugens	8/6
Eigenschappen van digitale families. algemene	2/5
Eindversterkers	14/6
Emmertjes geheugens	14/4
Encoders voor keyboards	9/1
Encoders. priority-	5/5
EPR0M-geheugens	8/6
Equivalenten-lijsten	2/11

EXOR-poorten	3/5
--------------------	-----

F

Fabrikanten-identificatie	2/3
Families. algemene eigenschappen van digitale	2/5
Families. interfacing van digitale	2/6
FET op-amps	10/3
Filters. audio	14/5
Flip-flops. D-	4/1
Flip-flops. J-K	4/2
Frequentie naar spanning omzeters	12/2
FSK modulators	20/3
Full adders	6/2
Functie-generatoren	17/2

G

Gas-sensoren	19/8
Gedecodeerde uitgangen. tellers met	4/9
Geheugens. dynamische RAM-	8/3
Geheugens. EEPROM-	8/6
Geheugens. emmertjes	14/4
Geheugens. EPROM-	8/5
Geheugens. PROM-	8/4
Geheugens. ROM-	8/1
Geheugens. statische RAM-	8/2
Geïntegreerde schakeling, codering van	2/2
Geluid ICs, TV	15/7
Geluidsprocessors	14/2
Geluidsverwerking, digitale	14/7
Generatoren, melodie-	16/3
Generatoren, pariteits-	6/5
Generatoren, patroon-	15/11
Generatoren, rythme-	16/4
Gevoelige schakelingen, omgaan met statisch	2/8
Glasvezelverbindingen zenders/ontvangers	18/11
Gyratoren	11/3

H

Half adders	6/1
Hall-schakelaars	19/6
HF- pre-scalers en versterkers voor frequentie-meters ..	22/3
HF-versterkers	15/1
Hold schakelingen. sample and	12/6

I

IC's voor het samenstellen van frequentie-meters	22/4
ICs voor stem-synthese	16/5
Identificatie van fabrikanten	2/3
IEC-symbolen voor logische schakelingen	2/4
Importeurs. register van	2/10
Infrarood zenders/ontvangers	18/5

Inhoud	1/2
Instrumentatieversterkers	10/4
Interface adapters	9/2
Interfaces, communicatie	9/3
Interfacing van digitale families	2/6
Inverters	

J

J-K flip-flops	4i2
----------------------	-----

K

Keyboard encoders	9/1
Kleur-schakelingen	15/9
Klok-ICs	17/4
Kristal-drivers	17/3
KSK demodulatoren	2W3

L

Latches	4/3
atches met tri-state uitgangen	4/4
LED-kolommen, drivers	18/1
Level-shifters	3/8
LF voorversterkers	14/1
Lijsten van equivalenten	2/11
Logaritmische versterkers	11/1
Logic units, arithmetic	6/6
Logische schakelingen, IEC-symbolen voor	2/4

M

Magnetische sensoren	19/6
Magnitude comparators	6/3
Matrix-schakelaars	13/8
Melodie-generatoren	16/3
Microprocessor, algemene opbouw	2/7
Middenfrequent demodulatoren	15/3
Middenfrequent versterkers, AM-FM	15/3
Mixers	15/2
Modems	9/5
Monostabiele multivibratoren	17/5
Motor-besturingen en stappenmotor drivers	22/2
Multiplexers, digitale	5/4
Multipliers, binaire	6/4
Multivibratoren, monostabiele	17/5

N

NAND-poorten	3/3
Negatieve stabilisatoren met regelbare uitgangsspanning	21/4
Negatieve stabilisatoren met vaste uitgangsspanning	21/3

Niet 2 ⁿ -polige schakelaars	13/7
NOR-poorten	3/4
Norton versterkers	10/7

O

Omgaan met statisch gevoelige schakelingen	2/8
Omschakelbare code, tellers volgens	4/7
Omvormers, DC naar DC	21/10
Omzetters, A/D	12/3
Omzetters, digitaal/analooq	12/4
Omzetters, frequentie naar spanning	12/2
Omzetters, spanning naar frequentie	12/2
Omzetters, true RMS	11/4
Ontvangers, AM/FM	15/5
Op-amps, bipolaire	1W2
Op-amps, FET	10/3
Op-amps, programmeerbare	10/8
Opbouw van een microprocessor, algemene	2/7
Operational transconductance amplifiers	10/6
Opto-couplers 2WV->schakeling	18/10
Opto-couplers LED->darlington	18/7
Opto-couplers LED->schakeling	18/9
Opto-couplers LED->thyristor/diac/triac	18/8
Opto-couplers LED->transistor	18/6
OR-poorten	3/2
Orgel ICs	16/1
Oscillators, voltage controlled	17/1
OTA's	

P

Parallele ingangen, schuifregisters met	4/10
Pariteits-generatoren	6/5
Patroon generatoren	15/11
Phase locked loops	20/2
Piano ICs	16/1
PLL	20/2
Poort-schakelingen, complexe	3/7
Poorten	3
Poorten met Schmitt-trigger ingangen	3/6
Positieve stabilisatoren met regelbare uitgangsspanning	21/2
Positieve stabilisatoren met vaste uitgangsspanning	21/1
Preset-ingangen, tellers met	4/8
Priority-encoders	5/5
Processoren voor speciale toepassingen	7/5
Processoren, acht bits	7/2
Processoren, geluids-	14/2
Processoren, tweeëndertig bits	7/4
Processoren, vier bits	7/1
Processoren, zestien bits	7/3
Programmeerbare op-amps	10/8
PROM-geheugens	8/4
RAM-geheugens, dynamisch	8/3
RAM-geheugens, statisch	8/2
regel-ICs voor geschakelde stabilisatie	21/7
regel-ICs voor serie-stabilisatie	21/6
Register, numeriek	1/3
Register van fabrikanten, importeurs en distributeurs	2/10

RMS omzeters	11/4
ROM-geheugens	8/1
Rythme-generatoren	16/4

Sample and hold schakelingen	12/6
SARs	12/5
Schakelaars. achtpolige	13/5
Schakelaars. eenpolige	13/2
Schakelaars. matrix-	13/8
Schakelaars. niet 2 ⁿ -polig	13/7
Schakelaars. tweepolige	13/3
Schakelaars. vierpolige	13/4
Schakelaars. zestienpolige	13/6
Schakelingen. codering van geïntegreerde	2/2
Schakelingen. IEC-symbolen voor logische	2/4
Schakelingen. omgaan met statisch gevoelige	218
Schmitt-trigger ingangen. poorten met	3/6
Schuifregister met seriële ingang	4/11
Schuifregister met parallele ingangen	4/10
Selectors. data-	5/4
Seriële ingang. schuifregisters met	4/11
Shifters. level-	3/8
Spanning naar frequentie omzeters	12/2
Spannings-referenties	21/8
Spanningsvolgers	10/5
Speciale toepassingen. processoren voor	7/5
Stabilisatoren met symmetrische uitgangsspanningen	21/5
Stappen motor drivers en motor besturingen	22/2
Statische gevoelige schakelingen. omgaan met	2/8
Statische RAM-geheugens	8/2
Stem-synthese. ICs voor	16/5
Stereo-decoders	15/4
Stroombronnen	21/9
Successive approximation registers	12/5
Symbolen, verklaring van afkortingen en	2/1
Synthesizer-ICs	

Telefoon IC's	20/4
Teletekst ICs	15/10
Tellers met gedecodeerde uitgangen	4/9
Tellers met preset-ingangen	4/8
Tellers volgens afwijkende of omschakelbare code	4/7
Tellers. BCD	4/7
Tellers. binaire	4/5
Temperatuursensoren	19/3
Themokoppel-versterkers	19/4
Thyristor- triac trigger-ICs	22/1
Timers	9/8, 17/4
Toon-decoders	20/2
Tranceivers	3/10
Transconductance amplifiers	10/6
Transistor-array's	22/6
Triac triggers en thyristor ICs	22/11
True RMS omzeters	11/4
N-geluid ICs	15/7

Tweeëndertigbits processoren	7/4
Tweepoligeschakelaars	13/3

U

Ultrasone sensoren	19/7
--------------------------	------

V

VCO's	17/1
Verklaring en afkortingen en symbolen	2/1
Vermigvuldigers. analoge	11/2
Vermigvuldigers. binaire	6/4
Versterkers. chopper	10/14
Versterkers. HF	15/1
Versterkers. instrumentatie	10/4
Versterkers. logaritmische	11/1
Versterkers. MF	15/3
Versterkers. Norton	10/7
Versterkers. video	15/6
Vertragingslijnen. audio	14/4
Video display controllers	9/6
Video-demodulatoren	15/6
Video-versterkers	15/6
Vier bits processoren	7/1
Vierpoligeschakelaars	13/4
Vloeistofniveausensoren	19/2
Vocht-sensoren	19/2
Voltage controlled oscillators	17/2
Voltmeter systemen. digitale	12/8
Voorversterkers, LF	14/1

Z

Zestienpolige schakelaars	13/6
Zestien bits processoren	7/3

1/4

Numeriek register

000-499

TAD	32	Analoge vertragslijns	14/ 4.2 p.	9-11
LM	34	Temperatuur-sensor	19/ 3.2 p.	7-8
LM	34 C	Temperatuur-sensor	19/ 3.2 p.	8
LM	35	Temperatuur-sensor	19/ 3.2 p.	6-7
LM	35 C	Temperatuur-sensor	19/ 3.2 p.	7
LM	35 D	Temperatuur-sensor	19/ 2. p.	7
	65 C 02	Acht bits processor	71 2.1 p.	10
ICL	71 C 03	Anal.->Dig. omzetter		
		resolutie +/- 1999	12/ 4.4 p.	13
ICL	71 C 03	Anal.->Dig. omzetter		
		resolutie +/- 1999	12/ 4.4 p.	18
M	089	Matrix-schakelaar	13/ 8.2 p.	3
LH	0091	RMS-omzetter	11/ 4.2 p.	2-4
M	099	Matrix-schakelaar	13/ 8.2 p.	4
LD	110	Anal.->Dig. omzetter		
		resolutie +/- 1999	12/ 4.3 p.	1-3
LD	111 A	Anal.->Dig. omzetter		
		resolutie +/- 1999	12/ 4.3 p.	3
LD	111	Anal.->Dig. omzetter		
		resolutie +/- 1999	12/ 4.3 p.	3
LD	120	Anal.->Dig. omzetter		
		resolutie +/- 1999	12/ 4.4 p.	1-2
LD	121 A	Anal.->Dig. omzetter		
		resolutie +/- 1999	12/ 4.4 p.	1-2
LM	122	Timer	17/ 4.2 p.	3-6
LD	122	Anal.->Dig. omzetter		
		resolutie +/- 1999	12/ 4.4 p.	2
L	133 T	Eindversterker $p=5W$	14/ 6.4 p.	1
LM	135	Temperatuur-sensor	19/ 3.2 p.	1-3
TDC	0135	Temperatuur-sensor	19/ 3.2 p.	3-4
TDC	0136	Shunt-stabilisator	21/ 8.2 p.	4
LM	136-2,5	Shunt-stabilisator	21/ 8.2 p.	2-3
LM	136-5,0	Shunt-stabilisator	21/ 8.2 p.	6
U	143 M	Kanaal-indicator FM of TV	18/14.1 p.	2
U	175 M	LED-flasher	18/14.1 p.	5
U	176 M	LED-flasher	18/14.1 p.	5
LM	185	Shunt-stabilisator	21/ 8.2 p.	1-2
XR	205	Functie-generator	17/ 2.2 p.	1
U	221 B	Trappenhuis-automaat	18/14.1 p.	8
LM	222	Timer	17/ 4.2 p.	6
LM	235	Temperatuur-sensor	19/ 3.2 p.	3
LM	236-2,5	Shunt-stabilisator	21/ 8.2 p.	3
LM	236-5,0	Shunt-stabilisator	21/ 8.2 p.	6
U	243 B	Driver voor auto-knipperlichten.	18/14.1 p.	7
LM	285	Shunt-stabilisator	21/ 8.2 p.	2
LM	291-X	Driver voor eindtrappen	14/ 8.1 p.	3-6

XR	320	Timer	17/ 4.2 p.	7-8
LM	322	Timer	17/ 4.2 p.	6
LM	335	Temperatuur-sensor	19/ 3.2 p.	3
LM	336-2,5	Shunt-stabilisator	21/ 8.2 p.	3-4
LM	336-5,0	Shunt-stabilisator	21/ 8.2 p.	6
TCA	350 Z	Analoge vertragslijns	14/ 4.2 p.	1
S	353	Diode-array	221 6.2 p.	3
LM	380	Eindversterker $1W < p < 5W$	141 6.3 p.	6
LM	381	Lineaire voorversterker	14/ 1.2 p.	1-3
LM	382	Lineaire voorversterker	14/ 1.2 p.	2-4
LM	383	Eindversterker $5W < p < 10W$	14/ 6.5 p.	6
LM	384	Eindversterker $p=5W$	141 6.2 p.	2
LM	385	Shunt-stabilisator	21/ 8.2 p.	2
LM	386	Eindversterker $p \approx 1W$	14/ 6.2 p.	4
LM	387	Lineaire voorversterker	14/ 1.2 p.	4-5
LM	391-X	Driver voor eindtrappen	14/ 8.1 p.	3-6
LM	388	Eindversterker $1W < p < 5W$	14/ 6.3 p.	2
LM	389	Eindversterker $p \approx 1W$	14/ 6.2 p.	1
LM	390	Eindversterker $p \approx 1W$	14/ 6.2 p.	5
MID	400	Opto-koppelaar	18/10.2 p.	1-3
U	412 B	Eindversterker $1W < p < 5W$	14/ 6.3 p.	1
U	413 B	Eindversterker $p \approx 1W$	14/ 6.2 p.	6
ZN	414	AM-ontvanger	15/ 5.1 p.	14-15
SL	414 A	Eindversterker $p=5W$	14/ 6.4 p.	3
SL	415 A	Eindversterker $p=5W$	14/ 6.4 p.	5
U	416 B	AM/FM-ontvanger	15/ 5.3 p.	1
U	417 B	AM/FM-ontvanger	15/ 5.3 p.	1
U	418 B	AM/FM-ontvanger	15/ 5.3 p.	1
U	420 B	Eindversterker $p \approx 1W$	14/ 6.2 p.	7
TL	430 C	Shunt-stabilisator	21/ 8.2 p.	5-6
A	431	Shunt-stabilisator	21/ 8.2 p.	5
TL	431 C	Shunt-stabilisator	21/ 8.2 p.	4-5
TCA	440	AM-ontvanger	15/ 5.1 p.	8
	442	RMS-omzetter	11/ 4.2 p.	6-7
TBB	469	FM-ontvanger/sub-systeem	15/ 5.2 p.	3
U	477 B	Driver voor auto-knipperlichten.	18/14.1 p.	7

500-999

TL	500	Anal.->Dig. omzetter		
		resolutie +/- 1999	12/ 4.4 p.	3-5
TL	502 C	Anal.->Dig. omzetter		
		resolutie +/- 999	12/ 4.2 p.	3-5
TL	502	Anal.->Dig. omzetter		
		resolutie +/- 1999	12/ 4.4 p.	3-5
TL	505 C	Anal.->Dig. omzetter		
		resolutie +/- 999	12/ 4.2 p.	3-5
SAD	512 D	Analoge vertragslijns	14/ 4.2 p.	2-4

SP	533 A	Timer	17/ 4.2 p. 3	HV	1000	Energie-bespaarder	22/11.2 p. 2-3
AD	536 AJ	RMS-omzetter	11/ 4.2 p. 5-6	TDA	1001	Ruis- en spike-onderdrukker	14/ 8.1 p.14
AD	536 AK	RMS-omzetter	11/ 4.2 p. 6	UA	1005	Flash-omzetter t/m 4 bit	12/ 8.2 p. 1
NE	542	Lineaire voorversterker	14/ 1.2 p. 9	SAA	1006	Diode-array	22/ 6.2 p. 3
TLC	551	Timer	17/ 4.2 p.13	TDA	1010 A	Eindversterker 5W<p<10W	14/ 6.5 p.10
TLC	552	Timer	17/ 4.2 p.15-16	TDA	1011	Eindversterker 5W<P<10W	14/ 6.5 p. 3
	555	Timer	17/ 4.2 p. 8-11	TDA	1011 A	Eindversterker 5W<p<10W	14/ 6.5 p. 4
C	555	Timer	17/ 4.2 p.12-13	TDA	1013 A	Eindversterker 1W<p<5W	14/ 6.3 p.11
L	555	Timer	17/ 4.2 p.12	TDA	1015	Eindversterker 1W<p<1W	15/ 6.3 p.10
	556	Timer	17/ 4.2 p.14-15	LM	1017	Kanaal-indicator FM of ZV	18114.1 p. 1
C	556	Timer	17/ 4.2 p.15	TDA	1022	Analoge vertragslijn	14/ 4.2 p. 1-2
L	556	Timer	17/ 4.2 p.15	SAD	1024	Analoge vertragslijn	14/ 4.2 p. 4-5
	558	Timer	17/ 4.2 p.16-17	TDA	1028	Bron-omschakelaar	14/ 1.1 p. 5
	559	Timer	17/ 4.2 p.17	TDA	1029	Bron-omschakelaar	14/ 1.1 p. 1-2
S	576	Elektronische dimmers	18/14.1 p. 8	LM	1035	Stereo volume. balans, toon regelaar	14/ 1.4 p. 4-6
	A/B/C			LM	1036	Stereo volume. balans, toon regelaar	14/ 1.4 p. 7
U	576 D	Elektronische lichtschakelaar ..	18/14.1 p. 9	LM	1037	Bron-omschakelaar	14/ 1.1 p. 2-3
AD	590 M	Temperatuur-sensor	19/ 3.2 p. 8-9	LM	1038	Bron-omschakelaar	14/ 1.1 p. 3-4
AD	590 L	Temperatuur-sensor	19/ 3.2 p. 9	LM	1040	Stereo volume. balans, toon regelaar	14/ 1.4 p. 7-8
AD	590 K	Temperatuur-sensor	19/ 3.2 p. 9	UAA	1044	Driver voor auto-knipperlichten .	18/14.1 p. 6
AD	590 J	Temperatuur-sensor	19/ 3.2 p. 9	TDA	1062	FM-ontvanger/sub-systeem	15/ 5.2 p. 1
AD	590 I	Temperatuur-sensor	19/ 3.2 p. 9	TDA	1072	AM-ontvanger	15/ 5.1 p. 6-8
AD	592 A	Temperatuur-sensor	19/ 3.2 p.10	TDA	1074 A	Electr. potentiometer	141 1.3 p. 1-2
SAB	0600	Attentie-toon schakeling	16/ 1.1 p. 3-4	TDA	1074	Electr. potentiometer	14/ 1.3 p. 2-3
SAB	0601	Attentie-toon schakeling	16/ 1.1 p. 3	TDA	1083	AM/FM-ontvanger	15/ 5.3 p. 6
SAB	0602	Attentie-toon schakeling	16/ 1.1 p. 3	TDA	1093	FM-ontvanger/sub-systeem	15/ 5.2 p. 1-2
TAA	611 A	Eindversterker 1W<p<5W	14/ 6.3 p. 1	TDA	1096	Analoge vertragslijn	14/ 4.2 p. 1-2
TAA	611 C	Eindversterker 1W<p<5W	14/ 6.3 p. 8	TDA	1097	Analoge vertragslijn	14/ 4.2 p. 7
AD	636 J	RMS-omzetter	11/ 4.2 p. 1	LM	1303	Lineaire voorversterker	14/ 1.2 p. 6-7
AD	636 K	RMS-omzetter	11/ 4.2 p. 3	MC	1306 P	Eindversterker p<=1W	14/ 6.2 p. 2
AD	637 AJ	RMS-omzetter	11/ 4.2 p. 7-8	MC	1405	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.28-29
AD	637 AK	RMS-omzetter	11/ 4.2 p. 9	TDA	1410	Quasi-complementaire eindtrap	14/ 8.1 p. 1
U	643 B	Driver voor auto-knipperlichten .	18/14.1 p. 7	MC	1422	Timer	17/ 4.2 p.13-14
SAE	0700	Attentie-toon schakeling	16/ 1.1 p. 1-2	LM	1455	Timer	22/11.2 p.11-12
TCA	730 A	Stereo volume. balans, toon regelaar	14/ 1.4 p. 1-2	TBB	1469	FM-ontvanger/sub-systeem	15/ 5.2 p. 3
TCA	740 A	Stereo volume, balans. toon regelaar	14/ 1.4 p. 2-4	TDA	1524 A	Stereo volume, balans, toon regelaar	14/ 1.4 p.10
TBA	800	Eindversterker p-5W	14/ 6.4 p. 5	TDA	1574	FM-ontvanger/sub-systeem	15/ 5.2 p. 1
TSC	805	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.20-24	LM	1818	Bandrecorder-I.C.	14/ 1.5 p. 1-2
TBA	810	Eindversterker 5W<p<10W	14/ 6.5 p. 1	LM	1820	AM-ontvanger	15/ 5.1 p. 1
TBA	810 S	Eindversterker 5W<p<10W	14/ 6.5 p. 7	LM	1837	Bandrecorder-I.C.	14/ 1.5 p. 2-4
TBA	810 P	Eindversterker 5W<p<10W	14/ 6.5 p. 7	LM	1851	Aardlekschakelaar	22/11.2 p. 4-5
TSC	815	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.24	LM	1863	AM-ontvanger	15/ 1.5 p. 1-4
ADC	0820	Flash-omzetter (resolutie 8 bit en meer)	12/ 8.4 p. 1	LM	1866	AM/FM-ontvanger	15/ 5.3 p. 5
MATV	0820	Flash-omzetter (resolutie 8 bit en meer)	12/ 8.4 p.12	LM	1868	AM/FM-ontvanger	15/ 5.3 p. 5
U	820 B	Eindversterker 1W<p<5W	14/ 6.3 p. 1	LM	1897	Lineaire voorversterker	14/ 1.2 p. 7-9
TBA	820	Eindversterker 1W<p<5W	14/ 6.3 p. 3				
TBA	820 M	Eindversterker 1W<p<5W	14/ 6.3 p. 5				
TCA	830 SM	Eindversterker 1W<p<5W	14/ 6.3 p. 5				
TCA	830 SR	Eindversterker 1W<p<5W	14/ 6.3 p.10				
LM	833	Lineaire voorversterker	14/ 1.2 p. 4-6				
LMC	835	Digitaal programmeerbare versterker	14/ 8.1 p.10-14				
U	846 B	Driver voor auto-knipperlichten .	18114.1 p. 7				

1000-1999**2000-2999**

LM	2002	Eindversterker 5W<p<10W	14/ 6.5 p. 8
LM	2002 A	Eindversterker 5W<p<10W	14/ 6.5 p.10
TEA	2021	Eindversterker 5W<p<10W	14/ 6.5 p. 5
TDA	2105	Analoge vertragslijn	14/ 4.2 p. 8-9
TDA	2107	Analoge vertragslijn	14/ 4.2 p. 6-7
TDA	2108	Analoge vertragslijn	14/ 4.2 p. 8
TDA	2110	Analoge vertragslijn	14/ 4.2 p. 5
	2114	Statische RAM	8/ 2.3 p. 1-2

XR	2206	Functie-generator	17/ 2.2 p. 3
	2240	Timer	17/ 4.2 p.18-19
	2242	Timer	17/ 4.2 p.22
	2243	Timer	17/ 4.2 p.23-24
TDA	2320 A	Lineaire voorversterker	14/ 1.2 p. 9-10
TBB	2469	FM-ontvanger/sub-systeem	15/ 5.2 p. 7
XR	2556	Timer	17/ 4.2 p.16
TBA	2608	Timer	17/ 4.2 p. f-2
TDE	2608	Timer	17/ 4.2 p. 2-3
TDA	2611 A	Eindversterker5W<p<10W	14/ 6.5 p. 2
LM	2905	Timer	17/ 4.2 p. 6

3000-3999

MN	3001	Analoge vertragslijn	14/ 4.2 p. 5-6
CA	3019	Diode-array	22/ 6.2 p. 1
CA	3039	Diode-array	22/ 6.2 p. 2
CA	3048	Lineaire voorversterker	14/ 1.2 p.10
CA	3052	Lineaire voorversterker	14/ 1.2 p.10-11
CA	3060	OTA	10/ 6.2 p. 2-4
CA	3080	OTA	10/ 6.2 p. 1-2
CA	3080 A	OTA	10/ 6.2 p. 2
CA	3094	OTA	10/ 6.2 p. 9-11
CA	3094 A	OTA	10/ 6.2 p.10
CA	3094 B	OTA	10/ 6.2 p.10
CA	3123	AM-ontvanger	15/ 5.1 p. 1
CA	3131	Eindversterker p=5W	14/ 6.4 p. 6
CA	3143	Diode-array	22/ 6.2 p. 2
CA	3161 E	Anal.->Dig. omzetter resolutie +/- 999	12/ 4.2 p. 1-3
CA	3162 E	Anal.->Dig. omzetter resolutie +/- 999	12/ 4.2 p. 1-3
CA	3165 E	Transistor-ontsteking	22/11.2 p. 3-4
CA	3280	OTA	10/ 6.2 p. 8-9
CA	3280 A	OTA	10/ 6.2 p. 8-9
CA	3300	Flash-omzetter (resolutie 6 bit)	12/ 8.3 p. 1
CA	3308	Flash-omzetter (resolutie 8 bit of meer)	12/ 8.4 p. 6
MC	3340 P	Electr. potentiometer	14/ 1.3 p. 3-4
MC	3341	Electr. potentiometer	14/ 1.3 p. 4-5
MC	3416	Matrixschakelaar	13/ 8.2 p. 2
MC	3456	Timer	17/ 4.2 p.15
HCPL	3700	Opto-koppelaar	18/11.0.2 p. 3-5
TDA	3810	Stereo volume, balans. toon regelaar	14/ 1.4 p.10
LM	3820	AM-ontvanger	15/ 5.1 p. 4-6
LM	3905	Timer	17/ 4.2 p. 6
LM	3909	LED-flasher	18/14.1 p. 2
LM	3911	Temperatuur-sensor	19/ 3.2 p. 4-6

4000-4999

	4016	Statische RAM	8/ 2.3 p. 3-4
	4044	Statische RAM	8/ 2.3 p. 5-6
U	4062 B	FM-ontvanger/sub-systeem	15/ 5.2 p. 1
U	4075 B	Attentie-toon schakeling	16/ 1.1 p. 6
U	4076 B	Attentie-toon schakeling	16/ 1.1 p. 6-7
SAD	4096	Analoge vertragslijn	14/ 4.2 p. 8-9
	4116	Dynamische RAM	8/ 3.3 p. 1-3
	4161	Dynamische RAM	8/ 3.3 p. 4-6
	4164	Dynamische RAM	8/ 3.3 p. 7-8
	4256	Dynamische RAM	8/ 3.3 p. 9-11

	4257	Dynamische RAM	8/ 3.3 p. 9-11
	4416	Dynamische RAM	8/ 3.3 p.12-13
RC	4444	Matrix-schakelaar	13/ 8.2 p. 2
	4464	Dynamische RAM	8/ 3.3 p.14-16
CD	4722 B	Timer	17/ 4. p.21
CD	4741 B	Matrix-schakelaar	13/ 8.2 p. 1-2

5000-59999

SDA	5010	Flash-omzetter (resolutie 6 bit)	12/ 8.3 p. 7
AD	5010	Flash-omzetter (resolutie 6 bit)	12/ 8.3 p. 3
SDA	5200 N/S	Flash-omzetter (resolutie 6 bit)	12/ 8.3 p. 9
TCA	5500	Stereo volume, balans. toon regelaar	14/ 1.4 p. 8
NE	5517	OTA	10/ 6.2 p. 7-8
TCA	5550	Stereo volume, balans. toon regelaar	14/ 1.4 p. 8
TEA	5550	AM-ontvanger	15/ 5.1 p. 8
TEA	5570	AM/FM-ontvanger	15/ 5.3 p. 9
MM	5837	Pseudo-random generator	22/11.2 p. 1-2

6000-69999

SDA	6020	Flash-omzetter (resolutie 6 bit)	12/ 8.3 p. 4
AD	6020	Flash-omzetter (resolutie 6 bit)	12/ 8.3 p. 4
MFC	6040	Electr. potentiometer	14/ 1.3 p. 4
	6502	8 bits Microprocessor	7/ 2.1 p.1 t/m 10
	65 C 02	8 bits Microprocessor	7/ 2.1 p.10
	6510	8 bits Microprocessor	7/ 2 p.1 t/m 10
	6520	Interface-adaptor	9/ 2.2 p. 1
	6521	Interface-adaptor	9/ 2.2 p. 6
	6522	Interface-adaptor	9/ 2.2 p. 6
U	6754 B	Flash-omzetter tim 4 bit	12/ 8.2 p. 2
	6800	8 bits Microprocessor	7/ 2.2 p. 1-6
	6809	8 bits Microprocessor	7/ 2.2 p. 1-6
	6820	Interface-adaptor (68-familie) ..	9/ 2.3 p. 1
	6821	Interface-adaptor (68-familie) ..	9/ 2.3 p. 1
	6822	Interface-adaptor (68-familie) ..	9/ 2.3 p. 1

7000-79999

TDA	7000	FM-ontvanger/sub-systeem	15/ 5.2 p. 7
TDA	7010	FM-ontvanger/sub-systeem	15/ 5.2 p.10
TDA	7020	FM-ontvanger/sub-systeem	15/ 5.2 p.10
TDA	7021	FM-ontvanger/sub-systeem	15/ 5.2 p.14
ICL	7101	Anal.->Dig. omzetter resolutie +/- 1999	12/314.3 p.18-20
ICL	7106	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p. 3-9
ICL	7107	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p. 9-11
ICL	7116	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.12
ICL	7117	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.12
ICL	7126	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.13
ICL	7129	Anal.->Dig. omzetter resolutie +/- 19999	12/ 4.4 p. 6

ICL	7135	Anal.->Dig. omzetter resolutie +/- 19999	12/ 4.4 p.11	7476	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p. 4	
SI	7135	Anal.->Dig. omzetter resolutie +/- 19999	12/ 4.4 p. 13	7478	Type J-K Flip-flop (74xx-serie) ..	41 2.2 p. 5	
ICL	7136	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.13-14	7480	Full adder	6/ 2. p. 2	
ICL	7137	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.14-15	7482	Full adder	6/ 2. p. 3	
MP	7138	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.15-18	7483	Full adder	6/ 2. p. 4	
ICM	7240	Timer	17/ 4.2 p.21-22	7485	Magnitude comp.	6/ 3. p. 3	
ICM	7242	Timer	17/ 4.2 p.22-23	7486	EXOR-poort	3/ 5. p. 3	
ICM	7250	Timer	17/ 4.2 p.25	7490	BCD-tellers	4/ 5. p. 3	
ICM	7260	Timer	17/ 4.2 p.26	PNA	7507	Flash-omzetter (resolutie6 bit)	12/ 8.3 p.10
	7400	NAND-poort	3/ 3. p. 3	MCBH	7601	Matrix-schakelaar	13/ 8. p. 1
	7401	NAND-poort	3/ 3. p. 3	MP	7682	Flash-omzetter (resolutie 6 bit)	12/ 8.3 p. 3
	7402	NOR-poort (74xx-serie)	3/ 4.2 p. 1	MP	7683	Flash-omzetter (resolutie 8 bit en meer)	12/ 8.4 p. 2
	7403	NAND-poort	3/ 3. p. 4	MP	7684	Flash-omzetter (resolutie 8 bit en meer)	12/ 8.4 p. 8
	7404	Inverter	3/ 9. p. 3	8000-8999			
	7405	Inverter	3/ 9. p. 3	XR	8038	Functie-generator	17/ 2.2 p. 7
	7406	Inverter/Buffer	3/ 9. p. 4	ICL	8038	Functie-generator	17/ 2.2 p. 7
	7407	Buffer	3/ 9. p. 4	ICL	8052	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.18-20
	7408	AND-poort	3/ 1. p. 3	ICL	8052 A	Anal.->Dig. omzetter resolutie +/- 19999	12/ 4.4 p.13-17
	7409	AND-poort	3/ 1. p. 3	ICL	8053	Anal.->Dig. omzetter resolutie +/- 19999	12/ 4.4 p.17
	7410	NAND-poort	3/ 3. p. 4	ICL	8063	Driver voor eindtrappen	14/ 8.1 p. 1-2
	7411	AND-poort	3/ 1. p. 4	ICL	8068	Anal.->Dig. omzetter resolutie +/- 19999	12/ 4.4 p.18
	7412	NAND-poort	3/ 3. p. 5	ICL	8073 LI	Temp.-sensoren	19/ 3 p.12-11
	7413	NAND-poort	3/ 3. p. 5	ICL	8073 LM	Temp.-sensoren	19/ 3.2 p.11
	7413	Poort Schmitt-trigger ingang ...	3/ 6. p. 3	ICL	8074 XX	Temp.-sensoren	19/ 3.2 p.11
	7414	Poort Schmitt-trigger ingang ...	3/ 6. p. 3		8080	8 bits microprocessor	7/ 2.3 p. 1-10
	7414	Inverter/Buffer	3/ 9. p. 5		8085	8 bits microprocessor	7/ 2.3 p. 1-10
	7415	AND-poort	3/ 1. p. 4	ICL	8240	Timer	17/ 4.2 p.21
	7416	Inverter/Buffer	3/ 9. p. 5	ICL	8250	Timer	17/ 4.2 p.24-25
	7417	Buffer	3/ 9. p. 6	ICL	8260	Timer	17/ 4.2 p.25
	7418	NAND-poort	3/ 6. p. 6	TSC	8750	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.24-25
	7418	Poort Schmitt-trigger ingang ...	3/ 6. p. 4	9000-19999			
	7419	Poort Schmitt-trigger ingang ...	3/ 6. p. 4	AD	9000	Flash-omzetter (resolutie 6 bit)	12/ 8.3 p. 5
	7419	Inverter	3/ 9. p. 6	MC	10315/17	Flash-omzetter (resolutie 6 bit)	12/ 8.3 p. 9
	7420	NAND-poort	3/ 3. p. 6	LM	11600	OTA	10/ 6.1 p. 1
	7421	AND-poort	3/ 1. p. 5	LM	11700	OTA	10/ 6.1 p. 1
	7422	NAND-poort	3/ 3. p. 7	LF	13006	Digitaal programmeerbare versterker	14/ 8.1 p. 6-10
	7423	NOR-poort (74xx-serie)	3/ 4.2 p. 2	LF	13007	Digitaal programmeerbare versterker	14/ 8.1 p.10
	7424	NAND-poort	3/ 3. p. 7	LM	13600	OTA's	10/ 6.2 p. 4-7
	7424	Poort Schmitt-trigger ingang ...	3/ 6. p. 5	LM	13700	OTA's	10/ 6.2 p. 7
	7425	NOR-poort (74xx-serie)	3/ 4.2 p. 2	TSC	14433	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.26-27
	7426	NAND-poort	3/ 3. p. 8	TSC	14433 A	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.27-28
	7427	NOR-poort (74xx-serie)	3/ 4.2 p. 3	TSC	14433 B	Anal.->Dig. omzetter resolutie +/- 1999	12/ 4.3 p.28
	7428	NOR-poort (74xx-serie)	3/ 4.2 p. 4	MC	14433	Anal.->Dig. omzetter	
	7430	NAND-poort	3/ 3. p. 8				
	7431	NAND-poort	3/ 3. p. 9				
	7432	OR-poort	3/ 2. p. 3				
	7433	NOR-poort (74xx-serie)	3/ 4.2 p. 4				
	7436	NOR-poort (74xx-serie)	3/ 4.2 p. 5				
	7437	NAND-poort	3/ 3. p. 9				
	7438	NAND-poort	3/ 3. p.10				
	7439	NAND-poort	3/ 3. p.10				
	7440	NAND-poort	3/ 3. p.11				
	7470	Type J-K Flip-flop (74xx-serie) ..	41 2.2 p. 1				
	7472	Type J-K Flip-flop (74xx-serie) ..	41 2.2 p. 2				
	7473	Type J-K Flip-flop (74xx-serie) ..	41 2.2 p. 3				
	7474	Type D Flip-flop	4/ 1.2 p. 1				

	resolutie +/- 1999	12/ 4.3 p.30
MC 14435	Anal.->Dig. omzetter	
	resolutie +/- 1999	12/ 4.3 p.28.29
MC 14492	Matrix-schakelaars	13/ 8.2 p. 3

20000-69999

CD 22100	Matrix-schakelaar	13/ 8.2 p. 1-2
M 22100	Matrix-schakelaar	13/ 8.2 p. 1-2
CD 22101	Matrix-schakelaar	13/ 8.2 p. 4-5
CD 22102	Matrix-schakelaar	13/ 8.2 p. 5-6
HA 23080	OTA	10/ 6.2 p. 4
SN 29764	Kanaal-indicator FM of N	18/ 14.1 p. 2
MC 34012-X	Attentie-toon schakeling	16/ 1.1 p. 2
MC 34017-X	Attentie-toon schakeling	16/ 1.1 p. 2

70000-99999

74104	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p. 6
74105	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p. 7
74107	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p. 8
74109	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p. 9
74110	Type J-K Flip-flop (74xx-serie) ..	41 4.4 p.10
74111	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p.11
74112	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p.12
74113	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p.13
74114	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p.14
74125	Buffer	3/ 9. p. 7
74126	Buffer	3/ 9. p. 7
74131	Decoder	5/ 3. p. 3
74132	NAND-poort	3/ 3. p.11
74132	Poort Schmitt-trigger ingang ...	3/ 6. p. 5
74133	NAND-poort	3/ 3. p.12
74134	NAND-poort	3/ 3. p.12
74135	EXOR-poort	3/ 5. p. 4
74136	EXOR-poort	3/ 5. p. 5
74137	Decoder	5/ 3. p. 4
74138	Decoder	5/ 3. p. 5
74139	Decoder	5/ 3. p. 6
74140	NAND-poort	3/ 3. p.13
74147	Decoder	5/ 3. p. 7
74148	Decoder	5/ 3. p. 8
74750	Data-selector/multiplexer	5/ 4. p. 3
74151	Data-selector/multiplexer	5/ 4. p. 4
74152	Data-selector/multiplexer	5/ 4. p. 5
74153	Data-selector/multiplexer	5/ 4. p. 6
75154	Decoder	5/ 3. p. 9
74155	Decoder/Dig. de-multiplexer	5/ 3. p.10
74156	Decoder/Dig. de-multiplexer	5/ 3. p.11
74157	Data-selector/multiplexer	5/ 4. p. 7
74158	Data-selector/multiplexer	5/ 4. p. 8
74159	Decoder	5/ 3. p.12
74160	BCD-teller	4/ 6. p. 4
74161	Binaire-teller	4/ 5. p. 4
74162	BCD-teller	4/ 6. p. 5
74163	Binaire-teller	4/ 5. p. 5
74168	BCD-teller	4/ 6. p. 6
74169	Binaire-teller	4/ 5. p. 7
74174	Type D Flip-flop	4/ 1. p. 2
74175	Type D Flip-flop	4/ 1.2 p. 3
74176	BCD-teller	4/ 6. p. 7
74177	Binaire-teller	4/ 5. p. 7
74183	Full adder	6/ 2. p. 5

74190	BLD-teller	4/ 6. p. 8
74191	Binaire-teller	4/ 5. p. 8
74192	BLD-teller	4/ 6. p. 9
74192	Binaire-teller	4/ 5. p. 9
74196	BCD-teller	4/ 6. p.10
74197	Binaire-teller	4/ 5. p.10
74251	Data-selector/multiplexer	5/ 4. p. 9
74253	Data-selector/multiplexer	5/ 4. p.10
74257	Data-selector/multiplexer	5/ 4. p.11
74258	Data-selector/multiplexer	5/ 4. p.12
74259	Data-selector/multiplexer	5/ 4. p.13
74260	NOR-poort (74xx-serie)	3/ 4.2 p. 6
74265	NAND-poort	3/ 3. p.14
74266	EXOR-poort	3/ 5. p. 6
74273	Type D Flip-flop	4/ 1.2 p. 4
74276	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p.15
74283	Full adder	6/ 2. p. 6
74290	BCD-teller	4/ 6. p.11
74292	Binaire-teller	4/ 5. p.11
74293	Binaire-teller	4/ 5. p.12
74294	Binaire-teller	4/ 5. p.13
74351	Data-selector/multiplexer	5/ 4. p.14
74352	Data-selector/multiplexer	5/ 4. p.15
74353	Data-selector/multiplexer	5/ 4. p.16
74354	Data-selector/multiplexer	5/ 4. p.17
74355	Data-selector/multiplexer	5/ 4. p.18
74356	Data-selector/multiplexer	5/ 4. p.19
74357	Data-selector/multiplexer	5/ 4. p.20
74365	Buffer	3/ 9. p. 8
74366	Inverter/Buffer	3/ 9. p. 8
74367	Buffer	3/ 9. p. 9
74368	Inverter/Buffer	3/ 9. p. 9
74374	Type D Flip-flop	4/ 1.2 p. 5
74376	Type J-K Flip-flop (74xx-serie) ..	4/ 2.2 p.16
74377	Type D Flip-flop	4/ 1.2 p. 6
74378	Type D Flip-flop	4/ 1.2 p. 7
74379	Type D Flip-flop	4/ 1.2 p. 8
74386	WOR-poort	3/ 5. p. 7
74390	BCD-teller	4/ 6. p.12
74398	Data-selector/multiplexer	5/ 4. p.21
74399	Data-selector/multiplexer	5/ 4. p.22
74425	Buffer	3/ 9. p.10
74426	Buffer	3/ 9. p.10
74465	Buffer	3/ 9. p.11
74466	Inverter/Buffer	3/ 9. p.11
74467	Buffer	3/ 9. p.12
74468	Inverter/Buffer	3/ 9. p.12
74490	BCD-teller	4/ 6. p.13
74560	BCD-teller	4/ 6. p.14
74561	Binaire-teller	4/ 5. p.14
74568	BCD-teller	4/ 6. p.15
74534	Type D Flip-flop	4/ 1.2 p. 9
74560	BCD-teller	4/ 6. p.14
74561	Binaire-teller	4/ 5. p.14
74564	Type D Flip-flop	4/ 1.2 p.10
74568	BCD-teller	4/ 6. p.15
74569	Binaire-teller	4/ 5. p.15
74574	Type D Flip-flop	4/ 1.2 p.11
74567	Type D Flip-flop	4/ 1.2 p.12
74590	Binaire-teller	4/ 5. p.16
74591	Binaire-teller	4/ 5. p.17

74592	Binaire-teller	4/ 5.	p.18		
74593	Binaire-teller	4/ 5.	p.19		
74604	Data-selector/multiplexer	5/ 4.	p.23		
74605	Data-selector/multiplexer	5/ 4.	p.24		
74606	Data-selector/multiplexer	5/ 4.	p.25		
74607	Data-selector/multiplexer	5/ 4.	p.26		
74668	ECD-teller	4/ 6.	p.16		
74669	Binaire-teller	4/ 5.	p.20		
74682	Magnitude comparator	6/ 3.	p. 4		
74683	Magnitude comparator	6/ 3.	p. 5		
74684	Magnitude comparator	6/ 3.	p. 6		
74685	Magnitude comparator	6/ 3.	p. 7		
74686	Magnitude comparator	6/ 3.	p. 8		
74687	Magnitude comparator	6/ 3.	p. 9		
74690	ECD-teller	4/ 6.	p.17		
74691	Binaire-teller	4/ 5.	p.21		
74692	BCD-teller	4/ 6.	p.18		
74693	Binaire-teller	4/ 5.	p.22		
74696	BCD-teller	4/ 6.	p. 9		
74697	Binaire-teller	4/ 5.	p.23		
73698	BCD-teller	4/ 6.	p.20		
74699	Binaire-teller	4/ 5.	p.24		
74804	NAND-poort	3/ 3.	p.15		
74805	NOR-poort (74xx-serie)	3/ 4.2	p. 7		
74808	AND-poort	3/ 1.	p. 5		
74832	OR-poort	3/ 2.	p. 3		
74867	Binaire-teller	4/ 5.	p.25		
74869	Binaire-teller	4/ 5.	p.26		
74874	Type D Flip-flop	4/ 1.2	p.13		
74876	Type D Flip-flop	4/ 1.2	p.14		
74885	Magnitude comparator	6/ 3.	p.10		
UM 92100	Matrix-schakelaar	13/ 8.2	p. 5		
				100000-	
	MC 142100	Matrix-schakelaar	13/ 8.2	p. 1-2	
	MC 145100	Matrix-schakelaar	13/ 8.2	p. 2	
	741000	NAND-poort	3/ 3.	p.15	
	741002	NOR-poort (74xx-serie)	3/ 4.2	p. 8	
	741003	NAND-poort	3/ 3.	p.16	
	741004	Inverter/Buffer	3/ 9.	p.13	
	741005	Inverter/Buffer	3/ 9.	p.13	
	741008	AND-poort	3/ 1.	p. 6	
	741010	NAND-poort	3/ 3.	p.16	
	741011	AND-poort	3/ 1.	p. 6	
	741020	NAND-poort	3/ 3.	p.16	
	741032	OR-poort	3/ 2.	p. 4	
	744002	NOR-poort (74xx-serie)	3/ 4.2	p. 9	
	744078	NOR-poort (74xx-serie)	3/ 4.2	p.10	

2

Algemene informatie

Inhoud

- 2/1 Verklaring van afkortingen en symbolen**
- 2/2 Codering van geïntegreerde schakelingen**
(basiswerk)
- 2/3 Fabrikanten-identificatie**
- 2/4 IEC-symbolen voor logische schakelingen**
(basiswerk+ aanvulling 6)
- 2/5 Algemene eigenschappen van digitale families**
(basiswerk)
- 2/6 Interfacing van digitale families**
(basiswerk)
- 2/7 Algemeen opbouw van een microprocessor**
(basiswerk)
- 2/8 Omgaan met statisch gevoelige schakelingen**
- 2/9 Codering en afmetingen van behuizingen**
- 2/10 Register van fabrikanten, importeurs en distributeurs**
[aanvullingen 2 + 5]
- 2/11 Equivalenten-lijsten**
(aanvulling 5)

2/2

Codering van geïntegreerde schakelingen

Inhoud

- 2/2.1 Inleiding
- 2/2.2 Pro-electron code
- 2/2.3 National Semiconductor
- 2/2.4 Matra-Harris Semiconductors
- 2/2.3 Intersil
- 2/2.6 Analog Devices
- 2/2.7 Siliconix
- 2/2.8 Teledyne Semiconductors
- 2/2.3 Signetics
- 2/2.10 Texas Instruments

2/2.1

Inleiding

De wereldwijde markt van geïntegreerde schakelingen heeft de laatste twintig jaar zo'n stormachtige ontwikkeling doorgemaakt, dat internationale afspraken over een eenduidige codering voor alle types, vergelijkbaar met de Europese codering voor elektronenbuizen en transistoren, er helaas niet gekomen zijn.

Hoewel dat zonder meer erg jammer is, hoeft dat toch geen verbazing te wekken.

Op de eerste plaats speelt natuurlijk de vrije markt economie daarin een belangrijke rol. Fabrikanten worden niet gehinderd door internationale organen die dit soort voorschriften dwingend zouden kunnen opleggen.

Op de tweede plaats is het natuurlijk ook zeer moeilijk een codering voor te schrijven voor duizenden IC's met honderden verschillende functies, met tientallen verschillende behuizingen, een vijftal verschillende tem-

peratuurs-gebieden en verschillende nauwkeurigheids-graden.

Zelfs als er zo'n code zou bestaan, dan zou deze uit zoveel verschillende gegevens moeten bestaan dat de praktische bruikbaarheid zeer ter discussie zou staan.

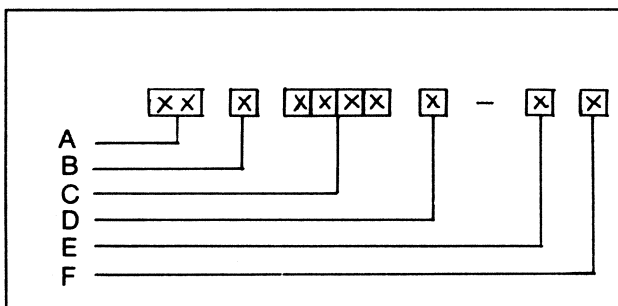
Dat er echter grote behoefte bestaat aan een duidelijk verband tussen identificatiecode en aard van een IC zal duidelijk zijn. Verschillende fabrikanten hebben daarom eigen coderingssystemen opgesteld en daarnaast hebben de Europese fabrikanten een poging tot code-standaardisatie ondernomen door het invoeren van de Pro-electron code.

Het zou echter te ver gaan om te stellen dat deze pogingen, hoe prijzenswaardig ook, veel bijdragen aan het doorzichtig maken van het IC-aanbod.

2/2.2

Pro-electron code

Europese type-omschrijving voor monolytische, multi-chip, dunne en dikke film schakelingen, samengesteld volgens figuur 2/2.2-1 uit zes delen.



Figuur 2/2.2-1: Pro-electron code.

A - functie-beschrijving:

Twee letters die informatie verschaffen over het soort IC:

- FA-FZ: digitale familie
 - GA-GZ: digitale familie
 - HA-HZ: digitale familie
 - PC-PZ: digitale familie
 - MD: central processing unit
 - MB: deel van een microprocessor
 - MD: geheugens
 - ME: perifere microprocessor schakelingen
 - SA: digitale schakeling die niet tot een familie behoort
 - TA: analoge schakeling
 - UA: gemengde digitaal/analoog schakeling
- De A staat voor een willekeurige letter zonder betekenis

B - temperatuurs-gebied:

Letter die de minimale en maximale omge-

vingstemperatuur aangeeft, waarbij het IC volgens de specificaties werkt.

- A: anders dan gespecificeerd door de andere letters
- B: 0 tot +70°C
- D: -25 tot +70°C
- E: -25 tot +85°C
- F: -40 tot +85°C
- G: -55 tot +85°C

C - viercijferig serie-nummer

Of een combinatie van cijfers en letters

D - afwijkende specificaties:

Een letter die aangeeft dat het bepaalde IC afwijkt van standaard specificaties van de familie of van de 'vader'.

E - behuizing:

- C: rond
- D: dual in line
- E: dual in line met koelplaat
- F: flat-pack, aansluitingen aan twee zijden
- G: flat-pack, aansluitingen aan vier zijden
- K: TO-3
- M: multiple in line (meer dan 4 lijnen)
- Q: quad in line
- R: quad in line met koelplaat
- S: single in line of TO-220
- T: triple in line

F - materiaal van de behuizing:

- C: keramisch/metaal
- G: keramisch/glas
- M: metaal
- P: plastic

2/2.3

National Semiconductor

A - familie-beschrijving:

- AD: analoog naar digitaal
- ADB: analoog naar digitaal, deel van de omzetter
- AH: analoge hybride
- AM: analoog, monolytisch
- BLX: 'Board Level System'[®]
- DAC: digitaal naar analoog
- DM: digitaal, monolytisch
- DT 'Digitalker'[®]
- HY: hybride
- LF: lineair FET
- LH: lineair hybride
- LM: lineair, monolytisch
- MF: monolytisch filter
- MM: MOS, monolytisch
- TP: telecommunicatie

C - toepassings-gebied:

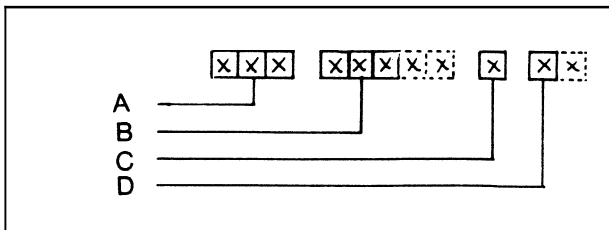
- A: verbeterde specificaties, professioneel
- C: kommerciële versie

D - behuizing:

- D: glas/metaal DIL
- F: glas/metaal flat-pack
- H: TO-5, -99, -100
- J: glas DIL
- K: TO-3 staal
- KC: TO-3 aluminium
- N: plastic DIL
- P: TO-220, single in line
- S: DIL, vermogen
- T TO-220
- W: glas flat-pack
- Z: TO-92

B - serie nummer:

Samengesteld uit 3, 4 of 5 cijfers



Figuur 2/2.3-1: National Semiconductor.

2/2.4

Matra-Harris Semiconductors

A - familie-beschrijving:

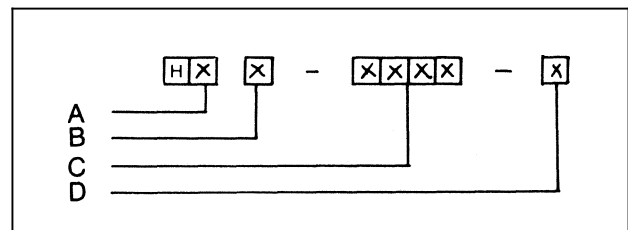
- A: analoog
- C: communicatie
- D: digitaal
- I: interface
- M: geheugen
- V: analoog, hoge spanning

B - behuizing:

- 1: DIL
- 2: TO-5
- 3: epoxy
- 5: hybride
- 7: mini-DIP
- 0: chip, zonder behuizing

C - serie-nummer**D - temperatuurs-gebied:**

- 1: 0 tot +200°C
- 2: -55 tot +125°C
- 3: -200 tot +300°C
- 4: -25 tot +85°C
- 5: 0 tot +75°C
- 6, 7, 8: militaire specificaties
- 9: -40 tot +85°C



Figuur 2/2.4-1: Matra-Harris Semiconductors.

2/2.5

Intersil

A - familie-beschrijving:

AD: second source van Analog Devices
 D: driver, niveau-aanpasser
 DG: Siliconix second source
 DGM: analoge schakelaar
 ICL: lineair
 ICM: perifere schakeling voor μP
 ICH: hybride
 IM: microcontroller
 LH: National second source
 LM: idem
 MM: analoge schakelaar, hoge spanning
 NE: Signetics second source
 SE: idem

B - serie-nummer:

drie tot vijf cijfers

C - opties:

IC met op een of meer punten afwijkende specificaties

D - temperatuurs-gebied:

C: tot +70°C
 I: -25 tot +85°C
 -40 tot +85°C
 M: -55 tot +125°C

E - behuizing:

A: TO-237
 B: micro-behuizing
 C: TO-220
 D: keramisch DIL
 E: TO-8 miniatuur
 F: keramisch flat-pack
 H: TO-66
 I: 16 pens speciaal

J: CerdipDIL

K: TO-3

L: zonder aansluitingen

P: plastic DIL

S: TO-52

T: TO-5

U: TO-72

V: TO-39

Z: TO-92

W: chip

D: dice

F - aantal pennen:

A: 8 P: 20

B: 10 Q: 2

C: 12 R: 3

D: 14 S: 4

E: 16 T: 6

F: 22 U: 7

G: 24 V: 8, rond geïso-

H: 42 leerd

I: 28 W: 10, rond geïso-

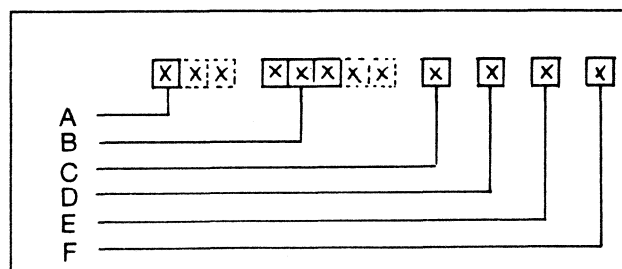
J: 32 leerd

K: 35 Y: 8, rond, pen 4

L: 40 aan huis

M: 48 Z: 10, rond, pen 5

N: 18 aan huis



Figuur 2/2.5-1: Intersil.

2/2.6

Analog Devices

A - type-nummer:

3 of 4 cijfers

B - algemene informatie:

TA: tweedegeneratie

D: diëlectrischgeïsoleerd

Z: voor $\pm 12V$ voeding

C - temperatuurs-gebied:

L tot M: 0 tot $+70^{\circ}C$

A tot C: -25 tot $+85^{\circ}C$

S tot U: -55 tot $+125^{\circ}C$

De eerste letter van een gebied duidt op slechtste eigenschappen, de laatste is het IC met de beste eigenschappen

D - behuizing:

D: hermetische behuizing

E: penloos

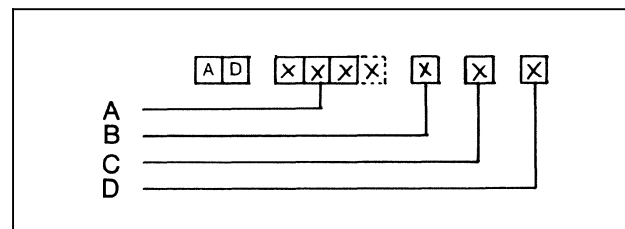
F: keramisch flat-pack

H: metaal, hermetisch

M: metaal dil, hermetisch

N: plastic DIL

Q: Cerdip



Figuur 2/2.6-1: Analog Devices.

2/2.7

Siliconix

A - familie-beschrijving:

- D: drivers voor FET-schakelaars
- DF: digitaal
- DG: analoge schakelaar
- G: meerkanaals-FET'S
- L: lineair
- LD: analoog-digitaal
- PW: pulsbreedte modulator
- SD: DMOS-product
- SI: second source

B - type-nummer:

3 of 4 cijfers

C - code voor afwijkende specificaties

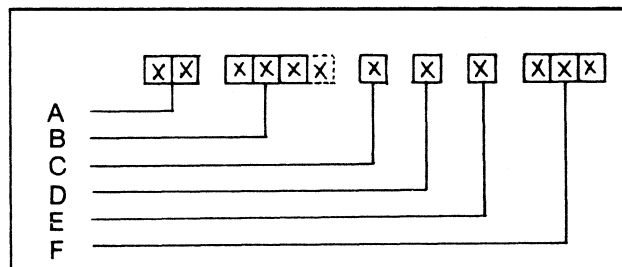
D - temperatuurs-gebied:

- A: -55 tot +125°C
- B: -25 tot +85°C
- C: 0 tot +70°C
- D: -40 tot +85°C

E - behuizing:

- A: metaal
- J: plastic DIL
- K: CERDIPDIL
- L: flat-pack
- P: DIL, gelast
- R: idem
- Y: miniatuur

F - code voor productie-proces en militaire specificaties



Figuur 2/2.7-1: Siliconix.

2/2.8

Teledyne Semiconductors

A - type-nummer:
zescijferige code

B - pen-optie:
R: spiegelbeeld aansluiting

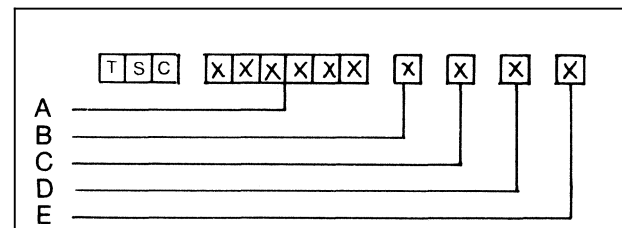
C - temperatuurs-gebied:
M: -55 tot +125°C
I: -25 tot +85°C
C: 0 tot +70°C

D - behuizing:
J: CERDIPDIL
P: plastic DIL
T: TO-99
B: plastic flat-pack
S: plastic flat-pack
O: surface mount

L: plastic chip-drager

E - aantal pennen

A: 8l: 28
D: 14 L: 40
E: 16 Y: 8 (pen 4 aan huis)
F: 22 Q: 60
N: 18 W: 44
G: 24 S: 68



Figuur 2/2.8-1: Teledyne Semiconductors.

2/2.9

Signetics

A – familie-beschrijving:

AM: lineair
 CA: second source RCA
 DAC: digitaal-analoog
 JB: militair
 JM: militair
 LF: lineair
 LM: idem
 M: militair
 MC: lineair
 NE: idem
 SA: idem
 SE: idem
 SG: idem
 μ A: second source Fairchild
 ULN: lineair

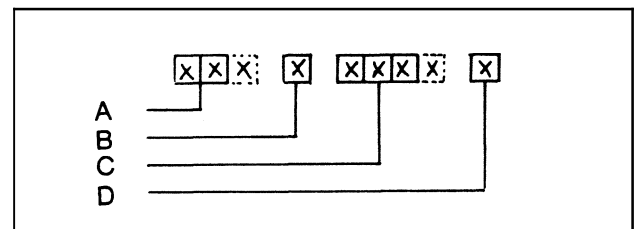
B – temperatuurs-bereik:

N: 0 tot +70°C
 S: -55 tot +125°C
 NE: 0 tot +70°C
 SE: -55 tot +125°C

SA: -40 tot +85°C

C – type-nummer**D – behuizing:**

N: plastic DIL
 D: miniatuur
 F: CERDIPDIL
 I: keramisch DIL
 H: rond
 Q: keramisch flat-pack
 H: TO-99
 U: vermogen



Figuur 2/2.9-1: Signetics.

2/2.10

Texas Instruments

A - familie-beschrijving:

TL: lineair

TLC: lineair CMOS

SN: interface

ADC: National second source

LM: idem

MC: Motorola second source

NE: Signetics second source

SA: idem

SE: idem

OP: PMI second source

RC: Raytheon second source

RM: idem

RV: idem

SG: Silicon second source

 μ A: Fairchild second source**B - type-nummer + temperatuurs-gebied:**
3 tot 7 cijfers en letters**C - behuizing:**

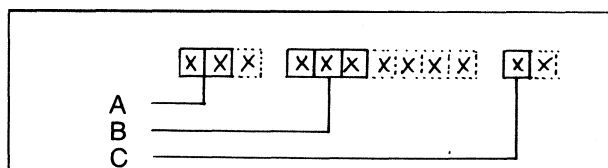
D, J, JD, JG, N, P: DIL

U, W: flat-pack

KC: TO-220

FH, FK, FN: chip

LP: plug-in



Figuur 2/2.10-1: Texas Instruments.

2/4

IEC-symbolen voor Logische schakelingen

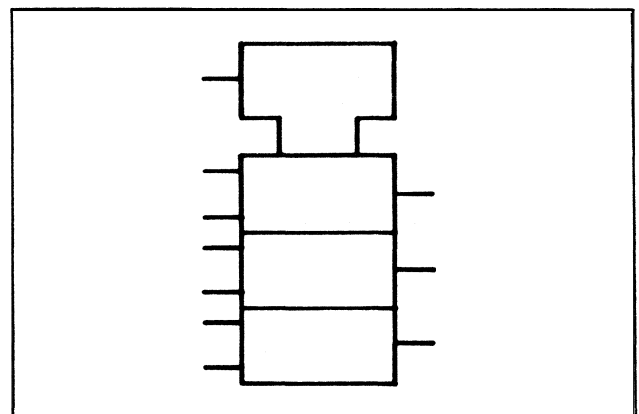
Inleiding

Om de werking van logische schakelingen enigszins te verduidelijken is er recentelijk een notatie ingevoerd waaraan 'in een oogopslag' af te lezen is (moet zijn) wat een bepaalde logische schakeling doet. Deze notatie wijkt nogal af van de gebruikelijke AND- en OR-poortjes die zo makkelijk te herkennen zijn. Vandaar dat we in dit boek een overzicht (geen uitleg) van dit nieuwe systeem geven, temeer om dat we verwachten dat deze nieuwe notatie voor menigeen nog even wennen is. We hebben echter met opzet voor het gebruik van deze nieuwe notatie gekozen omdat deze binnen onafzienbare tijd internationaal doorgevoerd zal zijn.

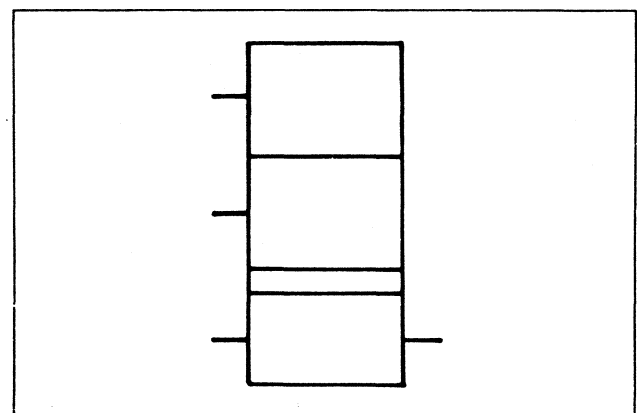
Opbouw

Een logisch symbool bestaat uit een of meer op elkaar gestapelde blokken welke de functie van de bovenste hebben, tenzij anders vermeld. Ingangen van deze blokken bevinden zich links, de uitgangen rechts. Uitzonderingsgevallen worden door een pijl kenbaar gemaakt.

Boven op de stapel blokken kan zich een 'common control block' (gemeenschappelijke besturing) bevinden die alle onderliggende blokken beïnvloedt. Zie figuur 2/4-1. Behalve een gemeenschappelijke besturing kan er ook nog een gemeenschappelijke uitgang zijn. Deze bevindt zich in het onderste gedeelte van het symbool en wordt door een dubbele lijn van het bovenste gedeelte gescheiden.



Figuur 2/4-1: Logische schakeling met common control-block.



Figuur 2/4-2: Logische schakeling met gemeenschappelijke uitgang.

Functie

In de blokken wordt aangegeven wat hun functie is. Deze staat of bovenin in het midden of gewoon in het midden van het overeenkomstige blokje. Hoe de diverse functies aangeduid worden is te vinden in de volgende paragraaf.

Tabel 2/4-1 is een overzicht van algemene tekens voor logische symbolen. Tabel 2/4-2 bevat een overzicht van symbolen voor in- en uitgangen. Tabel 2/4-3 tenslotte verklaart de tekens die binnen het logische symbool gebruikt kunnen worden.

Symbol	Omschrijving	Voorbeeld
&	AND-poort of -functie	7400
>1	OR-poort of -functie	7402
=1	EXOR-poort of functie	7486
-	Logische gelijkheid. Alle ingangen moeten gelijk zijn.	74180
2k	Een even aantal ingangen moet actief zijn.	74180
2k+1	Een oneven aantal ingangen moet actief zijn.	
	De enige ingang moet actief zijn.	7404
D of a	Bufferelement, pijl duidt richting aan	74S436
	Schmitt trigger; element met hysteresis	74LS18
X/Y	Omzetter (DEC/BCD, BIN/7-SEG etc.)	7442A
MUX	Multiplexer/data selector	74150
DMUX, DX	Demultiplexer	
C	Opteller	74LS385
P-Q	Aftrekker	74LS385
CPG	Look-ahead carry generator	74182
A	Vermenigvuldiger	74LS384
COMP	Magnitude comparator	74LS682
ALU	Arithmetic logic unit	74LS381
	Monostabiel, opnieuw te triggeren	74LS422
	Monostabiel, niet opnieuw te triggeren	74121
	Astabiel element. Golf is optioneel	74LS320
	Synchroon startend astabiel	74LS624
SRG _m	Schuifregister, m=aantal bits	74LS595
CTR _m	Teller, m=aantal bits, cycluslengte=2 ^m	74LS593
CTR DIV _m	Teller, cycluslengte=m	74LS668
ROM	Read-only memory	
RAM	Random-access memory	74170
FIFO	First-in, first-out memory	74LS222

Tabel 2/4-1: Tekens voor logische symbolen.

	Logische invertering aan ingang			
	Logische invertering aan uitgang			
	Actieve low ingang. Is gelijk h in pos. logica			
	Active low uitgang. Is gelijk i in pos. logica			
	Active low ingang indien signaal van rechts naar links loopt			
	Active low uitgang indien signaal van rechts naar links loopt			
	Signaal van rechts naar links			
	Tweerichtings signaal			
	Dynamische ingang actief bij aangegeven pulsflank		positieve logica	
			negatieve logica	
			polariteits indicatie n.v.t.	

Tabel 2/4-2: Tekens voor in- en uitgangen

Symbol	Omschrijving
	Uitgestelde uitgang. Op de 1/0 overgang van C verandert deze pas
	Ingang met hysteresis
	Open collector uitgang. Pull-up weerstand vereist
	Open collector uitgang met ingebouwde pull-up weerstand
	Open emitter ingang. Pull-down weerstand vereist
	Open emitter ingang met ingebouwde pull-down weerstand
	3-state uitgang
	Enable ingang
J, K, R, S, T	Gebruikelijke betekenissen, bijv. bij flip-flops
	Data-ingang naar geheuelement
	Shift right (left) ingang. m is aantal bits. Indien m=1 dan wordt deze meestal weggelaten
	Counting up (down) ingang. m is aantal bits. Indien m=1 dan wordt deze meestal weggelaten
	Binaire groepering. m is hoogste macht van 2
	Zet-inhoud-ingang. Een register neemt de waarde aan wanneer deze ingang actief is
	Inhoud-uitgang. Is actief wanneer een register de aangeduide waarde heeft
	Lijn-groepering aan ingang. Wanneer twee ingangen samen een ingang voorstellen
	uitgang met vaste waarde

Tabel 2/4-3: Tekens welke binnen logische symbolen gebruikt worden.

2/5

Algemene eigenschappen van digitale families

Inhoud

- 2/5.1** StandaardTTL 74...
- 2/5.2** Schottky TTL 74 S...
- 2/5.3** Low power Schottky TTL 74 LS...
- 2/5.4** Fast TTL 74 F..
- 2/5.5** CMOS TTL 74 C...
- 2/5.6** High speed CMOS TTL 74 HC...
- 2/5.7** Advanced Schottky TTL 74 AS...
- 2/5.8** Advanced low power Schottky TTL 74 ALS...
- 2/5.9** Low power TTL 74 L...
- 2/5.10** ECL 10000 (10 K)
- 2/5.11** ECL 100000 (100 K)
- 2/5.12** CMOS (1) 4...B Buffered
- 2/5.13** CMOS (1) 4...UB Unbuffered

215.1

Standaard TTL 74...

De standaard 74... T L (transistor-transistor logic) serie is lange tijd de enige TTL-familie geweest. Ze heeft de basis gevormd voor een enorme hoeveelheid digitale IC's welke nu in diverse uitvoeringen (familie-typen) verkrijgbaar zijn. Sommige bouwstenen uit de standaard serie zijn alleen nog in andere uitvoeringen te verkrijgen.

De standaard TL-serie kenmerkt zich door de volgende eigenschappen:

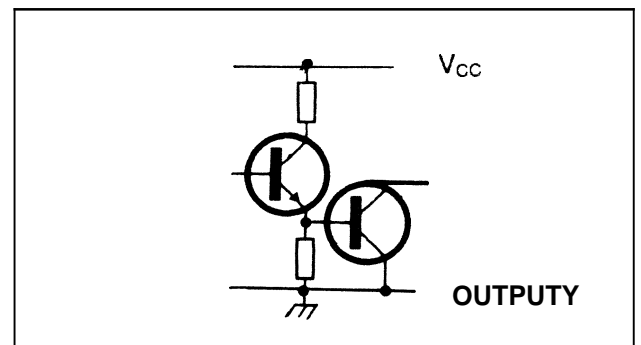
Poortvertraging : 10 ns
 Vermogen per poort : 10 mW
 Klokfrequentiebereik : tot 35 MHz

De standaard TTL-serie heeft de volgende absolute ratings:

Supply Voltage (V_{CC}) : 7 V
 Input voltage (V_i) : 5.5 V

Per bouwsteen kunnen sommige parameters (bijvoorbeeld de verbruikte stroom) verschillen. Deze worden bij elke bouwsteen apart aangegeven. Gemeenschappelijke parameters worden hier genoemd, uitzonderingen zullen bij de bouwsteen zelf gemeld worden.

Parameter	min	type	max	
V_{CC}	4.75	5	5.25	V
V_{ih}	2			V
V_{il}		0.8		V
V_{oh}	2.4	3.4	5.5	V
V_{ol}		0.2	0.4	V
I_{ih}			40	μA
I_{il}			-1.6	mA
I_{oh}			-800	μA
I_{ol}			16	mA
T_a	0		75	C



Figuur 215.1-1: Standaard TTL-uitgang.

2/5.2

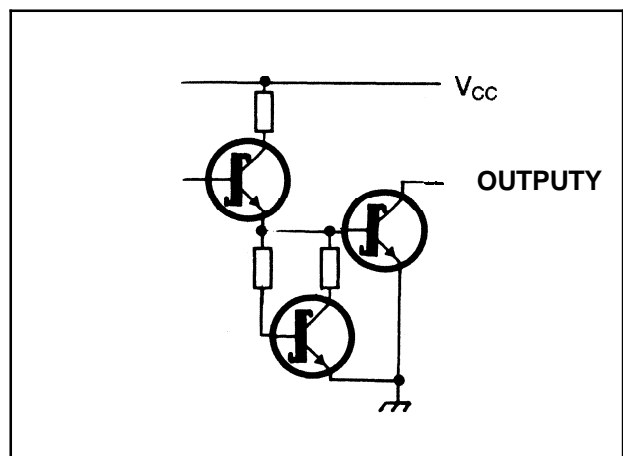
Schottky TTL 74 S...

De Schottky TTL-familie kenmerkt zich door lage poortvertragingstijden en een betrekkelijk hoog stroomverbruik per poort. Het voordeel van de kleine poortvertraging uit zich natuurlijk in de schakelsnelheden.

De volgende tabel spreekt voor zich:

Poortvertraging : 3 ns
 Vermogen per poort : 19 mW
 Klokfrequentiebereik : tot 125 MHz
 De diverse standaardparameters staan in de volgende tabel:

Parameter	min	type	max	
V _{cc}	4.75	5	5.25	V
V _{ih}	2			V
V _{il}		0.8		V
V _{oh}	2.7	3.4	5.5	V
V _d			0.5	V
I _{ih}			50	μA
I _{il}			-2	mA
I _{oh}			-1	mA
I _{ol}			20	mA
T _a	0		75	C



Figuur 2/5.2-1: 74 S...-uitgang.

2/5.3

Low power Schottky TTL 74 LS...

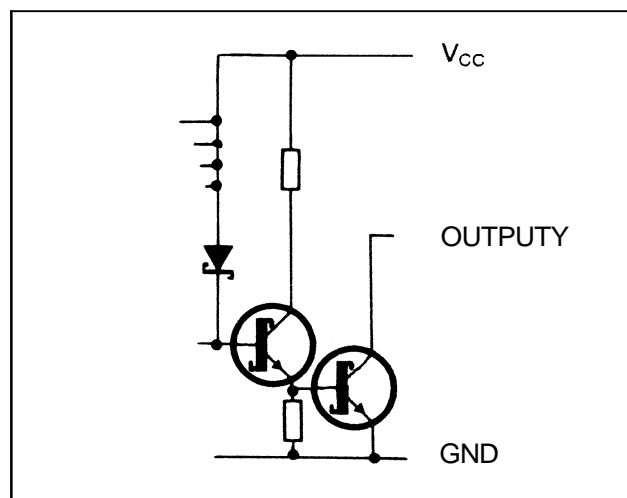
De 74 LS...-serie combineert niet zoals de naam doet vermoeden de snelheid van de S-serie met een laag stroomverbruik. De snelheid is ongeveer gelijk aan die van de standaard serie, het stroomverbruik per poort is echter zo'n factor 5 lager. Niet voor niets is de LS-serie dan ook een graag geziene en veel gebruikte vervanger van de standaard serie, temeer omdat de prijs ongeveer gelijk is.

De volgende tabel maakt een en ander duidelijk:

- Poortvertraging : 9.5 ns
- Vermogen per poort : 2 mW
- Klokfrequentiebereik : tot 45 MHz

De elektrische eigenschappen zijn als volgt:

Parameter	min	type	max	
V _{cc}	4.75	5	5.25	V
V _{ih}	2			V
V _{il}		0.8		V
V _{oh}	2.7	3.4	5.5	V
V _{ol}		0.35	0.5	V
I _{ih}			40	μA
I _{il}			-0.8	mA
I _{oh}			-400	μA
I _{ol}			8	mA
T _a	0		75	C



Figuur 2/5.3-1: 74 is...-uitgang

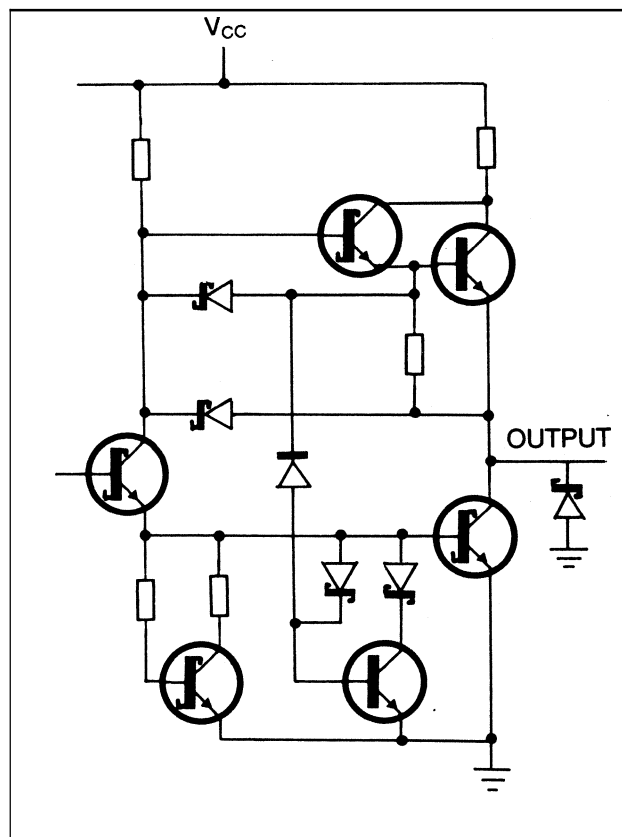
2/5.4

Fast TTL 74 F...

De 74 F...-serie is een direct te gebruiken vervanger voor de 74 S...-serie, het stroomverbruik is echter zo'n 3 a 4 maal lager. De volgende tabel spreekt voor zich:

Poortvertraging : 3ns
 Vermogen per poort : 5 mW
 Klokfrequentiebereik : tot 125 MHz
 De elektrische eigenschappen zijn als volgt:

Parameter	min	type	max	
V _{cc}	4.5	5	5.5	V
V _{ih}	2			V
V _{il}		0.8		V
V _{oh}	2.7	3.4	5.5	V
V _{ol}		0.35	0.5	V
I _{ih}			2	μA
I _{il}			-0.6	mA
I _{oh}			-3	mA
I _{ol}			24	mA
T _a	0		75	C



Figuur 2/5.4-1: 74 F...-uitgang.

2/5.5

CMOS TTL 74 C...

De 74 C...-serie maakt gebruik van het CMOS integratie proces. Voordelen hiervan zijn het lage stroomverbruik en de niet-kritische voedingsspanning (3 tot 15 V). Een nadeel is de (in verhouding) zeer lage snelheid. Door een CMOS serie volgens de TTL-normen te fabriceren is de deur opengezet naar een breed scala van (niet snelle) CMOS-schakelingen welke volgens de (meer bekende) TTL-definities opgebouwd kunnen worden.

Snelheid en stroomverbruik zijn als volgt:

Poortvertraging : 105 ns

Vermogen per poort : 10 nW

Klokfrequentiebereik : tot 12 MHz

De standaard parameters hebben nogal afwijkende waarden:

Parameter	min	type	max	
V _{cc}	3.0		15	V
V _{ih}	3.5			V
V _{il}			1.5	V
V _{oh}	4.5			V
V _{ol}			0.5	V
I _{ih}		0.005	1	μA
I _{il}	-1.0	-0.005		mA
T _a	-40		85	C

Deze waarden gelden bij V_{cc}=5V.

2/5.6

High speed CMOS TTL 74 HC...

Uit de vorige paragraaf blijkt dat de voordelen van het CMOS integratieproces teniet worden gedaan door de lage schakelsnelheden. Om dit probleem te omzeilen is de high speed CMOS-familie ontwikkeld, gebaseerd op het silicon gate CMOS integratieproces. De snelheid en stroomverbruik is als volgt:

Poortvertraging : 8ns

Vermogen per poort : 0.0025 nW

Klokfrequentiebereik : tot 40 MHz

De diverse standaardparameters hebben de volgende waarden:

Parameter	min	type	max	
V _{cc}	2	5	6	V
V _{ih}	3.5			V
V _{il}			1	V
V _{oh}	4.9			V
V _{ol}			0.1	V
I _{ih}			1	μA
I _{il}			-1	μA
I _{oh}			-4	mA
I _{ol}			4	mA
T _a	-40	85	C	

Binnen de 74 HC... familie bestaan er nog twee subfamilies.

De TTL-compatible HCT-familie en de ongebufferde HCU-familie. Hier zijn momenteel echter zeer weinig componenten in te verkrijgen.

Afwijkende parameters zijn:

- HCT:

Parameter	min	typ	max	
V _{cc}	4.5	5	5.5	V
V _{ih}	2			V
V _{il}	0		0.8	V

- HCU:

Parameter	min	typ	max	
V _{ih}	3.6			V
V _{il}			0.8	V
V _{oh}	4			V
V _{ol}			0.5	V

Deze laatste waarden gelden bij V_{cc}=4.5V

2/5.7

Advanced Schottky TTL 74 AS...

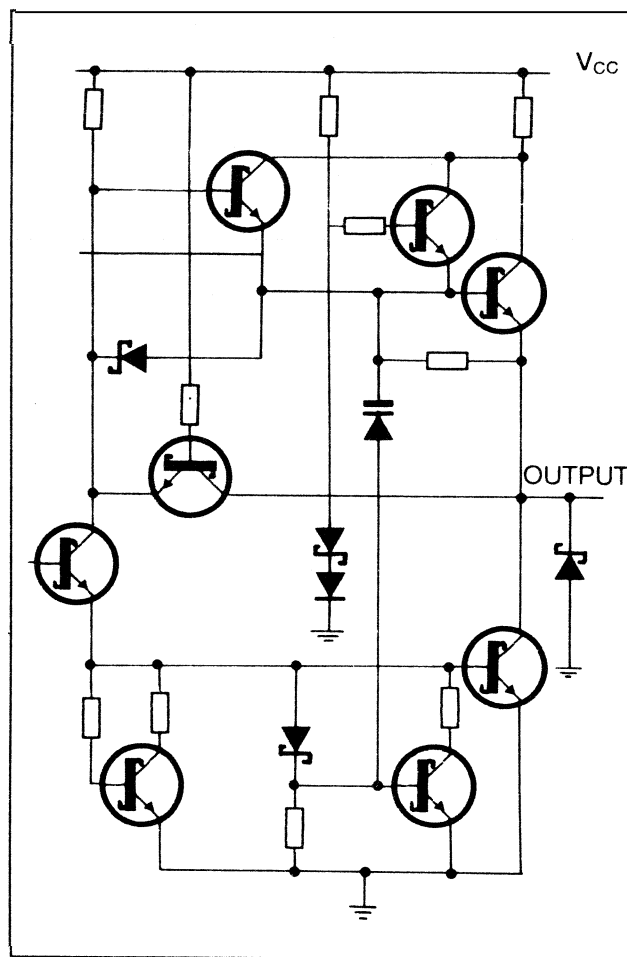
Inmiddels een van de betrouwbaarste en snelste TTL-families, echter met een aanzienlijke dissipatie per poort. Veel nieuwe complexe functies zijn in deze familie te verkrijgen dankzij small en medium scaie integration (SSI en MSI).

De snelheden en dissipatie zien er als volgt uit:

- Poortvertraging : 1.5 ns
- Vermogen per poort : 20 mW
- Klokfrequentiebereik : tot 200 MHz

De standaard parameters staan weer in de volgende tabel:

Parameter	min	typ	max	
V _{cc}	4.5	5	5.5	V
V _{ih}	2			V
V _{il}			0.8	V
V _{oh}	V _{cc} -2			V
V _{ol}		0.35	0.5	V
I _{ih}			20	μA
I _{il}			-0.5	mA
I _{oh}			-2	mA
I _{ol}			20	mA
T _a	0		70	C



Figuur 2/5.7-1: 74 AS...-uitgang.

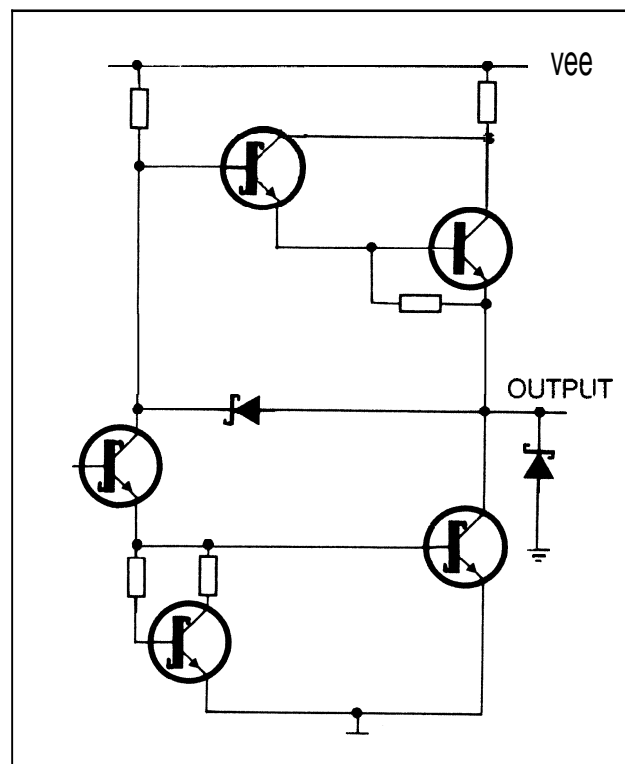
2/5.8

Advanced low power
Schottky TTL 74 ALS...

De dissipatieproblemen die bij de 74 AS...-serie optreden zijn in de ALS-serie opgeheven. De poortvertraging wordt echter iets groter waardoor een lagere maximale schakelfrequentie het gevolg is.

Poortvertraging : 4 ns
 Vermogen per poort : 1 mW
 Klokfrequentiebereik : tot 50 MHz
 De standaard parameters zijn als volgt:

Parameter	min	typ	max	
V _{cc}	4.5	5	5.5	V
V _{ih}	2			V
V _{il}			0.8	V
V _{oh}	V _{cc} -2			V
V _{ol}		0.35	0.5	V
I _{ih}			20	μA
I _{il}			-0.1	mA
I _{oh}			-0.4	mA
I _{ol}			8	mA
T _a	0		70	C



Figuur 2/5.8-1: 74 ALS...-uitgang.

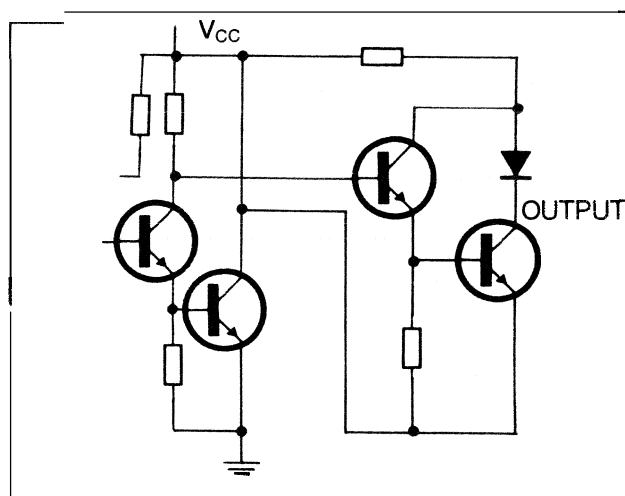
2/5.9

Low power TTL 74 L...

Zoals de naam doet vermoeden is de 74 L...-serie een logische familie met een laag stroomverbruik. Deze is namelijk een factor 10 lager dan in de standaard familie, de poortvertraging wordt echter ruim drie keer zo groot.

Poortvertraging : 33ns
 Vermogen per poort : 1 mW
 Klokfrequentiebereik : tot 10 MHz
 De standaardparameters wijken enigszins af van die van de andere families:

Parameter	min	typ	max	
V _{cc}	4.75	5	5.35	V
V _{ih}	2			V
V _{il}			0.7	V
V _{oh}	2.4	3.3		V
V _{ol}		0.2	0.4	V
I _{ih}			10	μA
I _{il}			-0.18	mA
I _{oh}			-0.2	mA
I _{ol}			3.6	mA
T _a	0		70	C



Figuur 2/5.9-1: 74 L...-uitgang.

2/530

ECL 10000 (10 K)

De ECL (Emitter Coupled Logic) 10 K serie valt op door haar hoge schakelsnelheden. De dissipatie per poort is wel zo'n 25 mW per poort, hier tegenover staat een haalbare toggle-frequentie voor flip-flops van maximaal 500 MHz.

Het volgende staatje geeft een overzicht van de mogelijkheden van ECL 10 K:

Poortvertraging : 2 ns
 Uitgangs flanksnelheid : 3.5 ns
 Vermogen per poort : 25 mW
 Klokfrequentiebereik : 125 MHz min.
 De 10H000 (10 KH)-serie gaat zelfs nog verder:

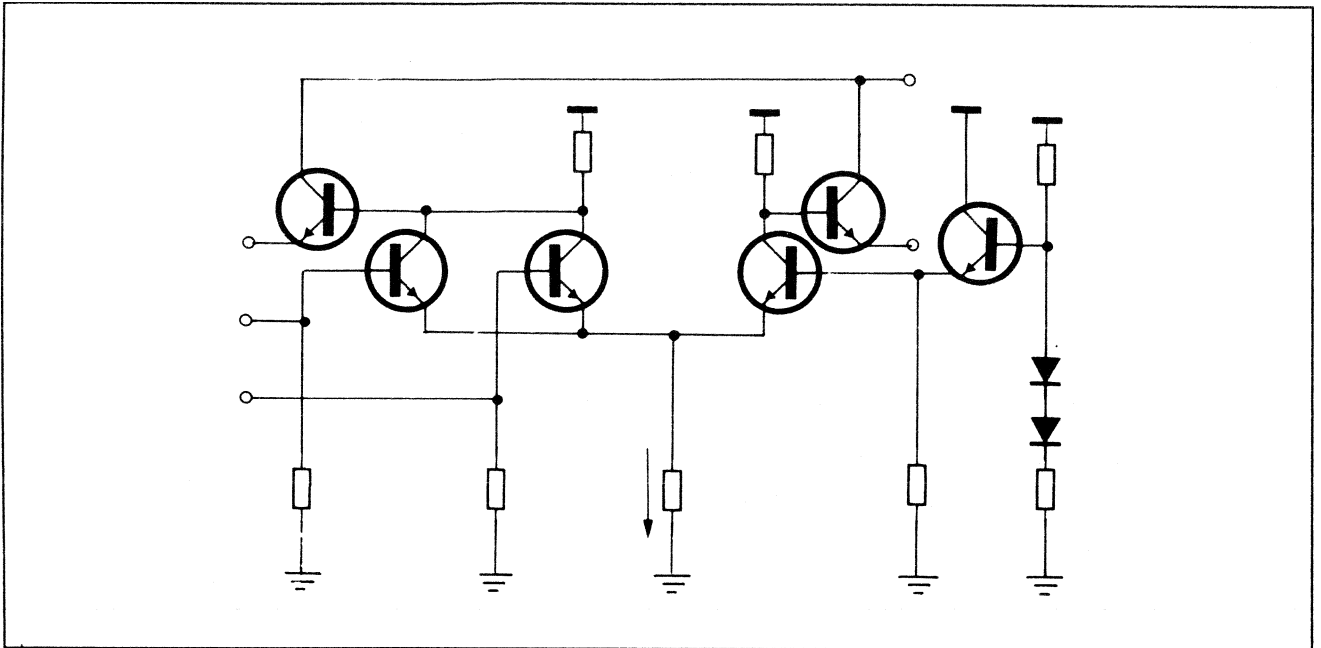
Poortvertraging : 1 ns
 Uitgangs flanksnelheid : 1.5 ns
 Vermogen per poort : 25 mW
 Klokfrequentiebereik : 250 MHz min.

Elektrische eigenschappen van de 10 K-serie staan hieronder ($T_a=25\text{ C}$):

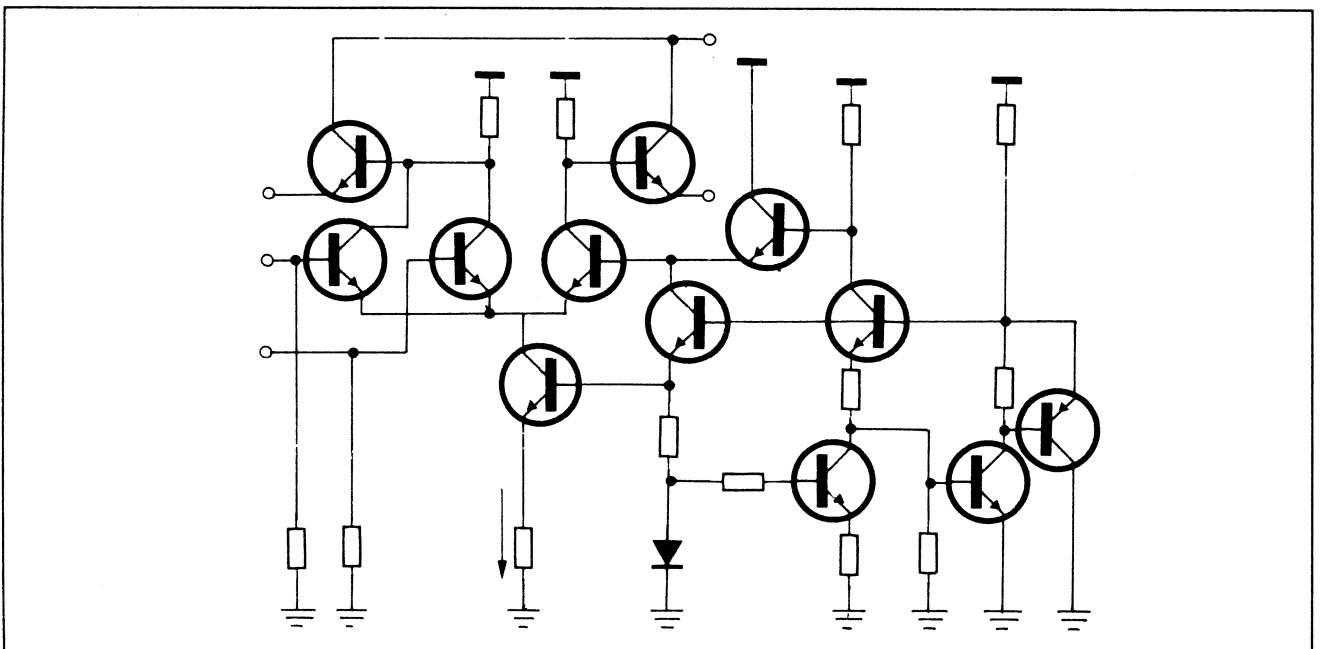
Parameter	min	typ	max	
V _{ee}	-5.72	-5.2	-4.68	V
V _{ih}	-1105		-810	mV
V _{il}	-1850		-1475	mV
V _{oh}	-960	-880	-810	mV
V _{ol}	-1850	-1720	-1650	mV
I _{ih}			245	μA
I _{il}	0.5			μA
T _a	-30	85	C	

Voor de 10 KH-serie gelden de volgende eigenschappen ($T_a=25\text{ C}$):

Parameter	min	typ	max	
V _{ee}	-5.46	-5.2	-4.94	V
V _{ih}	-1130		-810	mV
V _{il}	-1950		-1480	mV
V _{oh}	-980		-810	mV
V _{ol}	-1950		-1630	mV
I _{ih}			265	μA
I _{il}	0.5			μA
T _a	0		75	C



Figuur W5.10-1: ECL 10K-uitgang.



Figuur W5.10-2: ECL 10KH-uitgang.

2/5.11

ECL 100000 (100 K)

De ECL 100 K-serie vertoont overeenkomsten met de 10 KH-serie, de voedingsspanning ligt enigszins lager, de dissipatie echter hoger. Ook de snelheden zijn nog iets hoger:

Poortvertraging : <1 ns
 Uitgangsfleksnelheid : 0.7 ns
 Vermogen per poort : 25 mW
 Klokfrequentiebereik : 500 MHz min.
 De elektrische eigenschappen zijn weer als volgt ($T_a=25\text{ C}$, $V_{ee}=-4.5\text{ V}$)

Parameter	min	typ	max	
V _{ee}	-4.2	-4.5	-5.7	V
V _{ih}	-1165		-880	mV
V _{il}	-1810		-1475	mV
V _{oh}	-1025	-955	-880	mV
V _{ol}	-1810	-1705	-1630	mV
I _{ih}			350	μA
I _{il}	0.5			μA
T _a	0		85	C

2/5.12

CMOS (1)4...B Buffered

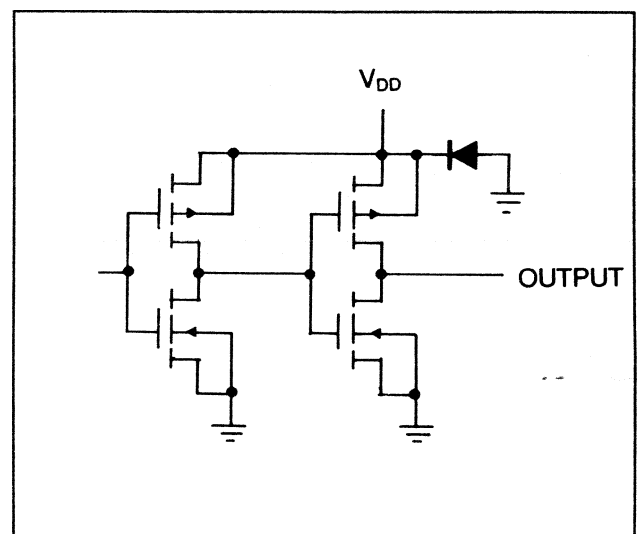
De CMOS integratietechniek staat al vanaf het begin voor laag stroomverbruik en een niet-kritische voedingsspanning.

Deze twee voordelen worden wei teniet gedaan door het verlies aan schakelsnelheid, deze schommelt rond de 100 ns en hoger. De B-versie heeft in tegenstelling tot de UB (unbuffered)-versie het voordeel van een grotere ruisongevoeligheid en een betere overdrachtskarakteristiek.

De stabiliteit is echter wel minder en ook de snelheid is lager daar de B-schakeling, in tegenstelling tot de UB-schakeling, niet gebruik maakt van één enkele inverter-trap.

De CMOS-B-serie is in staat om twee TTL-L-loads of één TTL-LS-load te sturen. De maximale ingangsstroom is $1 \mu\text{A}$ bij een voedingsspanning van 15 V. Absolute maximum ratings lopen van -0.5 tot 18 V voor de voedingsspanning (V_{DD}) en -5 tot $V_{\text{DD}}+0.5$ V voor de ingangsspanningen.

Het precieze rijtje van aanvaardbare niveaus ziet er als volgt uit ($V_{\text{DD}}=10$ V, $T_a=25$ C):



Figuur 2/5.12-1: CMOS-B-uitgang.

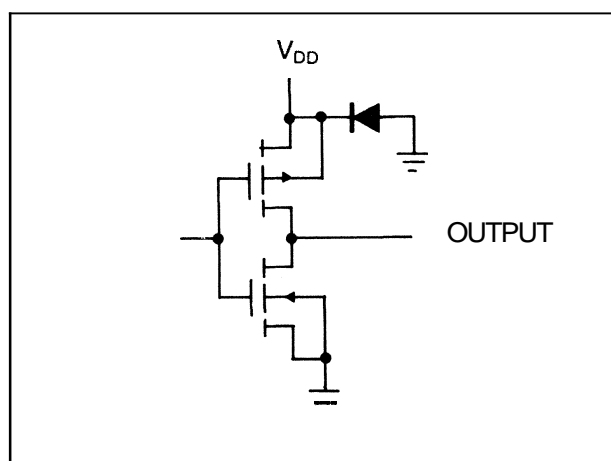
2/5.13

CMOS (1)4... UB Unbuffered

In de vorige paragraaf is de CMOS-UB-serie al even genoemd als ongebufferde versie van de B-versie. Het voordeel van de ongebufferde versie is de stabiliteit alsmede de snelheid, dit laatste is een gevolg van de enkele inverter-stap.

De elektrische eigenschappen zijn bijna gelijk aan die van de B-serie, op enkele verschillen na. Wederom geldt $V_{DD}=10\text{ V}$, $T_a=25\text{C}$:

Parameter	min	typ	max	
V_{DD}	3		15	V
V_{ih}	8			V
V_{il}			2	V
V_{oh}	9.95			V
V_{ol}			0.05	V
I_{in}			0.3	μA
I_{oh}	-0.4			mA
I_{ol}	1.10			mA
T_a	-40		85	C



Figuur 2/5.13-1: CMOS UB-uitgang.

2/6

Interfacing van digitale families

Inhoud

2/6.1 TTL-CMOS Interfacing

2/6.2 TTL-ECL Interfacing

2/6.1

TTL-CMOS Interfacing

Het kan voorkomen dat in een schakeling TTL-bouwstenen gebruikt worden daar zij het voordeel van snelheid meehebben. Om het stroomverbruik te drukken is het echter vaak noodzaak om ook CMOS-componenten te gebruiken. Hoe deze twee families nu met elkaar gecombineerd kunnen worden, d.w.z. hoe ze met elkaar ge-'interfaced' kunnen worden, wordt hier aan de hand van enige voorbeelden uitgelegd,

CMOS/TTL-interface

Een CMOS-IC kan zonder externe componenten twee standaard TTL-ingangen sturen.

TTCMOS-interface

Om TTL met CMOS te interfaceren komt er iets meer kijken. De TTL-uitgang dient met een pull-up weerstand naar V_{cc} getrokken te worden. De min- en maxwaarde van deze weerstand (R_p) worden als volgt gevonden:

$$R_{pmin} = \frac{V_{cc} - V_{olmax}(TTL)}{I_{ol}(TTL) - n \cdot I_{ih}(load)}$$

en

$$R_{pmax} = \frac{V_{cc} - V_{olmin}(load)}{n \cdot I_{ih}(load) - I_{oh}(driver)}$$

met n =aantal te sturen ingangen.

Er is echter een betere manier om R_{pmax} te berekenen, daar in het bovengenoemde geval de rise-time van de puls een veel te grote waarde krijgt. Vandaar:

$$R_{pmax} = \frac{t}{\ln(I_{oh} - I_{ihmin}/V_{ccmax}) \cdot C_i}$$

met $C_i=30$ pF en $t=500$ ns. Als $V_{ih}=3.7$ V en

$V_{cc}=5.25$ V dan vereenvoudigd de formule zicht tot

$$R_{pmax} = \frac{t}{I_{oh} \cdot C_i}$$

CMOS/LSR L interface

Net zoals in de interface met standaard TTL is er geen externe pull-up weerstand nodig. De maximale fan-out is echter 10, dat wil zeggen dat een CMOS-IC 10 LS-ingangen kan sturen.

LSR U CMOS interface

Dit gaat identiek aan de TTL/CMOS-manier, de formules zijn ook gelijk (zie aldaar).

CMOS/ALS TTL-interface

Net zoals bij de andere TTL-families is ook hier geen externe pull-up weerstand vereist. De fan-out is echter gelijk aan 40.

CMOS/ALS TTL-interface

Mier is wederom wel een pull-up weerstand vereist, dit gaat volgens de zelfde methode als in de andere gevallen.

CMOS/AS TTL-interface

De CMOS/AS-interface werkt zonder externe componenten, de fan-out is echter gelijk aan 2.

AS/CMOS TTL-interface

De benodigde pull-up weerstand wordt op dezelfde manier als in de voorgaande gevallen berekend.

6.1 TTL-CMOS interfacing

2/7

Algemene opbouw van een microprocessor

Inleiding

Dit hoofdstuk is een kleine inleiding op deel 7, microprocessors. Microprocessors (Central Processing Units, CPU's) worden wel eens het hart van een (micro)-computer genoemd. Op zich is dat een ware bewering? echter een micro-processor is niet het enige onmisbare bestanddeel van een computersysteem.

In het algemeen bestaat een computer uit drie delen:

- microprocessor;
- geheugen;
- in/uitvoerschakelingen.

Voor een verder uiteenzetting over de bouw van een computer verwijzen we naar onze uitgave 'Aktuele Microcomputer Techniek', hier beperken we ons tot de microprocessor.

De microprocessor

Een microprocessor is opgebouwd uit een aantal interne geheugenplaatsen, registers genoemd, een reken/logische eenheid (ALU, arithmetic logic unit), een instructie-decoder, een klokgenerator, een aantal transportwegen (data-pads genaamd) en een aantal buffers, Figuur 2/7-1 geeft hier een goed voorbeeld hier, **het** handelt zich daar om een 6502 processor, echter **de** opbouw is voor alle processoren gelijk.

De registers

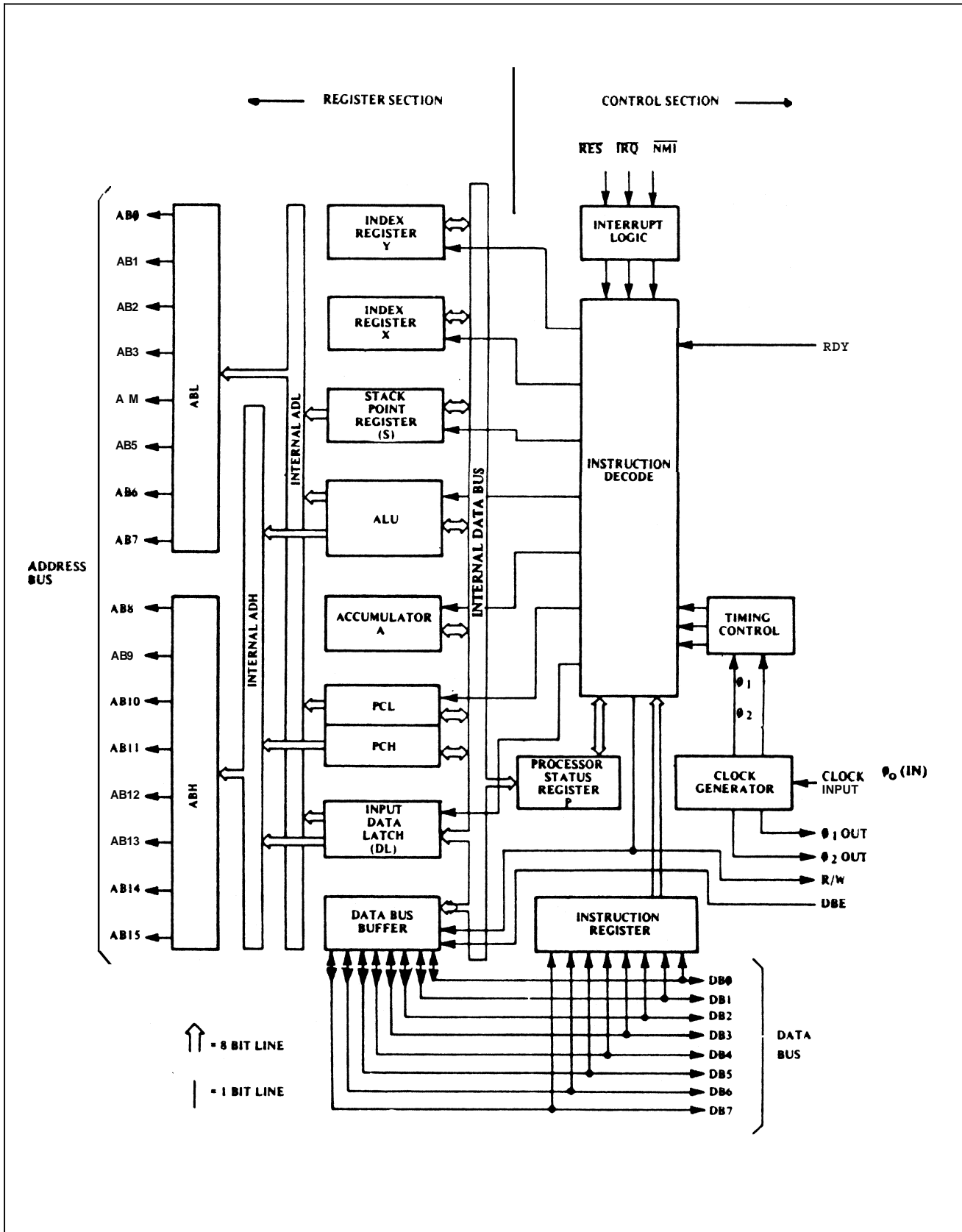
Het aantal registers is altijd minimaal L . Een daarvan s de programmateller (program counter of PC), de andere is de accumulator, kortweg accu. De programmateller houdt bij

waar de processor mee bezig is; instructies staan namelijk in het geheugen. De plaats van het geheugen waar de instructie gelezen wordt wordt bepaald door de programmateller. Deze programmateur is meestal even breed (heeft evenveel bits) als het adres-pad. Over het adres-pad wordt het geheugen geadresseerd (aangewezen). Indien een adres-pad 16 bits breed is (de PC is dat dan meestal ook) dan kunnen er $2 \uparrow 16 = 65536$ geheugenplaatsen (adressen) bereikt (geadresseerd) worden.

De accu is het verwerkingsregister van de CPU. Bewerkte of te bewerken data wordt hierin geplaatst. De accu kan gevuld worden met de inhoud van geheugenplaatsen, omgekeerd kan de inhoud van de accu ook weer weggeschreven worden naar bepaalde geheugenplaatsen.

Andere registers die meestal in een CPU te vinden zijn zijn de stackpointer, het statusregister en de indexregisters.

De stackpointer is een aanwijsregister welke naar een geheugenplaats in een bepaald gebied (de stack of stapel) wijst. Wanneer data tijdelijk opgeslagen moet worden is het een goede gewoonte om dit in de stack te doen. Door een register op de stack te zetten (meestal met één of andere PUSH-instructie) wordt de aangewezen geheugenplaats met de inhoud van de accu gevuld en wordt de stackpointer met één verlaagd. De volgende geheugenplaats komt dan vrij. Omgekeerd, bij het halen van een waarde van de stack (dit gebeurt meestal met een PULL-op-



Figuur 2/7-1: Interne opbouw van de 6502 processor.

dracht), wordt de stapelwijzer met één verhoogd alvorens de inhoud van de aangewezen geheugenplaats door de accu wordt overgenomen.

Het statusregister is een register dat diverse toestanden binnen een microprocessor bijhoudt. Bijvoorbeeld: is de inhoud van de accu 0 of is de inhoud van de accu positief of negatief. Deze toestanden worden door zogenaamde vlaggen (de bits van dat register) bijgehouden, is de inhoud van de accu 0 dan wordt de zero-flag op 1 gezet, is de inhoud van de accu negatief dan wordt de negatieve-flag 1 gemaakt.

Indexregisters zijn zoals de naam doet vermoeden registers die ook weer bepaalde geheugenplaatsen aanwijzen. Door echter een indexregister achtereenvolgens een aantal malen te verhogen wordt zo een geheel geheugengebied achter elkaar aangewezen. Dit komt van pas indien blokken geheugen van één plaats naar een andere plaats verhuisd moeten worden. In veel microprocessors kunnen de gewone accu-registers ook als indexregisters gebruikt worden.

De ALU

De ALU voert de logische en rekenkundige bewerkingen binnen de CPU uit. De opdrachten die een CPU uit kan voeren zijn veelal zeer simpel en beperkt tot het schuiven met bits, het optellen of aftrekken van twee waarden etc. Tegenwoordig echter kunnen microprocessors ook vermenigvuldigen en delen (meestal ook in het decimale stelsel), hiervoor wordt echter naar deel 7 verwezen.

De instructie-decoder

Instructies die uit het geheugen gelezen worden moeten, alvorens ze uitgevoerd kunnen worden, begrepen worden. Hier is de instructie-decoder verantwoordelijk voor. Deze decoder zet meestal een klein microprogrammaatje aan het werk om de instructie in zijn geheel uit te voeren. Vandaar ook

dat instructies altijd een aantal klokperiodes duren, Tijdens deze periodes wordt het microprogramma uitgevoerd dat door de instructie-decoder aan het werk gezet is.

De klokgenerator

De klokgenerator is het mechanisme dat ervoor zorgt dat de CPU ook werkelijk 'loopt'. Bij elke klokperiode kan een nieuwe actie ondernomen worden, bijvoorbeeld een stap uit het microprogramma. Onder andere de klokfrequentie bepaalt hoe snel instructies verwerkt worden, dat wil zeggen hoe 'snel' een microprocessor is. De 6502 uit figuur 2/7-1 loopt bijvoorbeeld op een klokfrequentie van 1 of 2 MHz (miljoen periodes per seconde).

De klokgenerator wordt 'gevoed' door een kristal, dit wordt extern aan de microprocessor aangesloten, meestal via een klein beetje elektronica.

De data-pads

Binnen de microcomputer vindt al het transport via het zogenaamde data-pad plaats. Dit bestaat uit een aantal lijnen (8, 16, 32, 64 of zelfs meer) die samen de categorie van de processor bepalen: 8-bits, 16-bits of 32-bits. Momenteel beginnen de 8-bits IC's er een beetje 'uit' te raken, vooral de 16- en 32-bits IC's (IBM plus compatibles gebruiken een 16-bits processor, de Apple Macintosh en Atari 520 ST een 32-bits processor) zijn zeer populair.

Via het data-pad vindt data-transport van en naar de registers plaats (het data-pad is dus een tweerichtings-pad), via het adres-pad, ook wel de adresbus genoemd, vindt adresinformatie-transport naar de omliggende (geheugen)-IC's plaats. De adresbus is dus geschikt voor eenrichtingsverkeer. De breedte van de adresbus bepaalt het geheugengebied dat bereikt kan worden, in het geval van bijvoorbeeld de 8088 (IBM) is dit 20 bits, dit betekent dus een: geheugenbereik van 2^{20} bytes = 1 MB (1 megabyte is gelijk aan ca. 1 miljoen bytes).

De buffers

De buffers koppelen de microprocessor aan de andere IC's, ze dienen er **enkel** voor om de processor **zelf** niet te veel te belasten. De adresbuffer is uiteraard een **eenrichtingsbuffer**, de data-padbuffer is een **tweerichtingsbuffer**.

Deze inleiding behandelt de algemene op-

bouw van een microprocessor en heeft niet de pretentie de werking ervan te verklaren. Nogmaals, daarvoor verwijzen wij naar 'Aktuele Microcomputer Techniek', van dezelfde auteurs. De mogelijkheden, kenmerken, aansluitingen en nog veel meer vindt u echter wel in dit boek, te weten in deel 7.

2/10

Register van fabrikanten, importeurs en distributeurs

Inhoud

2110.1 Importeurs en distributeurs

2/10.1

Importeurs en distributeurs

In onderstaand overzicht zijn de meest recente namen en adressen van de importeurs en distributeurs van IC's in Nederland en België opgenomen. In ons streven naar volledigheid kan het voorkomen dat het IC waar u naar zoekt nog niet in deze uitgave is opgenomen. In dat geval kunt u ook zelf de importeur/distributeur benaderen. Verder is het natuurlijk van belang te weten waar bepaalde IC's te koop zijn. Daarom hebben wij het gebruik van postbusnummers zoveel mogelijk vermeden. Hoewel er naar gestreefd is het overzicht zo volledig en up-to-date mogelijk te maken kan het zijn dat er ondertussen toch het een en ander is veranderd. De handel in IC's is nu eenmaal een levendige . . .

A.M.D. (Advanced Micro Devices, Inc.)

Nederland

Arcobel
Griekenweg 25
5342 PX Oss
tel. 04120-30335

België

AMD Belgium NV
Av. de Tervueren 412, bte 9
1150 Brussel
tel. 02-7719993

A.M.E.

Nederland

Klees Electronics BV
Bouwerij 70
1185 XX Amstelveen
tel. 020-434351

België

Klees Electronics
Genevestraat 4
1140 Brussel
tel. 02-2424525

A.M.I.

Nederland

Manudax Nederland BV
Meerstraat 7
5473 AA Heeswijk-Dinther
tel. 04139-8911

Analog Devices

Nederland

Analog Devices Nederland BV
Beneluxweg 27
4904 SJ Oosterhout
tel. 01620-81500

België

An. Dev. International Inc.

Analogic

Nederland

Koning en Hartman Elektrotechniek BV
Energieweg 1
2627 AP Delft
tel. 015-609906

Ancom

Nederland

Multitronics
Postbus 965
3800 AZ Amersfoort
tel. 033-14641

Apex

Nederland

Klaasing Electronics BV
Beneluxweg 27
4904 SJ Oosterhout
tel. 01620-81600

Burr-Brown

Benelux

Burr-Brown International BV
Gebouw 106, kamer 830
1117 ZL Schiphol-Oost
tel. 020-470590

België

Burr-Brown International BV
Avenue Goghien 118
1180 Brussel
tel. 02-3474430

Catalyst

Nederland

Tekelec Airtronic BV
Industrieweg 8a
2712 LB Zoetermeer
tel. 070-310100

Cherry Semiconductor

Nederland

Vierpool BV
Plein '40-'45 nr. 10
1063 KR Amsterdam
tel. 020-111311

Comlinear Corp.

Nederland

Tekelec Airtronic BV
Industrieweg 8a
2712 LB Zoetermeer
tel. 070-310100

10.1 Importeurs en distributeurs**Consumer Microcircuits Ltd.****Nederland**

Heijnen BV
Steendalerstraat 56
6591 EG Gennep
tel. 08851-96111

België

Heijnen BV
Bedrijfsstraat 2
3500 Hasselt

Crystal**Nederland**

Alcom Electronics BV
Esse Baan 1
2908 LJ Capelle a/d IJssel
tel. 010-4519533

Cypress Semiconductor**Nederland**

Intra Electronics BV
Duivendijk 5c
5672 AD Nuenen
tel. 040-838009

België

Microtronica
Rue de l'Aeronef 2
1140 Brussel
tel. 02-2161197

Datatech**Nederland**

Heijnen BV
Steendalerstraat 56
6591 EG Gennep
tel. 08851-96111

Datel/Intersil**Nederland**

Simac Electronics BV
High Tech Park
5503 HP Veldhoven
tel. 040-582911

België

Simac Electronics Sprl
1160 Brussel
tel. 02-6724556

D.M.C.**Nederland**

Intechmij BV
Postbus 187
1110 AD Diemen
tel. 020-904911

E.D.I.**Nederland**

Alcom electronics Capelle BV
Esse Baan 1
2908 LJ Capelle a/d IJssel
tel. 010-4519533

Eurosil**Nederland**

Auriema Nederland BV
Doornakkersweg 26
5642 MP Eindhoven
tel. 040-816565

Exar**Nederland**

Nijkerk Elektronika/Systems BV
Drentestraat 7
1083 HK Amsterdam
tel. 020-462221

Exel**Nederland**

Nijkerk Elektronika/Systems BV
Drentestraat 7
1083 HK Amsterdam
tel. 020-462221

Fairchild**Benelux**

Fairchild Semiconductor
Ruysdaelbaan 35
5613 DX Eindhoven
tel. 040-446909

België

Rodelco SA
Rue de Genève 4
1140 Brussel
tel. 02-2166330

Nederland

Rodelco Electronics BV
Takkebijsters 2
4817 BL Breda

tel. 076-784911

Nederland

Auriema Nederland BV
Doornakkersweg 26
5642 MP Eindhoven
tel. 040-816565

Ferranti**Nederland**

Tekelec Airtronic BV
Industrieweg 8a
2712 LB Zoetermeer
tel. 070-310100

Function Modules**Nederland**

C.N. Rood BV
Postbus 42
2280 AA Rijswijk
tel. 070-996360

België

C.N. Rood SA
de Jamblinne de Meuxplein 37
1040 Brussel
tel. 02-352135

Fujitsu**Benelux**

Fujitsi Mikroelektronik GmbH
Europalaan 6/B
5623 LJ Eindhoven
tel. 040-447440

Nederland

Microtronica
Wilgenkade 10
3992 LL Houten
tel. 03403-91369

Nederland

P & T Electronics Int. BV
Esse Baan 77
2908 LJ Capelle a/d IJssel
tel. 010-501444

België

Eriat International SA
Rue de Fraisières 89
4410 Herstal-Vottem
tel. 41-271990

10.1 Importeurs en distributeurs**General Instrument****Nederland**

Vekano BV
Urkhovenseweg 7a
5641 KA Eindhoven
tel. 040-829898

België

General Instruments Belgium
Dendermondsesteenweg 506/2
9120 Destelbergen
tel. 091-288800

Greenwich Instruments Ltd**Nederland**

Intra Electronics BV
Duivendijk 5c
5672 AD Nuenen
tel. 040-838009

G.T.E.**Nederland**

Microtronica
Wilgenkade 10
3992 LL Houten
tel. 03403-91369

Harris Semiconductors**Nederland**

Techmation Electronics BV
Bernhardstraat 11
4175 ED Haafden
tel. 04189-2222

België

Betea SA
Leuvensesteenweg 775
1140 Brussel
tel. 02-7368050

Hatfield Components**Nederland**

Heijnen BV
Steendalerstraat 56
6591 EG Gennep
tel. 08851-96111

Hewlett Packard**Nederland**

Hewlett Packard Nederland BV

Startbaan 16
1187 XR Amstelveen
tel. 020-5476911

België

Hewlett Packard Belgium
Woluwe Boulevard 100
1200 Brussel
tel. 02-763200

Nederland

Koning en Hartman BV
Energieweg 1
2627 AP Delft
tel. 015-609906

Nederland

Diode Nederland
Meidoornkade 22
3992 AE Houten
tel. 03403-91234

Hitachi**Nederland**

Arcobel BV
Griekenweg 25
5342 PX Oss
tel. 04120-30335

Hughes**Nederland**

Koning en Hartman elektrotechniek BV
Energieweg 1
2627 AP Delft
tel. 015-609906

Hybrid Memory**Nederland**

Semi Dice International
Industrieweg 121
1521 NJ Wormerveer
tel. 075-280618

Hyunday Semiconductor**Nederland**

Intra Electronics BV
Duivendijk 5c
5672 AD Nuenen
tel. 040-838009

Hybrid Systems**Nederland**

Koning en Hartman BV
Energieweg 1
2627 AP Delft
tel. 015-609906

I.C.I.**Nederland**

Klaasing Electronics BV
Beneluxweg 27
4904 SJ Oosterhout
tel. 01620-81600

I.D.T.**Nederland**

Auriema Nederland BV
Doornakkersweg 26
5642 MP Eindhoven
tel. 040-816565

Inmos**Nederland**

Techmation Electronics BV
Bernhardstraat 11
4175 ED Haafden
tel. 04189-2222

Intel**Nederland**

Intel Semicond. Ned. BV
Alexanderpoortbuilding
Marten Meesweg 93
Rotterdam
tel. 010-212377

België

Intel Corporation SA
Parc Seny
Rue du Moulin a Papier 51
1160 Brussel
tel. 02-6610711

Nederland

Koning en Hartman Elektrotechniek BV
Energieweg 1
2625 AP Delft
tel. 015-609906

10.1 Importeurs en distributeurs**Intersil****Nederland**

Auriema Nederland BV
Doornakkersweg 26
5642 MP Eindhoven
tel. 040-816565

België

Master Chips SPRL
St. Lazare Boulevard 4
1210 Brussel
tel. 02-2195862

Intronics**Nederland**

Koning en Hartman BV
Energieweg 1
2625 AP Delft
tel. 015-609906

België

Intercontinental Services
Vogelzanglaan 106
1150 Brussel
tel. 02-5236295

I.T.T.**Nederland**

ITT Standard Nederland BV
Philipsstraat 27
2722 NA Zoetermeer
tel. 079-410224

België

ITT Standard Belgium
Rue Antoine-Court 15
1080 Brussel
tel. 02-4242800

Linear Technology**Nederland**

Alcom Electronics Capelle BV
Esse Baan 1
2908 LJ Capelle a/d IJssel
tel. 010-4519533

LSI Computer Systems**Nederland**

Elincom BV
Oosterkade 33
9503 HP Stadskanaal
tel. 05990-14830

Maxim**Nederland**

Technation Electronics BV
Bernhardstraat 11
4175 ED Haafden
tel. 04189-2222

België

MCA-Tronix
Route du Condroz 513
4020 Liege
tel. 041-362780

Matra-Harris**Nederland**

Technation Electronics BV
Bernhardstraat 11
4175 ED Haafden
tel. 04189-2222

M.E.M. (Micro-electronic-Marin)**Nederland**

Nijkerk Elektronika/Systems BV
Drentestraat 7
1083 HK Amsterdam
tel. 020-462221

Micro Networks**Nederland**

Intelligent Systems BV
Postbus 4982
4803 EZ Breda
tel. 076-224182

Micro Power Systems (M.P.S.)**Nederland**

Tekelec Airtronic BV
Industrieweg 8a
2712 LB Zoetermeer
tel. 070-310100

België

Micro Power Systems NV
Excelsiorlaan 21
1930 Zaventem
tel. 02-7209696

Mitsubitshi**Nederland**

MCA-Tronix Intl. BV
Delftweg 69
2289 BA Rijswijk
tel. 015-134940

M.M.I. (Monolithic Memories)**Nederland**

Alcom Electronics BV
Esse Baan 1
2908 LJ Capelle a/d IJssel
tel. 010-4519533

België

D & D electronics
VII Olympiadelaan 93
2020 Antwerpen
tel. 03-8277934

Mostek**Nederland**

Alcom Electronics BV
Esse Baan 1
2908 LJ Capelle a/d IJssel
tel. 010-4519533

België

Sotronic
Rue Père de Deken 14
1040 Brussel
tel. 02-7361007

Motorola**Nederland**

Diode Nederland
Meidoornkade 22
3992 AE Houten
tel. 03403-91234

België

Diode Belgium
Rue Picard 202-204
1020 Brussel
tel. 02-4285105

Natel**Nederland**

Koning en Hartman BV
Energieweg 1
2627 AP Delft
tel. 015-609906

10.1 importeurs en distributeurs**National Semiconductor
(NatSemi)****Nederland**

Rodelco Electronics BV
Takkebijsters 2
4817 BL Breda
tel. 076-784911

België

National Semiconductor
Av. Houba de Strooper 788
1020 Brussel
tel. 02-4783400

N.C.R.**Nederland**

Diode Nederland
Meidoornkade 22
3992 AE Houten
tel. 03403-91234

N.E.C.**Nederland**

Malchus Handelsmij. BV
Fokkerstraat 511-513
3125 BD Schiedam
tel. 010-373777

Nederland

Intra Electronics BV
Duivendijk 5c
5672 AD Nuenen
tel. 040-838009

Ohmic**Nederland**

Bourns Benelux BV
Postbus 37
2270 AA Voorburg
tel. 070-874400

O.K.I.**Nederland**

Nijkerk Elektronika/Systems BV
Drentestraat 7
1083 HK Amsterdam
tel. 020-462221

Panasonic**Nederland**

Intra electronics BV

Duivendijk 5c
5672 AD Nuenen
tel. 040-838009

Philips**Nederland**

Elonco
Postbus 90050
5600 PB Eindhoven
tel. 040-793333

België

MBLE
Paveljoenstraat 9
1030 Brussel
tel. 02-2427400

Nederland

Vekano BV
Urkhovenseweg 7a
5641 KA Eindhoven
tel. 040-829898

Nederland

Malchus Handelsmij. BV
Fokkerstraat 511-513
3125 BD Schiedam
tel. 010-373777

Plessey**Nederland**

Modelec BV
Morsestraat 22a
6716 AH Ede
tel. 08380-36262

België

Matedex
Chaussée de Bruxelles 214
1190 Brussel
tel. 02-3450279

**Precision Monolithic
Inc. (P.M.I.)****Benelux**

Bourns Benelux BV
Postbus 37
2270 AA Voorburg
tel. 070-874400

Raytheon**Nederland**

Arcobel BV
Griekenweg 25

5342 PX Oss
tel. 04120-30335

België

Ritro Electronics NV
Plantin en Moretuslei 172
2000 Antwerpen
tel. 03-1353272

R.C.A.**Nederland**

Koning en Hartman BV
Energieweg 1
2627 AP Delft
tel. 015-609906

Nederland

Vekano BV
Urkhovenseweg Ta
5641 KA Eindhoven
tel. 040-829898

België

Inelco Belgium SA
Av. Val Duchesse 3
1160 Brussel
tel. 02-6600012

Reticon**Nederland**

Koning en Hartman
Energieweg 1
2627 AP Delft
tel. 015-609906

België

Inelco Belgium SA
Av. Val Duchesse 3
1160 Brussel
tel. 02-6600012

Rockwell**Nederland**

MCA-Tronix Intl. BV
Delftweg 69
2289 BA Rijswijk
tel. 015-134940

Nederland

Alcom Electronics BV
Esse Baan 1
2908 LJ Capelle a/d IJssel
tel. 010-4519533

10.1 Importeurs en distributeurs**Sanyo Semiconductors****Nederland**

Avera BV
Liesbosstraat 2a
4813 BD Breda
tel. 076-130424

Seeg**Nederland**

Techmation Electronics BV
Bernhardstraat 11
4175 ED Haafden
tel. 04189-2222

België

Betea NV
Leuvensesteenweg 775
1140 Brussel
tel. 02-7368050

S.G.S.**Nederland**

Microtronica
Wilgenkade 10
3992 LL Houten
tel. 03403-91369

België

SGS-ATES Benelux
Winston Churchill Av. 122
1180 Brussel
tel. 02-3432439

Sharp**Nederland**

Intra Electronics BV
Duivendijk 5c
5672 AD Nuenen
tel. 040-838009

Nederland

Modelec BV
Morsestraat 22a
6716 AH Ede
tel. 08380-36262

Siemens**Nederland**

Siemens Nederland BV
Postbus 16068
2500 BB Den Haag
tel. 070-782782

België

Siemens SA
Chaussée de Charleroi 116
1160 Brussel
tel. 02-5373100

Nederland

Texim Electronics BV
Albert Cuyplaan 4
7482 JA Haaksbergen
tel. 05427-33333

Nederland

Elektronika 2000 BV
Chrysantenstraat 4-6
1031 HT Amsterdam
tel. 020-360901

Signetics**Nederland**

Philips Nederland
Boschdijk 525
5600 PB Eindhoven
tel. 040-783749

Nederland

Malchus Handelsmij. BV
Fokkerstraat 511-513
3125 BD Schiedam
tel. 010-373777

Silicon General**Nederland**

Heijnen BV
Steendalerstraat 56
6591 EG Gennep
tel. 08851-96111

België

Heijnen BV
Bedrijfsstraat 2
3500 Hasselt

Siliconix**Nederland**

Koning en Hartman BV
Energieweg 1
2627 AP Delft
tel. 015-609906

België

Ritro Electronics BV
Plantin en Moretuslei 172

2000 Antwerpen
tel. 03-1353272

Siltek**Nederland**

Tekelec Airtronic BV
Industrieweg 8a
2712 LB Zoetermeer
tel. 070-310100

Solid State Scientific (S.S.S.)**Nederland**

Rodelco Electronics BV
Takkebijsters 2
4817 BL Breda
tel. 076-784911

Sprague**Benelux**

Sprague Benelux
Bruneellaan 47
9600 Ronse
tel. 055-215302

Standard Microsystems Corp.**Nederland**

Auriema Nederland BV
Doornakkersweg 26
5642 MP Eindhoven
tel. 040-816565

Statek**Nederland**

Tekelec Airtronic BV
Industrieweg 8a
2712 LB Zoetermeer
tel. 070-310100

Synertek**Nederland**

Alcom Electronics BV
Esse Baan 1
2908 LJ Capelle a/d IJssel
tel. 010-4519533

Teledyne (-Philbrick, -Semiconductor)**Nederland**

10.1 Importeurs en distributeurs

Alcom Electronics BV
Esse Baan 1
2908 Capelle a/d IJssel
tel. 010-451933

België

Microtron PvbA
Tremolobaan 131
2850 Keerbergen
tel. 016-600586

Telefunken**Nederland**

Elincom BV
Oosterkade 33
9503 HP Stadskanaal
tel. 05990-14830

België

AEg-Telefunken Belgium
Stallestraat 65
1180 Brussel
tel. 02-3700611

Teltone**Nederland**

Klaasing Electronics BV
Beneluxweg 27
4904 SJ Oosterhout
tel. 01620-81600

Texas Instruments**Nederland**

Texas Instruments Holland BV
Hogehilweg 19
1101 CB Amsterdam
tel. 02-5602911

België

Texas Instruments Belgium NV
Raketstraat 100
1130 Brussel
tel. 02-7208000

Nederland

Koning en Hartman BV
Energieweg 1
2627 AP Delft
tel. 015-609906

Nederland

Texim electronics BV
Albert Cuyplaan 4

7482 JA Haaksbergen
tel. 05427-33333

Thomson Semiconductors**Nederland**

Alcom Electronics BV
Esse Baan 1
2908 LJ Capelle a/d IJssel
tel. 010-4519533

België

Inelco
Avenue de Guerre 94
1120 Brussel
tel. 02-2160160

Topaz**Nederland**

Techmation Electronics BV
Bernhardstraat 11
4175 ED Haafden
tel. 04189-2222

Toshiba**Nederland**

Alcom electronics BV
Esse Baan 1
2908 LJ Capelle a/d IJssel
tel. 010-4519533

T.R.W.**Nederland**

Koning en Hartman BV
Energieweg 1
2627 AP Delft
tel. 015-609906

U.M.C.**Nederland**

Elincom BV
Oosterkade 33
9503 HP Stadskanaal
tel. 05990-14830

Unitrode**Nederland**

Koning en Hartman BV
Energieweg 1
2627 AP Delft

tel. 015-609906

België

J.P. Lemaire
Rampe Gauloise 1A
1020 Brussel
tel. 02-4784847

VLSI-Technology**Nederland**

Diode Nederland
Meidoornkade 22
3992 AE Houten
tel. 03403-91234

Western Digital**Nederland**

Diode Nederland
Meidoornkade 22
3992 AE Houten
tel. 03403-91234

Xicor**Nederland**

Alcom Electronics BV
Esse Baan 1
2908 LJ Capelle a/d IJssel
tel. 010-451933

België

Microtron PvbA
Tremolobaan 131
2850 Keerbergen
tel. 016-600586

Zeltex**Nederland**

Techmation Electronics BV
Bernhardstraat 11
4175 ED Haafden
tel. 04189-2222

Zilog**Nederland**

Tekelec Airtronic BV
Industrieweg 8a
2712 LB Zoetermeer
tel. 070-310100

10.1 Importeurs en distributeurs

2/11

Equivalenten-lijsten

Inhoud

2/11.1 Pro-electronaar standaardTTL
[aanvulling 5]

2/11.1

Pro-electron naar standaard TTL

Inleiding

De Europese halfgeleider-fabrikanten hebben bij het ontstaan van de IC-golf een aan te prijzen poging ondernomen de codering van deze toen nieuwe onderdelen op een soortgelijke manier te standaardiseren als gebeurd was met de elektronen buizen. De bedoeling was dat uit het type-nummer informatie over functie en werking kon worden afgeleid.

Deze zogenaamde Pro-electron code (zie hoofdstuk 2/2.2) is echter op digitaal gebied nooit succesvol geweest en na enige tijd schakelden ook de Europese fabrikanten over op de standaard TTL type-nummering.

Men zal echter af en toe nog oude schema's of apparatuur aantreffen waarin TTL-IC's gecodeerd worden met type-codes die beginnen met de letters FL. Dit zijn standaard TTL-IC's met small scale integration die voornamelijk door Siemens werden gefabriceerd en voldoen aan alle standaard specificaties van de TTL-familie.

Equivalenten-lijst

Pro-electron	standaard TTL	Functie-omschrijving
FLH 101	7400	4 x NAND-poort
FLH 111	7410	3 x NAND-poort
FLH 121	7420	2 x NAND-poort
FLH 131	7430	1 x NAND-poort
FLH 141	7440	4 x NAND-buffer
FLH 151	7450	combinatie-poort
FLH 161	7451	combinatie-poort
FLH 171	7453	combinatie-poort
FLH 181	7454	combinatie-poort
FLH 191	7402	4 x NOR-poort
FLH 201	7401	4 x NAND-poort
FLH 211	7404	6 x invertor
FLH 221	7480	full adder
FLH 231	7482	full adder
FLH 241	7483	full adder
FLH 271	7405	6 x invertor
FLH 281	7442	decoder
FLH 291	7403	4 x NAND-poort
FLH 291 U	7426	4 x NAND-poort
FLH 341	7486	4 x EXOR-poort
FLH 351	7413	4 x Schmitt-trigger
FLH 361	7443	decoder
FLH 371	7444	decoder
FLH 381	7408	4 x AND-poort
FLH 391	7409	4 x AND-poort
FLH 401	74181	rekenkundigeeenh.
FLH 411	74182	rekenkundigeeenh.
FLH 421	74180	pariteits-controle
FLH 431	7485	comparator
FLH 481	7406	6 x invertor/driver
FLH 481 T	7416	6 x invertor/driver
FLH 491	7407	6 x driver
FLH 491 T	7417	6 x driver
FLH 501	7412	3 x NAND-poort
FLH 511	7423	2 x NOR-poort
FLH 521	7425	2 x NOR-poort
FLH 531	7437	4 x NAND-poort
FLH 541	7438	4 x NAND-poort
FLH 551	7448	decoder
FLH 561	74184	decoder
FLH 571	74185	decoder
FLH 601	74132	4 x Schmitt-trigger
FLH 611	7422	2 x NAND-poort
FLH 621	7427	3 x NOR-poort
FLH 631	7432	4 x NOR-poort
FLH 661	7428	4 x NOR-poort
FLJ 101	7470	flip-flop

11.1 Pro-electronaar standaardTTL

Pro-electron	standaard TTL	Functie-omschrijving			
FLJ 111	7472	flip-flop	FLJ 461	74166	shift-register
FLJ 121	7473	2 x flip-flop	FLJ 471	74167	teller
FLJ 131	7476	2 x flip-flop	FLJ 521	74115	2 x flip-flop
FLJ 141	7474	2 x flip-flop	FLJ 531	74174	6 x flip-flop
FLJ 151	7475	4 x flip-flop	FLJ 541	74175	4 x flip-flop
FLJ 161	7490	teller	FLJ 551	74194	shift-register
FLJ 171	7492	teller	FLJ 561	74195	shift-register
FLJ 181	7493	teller	FLK 101	74121	monostabiele multi
FLJ 191	7495	shift-register	FLK 111	74122	monostabiele multi
FLJ 201	74190	teller	FLK 121	74123	2 x monost. multi
FLJ 211	74191	teller	FLL 101	74141	decoder
FLJ 221	7491	shift-register	FLL 111	7445	decoder/driver
FLJ 231	7494	shift-register	FLL 111 T	74145	decoder/driver
FLJ 241	74192	teller	FLL 121 U	7446	decoder/driver
FLJ 251	74193	teller	FLL 121 V	7447	decoder/driver
FLJ 261	7496	shift-register	FLL 151	74142	teller/decoder/ driver
FLJ 271	74107	2 x flip-flop	FLL 171	74143	teller/decoder/ driver
FLJ 281	74104	flip-flop	FLL 171 T	74144	teller/decoder/ driver
FLJ 291	74105	flip-flop	FLQ 101	7489	64 bit RAM
FLJ 301	74100	8 x flip-flop	FLQ 111	7481	16 bit RAM
FLJ 311	74198	shift-register	FLQ 121	7484	16 bit RAM
FLJ 321	74199	shift-register	FLQ 131	74170	16 bit RAM
FLJ 331	7497	teller	FLY 101	7460	2 x expander
FLJ 341	74110	flip-flop	FLY 111	74150	16 bit multiplexer
FLJ 351	74111	2 x flip-flop	FLY 121	74151	8 bit multiplexer
FLJ 361	74118	6 x flip-flop	FLY 131	74153	2 x 4 bit multiplexer
FLJ 371	74119	6 x flip-flop	FLY 141	74154	4 bit demultiplexer
FLJ 381	74196	teller	FLY 151	74155	2 x 2 bit demultiplexer
FLJ 391	74197	teller	FLY 161	74156	2 x 2 bit demultiplexer
FLJ 401	74160	teller	FLY 171	74157	4 x 2 bit multiplexer
FLJ 411	74161	teller	FLY 181	74120	2 x puls- synchronizer
FLJ 421	74162	teller			
FLJ 431	74163	teller			
FLJ 441	74164	shift-register			
FLJ 451	74165	shift-register			

3

Poorten, inverters en buffers

Inhoud

- 311 AND-poorten**
(aanvulling 2)
- 312 OR-poorten**
(aanvulling 3)
- 3/3 NAND-poorten**
(basiswerk)
- 314 NOR-poorten**
(aanvulling 5)
- 315 EXOR/EXNOR-poorten**
(aanvulling 2)
- 316 Poorten met Schmitt-trigger ingangen**
(basiswerk)
- 3/7 Complexe poort-schakelingen**
- 318 Level-shifters**
- 319 Inverters en buffers**
(aanvulling 2)
- 3/10 Transceivers (twee-richting buffers)**
(aanvulling 6)
- 3111 Diversen**

3/1

AND-poorten

inhoud

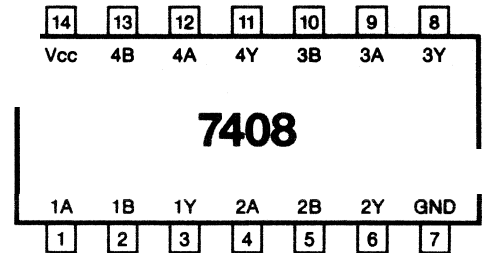
7408	4 x 2 in
7409	4 x 2 in, open collector
7411	3 x 3 in
7415	3 x 3 in, open collector
7421	2 x 4 in
74808	6 x 2 in, drivers
741008	4 x 2 in, gebufferd
741011	3 x 3 in, gebufferd

7408

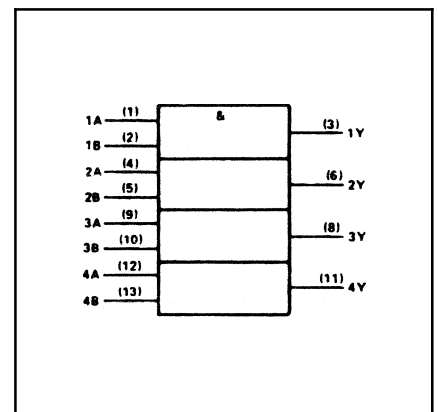
4 AND-poorten met elk 2 ingangen

Positieve logica: $Y = AB$

Figuur 3/1-08.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC		
VARIABELE PARAMETERS										Eenheid	
I_{cc}	H	11	1.1	5.5	18	24	5.8	1.3	0.01 ¹⁾	80 ¹⁾	mA
	L	20	2.0	8.6	32	4.4	14.9	2.2			
I_{os}	H	-18	-3	-60	-40	-20	-30	-30			mA
	L	-55	-15	-150	-100	-100	-112	-112			
T_{plh}		17.5	45	4.2	4.5	8	1 5.5	4 14	80	10	ns
T_{phl}		12	45	4.0	5	10	1 5.5	3 10	80	10	ns



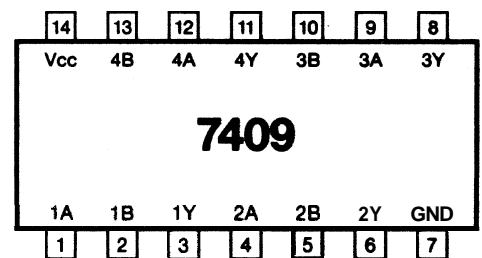
¹⁾ μA

7409

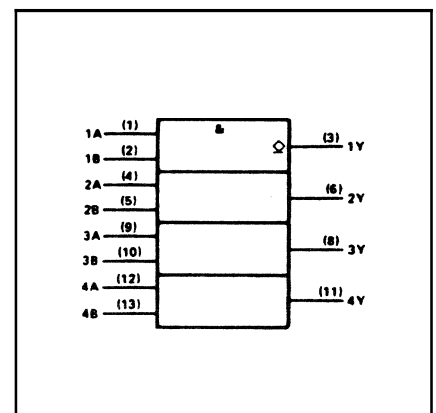
4 AND-poorten met elk 2 ingangen open collector uitgangen

Positieve logica: $Y = AB$

Figuur 3/1-09.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H	11			18	24		1.35	80 ¹⁾	mA
	L	20			32	4.4		2.2		
T_{plh}		21			9	20		23 54	12	ns
T_{phl}		16			9	17		5 15	10	ns



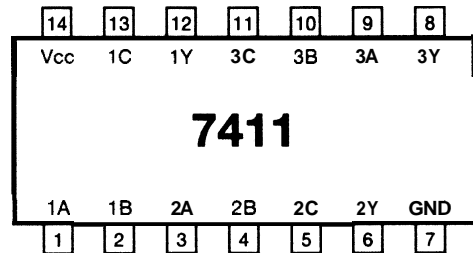
¹⁾ μA

7411

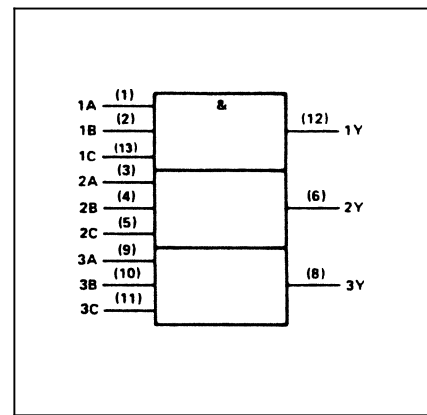
3 AND-poorten met elk 3 ingangen

Positieve logica: $Y = ABC$

Figuur 3/1-11.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H	1.0	4.7	13.5	1.8	4.3	1		80 ²⁾	mA
	L	1.6	7.2	24	3.3	11.2	1.6			
I _{os}		-3	-60	-40	-20	-30	-30			mA
		-15	-150	-100	-100	-112	-112			
T _{plh}		40	4.2	6	8	1	2		10	ns
						6	13			
T _{phl}		45	4.1	7.5	10	1	2			ns
						5.5	10			



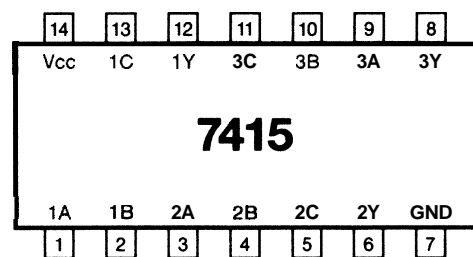
¹⁾ 74 ALS 11 A ²⁾ μA

7415

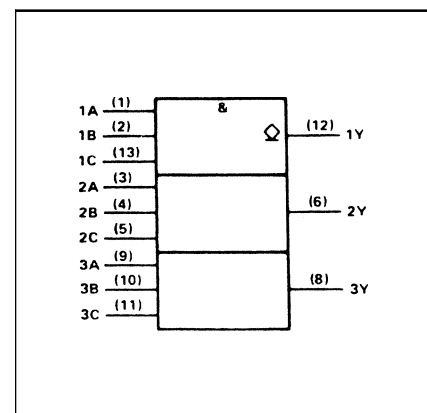
3 AND-poorten met elk 3 ingangen, open collector uitgangen

Positieve logica: $Y = ABC$

Figuur 3/1-15.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H	11		10.5	1.8		1			mA
	L			24	3.3		1.66			
T _{plh}				8.5	20		20		12	ns
							45			
T _{phl}				8	17		6			ns
							20			



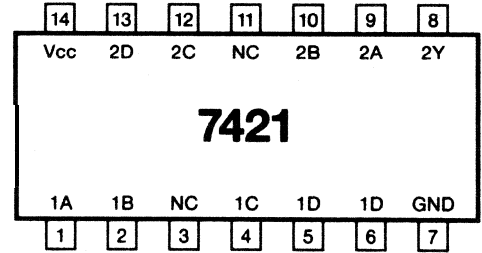
¹⁾ 74 ALS 15 A

7421

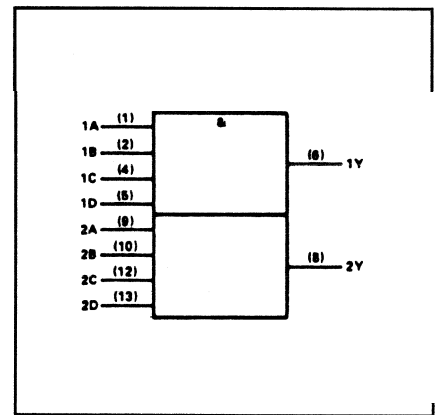
2 AND-poorten met elk 4 ingangen

Positieve logica: $Y = ABCD$

Figuur 3/1 -21.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
icc	H				1.2	2.9	0.67		80 ¹⁾	mA
	L				2.2	7.4	1.1			
ios					-20	-30	-30			mA
					-100	-112	-112			
Tph					8	1	6		14	ns
						6	26			
Tphl					10	1	3		14	ns
						6	10			



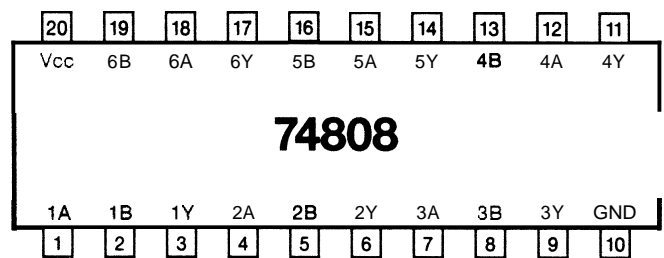
¹⁾ μA

74808

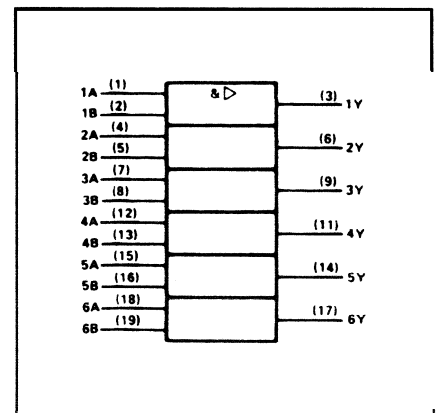
6 AND-drivers met elk 2 ingangen

Positieve logica: $Y = AB$

Figuur 3/1-808.



LOGICA	TTL	L	F	S	LS	AS ¹⁾	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
icc	H					8	3		80 ²⁾	mA
	L					20	8			
ios						-135	-30			mA
							-112			
Tph						1	2		10	ns
						6	8			
Tphl						1	2		10	ns
						0	8			



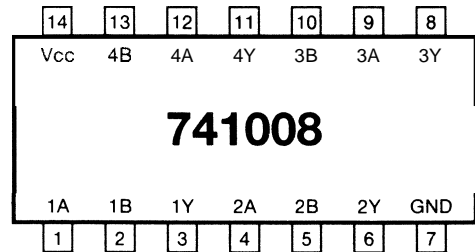
¹⁾ 74 AS 808 B ²⁾ μA

741008

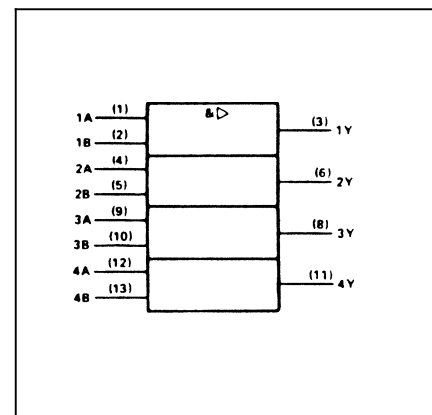
2 gebufferde AND-poorten met elk 2 ingangen

Positieve logica: $Y = AB$

Figuur 3/1-1008.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC		
VARIABELE PARAMETERS										Eenheid	
I _{cc}	H					5.6	1.8				mA
	L					13.5	5.7				
I _{os}						-135	-30				mA
T _{plh}						1	2				ns
						5	9				
T _{phl}						1	3				ns
						5	9				



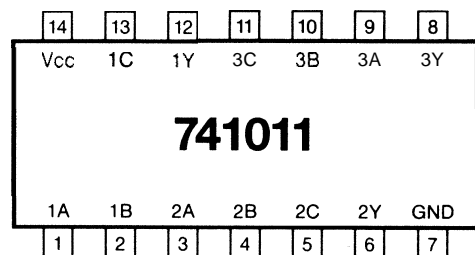
¹⁾ 74 ALS 1008 A

741011

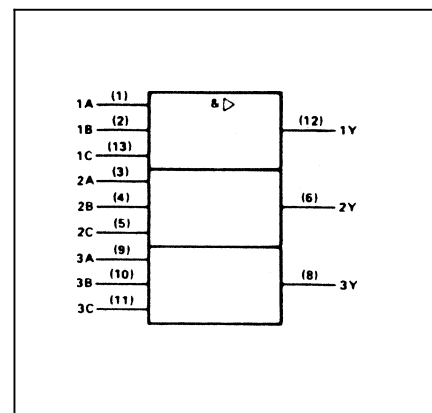
3 gebufferde AND-poorten met elk 3 ingangen

Positieve logica: $Y = ABC$

Figuur 3/1-1011.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC		
VARIABELE PARAMETERS										Eenheid	
I _{cc}	H						1.4				mA
	L						4.3				
I _{os}							-30				mA
T _{plh}							2				ns
							10				
T _{phl}							3				ns
							9				



¹⁾ 74 ALS 1011 A

3/2

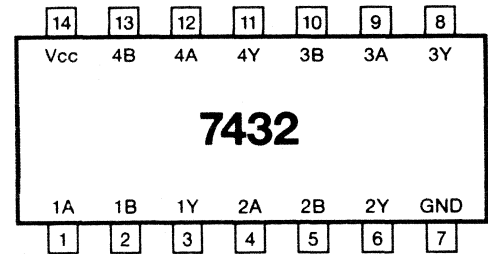
OR-poorten

Inhoud

7432	4 x 2 in
74832	6 x 2 in
741032	4 x 2 in, gebufferd

7432

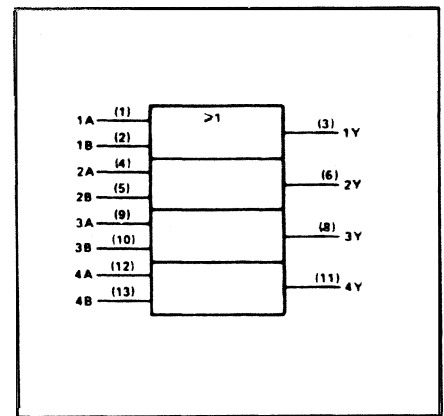
4 OR-poorten met elk 2 ingangen



Figuur 3/2-32.

Positieve logica: $Y = A + B$

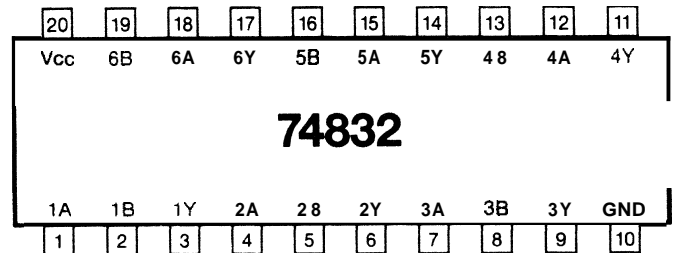
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Een- mA
I_{cc} $\begin{matrix} H \\ L \end{matrix}$	15		6.1	i8	3.1	73	1.9	0.05 ¹⁾	80 ¹⁾	
	23		10.3	38	4.9	16.5	26			
I_{os}	-18		-60	-40	-20	-30	-30			mA
	-55		-155	-100	-100	-112	-112			
T_{ph}	10		4.2	5	14	$\begin{matrix} 1 \\ 5.8 \end{matrix}$	$\begin{matrix} 3 \\ 14 \end{matrix}$	80	10	ns
T_{phl}	14		4.0	5	14	$\begin{matrix} 1 \\ 5.8 \end{matrix}$	$\begin{matrix} 3 \\ 12 \end{matrix}$	80	10	ns



¹⁾ μA

74832

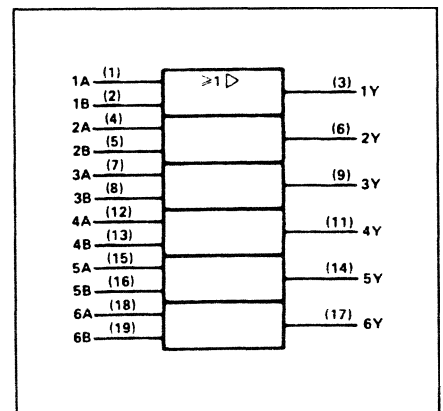
6 OR-drivers met elk 2 ingangen



Figuur 3/2-832.

Positieve logica: $Y = A + B$

LOGICA	TTL	L	F	S	LS	AS ¹⁾	ALS	C	HC	
VARIABLE PARAMETERS										Een- heid
I_{cc} $\begin{matrix} H \\ L \end{matrix}$						11	4		80 ²⁾	mA
						22	9.5			
I_{os}						-135	-30			mA
							-112			
T_{ph}						1	2	10		ns
						6.3	8			
T_{phl}						1	2	10		ns
						6.3	8			



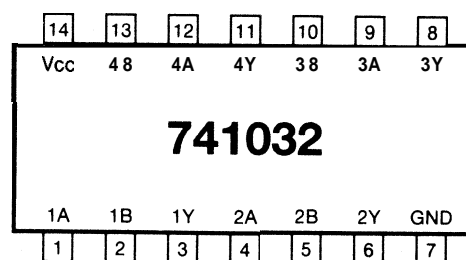
¹⁾ 74 AS 832 B ²⁾ μA

741032

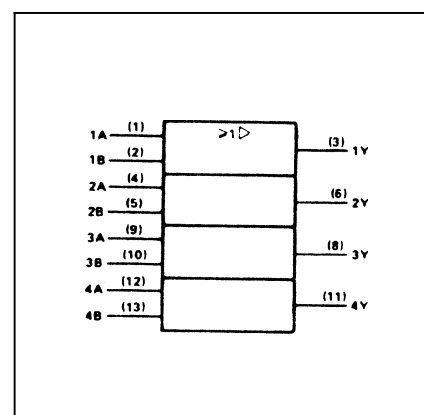
4 gebufferde OR-poorten met elk 2 ingangen

Positieve logica: $Y = A + B$

Figuur 3/2-1032.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H					7.7	2.5			mA
	L					14.7	6.6			
I _{os}						1-135	-30 -112			mA
T _{plh}						1 5.5	2 9			ns
T _{phl}						1 5.5	3 12			ns



¹⁾ 74 ALS 1032 A

3/3

NAND-poorten

Inhoud

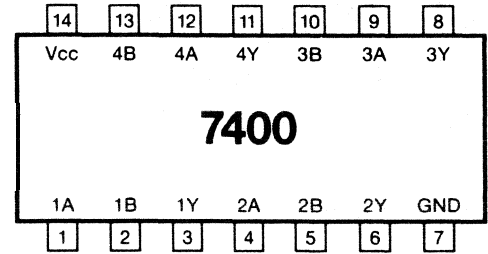
7400	7438
7401	7439
7403	7440
7410	74132
7412	74133
7413	74134
7418	74140
7420	74265
7422	74804
7424	741000
7426	741003
7430	741010
7431	741020
7437	

7400

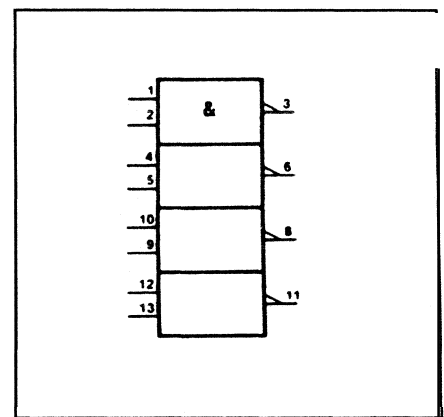
4 NAND-poorten.
met elk 2 ingangen

Positive logic: $Y = \bar{A}\bar{B}$

Figuur 3/3-00.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC		
VARIABELE PARAMETERS										Eenheid	
I _{cc}	H	4	0.44	1.9	10	0.8	2	0.5	0.01 ²⁾	40 ²⁾	mA
	L	12	1.16	6.8	20	2.4	10.8	1.5			
I _{os}		-18	-3	-60	-40	-20	-30	-15			mA
		-55	-15	-150	-100	-100	-112	-70			
T _{plh}		11	35	3.7	3	9	1	3	50	9	ns
							4.5	11			
T _{phl}		7	31	3.2	3	10	1	2	50	9	ns
							4	8			



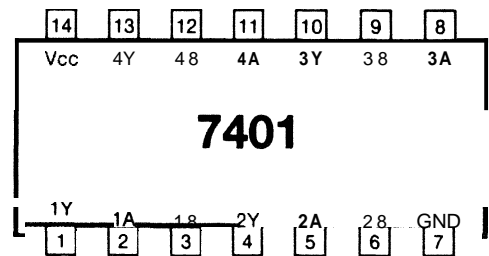
1) 74 ALS 00A. 2) μA

7401

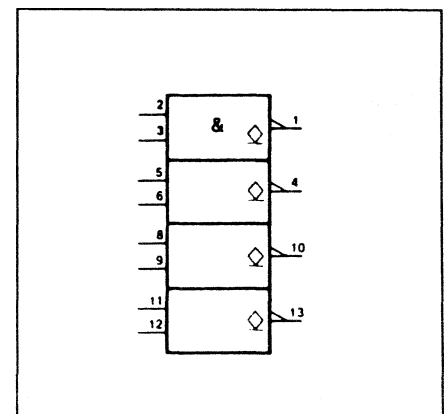
4 NAND-poorten
met elk 2 ingangen,
open collector uitgang

Positive logic: $Y = AB$

Figuur 3/3-01.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H	4	0.44			0.8	0.43			mA
	L	12	1.16			2.4	1.62			
T _{plh}		35	60			17	23			ns
							54			
T _{phl}		8	33			15	8			ns
							28			

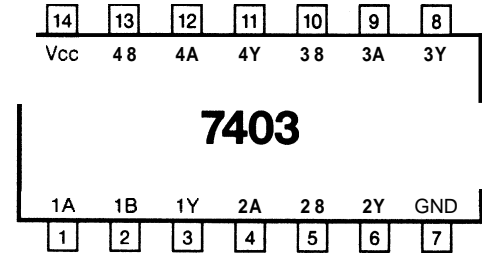


7403

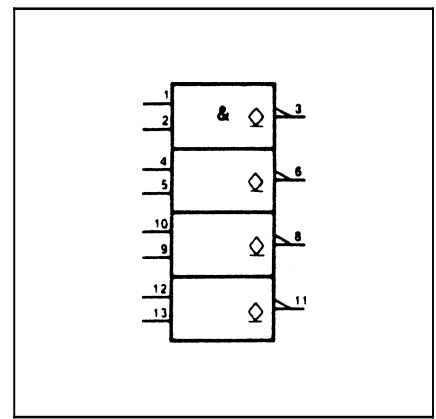
4 NAND-poorten met elk 2 ingangen, open collector uitgang

Positive logic: $Y = \overline{A\overline{B}}$

Figuur 3/3-03.



LOGICA	TTL	L	F	S	LS	AS	ALS ²⁾	C	HC		
VARIABELE PARAMETERS										Eenheid	
I_{cc}	H	4	0.44		6.0	0.8		0.43		20 ¹⁾	mA
	L	12	1.2		20	2.4		1.62			
T_{plh}		35	60		5	17		23 54		13	ns
T_{phl}		8	33		4.5	15		5 22		10	ns



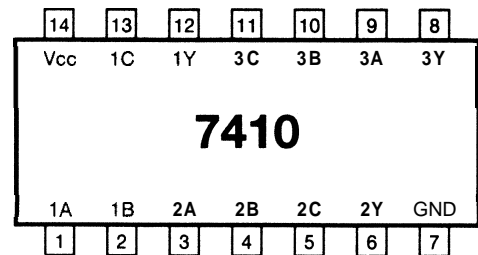
¹⁾ μA. ²⁾ 74 ALS 03A

7410

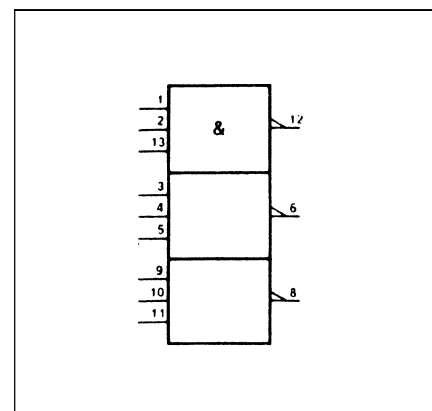
3 NAND-poorten met elk 3 ingangen

Positive logic: $Y = \overline{A\overline{B}\overline{C}}$

Figuur 3/3-10.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC		
VARIABELE PARAMETERS										Eenheid	
I_{cc}	H	3	0.33	1.8	7.5	0.6	1.5	0.32	0.01 ²⁾	20 ²⁾	mA
	L	9	0.87	6.0	15	1.8	8.1	1.2			
I_{os}		-18 -55	-3 -15	-60 -150	-40 -100	-20 -100	-30 -112	-3C -112			mA
T_{plh}		11	35	37	4.5	9	1 4.5	2 11	60	10	ns
T_{phl}		7	31	3.2	5	10	1 4.5	2 10	60	10	ns



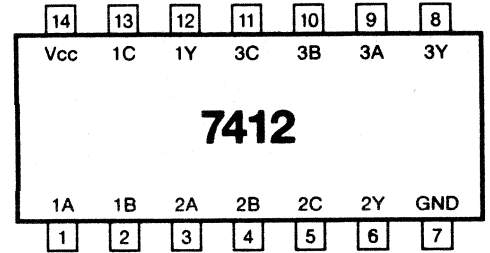
¹⁾ 74 ALS 10A ²⁾ μA

7412

3 NAND-poorten
met elk 3 ingangen,
open collector uitgang

Positive logic: $Y = \overline{A\overline{B}\overline{C}}$

Figuur 3/3-12.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELEPARAMETERS										Eenheid
I _{cc}	H	3			0.7		0.32			mA
	L	9			1.8		1.2			
T _{plh}		35			17		23			ns
							54			
T _{phi}		8			15		5			ns
							18			

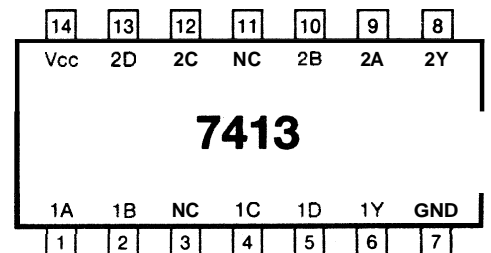
¹⁾ 74 ALS 12A

7413

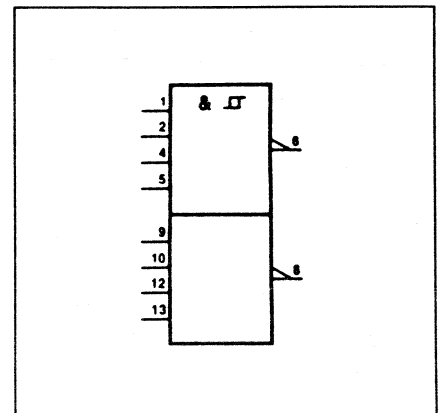
2 NAND-poorten
met elk 4 Schmitt-trigger ingangen

Positive logic: $Y = \overline{\overline{A}\overline{B}\overline{C}\overline{D}}$

Figuur 3/3-13.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELEPARAMETERS										Eenheid
I _{cc}	H	14		4.5		2.9				mA
	L	20		7.0		4.1				
I _{os}		-18		-60		-20				mA
		-55		-150		-100				
T _{plh}		18		5.5		1	5			ns
T _{phi}		15		11.0		18				ns

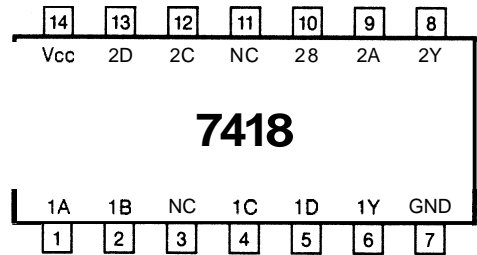


7418

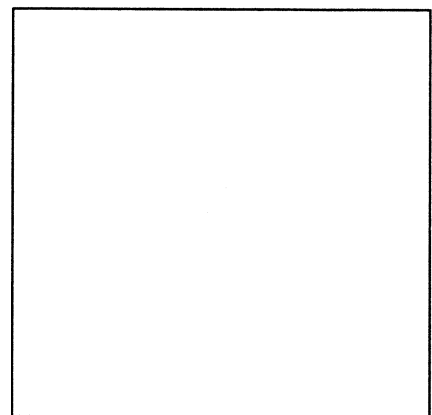
2 NAND-poorten met elk 4 Schmitt-trigger ingangen, totem-pole uitgang

Positive logic: $Y = \bar{A}\bar{B}\bar{C}\bar{D}$

Figuur 3/3-18.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I _{cc}	H				3.3					mA
	L				5.7					
I _{os}					-20					mA
					-100					
T _{plh}					13					ns
T _{phl}					33					ns

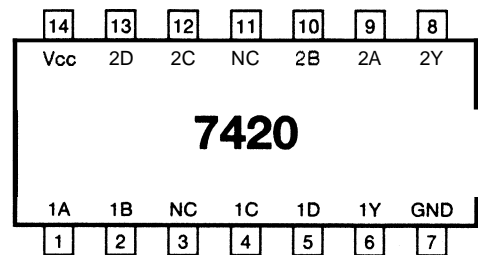


7420

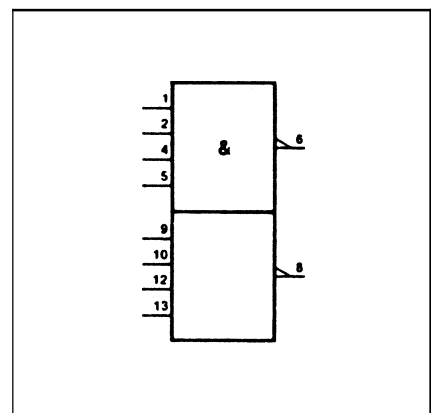
2 NAND-poorten met elk 4 ingangen

Positive logic: $Y = \bar{A}\bar{B}\bar{C}\bar{D}$

Figuur 3/3-20.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC		
	VARIABELE PARAMETERS									Eenheid	
I _{cc}	H	2	0.22	0.9	5	0.4	1.0	0.22	0.01 ²⁾	20 ²⁾	mA
	L	6	0.58	3.4	10	1.2	5.4	0.81			
I _{os}		-18	-3	-60	-40	-20	-30	-15			mA
		-55	-15	-150	-100	-100	-112	-70			
T _{plh}		12	35	3.7	3	9	1	3	70	14	ns
T _{phl}		8	31	3.2	3	10	1	3	70	14	ns
							4.5	10			



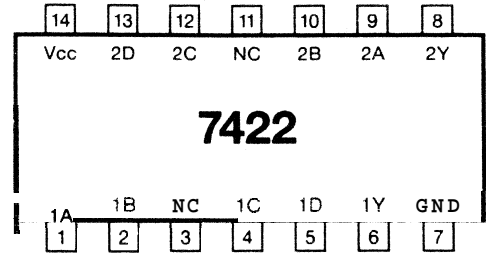
¹⁾ 75 ALS 20A ²⁾ μA

7422

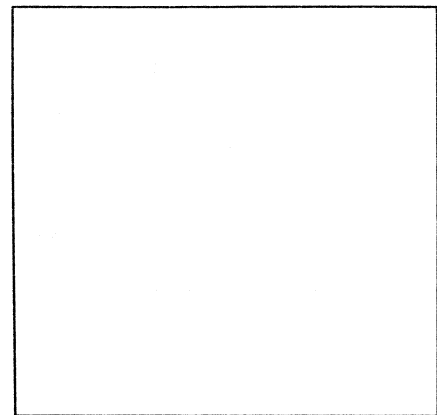
2 NAND-poorten met elk 4 ingangen, open collector uitgang

Positive logic: $Y = \bar{A}\bar{B}\bar{C}\bar{D}$

Figuur 3/3-22.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H	2		3	0.4		0.22			mA
	L	6		10	1.2		0.80			
T _{plh}		35		5	17		23			ns
							45			
T _{phl}		8		4.5	15		4			ns
							18			



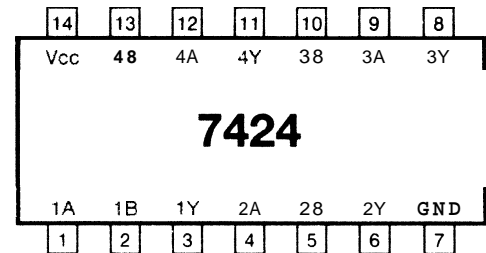
¹⁾ 74 ALS 22B

7424

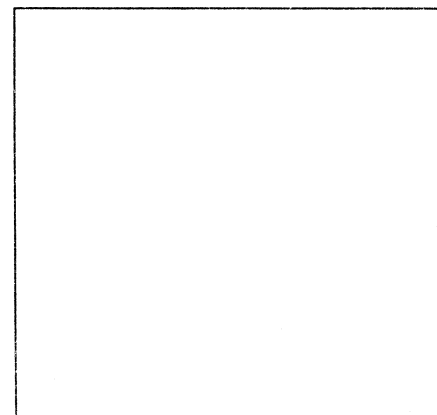
4 NAND-poorten met elk 2 Schmitt-trigger ingangen, totem-pole uitgang

Positive logic: $Y = \bar{A}\bar{B}$

Figuur 3/3-24.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H				6.6					mA
	L				11					
I _{os}					-20					mA
T _{plh}					13					ns
T _{phl}					21					ns

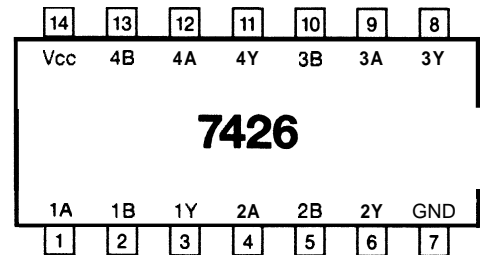


7426

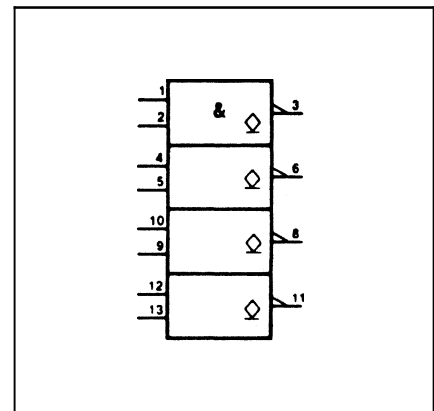
4 hoge spanning NAND-poorten met elk 2 ingangen

Positive logic: $Y = \overline{A\overline{B}}$

Figuur 3/3-26.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H	4	0.48			0.8				mA
	L	12	1.32			2.4				
T_{plh}		16	40			17				ns
T_{phl}		11	25			15				ns

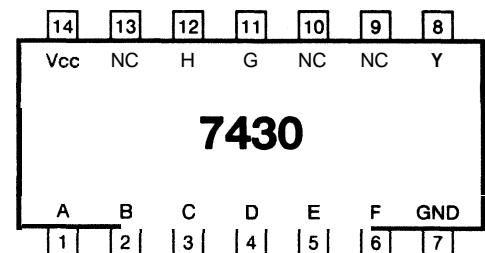


7430

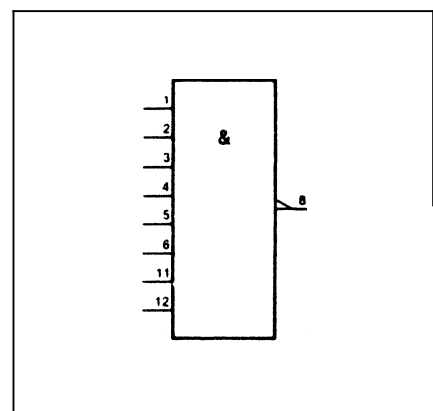
NAND-poort met 8 ingangen

Positive logic: $Y = \overline{A\overline{B}\overline{C}\overline{D}\overline{E}\overline{F}\overline{G}\overline{H}}$

Figuur 3/3-30.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC		
VARIABLE PARAMETERS										Eenheid	
I_{cc}	H	1	0.11		3	0.35	0.9	0.22	0.01 ²⁾	20 ²⁾	mA
	L	3	0.29		5.5	0.6	3	0.54			
I_{cs}		-18	-3		-40	-20	-30	-30			mA
T_{plh}		13	35		4	8	1	3	125	15	ns
							5	10			
T_{phl}		8	70		4.5	13	1	3	125	15	ns
							4.5	12			



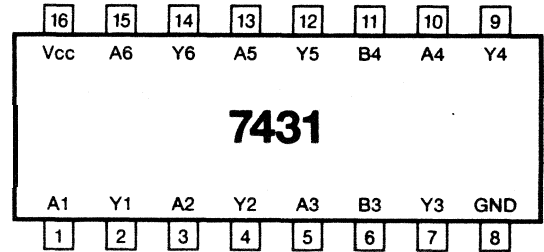
¹⁾ 74 ALS 30A ²⁾ μA

7431

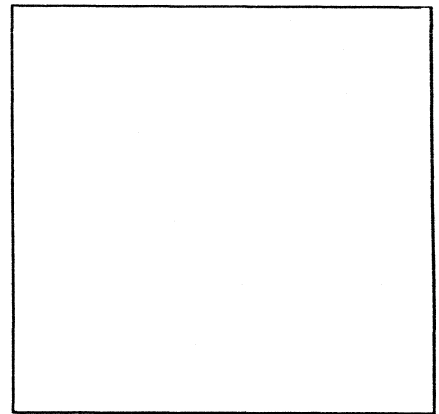
Vertragingselement

Positive logic: $Y = A$, $Y = \bar{A}$, $Y = AB$
 Gebruik: voor vertraginglijnen.

Figuur 3/3-31.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H				2.3					mA
	L				13					
I _{os}					-30					mA
					-130					
T _{plh} ¹⁾					6					ns
T _{phl} ¹⁾					6					ns



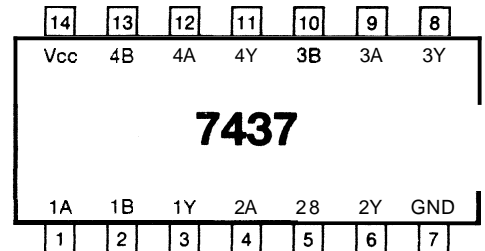
¹⁾ Deze waardes gelden alleen voor de NAND-poorten tussen A3, B3 naar Y3 en A4, B4 naar Y4

7437

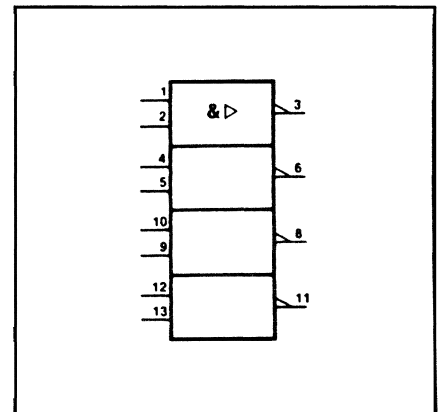
4 gebufferde NAND-poorten met elk 2 ingangen

Positive logic: $Y = \bar{A}\bar{B}$

Figuur 3/3-37.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H	9		20	0.9		0.86			mA
	L	34		46	6		4.8			
I _{os}		-18		-100	-50	-30	-30			mA
		-70		-225	-225	-130	-112			
T _{plh}	13		3.7	4	12		2 8			ns
T _{phl}	8		3.2	4	12		2 7			ns



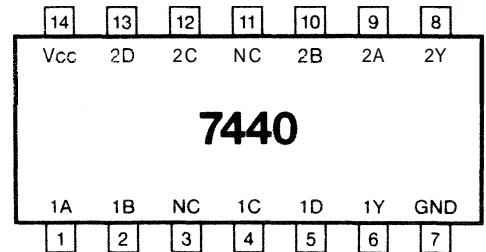
¹⁾ 74 ALS 37A

7440

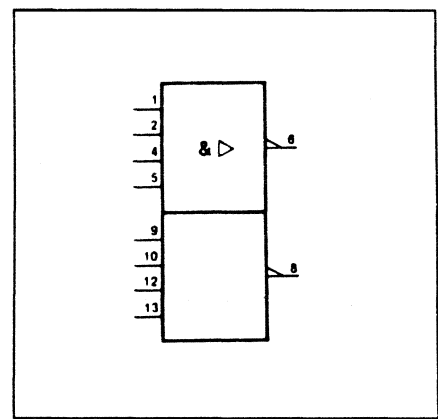
2 gebufferde NAND-poorten met elk 2 ingangen

Positivelogic: $Y = \overline{A}BCD$

Figuur 3/3-40.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
icc	H	4		10	0.45		0.43			mA
	L	17	22	25	3		2.4			
los		-18	-100	-50	-30		-30			mA
		-70	-225	-225	-130		-112			
Tplh	13		3.7	4	12		2 8			ns
Tphi	8		3.2	4	12		2 7			ns



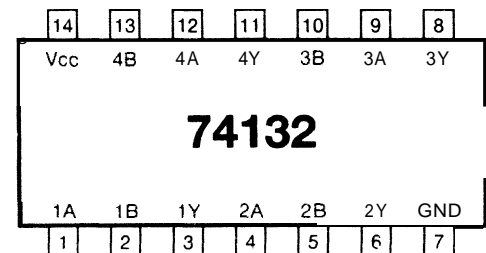
¹⁾ 74 ALS 40A

74132

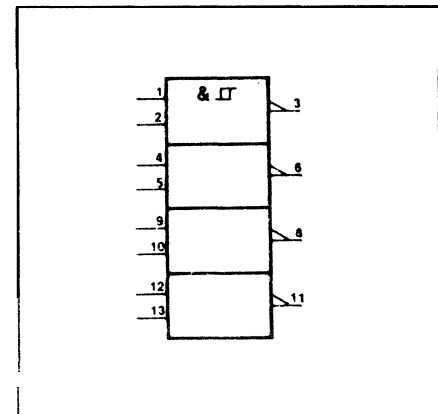
4 NAND-poorten met elk 2 Schmitt-trigger ingangen

Positivelogic: $Y = \overline{A}B$

Figuur 3/3-132.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
icc	H	15	8.5	28	5.9					mA
	L	26	13.0	44	8.2				20 ¹⁾	
los		-18	-60	-40	-20					mA
		-55	-150	-100	-100					
Tplh	15		5.5	7	15				13	ns
Tphi	15		7.0	8.5	15				13	ns

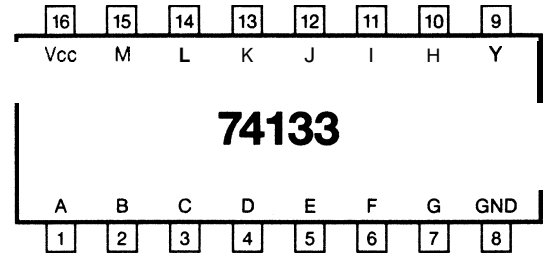


74133

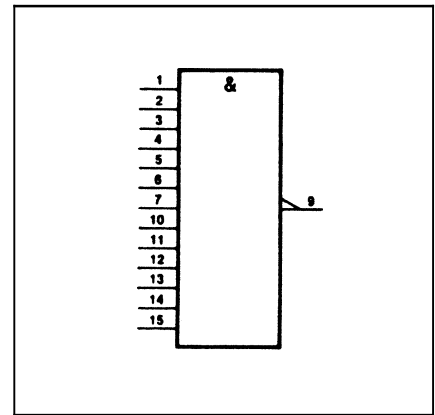
NAND-poort met 13 ingangen

Positive logic: $Y = \bar{A}\bar{B}\bar{C}\bar{D}\bar{E}\bar{F}\bar{G}\bar{H}\bar{I}\bar{J}\bar{K}\bar{L}\bar{M}$

Figuur 3/3-133.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H			3			0.24		20 ¹⁾	mA
	L			5.5			0.56			
I _{os}				-40			-30			mA
				-100			-112			
T _{ph}				4			3		16	ns
							11			
T _{pl}				4.5			5		16	ns
							25			



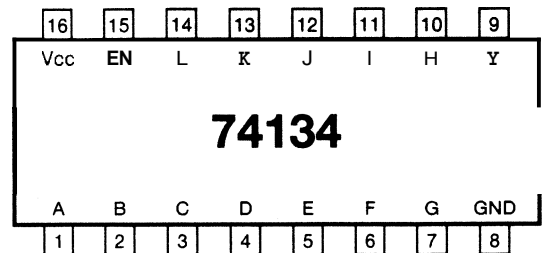
¹⁾ μA

74134

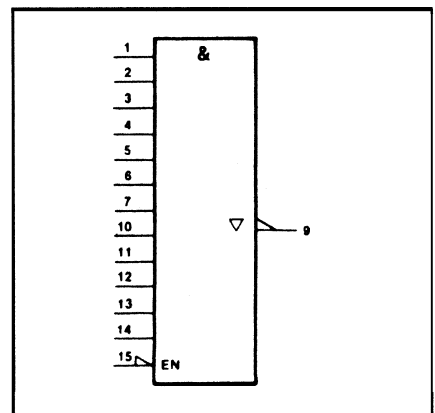
NAND-poort met 12 ingangen, 3-state uitgang

Positive logic: $Y = \bar{A}\bar{B}\bar{C}\bar{D}\bar{E}\bar{F}\bar{G}\bar{H}\bar{I}\bar{J}\bar{K}\bar{L}$

Figuur 3/3-134.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H			7						mA
	L			9						
I _{os}				-40						mA
				-100						
T _{ph}				4						ns
T _{pl}				5						ns



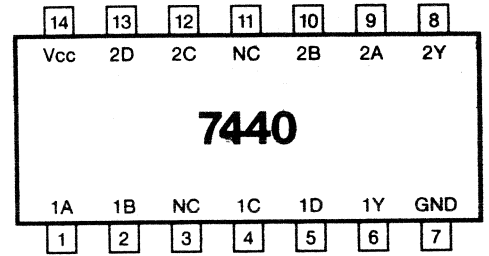
Geen uitgang indien output control hoog is

74140

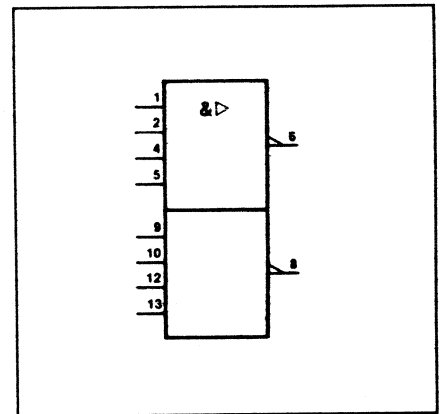
2 NAND-poorten
met elk 4 ingangen,
50 ohm line drivers

Positive logic: $Y = \bar{A}\bar{B}\bar{C}\bar{D}$

Figuur 3/3-140.

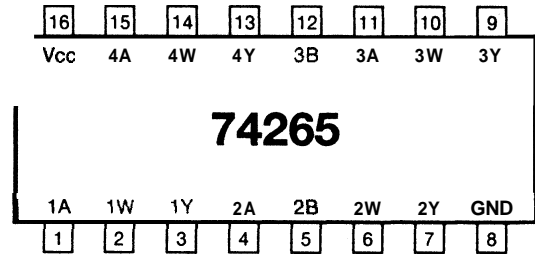


LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELEPARAMETERS										Eenheid
I _{cc}	H			10						mA
	L			25						
I _{os}				-50						mA
				-225						
T _{plh}				4						ns
T _{phl}				4						ns



74265

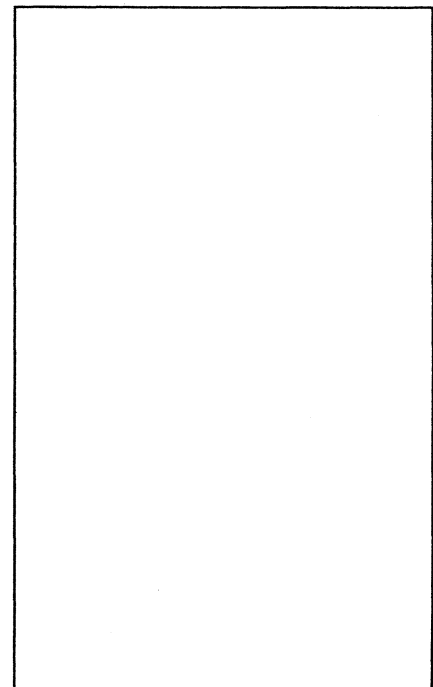
4 poorten
met complementaire uitgangen



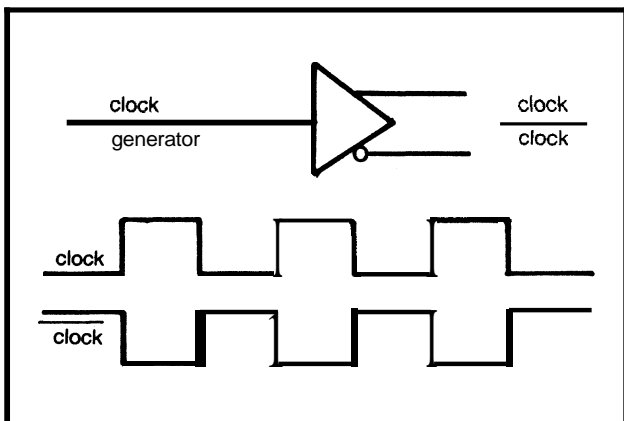
Positive logic: $Y = AB$, $Y = \bar{A}\bar{B}$, $Y = A$, $Y = \bar{A}$

Figuur 3/3-265.

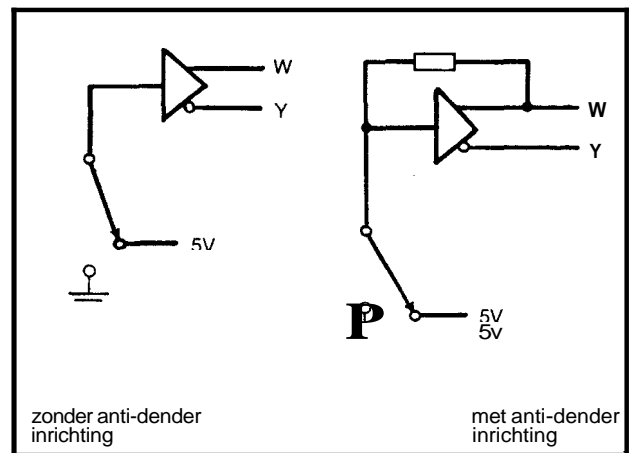
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABLE PARAMETERS									Eenheid
$I_{cc} \begin{matrix} H \\ L \end{matrix}$	25									mA
I_{os}	-18 -57									mA
$T_{plh} (w)$	11.6									ns
$T_{phl} (y)$	11.3									ns
$T_{phl} (w)$	9.8									ns
$T_{phl} (y)$	10.2									ns
$T_{phl} (w) - T_{phl} (y)$	+0.3									ns
$T_{phl} (w) - T_{phl} (y)$	-0.4									ns



Gebruik: clock/clock generator (figuur 3/3-264-1)
anti-dender schakeling (figuur 3/3-265-2)



Figuur 3/3-265-1



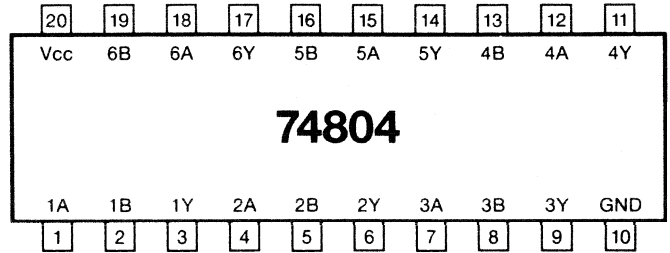
Figuur 3/3-265-2

74804

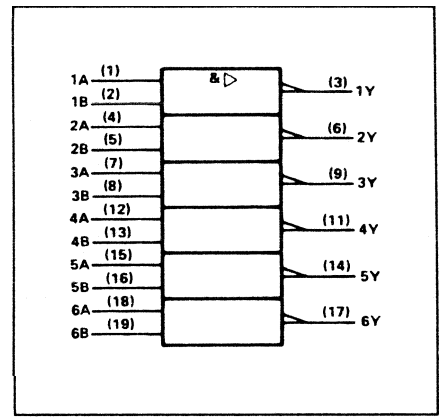
6 NAND-poorten (drivers)
met elk 2 ingangen

Positive logic: $Y = A5$

Figuur 3/3-804.



LOGICA	TTL	L	F	S	LS	AS ¹⁾	ALS	Ç	HC	
VARIABELE PARAMETERS										Een- heid
I _{cc}	H					3.5	0.9		80 ²⁾	mA
	L					16	7			
I _{os}						-135	-30			mA
T _{ph}						1	2		12	ns
						4	6			
T _{pl}						1	2		12	ns
						4	7			



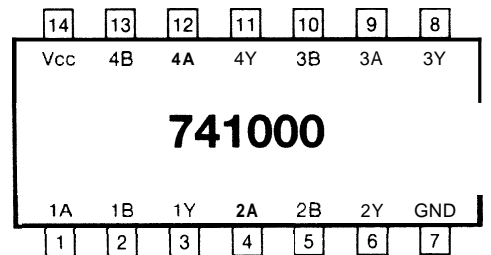
¹⁾ 74 AS 804B ²⁾ µA

741000

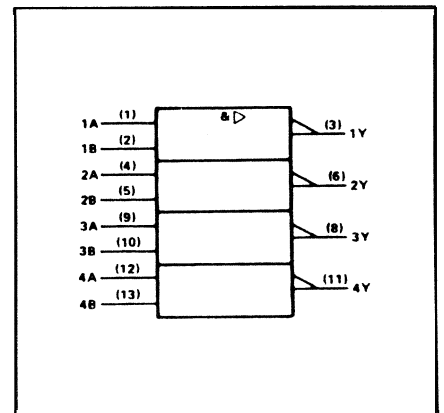
4 NAND-poorten (drivers)
met elk 2 ingangen

Positive logic: $Y = AB$

Figuur 3/3-1000.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Een- heid
I _{cc}	H					2.1	0.86			mA
	L					11.5	4.8			
I _{os}						-135	-30			mA
T _{ph}						1	2			ns
						3.5	8			
T _{pl}						1	2			ns
						3.5	7			



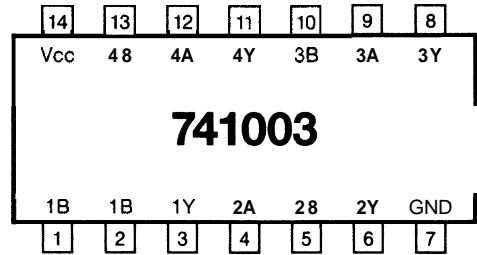
¹⁾74 ALS 1000A

741003

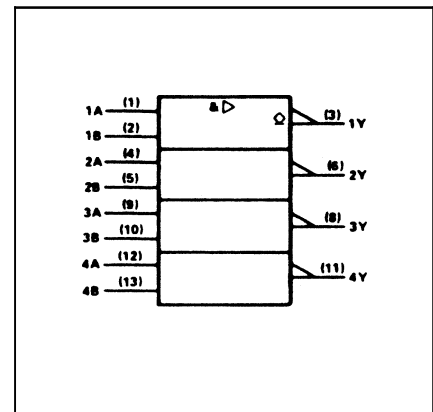
4 gebufferde NAND-poorten met elk 2 ingangen, open collector uitgang

Positive logic: $Y = \bar{A}\bar{B}$

Figuur 3/3-1003.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}	H						0.86			mA
	L						4.8			
I _{os}										mA
T _{plh}							10			ns
							33			
T _{phl}							2			ns
							12			



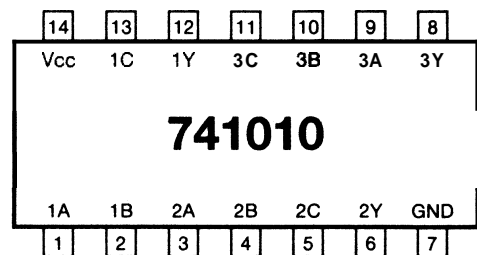
¹⁾ 74 ALS 1003A

741010

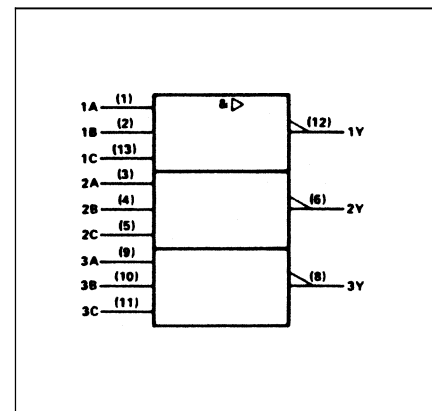
3 gebufferde NAND-poorten met elk 3 ingangen

Positive logic: $Y = \bar{A}\bar{B}\bar{C}$

Figuur 3/3-1010.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}	H						0.65			mA
	L						3.6			
I _{os}							-30			mA
T _{plh}							2			ns
							8			
T _{phl}							2			ns
							7			



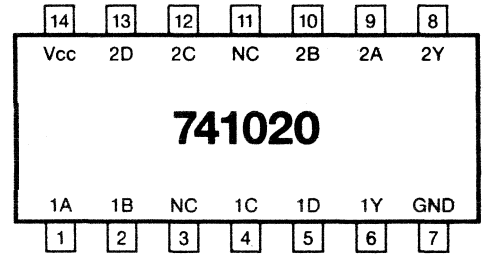
¹⁾ 74 ALS 1010A

741020

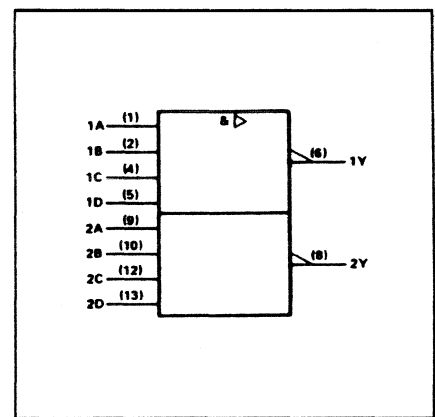
2 gebufferde NAND-poorten met elk 4 ingangen

Positive logic: $Y = \overline{A}\overline{B}\overline{C}\overline{D}$

Figuur 3/3-1020.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H						0.5			mA
	L						2.4			mA
I _{os}							-30			mA
T _{ph}							2			ns
							8			ns
T _{pl}							2			ns
							7			ns



¹⁾ 74 ALS 1020A

3/4

NOR-poorten

Inhoud

314.2	NOR-poorten 74xx-serie
7402	4 x 2 in
7423	2 x 4 in, uitbreidbaar, met strobe
7425	2 x 4 in, met strobe
7427	3 x 3 in
7428	4 x 2 in, gebufferd
7433	4 x 2 in, gebufferd, open collector
7436	4 x 2 in
74260	2 x 5 in
74805	6 x 2 in, drivers
741002	4 x 2 in, gebufferd
744002	2 x 4 in
744078	8 x 1 in, OWNOR

4.2 74xx-serie

3/4.2

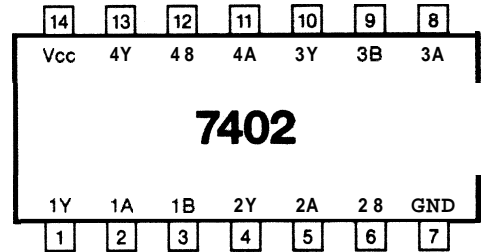
NOR-poorten 74xx-serie

7402

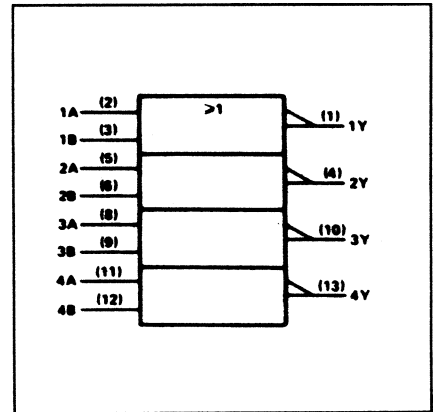
4 NOR-poorten met elk 2 ingangen

Positieve logica: $Y = \overline{A + B}$

Figuur 3/4.2-02.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABELE PARAMETERS										Eenheid	
I_{cc}	H	8	0.8	3.7	17	1.6	3.7	0.85	0.01 ¹⁾	20 ¹⁾	mA
	L	14	1.4	8.7	26	2.8	12.5	2.16			
I_{os}		-18	-3	-60	-40	-20	-30	-30	1.75	4	mA
		-55	-15	-150	-100	-100	-112	-112			
T_{plh}		12	31	4.4	3.5	10	1 4.5	3 12	50	9	ns
T_{p_{hl}}		8	35	3.2	3.5	10	1 4.5	3 10	50	9	ns



¹⁾ μA

INPUTS		OUTPUT
A	B	Y
H	X	L
X	H	L
L	L	H

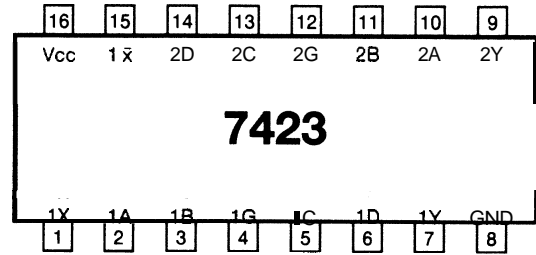
4.2 74xx-serie

7423

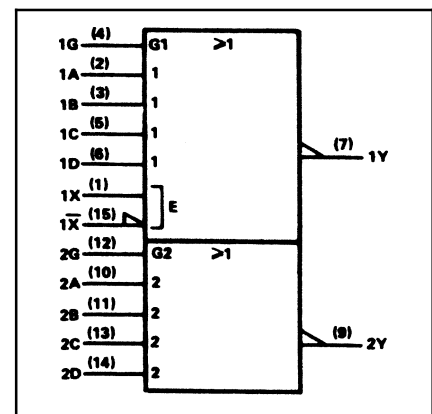
uitbreidbare tweevoudige
NOR-poorten met 4 ingangen
(met strobe)

Positieve logica: $1Y = \overline{1G(1A+1B+1C+1D)+1X}$
 $2Y = \overline{2G(2A+2B+2C+2D)}$
 x= uitgang van 7460

Figuur 3/4.2-23.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABELE PARAMETERS										Eenheid	
icc	H	8									mA
	L	10									
Ios		-18									mA
		-55									
Tplh		13									ns
Tphi		8									ns

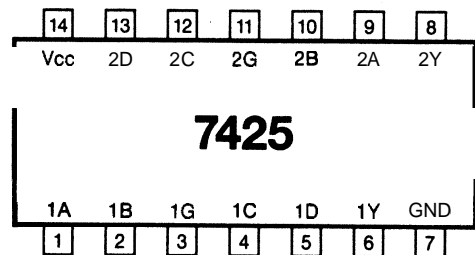


7425

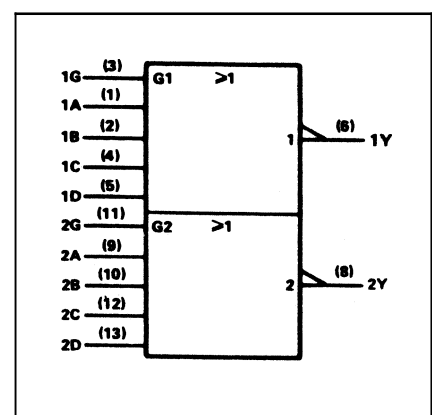
2 NOR-poorten
met elk 4 ingangen
(met strobe)

Positieve logica: $Y = \overline{G(A+B+C+D)}$

Figuur 3/4.2-25.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABELE PARAMETERS										Eenheid	
icc	H	8									mA
	L	10									
Ios		-18									mA
		-55									
Tplh		13									ns
Tphi		8									ns



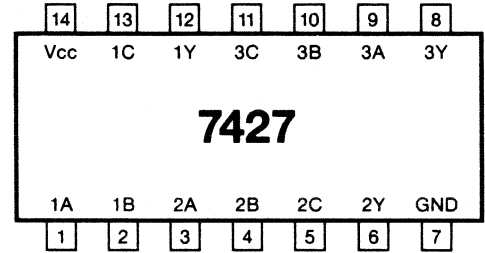
2.4 74xx-serie

7427

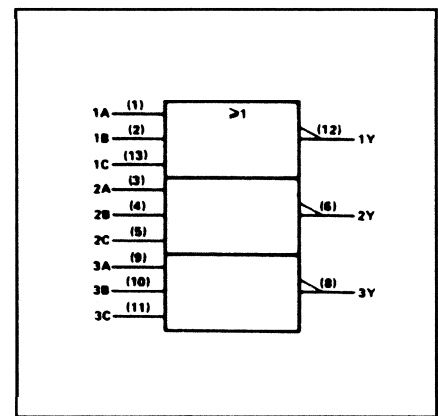
3 NOR-poorten met elk 3 ingangen

Positieve logica: $Y = \overline{A+B+C}$

Figuur 3/4.2-27.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H	10			2	4	0.97		20 ¹⁾	mA
	L	16			3.4	10.6	2			
I_{os}		-18			-20	-30	-30		4	mA
		-55			-100	-112	-112			
T_{plh}		10			10	1	4		8	ns
						5.5	15			
T_{phl}		7			10	1	3		8	ns
						4.5	9			



¹⁾ μA

INPUTS			OUTPUT
A	B	C	Y
H	X	X	L
X	H	X	L
X	X	H	L
L	L	L	H

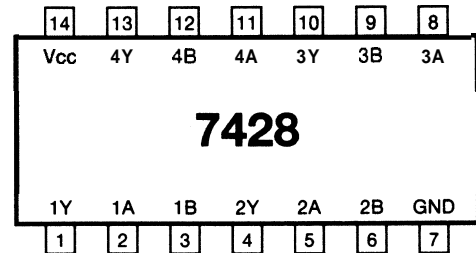
4.2 74xx-serie

7428

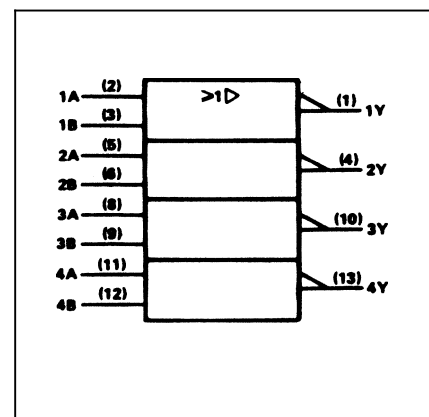
4 gebufferde NOR-poorten met elk 2 ingangen

Positieve logica: $Y = A+B$

Figuur 3/4.2-28.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
	VARIABELE PARAMETERS									Eenheid
I_{cc}	H 12 33				1.8 6.9		1.7 4.8			mA
I_{os}	-70 -180				-30 -130		-30 -112			mA
T_{plh}	6				12		2 8			ns
T_{phl}	8				12		2 7			ns

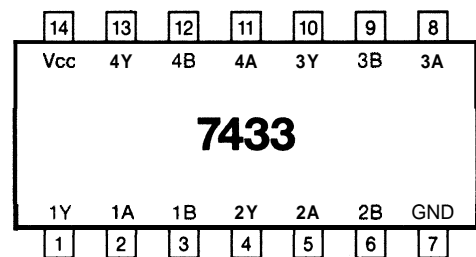
¹⁾ 74 ALS 28 A.

7433

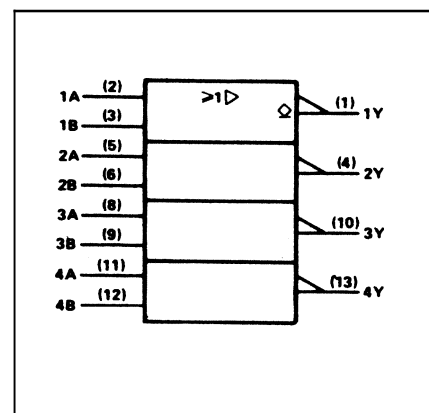
4 gebufferde NOR-poorten met elk 2 ingangen, open collector

Positieve logica: $Y = \overline{A+B}$

Figuur 3/4.2-33.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
	VARIABELE PARAMETERS									Eenheid
I_{cc}	H 12 L 33				1.8 6.9		1.7 4.8			mA
I_{os}	- 48				- 24		- 24			mA
T_{plh}	10				20		5 33			ns
T_{phl}	12				18		2 12			ns

¹⁾ 74 ALS 33 A.

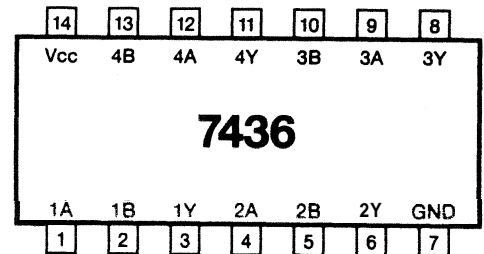
4.2 74xx-serie

7436

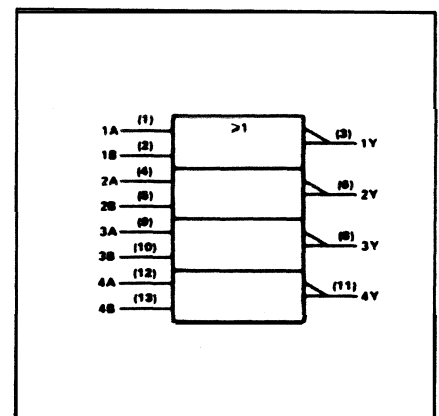
4 NOR-poorten
met elk 2 ingangen

Positieve logica: $Y = A+B$

Figuur 3/4.2-36.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Een- heid
lcc									20 ¹⁾	mA
los									4	mA
Tplh									9	ns
Tphl									9	ns



¹⁾ μA

INPUTS		OUTPUT
A	B	Y
H	X	L
X	H	L
L	L	H

4.2 74xx-serie

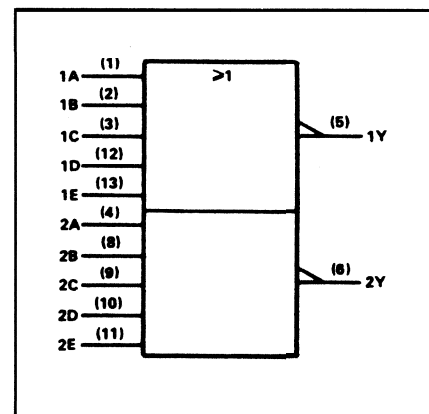
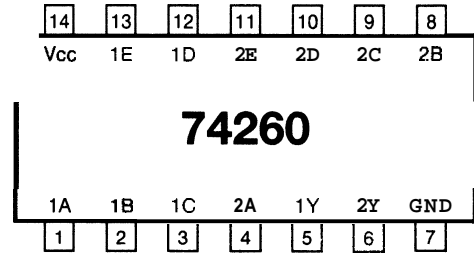
74260

2 NOR-poorten
met elk 5 ingangen

Positieve logica: $Y = \overline{A+B+C+D}$

Figuur 3/4.2-260.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H			17						mA
	L			26						
I _{os}				-40						mA
				-100						
T _{plh}				4						ns
T _{phl}				4						ns



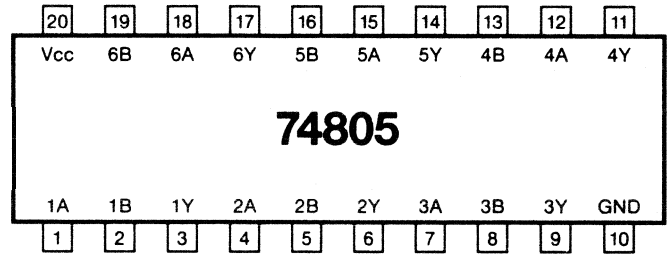
4.2 74xx-serie

74805

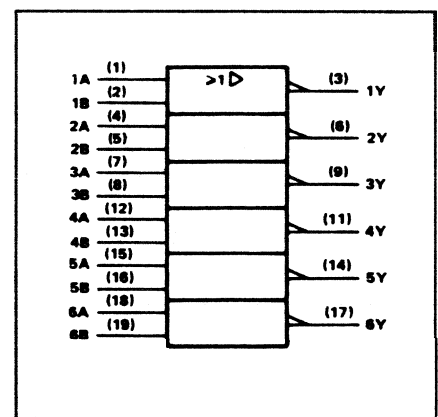
6 NOR-drivers
met elk 2 ingangen

Positieve logica: $Y = \overline{A+B}$

Figuur 3/4.2-805.



LOGICA	TTL	L	F	S	LS	AS ²⁾	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}						5 18	2 8		80 ¹⁾	mA
I_{os}						-135	-30 -112		7.8	mA
T_{plh}						1 4	2 6		10	ns
T_{phl}						1 4	2 7		10	ns



¹⁾ μA ²⁾ 74 AS 805 B

INPUTS		OUTPUT
A	B	Y
H	X	L
X	H	L
L	L	H

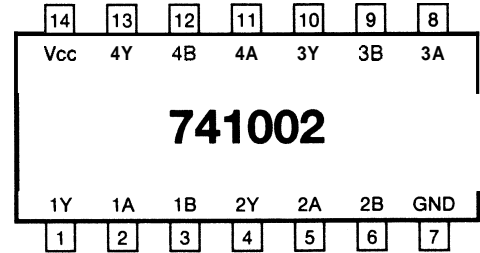
4.2 74xx-serie

741002

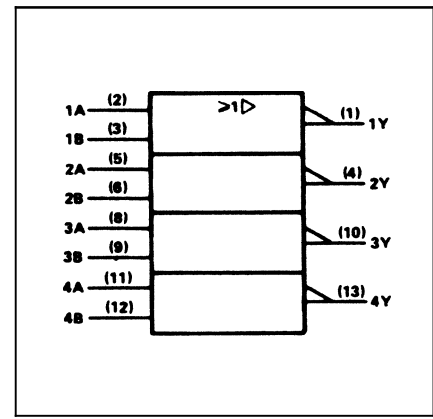
4 gebufferde NOR-poorten
met elk 2 ingangen

Positieve logica: $Y = \overline{A+B}$

Figuur 3/4.2-1002.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Een- heid
I _{cc}	H						1.7			mA
	L						5.6			
I _{os}							-30 -112			mA
T _{plh}							2			ns
							8			
T _{phl}							3			ns
							7			



¹⁾ 74 ALS 1002 A

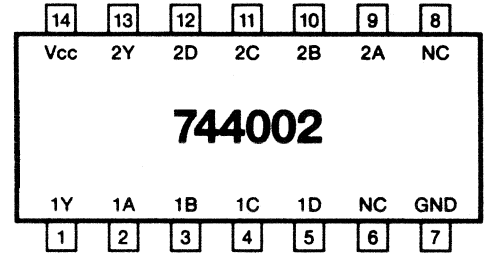
4.2 74xx-serie

744002

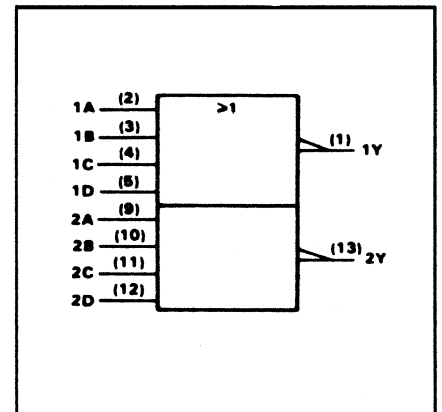
2 NOR-poorten met elk 4 ingangen

Positieve logica: $Y = \overline{A+B+C+D}$

Figuur 3/4.2-4002.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H L								20 ¹⁾	mA
I_{os}									4	mA
T_{plh}									12	ns
T_{phl}									12	ns



¹⁾ μA

INPUTS				OUTPUT
A	B	C	D	Y
H	X	X	X	L
X	H	X	X	L
X	X	H	X	L
X	X	X	H	L
L	L	L	L	H

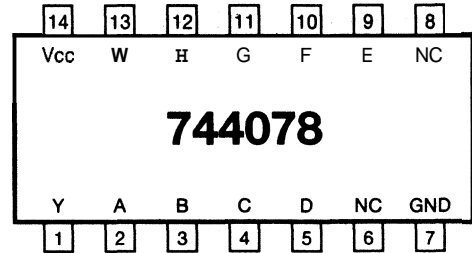
4.2 74xx-serie

744078

OR/NOR-poort met 8 ingangen

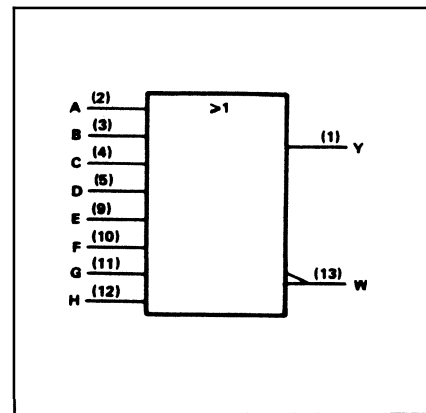
Positieve logica: $W = \overline{A+B+C+D+E+F+G+H}$

Figuur 3/4.2-4078.



$$Y = A+B+C+D+E+F+G+H$$

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC ²⁾	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H L								20 ¹⁾	mA
I_{os}									4	mA
T_{plh}									14	ns
T_{phl}									14	ns



¹⁾ μA ²⁾ 74 HC 4078 A

INPUTS A THRU H	OUTPUTS	
	W	Y
One or more inputs H	L	H
All inputs L	H	L

3/5

EXOR/EXNOR-poorten

Inhoud

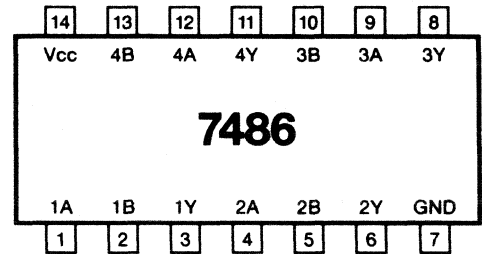
- 7486 4 EXOR-poorten met elk twee ingangen
- 74135 4 EXOWEXNOR-poorten met elk twee ingangen en C-ingang voor omschakeling EXOWEXNOR
- 74136 4 EXOR-poorten met elk twee ingangen, open collector uitgang
- 74266 4 EXNOR-poorten met elk twee ingangen, open collector uitgang
- 74386 4 EXOR-poorten met elk twee ingangen

7486

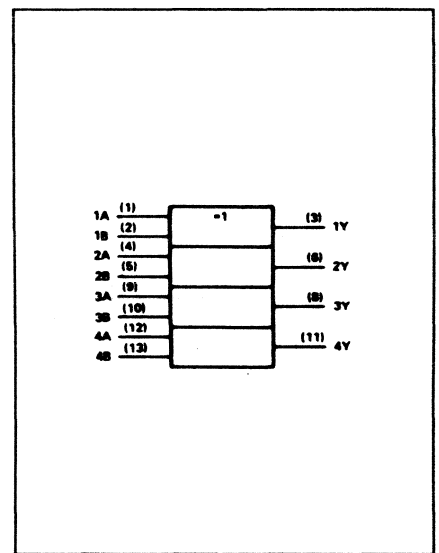
4 EXOR-poorten
met elk 2 ingangen

$$Y = A \oplus B = \bar{A}B + A\bar{B}$$

Figuur 3/5-86.



LOGICA	TTL	L	F	S	LS ¹⁾	AS	ALS	C	HC		
VARIABELEPARAMETERS										Eenheid	
I_{cc}	H L	30	2.2 3.8	15 18	50	6.1		3.9	0.01 ⁴⁾	80 ⁴⁾	mA
I_{os}		-18 -55	-3 -15	4.0	-40 -100	-20 -100		-30 -112			mA
T_{plh}²⁾		15	37	4.2	7	12		3 17	110	12	ns
T_{phl}²⁾		11	21	5.3	6.5	10		2 12	110	12	ns
T_{plh}²⁾		18	25	4.7	7	20		3 17	110	12	ns
T_{phl}³⁾		13	35		6.5	13		2 10	110	12	ns

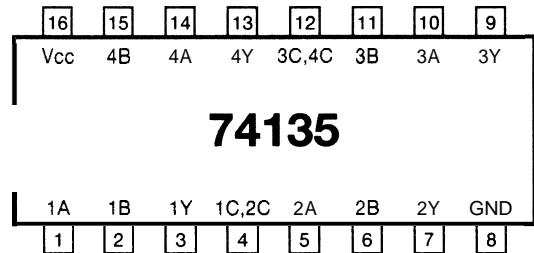


1) 74 LS 86 A 2) a 1 input low 3) ≥ I input high 4) μA

INPUTS		OUTPUT
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L

74135

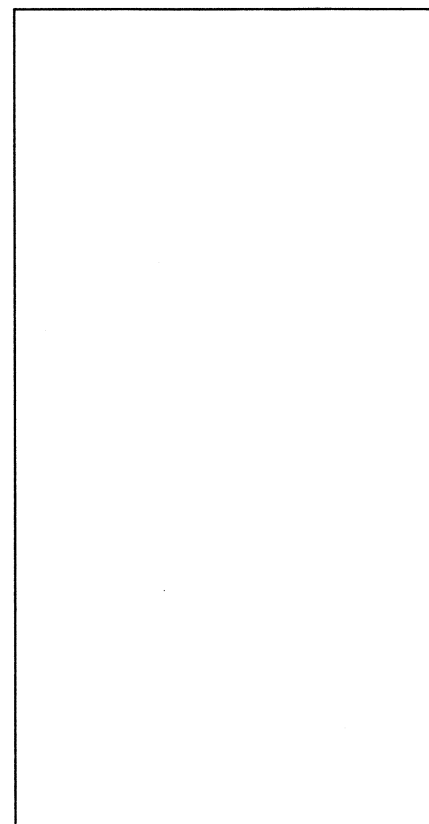
4 EXOR/EXNOR-poorten met 2 ingangen en c-ingang voor omschakeling EXOR/EXNOR



$$Y=(A\oplus B)\oplus C = A\bar{B}\bar{C} + \bar{A}B\bar{C} + \bar{A}\bar{B}C + ABC$$

Figuur 3/5-135.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLEPARAMETERS										Eenheid
I_{cc}	H L			65						mA
I_{os}				-40 -100						mA
$T_{plh}^{1)}$				8.5						ns
$T_{phi}^{1)}$				11						ns
$T_{plh}^{2)}$				8						ns
$T_{phi}^{2)}$				9						ns
$T_{plh}^{3)}$				10						ns
$T_{phi}^{3)}$				6.5						ns
$T_{plh}^{4)}$				8.5						ns
$T_{phi}^{4)}$				7						ns



1) B or A=L, C=L 2) B or A=H, C=L 3) B or A=L, C=H 4) B or A=H, C=H

INPUTS			OUTPUT
A	B	C	Y
L	L	L	L
L	H	L	H
H	L	L	H
H	H	L	L
L	L	H	H
L	H	H	L
H	L	H	L
H	H	H	H

EXOR: C = "L"

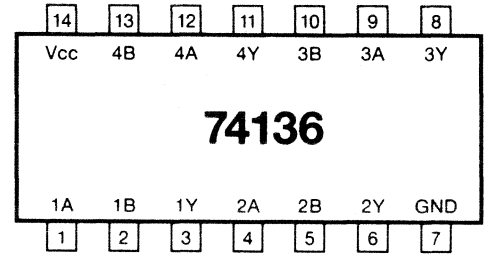
EXNOR: C = "H"

74136

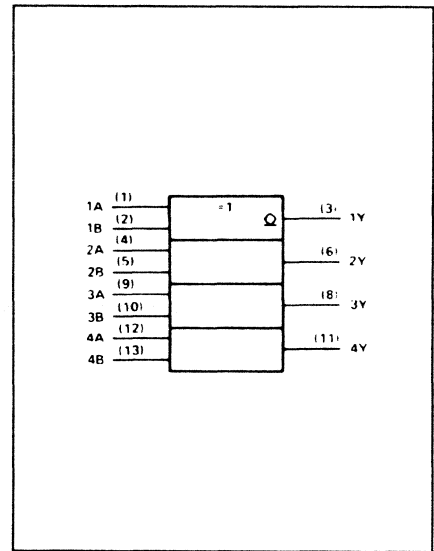
4 EXOR-poorten met elk 2 ingangen,
open collector uitgang

$$Y = A \oplus B = A\bar{B} + \bar{A}B$$

Figuur 3/5-136.



LOGICA	TTL	L	F	S	LS	AS	A	L	S	C	HC	
VARIABELE PARAMETERS												Eenheid
I_{cc}	30				6.1				3.9			mA
I_{os}												mA
T_{plh}¹⁾	12				18				20 50			ns
T_{phl}¹⁾	39				18				3 15			ns
T_{plh}²⁾	14				18				20 50			ns
T_{phl}²⁾	42				18				3 12			ns



1) ≥ 1 input low 2) ≥ 1 input high

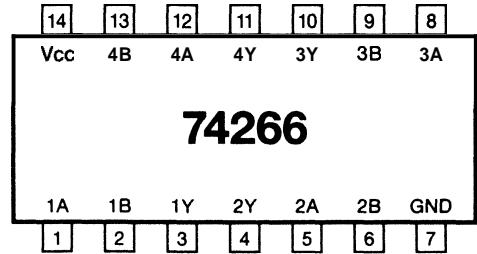
INPUTS		OUTPUT
A	B	Y
L	L	L
L	H	H
H	L	H
H	H	L

74266

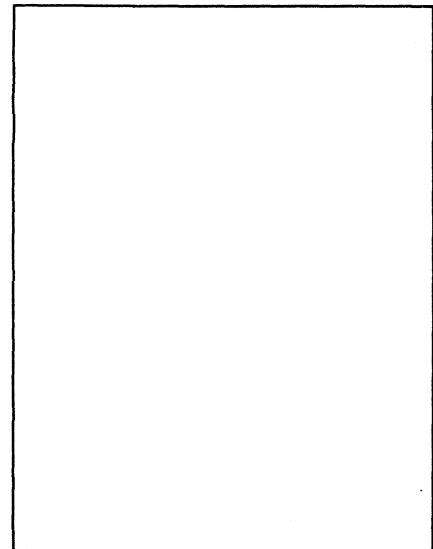
4 EXNOR-poorten met elk 2 ingangen, open collector uitgang

$$Y = \overline{A \oplus B} = AB + \bar{A}\bar{B}$$

Figuur 3/5-266.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELEPARAMETERS										Eenheid
I _{cc}					8				80 ³⁾	mA
I _{os}										mA
T _{plh} ¹⁾					18				13	ns
T _{phl} ¹⁾					18				13	ns
T _{plh} ²⁾					18				13	ns
T _{phl} ²⁾					18				13	ns



¹⁾ ≥1 input low ²⁾ ≥1 input high ³⁾ μA

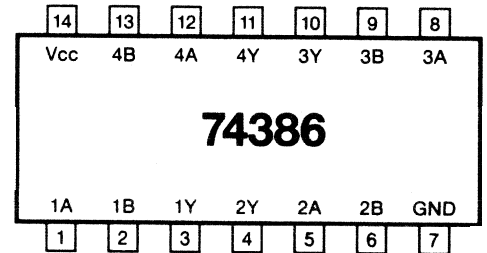
INPUTS		OUTPUT
A	B	Y
L	L	H
L	H	L
H	L	L
H	H	H

74386

4 EXOR-poorten,
met elk 2 ingangen

$$Y = A \oplus B = A\bar{B} + \bar{A}B$$

Figuur 3/5-386.



LOGICA	TTL	L	F	S	LS ¹⁾	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}					6.1				80 ⁴⁾	mA
I_{os}					-20 -100					mA
T_{plh}					12				12	ns
T_{phl}¹⁾					10				12	ns
T_{plh}²⁾					20				12	ns
T_{phl}²⁾					13				12	ns

1) 74 LS386A 2) ≥ 1 input low 3) ≥ 1 input high 4) μA

INPUTS		OUTPUT
A	B	
L	L	L
L	H	H
H	L	H
H	H	L

3/6

Poorten met Schmitt-trigger ingangen

inhoud

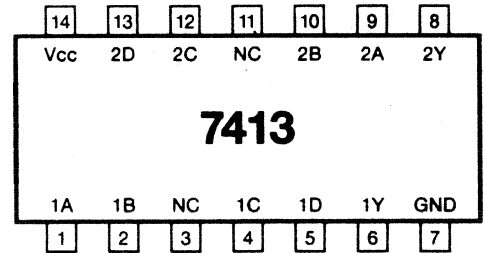
7413
7414
7418
7419
7424
74132

7413

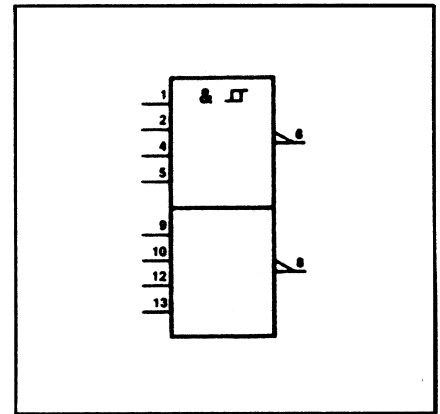
2 NAND-poorten met elk 4 Schmitt-trigger ingangen

Positive logic: $Y = \overline{ABCD}$

Figuur 3/6-13.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELEPARAMETERS									Eenheid
I _{cc}	H	14		4.5		2.9				mA
	L	20		7.0		4.1				
I _{os}		-18		-60		-20				mA
		-55		-150		-100				
T _{plh}		18		5.5		15				ns
T _{phl}		15		11.0		18				ns

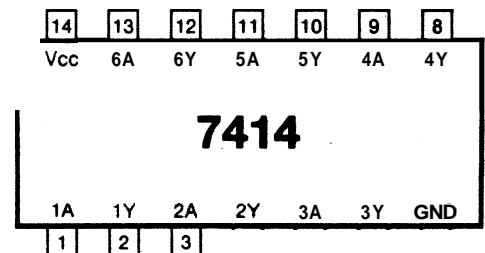


7414

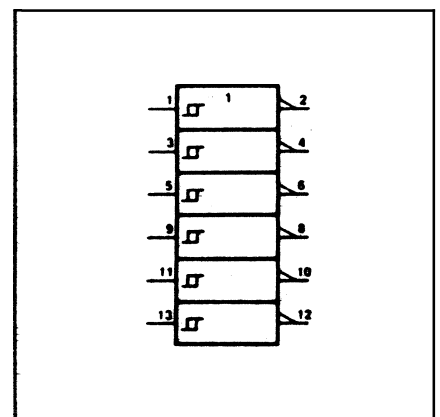
6 inverters met Schmitt-trigger ingangen

Positive logic: $Y = \overline{A}$

Figuur 3/6-14.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELEPARAMETERS									Eenheid
I _{cc}	H	22		13		8.6		20 ¹⁾	20 ¹⁾	mA
	L	39		23		12				
I _{os}		-18		-60		-20				mA
		-55		-150		-100				
T _{plh}		15		4.6		15		220	12	ns
T _{phl}		15		5.5		15		220	12	ns



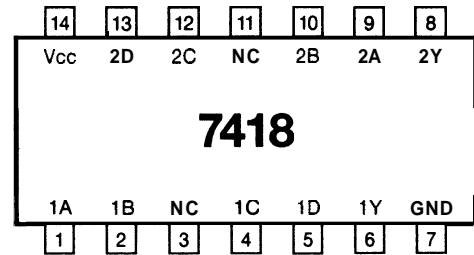
¹⁾ μA

7418

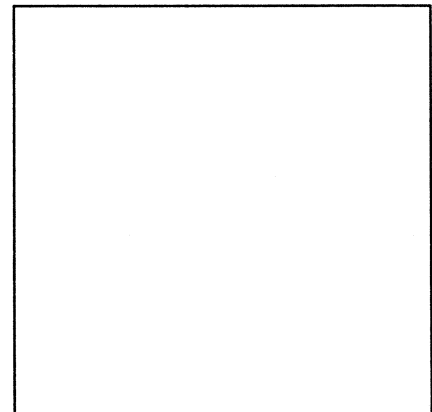
2 NAND-poorten
met elk 4 Schmitt-trigger ingangen,
totem-pole uitgang

Politive logic: $Y = \overline{ABCD}$

Figuur 3/6-18.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I _{cc}	H				3.3					mA
	L				5.7					
I _{os}					-20 -100					mA
T _{plh}					13					ns
T _{phl}					33					ns

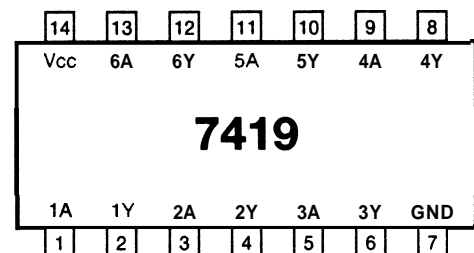


7419

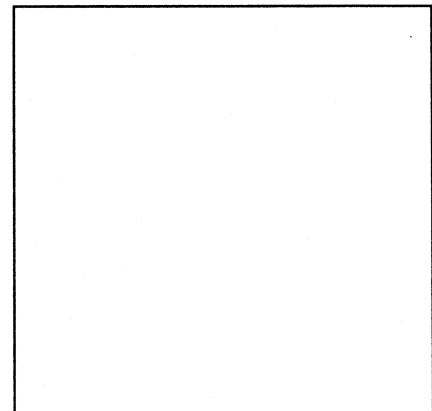
6 inverters
met Schmitt-trigger ingangen,
totem-pole uitgang

Positive logic: $Y = \bar{A}$

Figuur 3/6-19.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I _{cc}	H				9.9					mA
	L				17					
I _{os}					-20 -100					mA
T _{plh}					13					ns
T _{phl}					18					ns

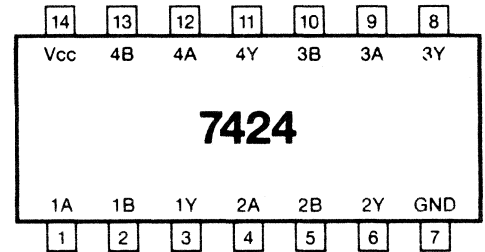


7424

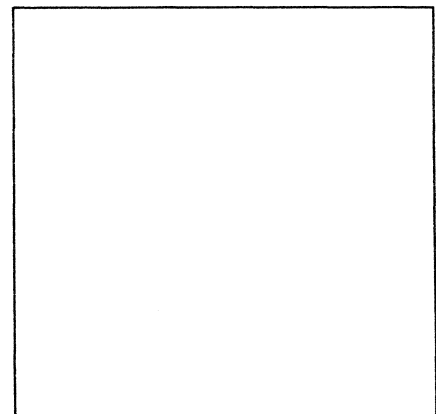
4 NAND-poorten met elk 2 Schmitt-trigger ingangen, totem-pole uitgang

Positive logic: $Y = \overline{A}B$

Figuur 3/6-24.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H L				6.6 11					mA
I_{os}					-20 -100					mA
T_{plh}					13					ns
T_{phl}					21					ns

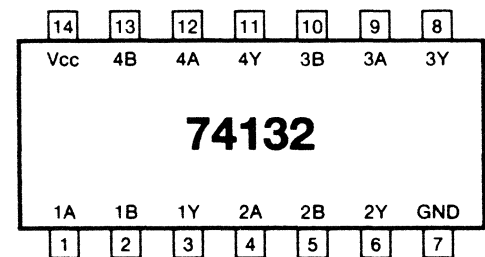


74132

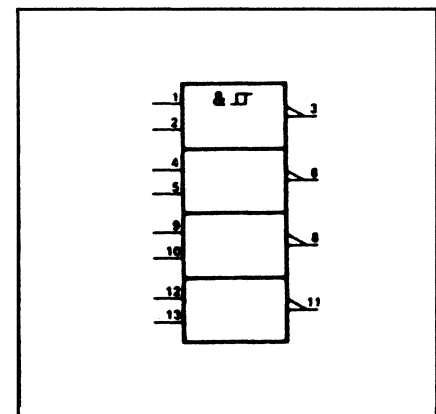
4 NAND-poorten met elk 2 Schmitt-trigger ingangen

Positive logic: $Y = \overline{A}B$

Figuur 3/6-132.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H L	15 26		8.5 13.0	28 44	5.9 8.2			20 ¹⁾	mA
I_{os}		-18 -55		-60 -150	-40 -100	-20 -100				mA
T_{plh}		15		5.5	7	15			13	ns
T_{phl}		15		7.0	8.5	15			13	ns



¹⁾ μA

3/9

Inverters en buffers

Inhoud

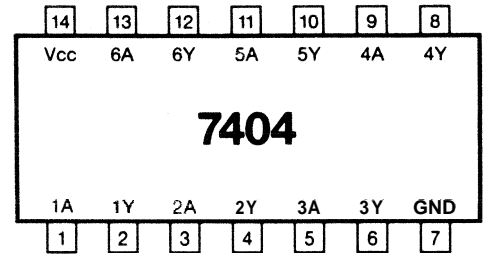
- 7404 6 inverters
- 7405 6 **inverters** met open collector uitgangen
- 7406 6 inverterende **buffers/drivers** met open collector uitgangen voor hoge spanning
- 7407 6 **buffers/drivers** met open collector uitgangen voor hoge spanning
- 7414 6 inverters met Schmitt-trigger ingangen
- 7416 6 inverterende buffers met open collector uitgangen voor hoge spanning
- 7417 6 **buffers/drivers** met open collector uitgangen voor hoge spanning
- 7419 6 inverters met Schmitt-trigger ingangen en totempole uitgang
- 74125 4 bus-bufferpoorten met 3-state uitgangen
- 74126 4 bus-bufferpoorten met 3-state uitgangen
- 74365 6 busdrivers met 3-state uitgangen en gate-enable
- 74366 6 busdrivers met geïnverteerde 3-state uitgangen, met gate-enable
- 74367 6 busdrivers met 3-state uitgangen, 2 aparte gates voor 2 x 3 bit-organisatie
- 74368 6 busdrivers met geïnverteerde 3-state uitgangen, 2 aparte gates voor 2 x 3 bit-organisatie
- 74425 4 poorten met 3-state uitgangen, laag actief
- 74426 4 poorten met 3-state uitgangen, hoog actief
- 74465 8 buffers met 3-state uitgangen, actief wanneer 2 enables beiden **laag**
- 74466 8 buffers met geïnverteerde 3-state uitgangen, actief wanneer 2 enables beiden laag
- 74467 8 buffers met 3-state uitgangen, 2 aparte (**4** om 4) laag actieve enables
- 74468 8 buffers met geïnverteerde 3-state uitgangen, 2 aparte (4 om **4**) laag actieve enables
- 741004 6 gebufferde inverters
- 741005 6 gebufferde inverters met open collector uitgangen

7404

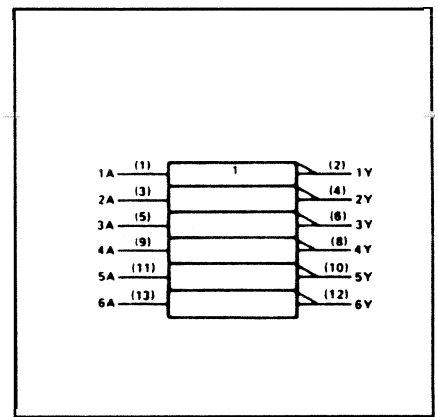
6 inverters

Positieve logica: $Y = \bar{A}$

Figuur 3/9-04.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC		
VARIABELE PARAMETERS										Eenheid	
I _{cc}	H	6	0.6	2.8	15	1.2	3	0.65	0.01 ²⁾	80 ²⁾	mA
	L	18	1.7	10.2	30	3.6	14	2.9			
I _{os}		-18	-3	-60	-40	-20	-30	-15			mA
		-55	-15	-150	-100	-100	-112	-70			
T _{plh}		12	35	3.7	4.5	9	1	3	50	3)9/8	ns
							5	11			
T _{phl}		8	31	3.2	5	10	1	2	50	3)9/8	ns
							4	8			



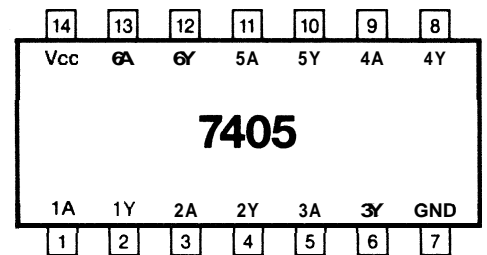
1) 74 ALS 04 A 2) μA 3) 74 JC 04/74 HC V 04

7405

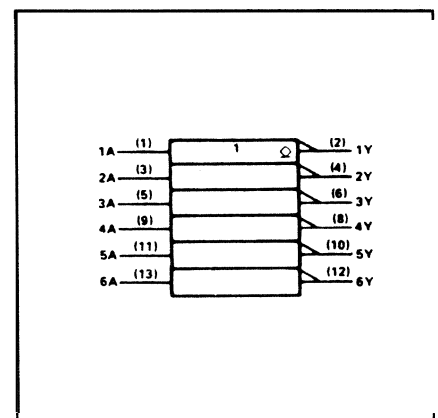
6 inverters met open collector uitgangen

Positieve logica: $Y = \bar{A}$

Figuur 3/9-05.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H	6	0.66		9	1.2		0.65	80 ²⁾	mA
	L	18	1.74		30	3.6		2.9		
T _{plh}		40	60		7.5	17		23	13	ns
								54		
T _{phl}		8	33		7	15		4	9	ns
								14		



1) 74 ALS 05 A 2) μA

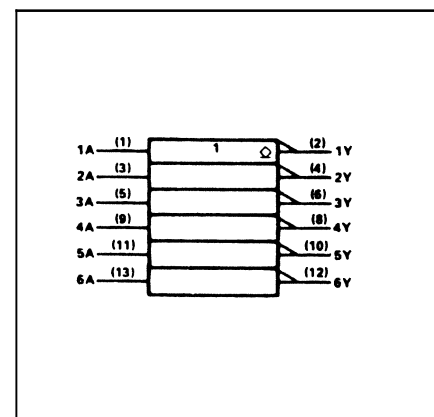
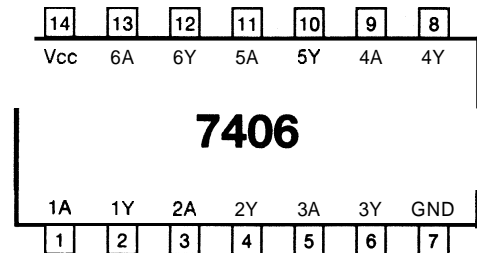
7406

6 inverterende buffers/drivers met open collector uitgangen voor hoge spanning

Positieve logica: $Y = \bar{A}$

Figuur 3/9-06.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H	30			9					mA
	L	32			35					
T_{plh}	10				7					ns
T_{phl}	15				10					ns



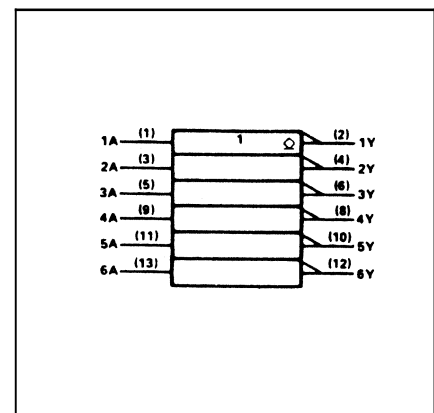
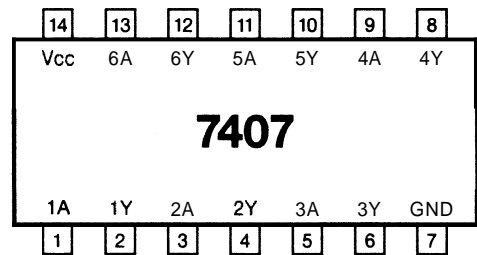
7407

6 buffers/drivers met open collector uitgangen voor hoge spanning

Positieve logica: $Y = A$

Figuur 3/9-07.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H	29			7					mA
	L	21			25					
T_{plh}	6				6					ns
T_{phl}	20				18					ns

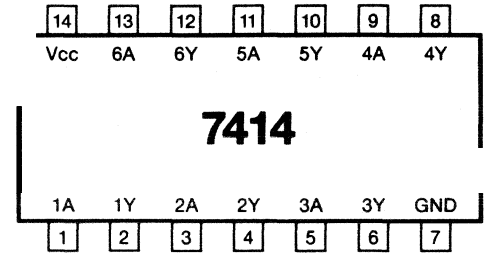


7414

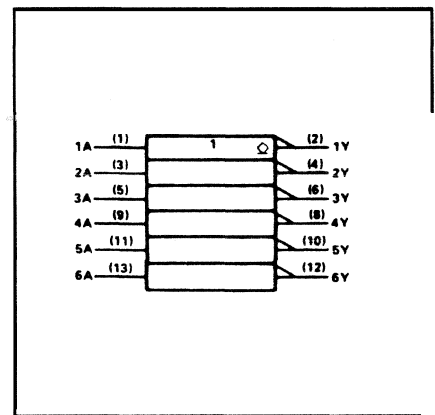
6 inverters met Schmitt-trigger ingangen

Positieve logica: $Y = \bar{A}$

Figuur 3/9-14.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	Eenheid
VARIABLE PARAMETERS										
icc	H	22	13		8.6			20 ¹⁾	20 ¹⁾	mA
	L	39	23		12					
ios	H	-18	-60		-20					mA
	L	-55	-150		-100					
Tplh		15	4.6		15			220	12	ns
Tphl		15	5.5		15			220	12	ns



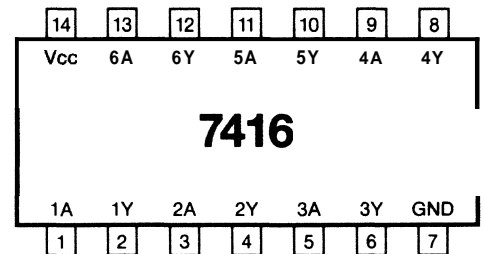
¹⁾ μA

7416

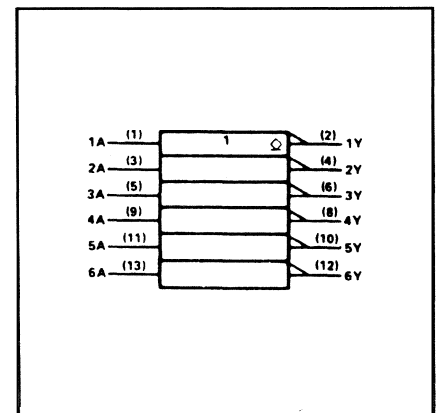
6 inverterende buffers met open collector uitgangen voor hoge spanning

Positieve logica: $Y = \bar{A}$

Figuur 3/9-16.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	Eenheid
VARIABLE PARAMETERS										
icc	H	30			9					mA
	L	32			35					
Tplh		10			7					ns
Tphl		15			10					ns

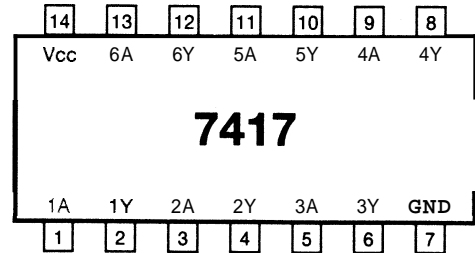


7417

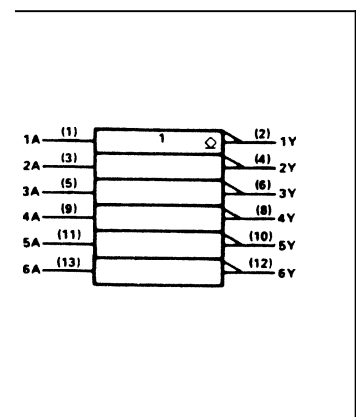
6 buffers/drivers met open collector uitgangen voor hoge spanning

Positieve logica: $Y = A$

Figuur 3/9-17.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I_{cc}	H 29 21				7 25					mA
T_{plh}	6				6					ns
T_{phl}	20				18					ns

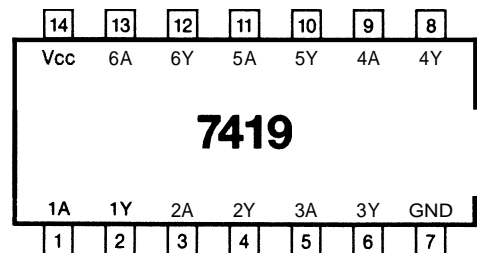


7419

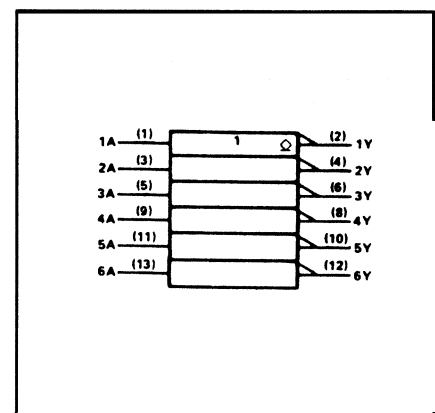
6 inverters met Schmitt-trigger ingangen, totem-pole uitgang

Positieve logica: $Y = \bar{A}$

Figuur 3/9-18.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I_{cc}	H L				9.9 17					mA
I_{os}					-20 -100					mA
T_{plh}					13					ns
T_{phl}					18					ns

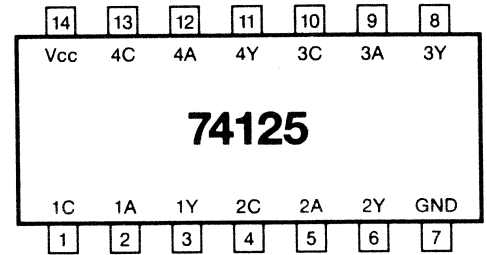


74125

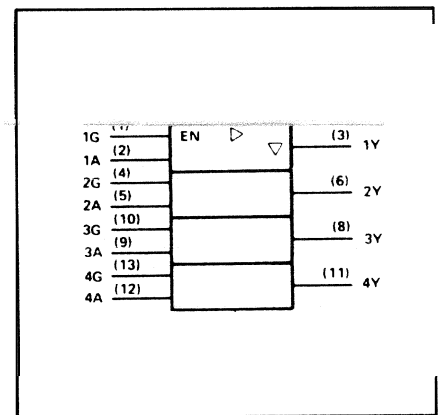
4 bus-bufferpoorten met 3-state uitgangen

Positieve logica: $Y = A$, uit wanneer C = hoog

Figuur 3/9-125.



LOGICA	TTL	L	F	S	LS ¹⁾	AS	ALS	C	HC	Eenheid
VARIABELE PARAMETERS										
I_{cc}	32				11				80 ²⁾	mA
I_{os}	-28 -70				1-40 -225					mA
T_{plh}	8				9				14	ns
T_{phl}	12				7				14	ns



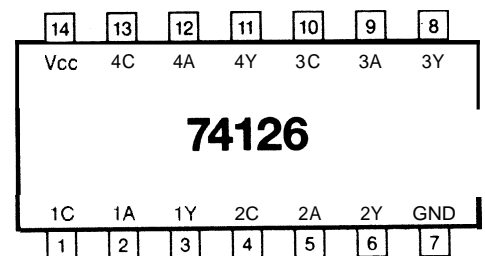
¹⁾ 74 LS 124 A ²⁾ μA

74126

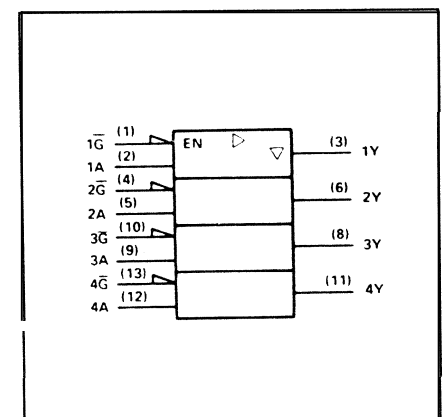
4 bus-bufferpoorten met 3-state uitgangen

Positieve logica: $Y = A$, uit wanneer C = laag

Figuur 3/9-126.



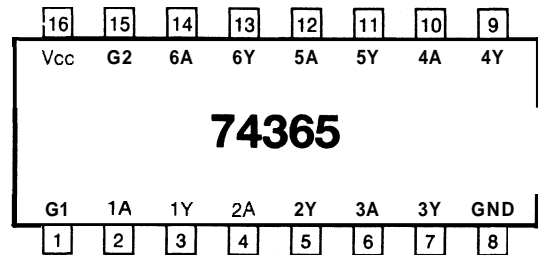
LOGICA	TTL	L	F	S	LS ¹⁾	AS	ALS	C	HC	Eenheid
VARIABELE PARAMETERS										
I_{cc}	30				12				80 ²⁾	mA
I_{os}	-28 -70				-40 -225					mA
T_{plh}	8				9				14	ns
T_{phl}	12				8				14	ns



¹⁾ 74 LS 126 A ²⁾ μA

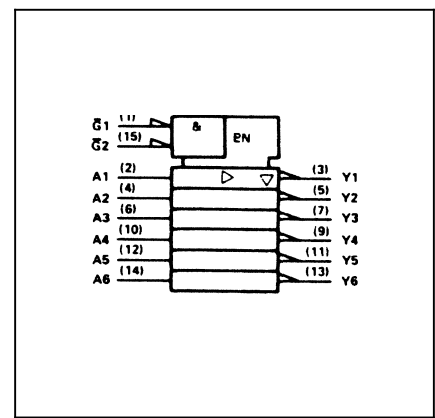
74365

6 busdrivers, 3-state
uitgangen met gate-enable



Figuur 3/9-365.

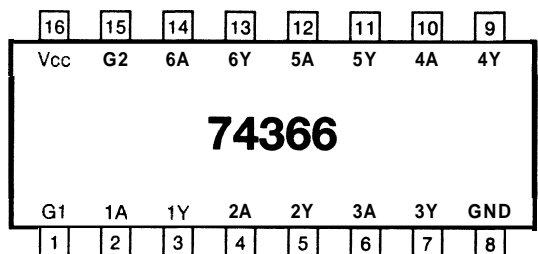
LOGICA	TTL ¹⁾	L	F	S	LS ²⁾	AS	ALS	C	HC		
VARIABLE PARAMETERS										Een- heid	
I _{cc}	H	65		35		14				80 ³⁾	mA
	L	85		65		24					
I _{os}		-40		-100		-40					mA
		-130		-225		-225					
T _{plh}		16		30		10				12	ns
T _{phl}		22		2.0		9				12	ns
				7.0							



1) 74365 A 2) 74 LS 365 A 3) μ A

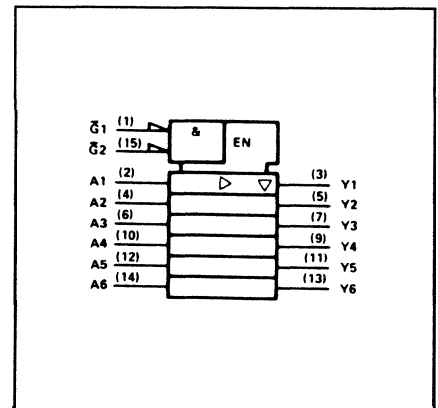
74366

6 busdrivers, 3-state
geïnverteerde uitgangen
met gate-enable



Figuur 3/9-366.

LOGICA	TTL ¹⁾	L	F	S	LS ²⁾	AS	ALS	C	HC		
VARIABLE PARAMETERS										Een- heid	
I _{cc}	H	59		35		12				80 ³⁾	mA
	L	77		65		21					
I _{os}		-40		-100		-40					mA
		-130		-225		-225					
T _{plh}		17		30		7				12	ns
T _{phl}		16		2.0		12				12	ns
				7.0							

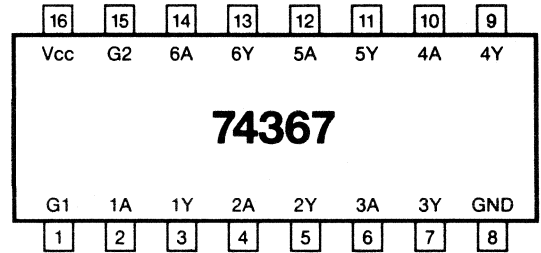


1) 74366 A 2) 74 LS 366 A 3) μ A

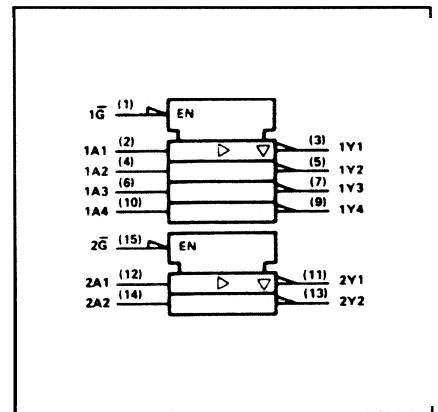
74367

6 busdrivers met
3-state uitgangen,
2 aparte gates voor
2 x 3 bit-organisatie

Figuur 3/9-367.



LOGICA	TTL ¹⁾	L	F	S	LS ²⁾	AS	ALS	C	HC		
VARIABELE PARAMETERS										Eenheid	
I _{cc}	H	6.5		35		14				80 ³⁾	mA
	L	85		65		24					
I _{os}		-40		-100		-40					mA
		-130		-225		-225					
T _{plh}		16		3.0		10			12		ns
				7.0							
T _{phl}		22		2.0		9			12		ns
				7.0							

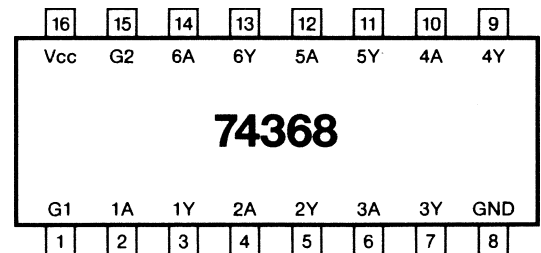


1) 74367 A 2) 74 LS 367 A 3) μA

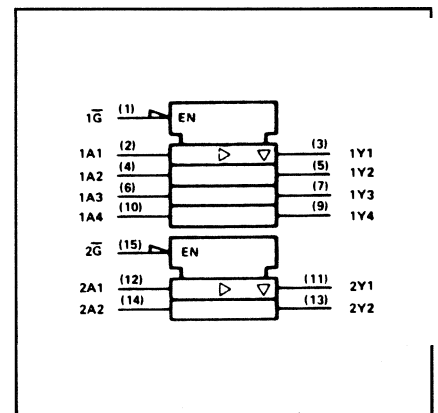
74368

6 busdrivers met
ge'inverteerde 3-state uitgangen,
2 aparte gates voor
2 x 3 bit-organisatie

Figuur 3/9-368.



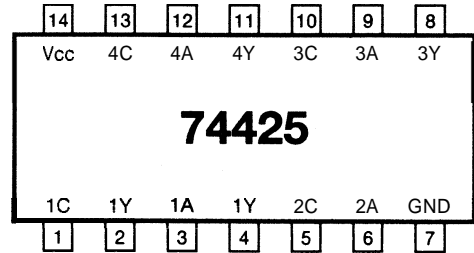
LOGICA	TTL ¹⁾	L	F	S	LS ²⁾	AS	ALS	C	HC		
VARIABELE PARAMETERS										Eenheid	
I _{cc}	H	59		35		12				80 ³⁾	mA
	L	77		65		21					
I _{os}		-40		-100		-40					mA
		-130		-225		-225					
T _{plh}		17		3.0		7			12		ns
				7.0							
T _{phl}		16		2.0		12			12		ns
				7.0							



1) 74368 A 2) 74 LS 368 A 3) μA

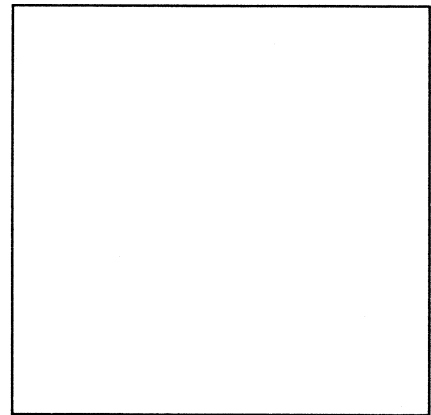
74425

4 poorten met 3-state uitgangen, laag actief



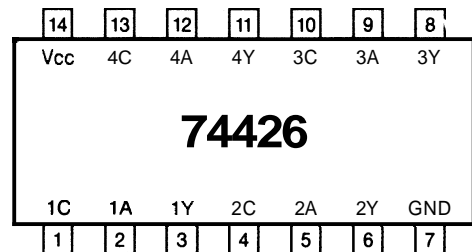
Figuur 3/9-425.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I_{cc}	32									mA
I_{os}	-28 -70									mA
T_{plh}	8									ns
T_{phl}	12									ns



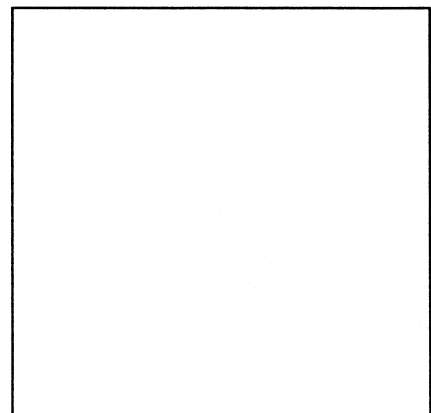
74426

4 poorten met 3-state uitgangen, hoog actief



Figuur 3/9-426.

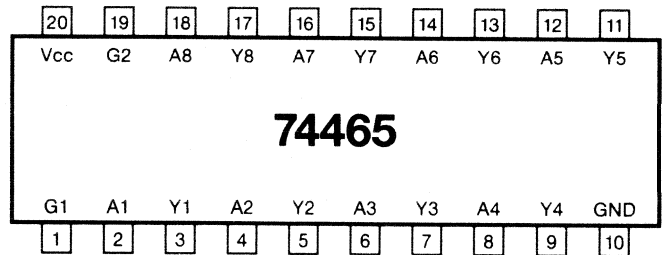
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I_{cc}	36									mA
I_{os}	-28 -70									mA
T_{plh}	8									ns
T_{phl}	12									ns



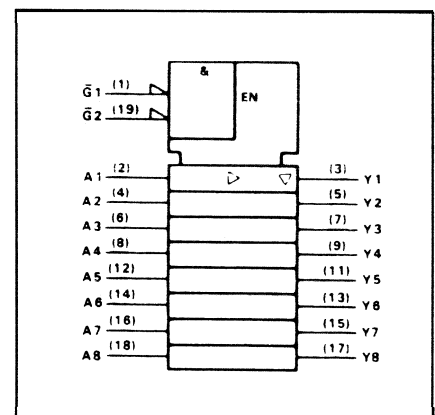
74465

8 buffers met 3-state uitgangen, actief wanneer 2 enables beiden laag

Figuur 3/9-465.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H				13		11			mA
	Dis				B		23			
I _{os}					-30		-30			mA
					-130		-112			
T _{plh}					9		2			ns
							13			
T _{phl}							4			ns
					12		12			

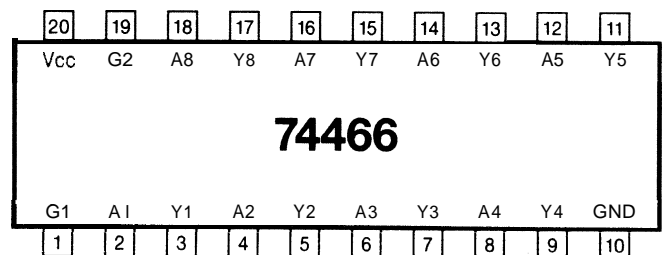


¹⁾ 74 ALS 465 A

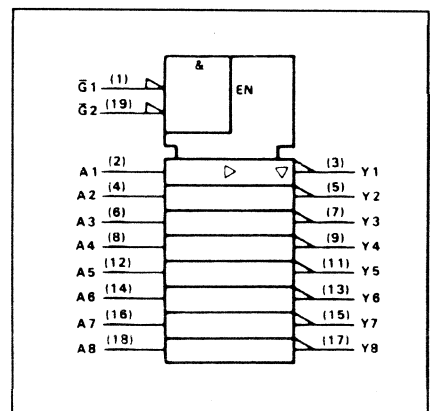
74466

8 buffers met geïnverteerde 3-state uitgangen, actief wanneer 2 enables beiden laag

Figuur 3/9-466.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H				6		7			mA
	Dis				17		19			
I _{os}					-30		-30			mA
					-130		-112			
T _{plh}					7		3			ns
							12			
T _{phl}							2			ns
					9		9			

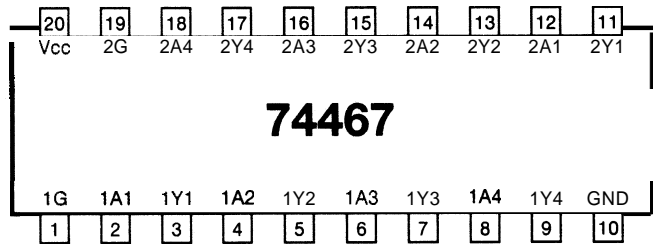


¹⁾ 74 ALS 466 A

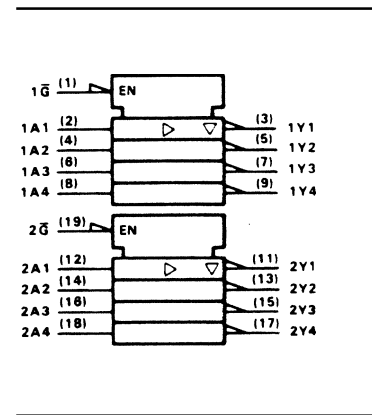
74467

8 buffers met 3-state uitgangen, 2 aparte (4 om 4) laag actieve enables

Figuur 3/9-456.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H				13		11			mA
	Dis				22		23			
	L				19		19			
I _{os}					-30		-112			mA
					-130		-112			
T _{plh}					9		2			ns
							13			
T _{phl}					12		4			ns
							12			

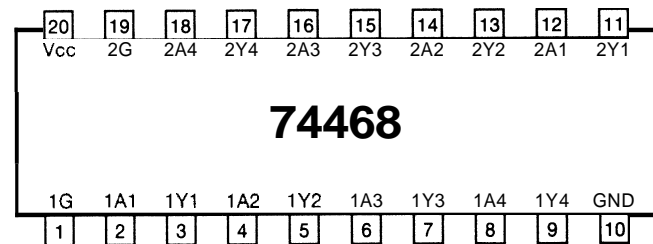


1) 74 ALS 467 A

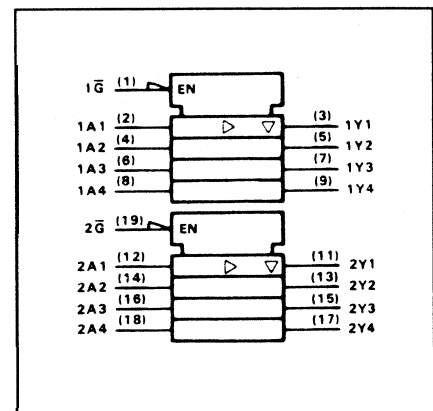
74468

8 buffers met geïnverteerde 3-state uitgangen, 2 aparte (4 om 4) laag actieve enables

Figuur 3/9-468.



LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H				6		7			mA
	Dis				17		19			
	L				14		16			
I _{os}					-30		-30			mA
					-130		-112			
T _{plh}					7		3			ns
							12			
T _{phl}					9		2			ns
							9			



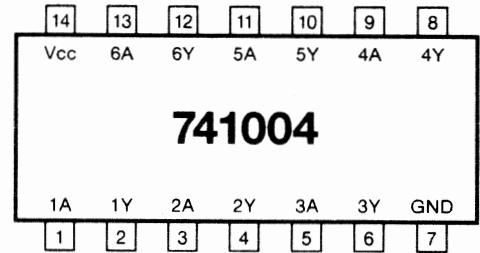
1) 74 ALS 468 A

741004

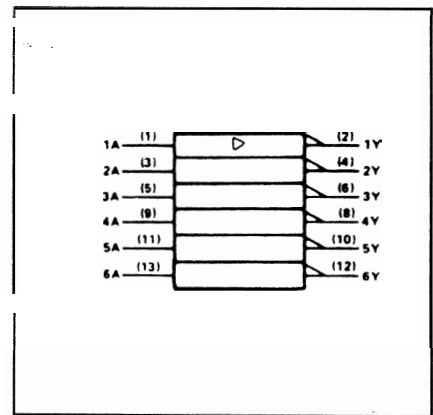
6 gebufferde inverters

Positieve logica: $Y = A$

Figuur 3/9-1004.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H					3.2	0.84			mA
	L					17.2	7			
I _{os}	H					-135	-30			mA
	L						-112			
T _{plh}	H					1	1			ns
	L					3.5	7			
T _{phl}	H					1	1			ns
	L					3.5	6			

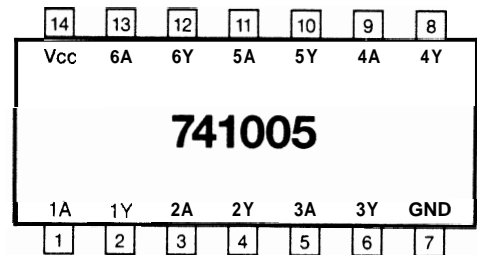


741005

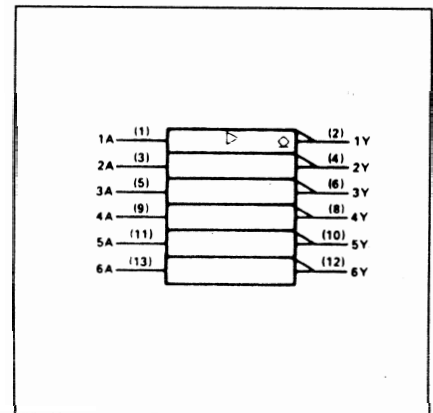
6 gebufferde inverters met open collector uitgangen

Positieve logica: $Y = A$

Figuur 3/9-1005.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H						0.9			mA
	L						7			
T _{plh}	H						5			ns
	L						30			
T _{phl}	H						2			ns
	L						10			



4

Flip-Flop's, latches, tellers en schuifregisters

Inhoud

- 4/1 Type D Flip-flop3
(aanvulling 4)
- 4/2 Type JK Flip-flop's
(basiswerk + aanvulling 5 + 6)
- 4/3 Latches
- 4/4 Latches met tri-state uitgangen
- 4/5 Binaire tellers
(aanvulling 3)
- 4/6 BCD-tellers
(basiswerk)
- 4/7 Tellers volgens afwijkende code of met omschakelbare code
- 4/8 Tellers met preset-uitgangen
- 4/9 Tellers met gedecodeerde uitgangen
- 4/10 Schuifregisters
- 4/11 Diversen

4/1

Type D Flip-flop's

Inhoud

4/1.2 Type D Flip-flop's 74xx-serie

7474	2 x D FF, preset en clear
74174	6 x D FF, clear
74175	4 x D FF, clear
74273	8 x D FF, clear
74374	8 x D FF, 3-state
74377	8 x D FF, enable
74378	6 x D FF, enable
74379	4 x D FF, enable
74534	8 x D FF, 3-state, geïnverteerd
74564	8 x D FF, 3-state, geïnverteerd
74574	8 x D FF, 3-state
74576	8 x D FF, 3-state, geïnverteerd
74874	2 x 4 D FF, clear, 3-state
74876	2 x 4 D FF, preset, 3-state, geïnverteerd

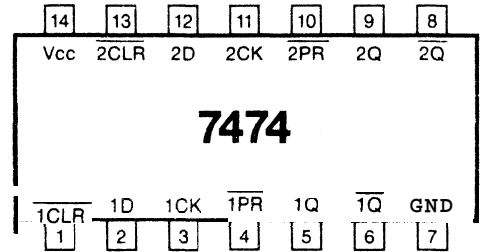
1.2 74xx-serie

4/1.2

Type D Flip-flop's 74xx-serie

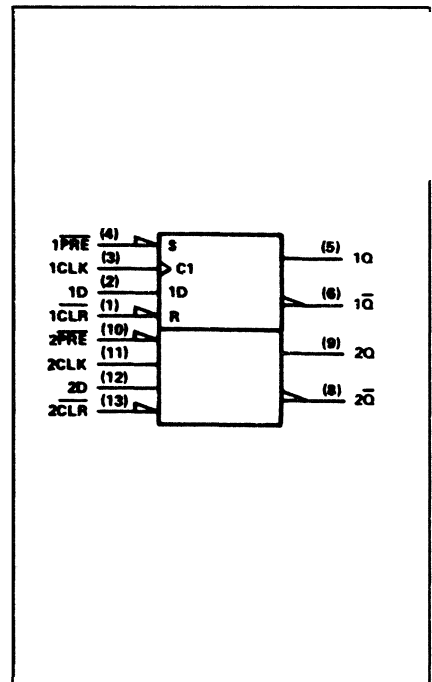
7474

2 pos. edge
D Flip-flop's
met preset en clear



Figuur 4/1.2-74.

LOGICA	TTL	L	F	S	LS ⁴⁾	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}	8.5	0.8	10.5	15	4	10.5	2.4	0.05	40 ⁵⁾	mA
I _{os}	-18 -57	-3 -15	1-60 -150	-40 -100	-20 -100	-30 -112	-30 -112	1.75	4	mA
T _{plh} ¹⁾	25	50	3.2 7.1	4	13	3.3 7.5	3 13	250	25	ns
T _{phl} ¹⁾	40	80	3.5 10.5	9 5	25	3.5 10.5	5 15	180	25	ns
T _{plh} ²⁾	25	50	3.2 7.1	4	13	3.3 7.5	3 13	250	25	ns
T _{phl} ²⁾	40	80	3.5 10.5	9 5	25	3.5 10.5	5 15	180	25	ns
T _{plh} ³⁾	14	65	3.8 7.8	6	13	3.5 8	5 16	180	16	ns
T _{phl} ³⁾	20	65	4.4 9.2	6	25	4.5 9	5 18	180	16	ns



1) preset 2) clear 3) clock 4) 74 LS 74 A 5) μA

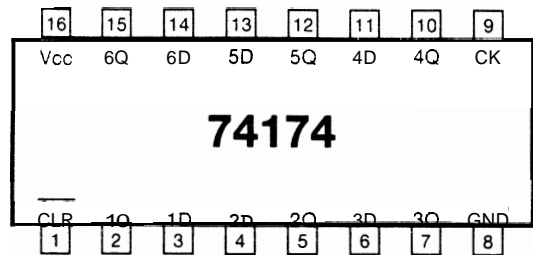
INPUTS				OUTPUTS	
PRE	CLR	CLK	D	Q	Q̄
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H [†]	H [†]
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	Q̄ ₀

[†] This configuration is nonstable; that is, it will not persist when Preset or Clear returns to its inactive (high) level.

1.2 74xx-serie

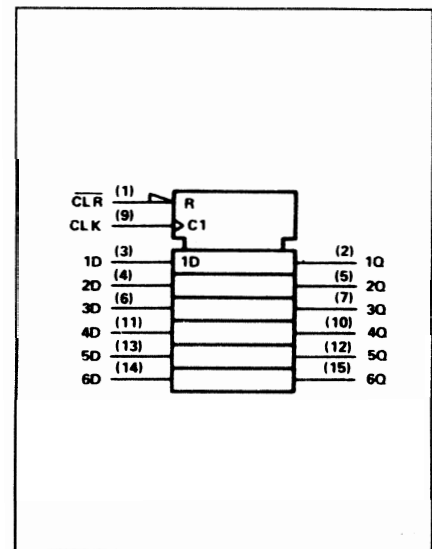
74174

6 D-flip-flop's met clear



Figuur 4/1.2-174.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	45		30	90	16	30	11	0.05	80 ³⁾	mA
I_{os}	-18 -57		-60 -150	-40 -100	-20 -100	-30 -112	-30 -112	1.75	4	mA
$T_{plh}^{1)}$										ns
$T_{phl}^{1)}$	23		5 15	13	23	5 14	8 23	110	16	ns
$T_{plh}^{2)}$	20		3.5 9	8	20	3.5 8	3 15	150	16	ns
$T_{phl}^{2)}$	24		4 11	11.5	21	4.5 10	5 17	110	16	ns



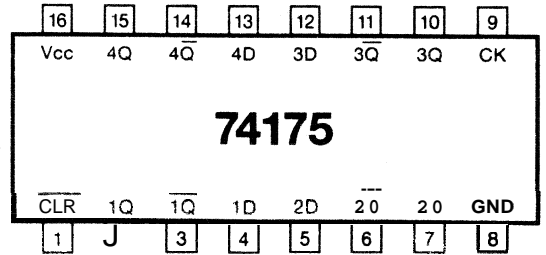
1) clear 2) clock 3) μA

INPUTS			OUTPUT
CLR	CLK	D	Q
L	X	X	L
H	↑	H	H
H	↑	L	L
H	L	X	Q ₀

1.2 74xx-serie

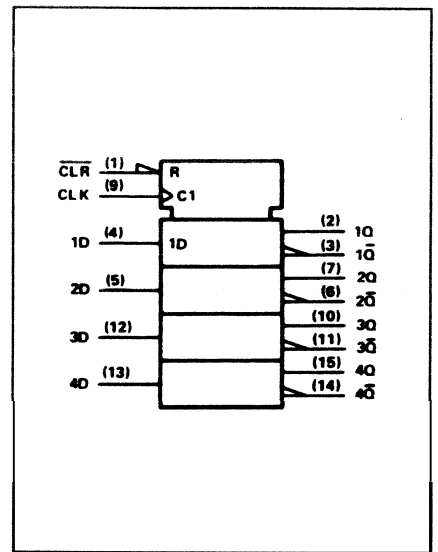
74175

4 D flip-flop's met clear



Figuur 4/1.2-175.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELEPARAMETERS										Een- heid
I _{cc}	30		22.5	60	11	22.5	8	0.05	80 ³⁾	mA
I _{os}	-18 -57		-60 -150	-40 -100	-20 -100	-30 -112	-30 -112	1.75	4	mA
T _{plh} ¹⁾	16		4 9	10	16	5 14	5 18	230	13	ns
T _{phl} ¹⁾	23		4.5 13	13	23	5 14	8 23	180	13	ns
T _{plh} ²⁾	20		4 7.5	8	20	3.5 8	3 15	190	15	ns
T _{phl} ²⁾	24		4 9.5	11.5	21	4.5 10	5 17	190	15	ns



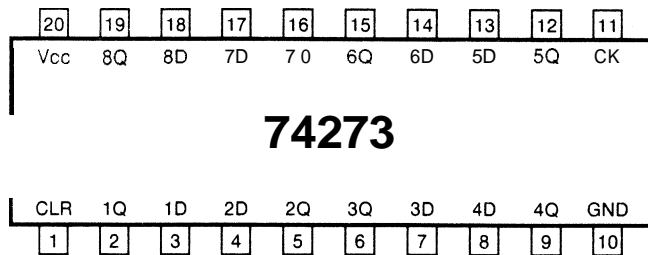
1) clear 2) clock 3) μA

INPUTS			OUTPUTS
CLR	CLK	D	Q
L	X	X	L
H	↑	H	H
H	↑	L	L
H	L	X	Q ₀

1.2 74xx-serie

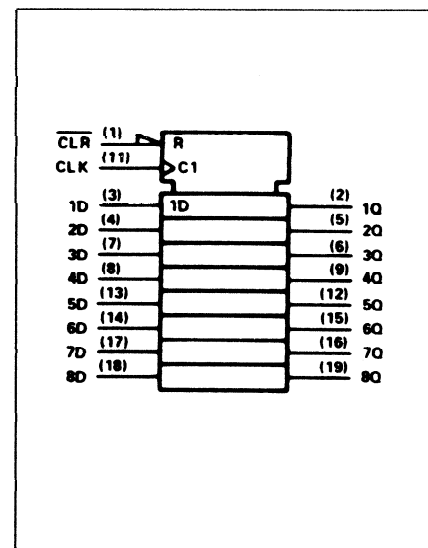
74273

8 D flip-flop's met clear



Figuur 4/1.2-237.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABELE PARAMETERS										Een- heid	
I _{cc}	H	62		50		17		11		80 ³⁾	mA
	L							19			
I _{os}	-18			-60		-20		-30		4	mA
	-57			-150		-100		-112			
T _{plh} ¹⁾											
T _{phl} ¹⁾	18			11		18		18		10	ns
T _{plh} ²⁾	17			10		17		2 12		18	ns
T _{phl} ²⁾	18			11		18		3 15		18	ns



1) clear 2) clock 3) μA

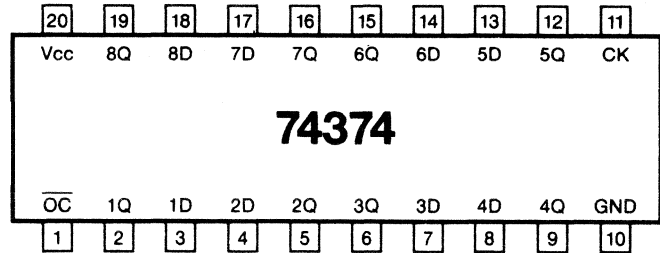
INPUTS			OUTPUT
CLEAR	CLOCK	D	Q
L	X	X	L
H	↑	H	H
H	↑	L	L
H	L	X	Q ₀

1.2 74xx-serie

74374

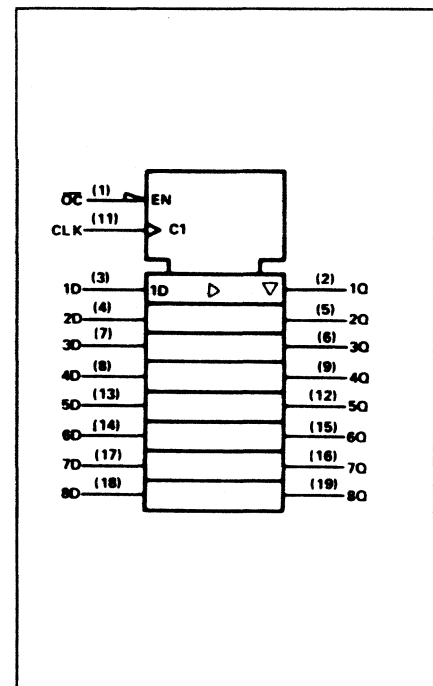
oc = output control

8 edge triggered
D flip-flop's
met 3-state uitgangen



Figuur 411.2-374.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
icc	H L D		55	90	27	77 84 84	11 19 20		80 ⁴⁾	mA
los			-60 -150	-40 -100	-30 -130	-30 -112	-30 -112		4	mA
Tplh ¹⁾			6.5	8	15	3 8	3 12		17	ns
Tphl ¹⁾			6.5	11	19	4 9	5 16		17	ns
Tpzh ²⁾			9	8	20	2 6	5 17		16	ns
Tpzl ²⁾			5.8	11	21	3 10	7 18		16	ns
Tphz ³⁾			5.3	5	12	2 6	2 10		17	ns
Tplz ³⁾			4.3	7	14	2 6	3 18		17	ns



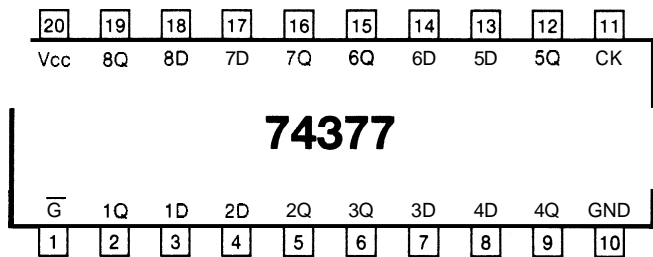
¹⁾ clock → Q ²⁾ output control → Q (enable tijd) ³⁾ output control → Q (disable tijd) ⁴⁾ μA

INPUTS			OUTPUT
OC	CLK	D	Q
L	↑	H	H
L	↑	L	L
L	L	X	Q ₀
H	X	X	Z

1.2 74xx-serie

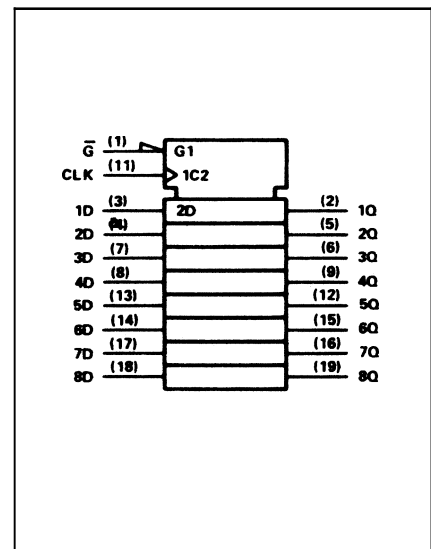
74377

8 D flip-flop's met enable



Figuur 4/1.2-377.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H		35		17				40 ³⁾	mA
	L		40							
I _{os}			-60		-20				4	mA
			-150		-100					
T _{plh} ¹⁾			11		17				15	ns
T _{phl} ¹⁾			12		18				15	ns
T _{plh} ²⁾			3		25				20	ns
T _{phl} ²⁾			3		10				20	ns



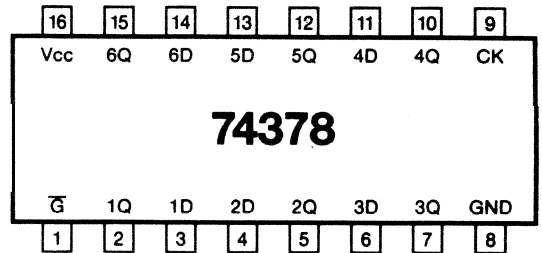
1) clock 2) enable 3) μA

INPUTS			OUTPUT
G-bar	CLOCK	DATA	Q
H	X	X	Q ₀
L	↑	H	H
L	↑	L	L
X	L	X	Q ₀

1.2 74xx-serie

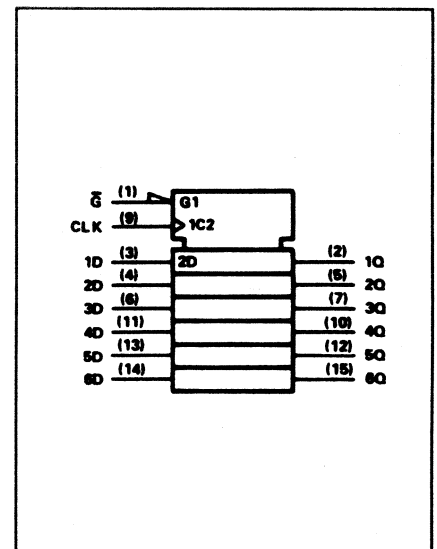
74378

6 D flip-flop's met enable



Figuur 4/1.2-378.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
icc			30		13				40 ³⁾	mA
ios			-60 -150		-20 -100				4	mA
Tplh ¹⁾			5.5		17				15	ns
Tphl ¹⁾			6		18				15	ns
Tplh ²⁾			4		25				20	ns
Tphl ²⁾			10		10				20	ns



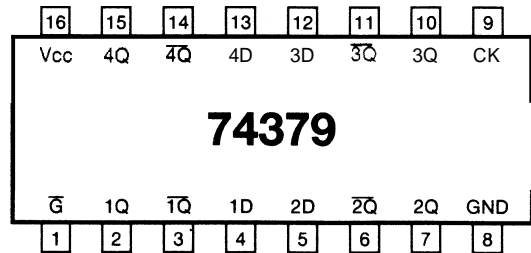
1) clock 2) enable 3) μA

INPUTS			OUTPUT
G-bar	CLOCK	DATA	Q
H	X	X	Q ₀
L	↑	H	H
L	↑	L	L
X	L	X	Q ₀

1.2 74xx-serie

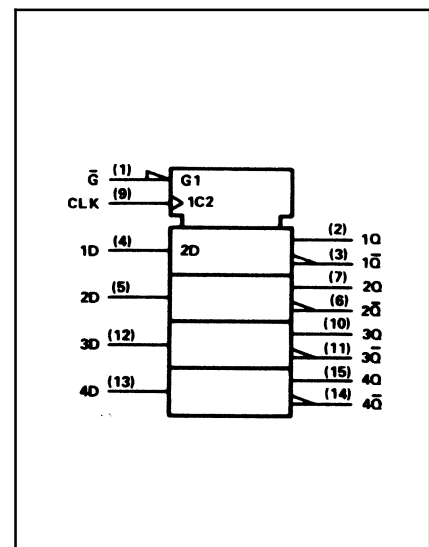
74379

4 D flip-flop's met enable



Figuur 4/1.2-379.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}			28		9				20 ³⁾	mA
I _{os}			-60 -150		-20 -100				4	mA
T _{plh} ¹⁾			5		17				15	ns
T _{phl} ¹⁾			6.5		18				15	ns
T _{plh} ²⁾			6		25				20	ns
T _{phl} ²⁾			6		10				20	ns



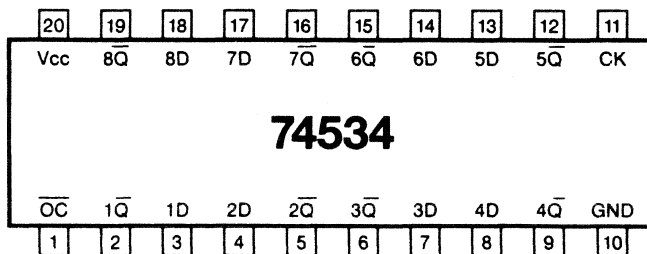
1) clock 2) enable 3) μA

INPUTS			OUTPUTS	
Ḡ	CLOCK	DATA	Q	Q̄
H	X	X	Q ₀	Q̄ ₀
L	↑	H	H	L
L	↑	L	L	H
X	L	X	Q ₀	Q̄ ₀

1.2 74xx-serie

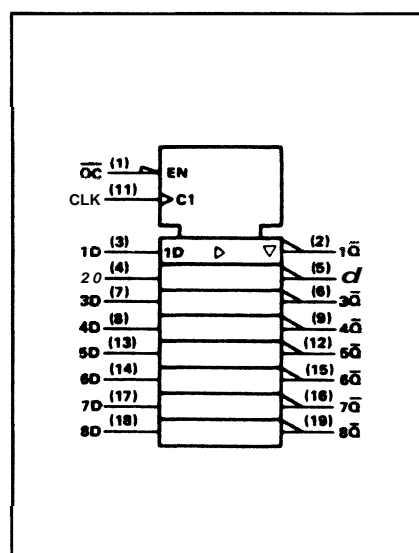
74534

8 edge triggered
D flip-flop's
met 3-state uitgangen



Figuur 4/1.2-534.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H L D		55			77 84 84	11 19 20		80 ¹⁾	mA
I_{os}			-60 -150			-30 -112	-30 -112		4	mA
T_{plh}²⁾			6.5			3 8	3 12		28	ns
T_{phl}²⁾			6.5			4 9	5 16		28	ns
T_{plh}³⁾			9 5.8			2 6	5 19		26	ns
T_{phl}³⁾			5.3 4.3			3 10	7 20		25	ns



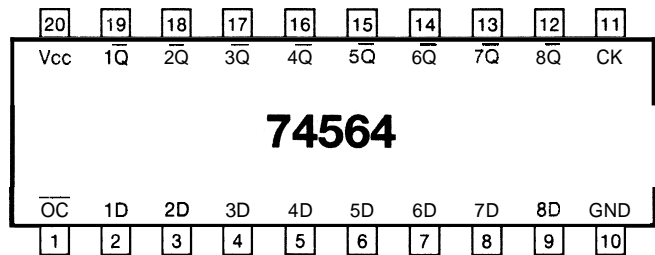
1) μA 2) clock 3) enable

INPUTS			OUTPUT
\overline{OC}	CLK	D	\overline{Q}
L	↑	H	↓
L	↑	L	H
L	L	X	\overline{Q}_0
H	X	X	Z

1.2 74xx-serie

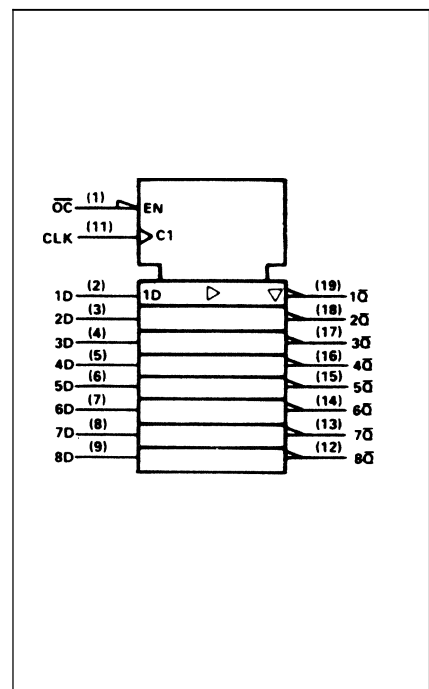
74564

8 edge-triggered D flip-flop's met 3-state uitgangen



Figuur 4/1.2-564.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{CC}	H L D		55				10.5 15 16		804)	mA
I_{OS}			-60 -150				-30 -112		6	mA
$T_{ph}^{1)}$			7.5				4 14		18	ns
$T_{ph}^{1)}$			9.5				4 14		18	ns
$T_{pzh}^{2)}$			11.5				4 18	1 5		ns
$T_{pzl}^{2)}$			7.5				4 18		15	ns
$T_{phz}^{3)}$			7				2 8		15	ns
$T_{plz}^{3)}$			5.5				3 13		15	ns



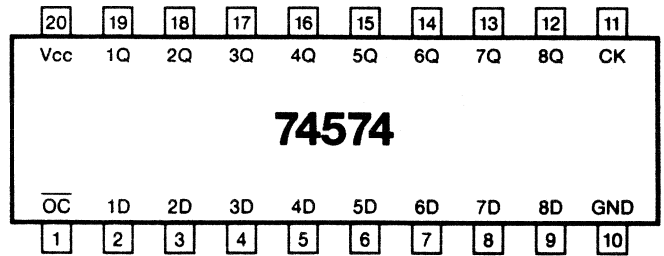
1) clock → Q 2) output control → Q (enable tijd) 3) output control → Q (disable tijd) 4) μA

INPUTS			OUTPUT
OC	CLK	D	Q
L	↑	H	L
L	↑	L	H
L	L	X	\bar{Q}_0
H	X	X	Z

1.2 74xx-serie

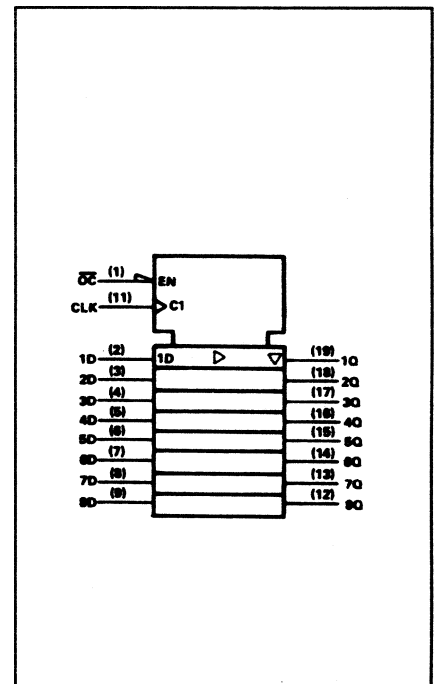
74574

8 edge triggered
D flip-flop's
met 3-state uitgangen



Figuur 4/1.2-574.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H L D		55			73 85 84	11 17 17		80 ⁴⁾	mA
I_{os}			-60 -150			-30 -112	-30 -112		6	mA
$T_{plh}^{1)}$			7.5			3 8	4 14		12	ns
$T_{phl}^{2)}$			9.5			4 9	4 14		12	ns
$T_{pzh}^{2)}$			11.5			2 6	4 18		13	ns
$T_{pzl}^{2)}$			7.5			3 10	4 18		13	ns
$T_{phz}^{3)}$			7			2 6	2 10		11	ns
$T_{plz}^{3)}$			5.5			2 6	2 12		11	ns



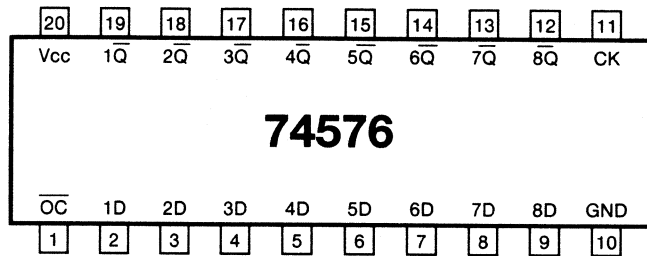
¹⁾ clock → Q ²⁾ output control → Q (enable tijd) ³⁾ output control → Q (disable tijd) ⁴⁾ μA

INPUTS			OUTPUT
OC	CLK	D	Q
L	1	H	H
L	1	L	L
L	L	X	Q ₀
H	X	X	Z

1.2 74xx-serie

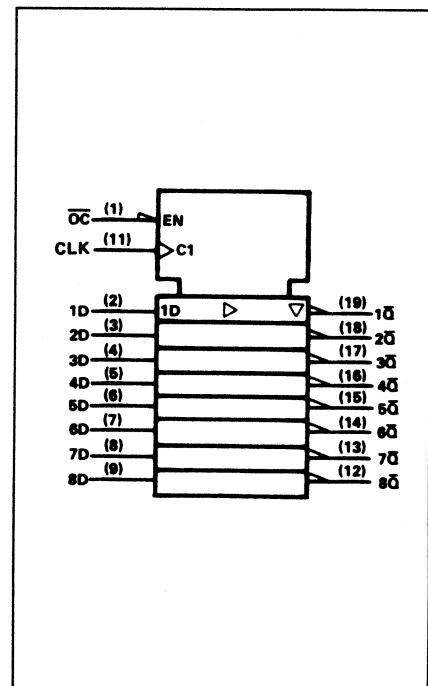
74576

8 edge triggered
D flip-flop's met
3-state uitgangen



Figuur 4/1.2-576.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H					77	10			mA
	L					84	15			
I_{os}	H					-30	-30			mA
	L					-112	-112			
T_{plh}¹⁾	H					3	4			ns
	L					8	14			
T_{phl}¹⁾	H					4	4			ns
	L					9	14			
T_{pzh}²⁾	H					2	4			ns
	L					6	18			
T_{pzl}²⁾	H					3	4			ns
	L					10	18			
T_{phz}³⁾	H					2	2			ns
	L					6	8			
T_{plz}³⁾	H					2	3			ns
	L					6	13			



1) clock → Q 2) output control → Q (enable tijd) 3) output control → Q (disable tijd)

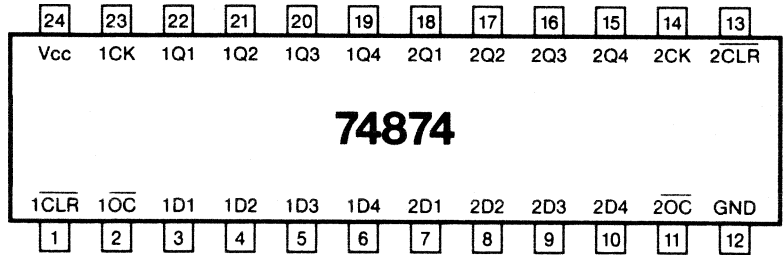
INPUTS			OUTPUT
OC	CLK	D	Q
L	↑	H	L
L	↑	L	H
L	L	X	Q _o
H	X	X	Z

1.2 74xx-serie

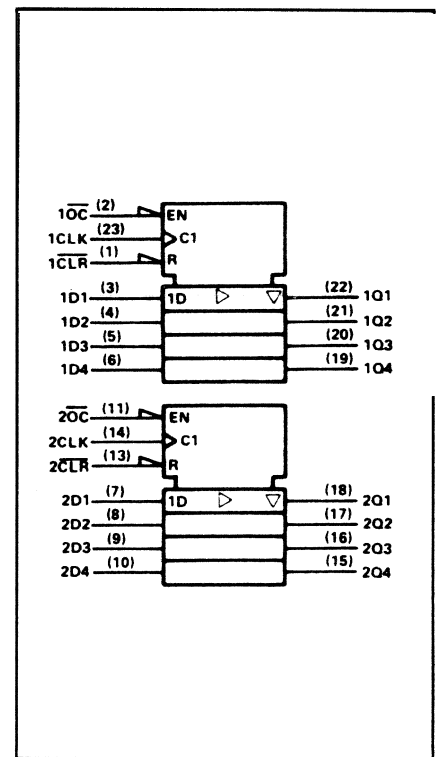
74874

2 4-bit edge-triggered D-flip-flop's met clear en 3-state uitgangen

Figuur 4/1.2-874.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H					82	14			mA
	L					92	19			
	D					100	20			
I_{os}						-30	-30			mA
						-112	-112			
T_{ph}¹⁾						3	4			ns
						8.5	14			
T_{pl}¹⁾						4	4			ns
						10.5	14			
T_{pzh}²⁾						2	4			ns
						7	18			
T_{pzl}²⁾						3	4			ns
						10.5	18			
T_{phz}³⁾						2	2			ns
						6	10			
T_{plz}³⁾						2	2			ns
						7.5	12			
T_{phl}⁴⁾						4	5			ns
						9.5	17			



1) clock → Q 2) $\overline{OC} \rightarrow Q$ (enabletijd) 3) $\overline{OC} \rightarrow Q$ (disabletijd) 4) clear → Q

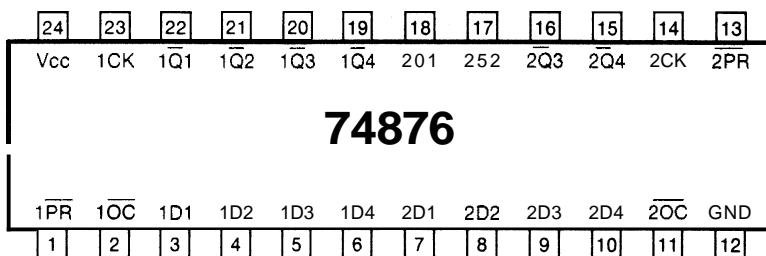
INPUTS				OUTPUT
\overline{CLR}	D	CLK	\overline{OC}	Q
X	X	X	H	Z
L	X	X	L	L
H	H	↑	L	H
H	L	↑	L	L
H	X	L	L	Q _o

1.2 74xx-serie

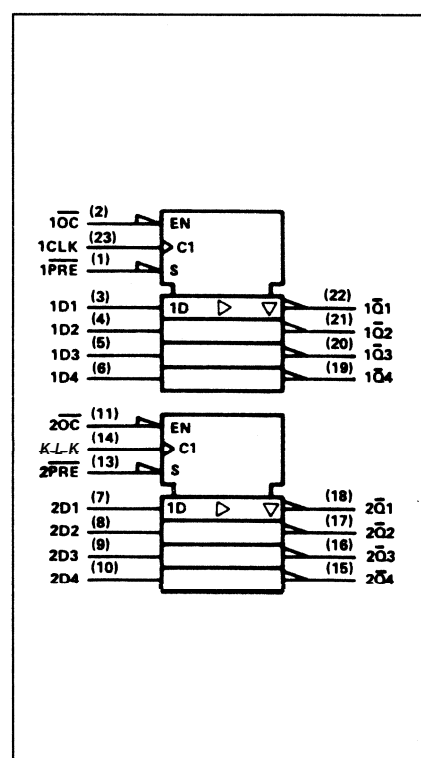
74876

2 4-bit edge-triggered D Flip-flop's met preset en 3-state uitgangen

Figuur 411.2-876.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H					88	14			mA
	L					94	19			
	D					100	20			
I _{os}						-30	-30			ns
						-112	-112			
T _{plh} ¹⁾						3	4			ns
						8.5	14			
T _{phl} ¹⁾						4	4			ns
						10.5	14			
T _{pzh} ²⁾						2	4			ns
						7	18			
T _{pzl} ²⁾						3	4			ns
						10.5	18			
T _{phz} ³⁾						2	2			ns
						6	10			
T _{plz} ³⁾						2	2			ns
						6	12			
T _{phl} ⁴⁾						4	5			ns
						9.5	17			



1) clock → Q

2) \overline{OC} → Q (enable tijd)

3) \overline{OC} → Q (disable tijd)

4) preset → Q

INPUTS				OUTPUT
PR	D	CLK	OC	d
X	X	X	H	Z
L	X	X	L	L
H	H	↑	L	L
H	L	↑	L	H
H	X	L	L	Q _o

4/2

Type J-K flip-flop's

Inhoud

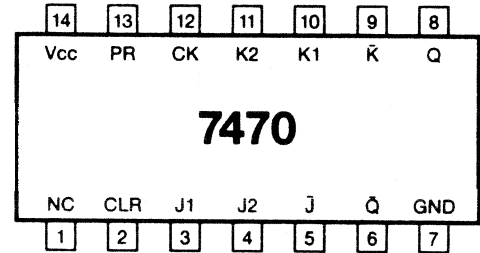
412.2	Type J-K flip-flop's 74xx-serie TTL en HC
7470	Positive edge-triggered J-K met AND-ingangen
7472	J-K master-slave met preset en clear
7473	2 x J-K met clear
7476	2 x J-K met preset en clear
7478	2 x J-K met preset en gemeenschappelijke clock en clear
74104	J-K master-slave met AND-ingangen
74105	J-K master-slave met AND-ingangen
74107	2 x J-K met clear
74109	2 x pos. edge-triggered J-K met preset en clear
74110	J-K master-slave met AND-ingangen en data-ioclock
74111	2 x J-K master-slave met data-lockout
74112	2 x neg. edge-triggered J-K met preset en clear
74113	2 x neg. edge-triggered J-K met preset
74114	2 x neg. edge-triggered J-K met preset en gemeenschappelijke clock en clear
74276	4 x J-K met aparte clock en gemeenschappelijke preset en clear
74376	4 x J-K met gemeenschappelijke clock en clear

7470

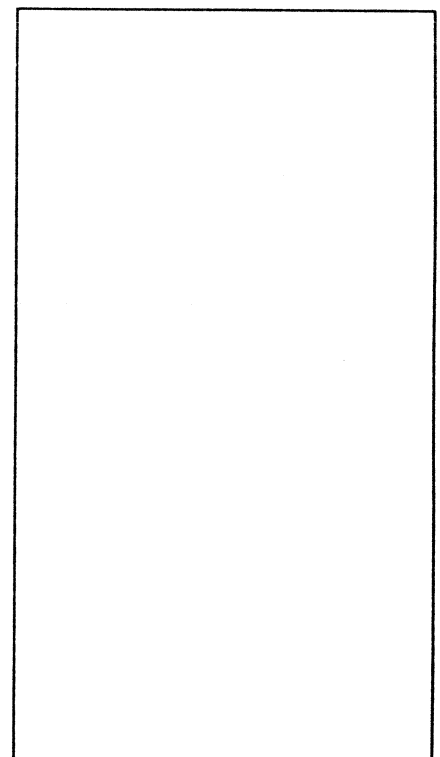
Positive edge triggered
J-K flip-flop
met AND-ingangen, preset en clear

Positive Logic: $J = J_1 \cdot J_2 \cdot J$
 $K = K_1 \cdot K_2 \cdot K$

Figuur 4/2-70.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABLE PARAMETERS										Eenheid	
I_{cc}	13										mA
I_{os}	-18 -57										mA
T_{plh}¹⁾	50										ns
T_{phl}¹⁾	50										ns
T_{plh}²⁾	50										ns
T_{phl}²⁾	50										ns
T_{plh}³⁾	27 50										ns
T_{phl}³⁾	18 50										ns
f_{max}	35										MHz



1) PRESET 2) CLEAR 3) CLOCK

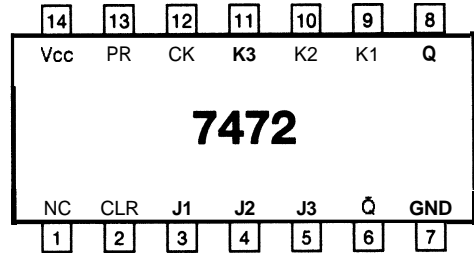
INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	Q̄
L	H	L	X	X	H	L
H	L	L	X	X	L	H
L	L	X	X	X	L*	L*
H	H	1	L	L	Q ₀	Q̄ ₀
H	H	1	H	L	H	L
H	H	1	L	H	L	H
H	H	1	H	H	TOGGLE	
H	H	L	X	X	Q ₀	Q̄ ₀

7472

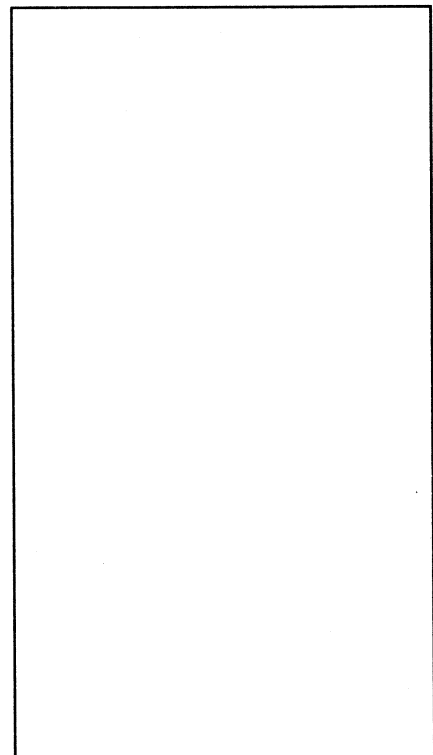
Pos. edge triggered master-slave
J-K flip-flop met AND-uitgangen,
preset en clear

Positive logic: $J = J1 \cdot J2 \cdot J3$
 $K = K1 \cdot K2 \cdot K3$

Figuur 4/2-72.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}	10									mA
I _{os}	-18 -57									mA
T _{plh} ¹⁾	16									ns
T _{phl} ¹⁾	25									ns
T _{plh} ²⁾	16									ns
T _{phl} ²⁾	25									ns
T _{plh} ³⁾	16									ns
T _{phl} ³⁾	25									ns
f _{max}	20									MHz

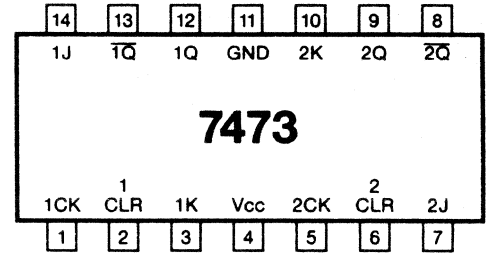


1) PRESET 2) CLEAR 3) CLOCK

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	Q̄
L	n	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
n	H	n	L	L	Q ₀	Q̄ ₀
n	H	∩	H	L	H	L
n	H	∩	L	H	L	H
H	H	n	H	H	TOGGLE	

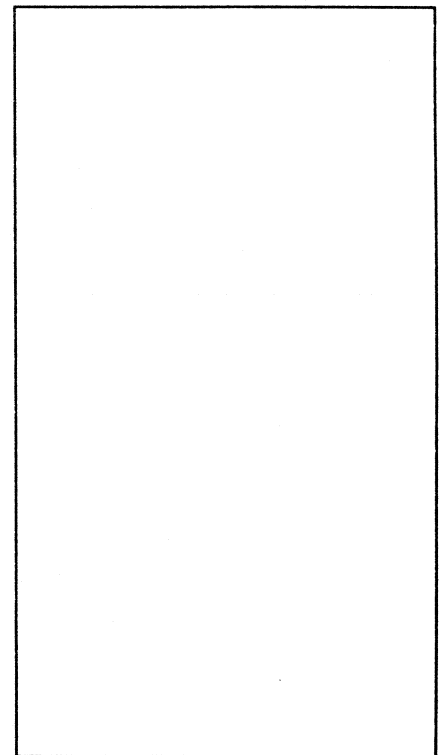
7473

2 J-K flip-flops



Figuur 4/2-73.

LOGICA	TTL	L	F	S	LS ²⁾	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	10	1.5			4			0.05 ⁵⁾	40 ⁶⁾	mA
I_{os}	-18 -57	-3 -15			-20 -100					mA
T_{plh}³⁾	16				15			200		ns
T_{phl}³⁾	25				15			200		ns
T_{plh}⁴⁾	16	60			15			180	16 ¹⁾	ns
T_{phl}⁴⁾	25	35			15			180	11 ¹⁾	ns
T_{plh}⁵⁾	16	35			15			200	13	ns
T_{phl}⁵⁾	25	60			15			200	16	ns
f_{max}	20	11			45			40	50	MHz



1) CLEAR⁻ingang 2) 74LS 73A 3) PRESET 4) CLEAR 5) CLOCK 6) μ A

73,

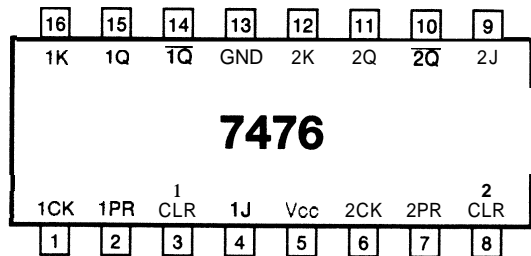
INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	\bar{Q}
L	X	X	X	L	H
H	\downarrow	L	L	Q ₀	\bar{Q} ₀
H	\downarrow	H	L	H	L
H	\downarrow	L	H	L	H
H	\downarrow	H	H	TOGGLE	

LS73A, HC73

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	\bar{Q}
L	X	X	X	L	H
H	\downarrow	L	L	Q ₀	\bar{Q} ₀
H	\downarrow	H	L	H	L
H	\downarrow	L	H	L	H
H	\downarrow	H	H	TOGGLE	
H	H	X	X	Q ₀	\bar{Q} ₀

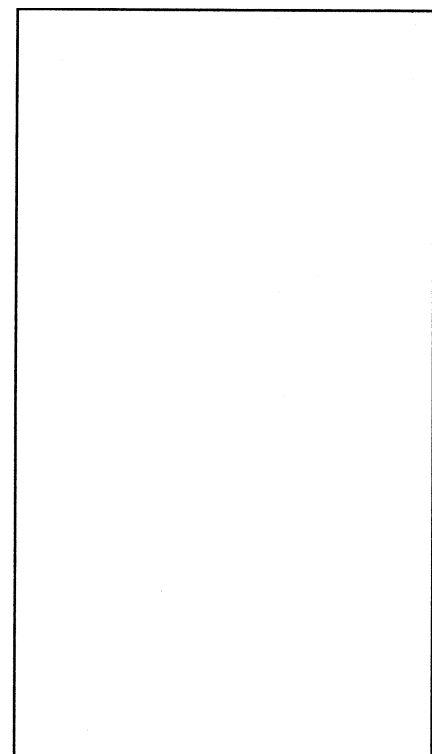
7476

2 J-K flip-flops
met preset en clear



Figuur 4/2-76.

LOGICA	TTL	L	F	S	LS ²⁾	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}	10				4			0.05 ⁶⁾	40 ⁶⁾	mA
I _{os}	-18 -57				-20 -100					mA
T _{plh} ³⁾	16				15			200	16 ¹⁾	ns
T _{phl} ³⁾	25				15			200	16 ¹⁾	ns
T _{plh} ⁴⁾	16				15			200	16 ¹⁾	ns
T _{phl} ⁴⁾	25				15			200	16 ¹⁾	ns
T _{plh} ⁵⁾	16				15			180	19	ns
T _{phl} ⁵⁾	25				15			180	19	ns
f _{max}	20				45			2.5	41	MHz

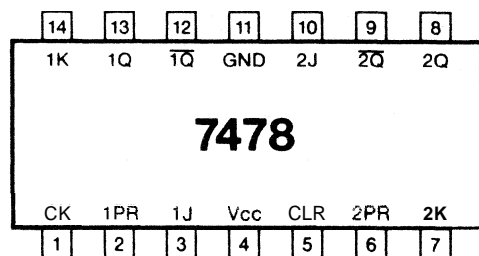


1) PRE / CLR 2) 74LS 76A 3) PRESET 4) CLEAR 5) CLOCK 6) μA

INPUTS		OUTPUTS	
D	G	Q	Q̄
L	H	L	H
H	H	H	L
X	L	Q ₀	Q̄ ₀

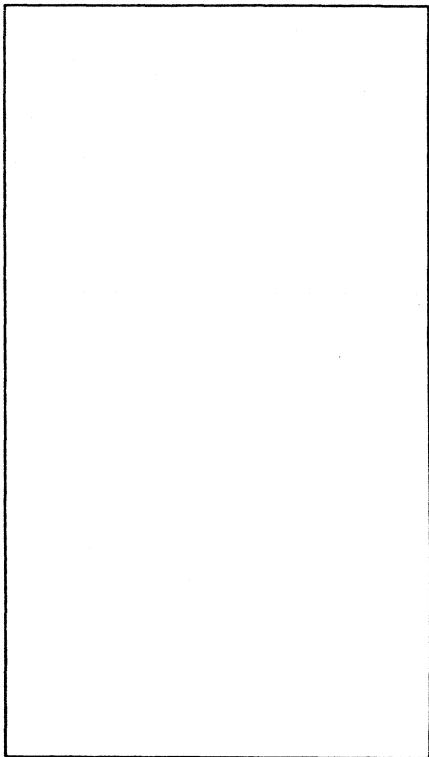
7478

2 neg. edge triggered J-K flip-flops met preset, gemeenschappelijke clear en gemeenschappelijke klok



Figuur 4/2-78.

LOGICA	TTL	L	F	S	LS ²⁾	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}		1.5			4				40 ⁶⁾	mA
I_{os}		-3 -15			-20 -100					mA
T_{plh}³⁾		35			15				47 ¹⁾	ns
T_{phl}³⁾		60			15				47 ¹⁾	ns
T_{plh}⁴⁾		35			15				16 ¹⁾	ns
T_{phl}⁴⁾		60			15				16 ¹⁾	ns
T_{plh}⁵⁾		35			15				13	ns
T_{phl}⁵⁾		60			15				13	ns
f_{max}		11			45				50	Hz



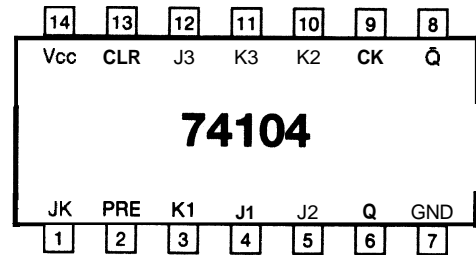
1) PRE - CLR 2) 74LS73A 3) PRESET 4) CLEAR 5) CLOCK 6) μA

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	Q-bar
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	I	L	L	Q ₀	Q ₀ -bar
H	H	I	H	L	H	L
H	H	I	L	H	L	H
H	H	I	H	H	TOGGLE	
H	H	H	X	X	Q ₀	Q ₀ -bar

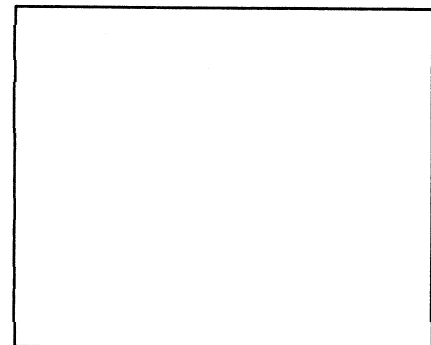
74104

J-K master-slave flip-flop met AND-ingangen

Figuur 4/2-104.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELEPARAMETERS									Eenheid
I _{cc}	15									mA
T _{plh} ¹⁾	9									ns
T _{phl} ¹⁾	16									ns

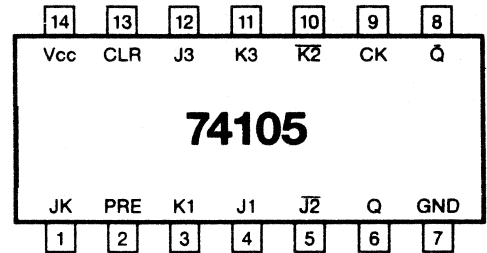


¹⁾ CLOCK

INPUT AT t _n			OUTPUT AT t _{n+1}	
JK	J [†]	K [†]	Q	\bar{Q}
L [*]	X	X	Q _n	\bar{Q}_n
H	L [*]	L [*]	Q _n	\bar{Q}_n
H	L	H	L	H
H	H	L	H	L
H	H	H	\bar{Q}_n	Q _n

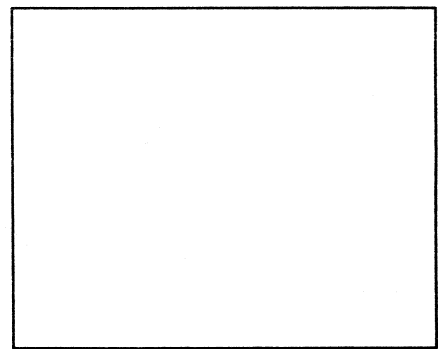
74105

J-K master-slave flip-flop met AND-ingangen



Figuur 4/2-105.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	17									mA
T_{ph}¹⁾	9									ns
T_{pl}¹⁾	16									ns



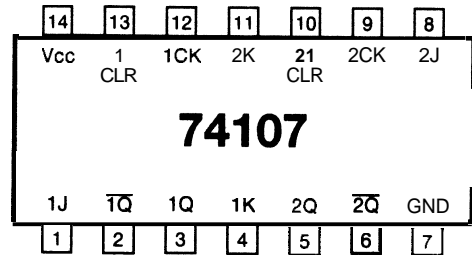
¹⁾ CLOCK

INPUT AT t_n			OUTPUT AT t_{n+1}	
JK	J†	K†	Q	\bar{Q}
L*	X	X	Q_n	\bar{Q}_n
H	L*	L*	Q_n	\bar{Q}_n
H	L	H	L	H
H	H	L	H	L
H	H	H	\bar{Q}_n	Q_n

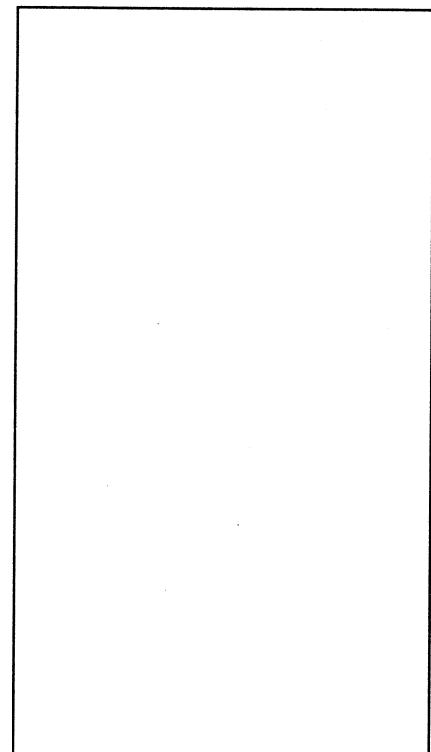
74107

2 J-K flip-flops met clear

Figuur 4/2-107.



LOGICA	TTL	L	F	S	LS ²⁾	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	10				4			0.05 ⁶⁾	40 ⁶⁾	mA
I _{os}	-18 -57				-20 -100					mA
T _{plh} ³⁾	16				15			200		ns
T _{phl} ³⁾	25				15			200		ns
T _{plh} ⁴⁾	16				15			200	25 ¹⁾	ns
T _{phl} ⁴⁾	25				15			200	25 ¹⁾	ns
T _{plh} ⁵⁾	16				15			180	20	ns
T _{phl} ⁵⁾	25				15			180	20	ns
f _{max}	20				45			45	4.0	MHz



1) CLR 2) 74LS107A 3) PRESET 4) CLEAR 5) CLOCK 6) μA

'107

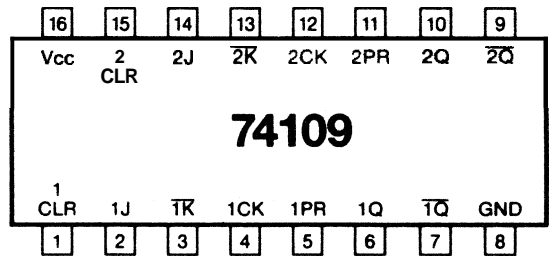
INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	Q̄
L	X	X	X	L	H
H	⌋	L	L	Q ₀	Q̄ ₀
H	⌋	H	L	H	L
H	⌋	L	H	L	H
H	⌋	H	H	TOGGLE	TOGGLE

'LS107A, 'HC107

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	Q̄
L	X	X	X	L	H
H	⌋	L	L	Q ₀	Q̄ ₀
H	⌋	H	L	H	L
H	⌋	L	H	L	H
H	⌋	H	H	TOGGLE	TOGGLE
H	H	X	X	Q ₀	Q̄ ₀

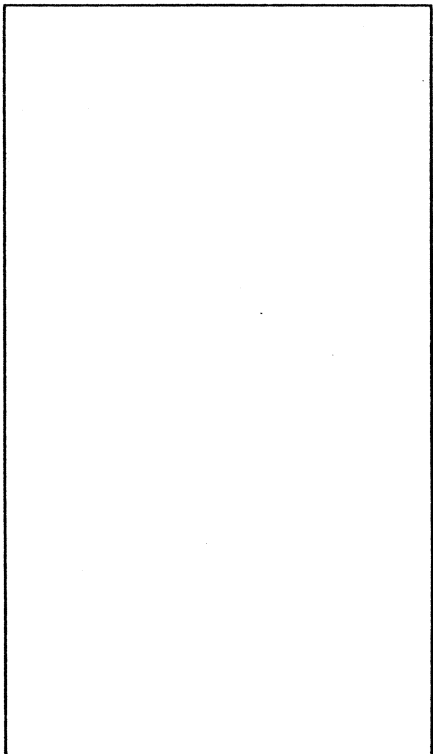
74109

2 pos. edge triggered J-K flip-flops met preset en clear



Figuur 4/2-109.

LOGICA	TTL	L	F	S	LS	AS	ALS ²⁾	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	9		12.3			11.5	2.4		40 ⁶⁾	mA
I_{os}	-30 -85		-60 -150			-30 -112	-30 -112			mA
T_{plh}³⁾	10		5.2			3 9	3 ¹⁾ 13		15	ns
T_{phl}³⁾	23		7.0			3.5 11.5	5 ¹⁾ 15		15 ¹⁾	ns
T_{plh}⁴⁾	10					3 9	3 ¹⁾ 13		15 ¹⁾	ns
T_{phl}⁴⁾	17					3.5 11.5	5 ¹⁾ 15		15 ¹⁾	ns
T_{plh}⁵⁾	10		5.3			3.5 10	5 16		15	ns
T_{phl}⁵⁾	18		6.2			4.5 10.5	5 18		15	ns
f_{max}	40		12.5			90	34		50	MHz



1) PRE - CLR 2) 74 ALS 109A 3) PRESET 4) CLEAR 5) CLOCK 6) μA

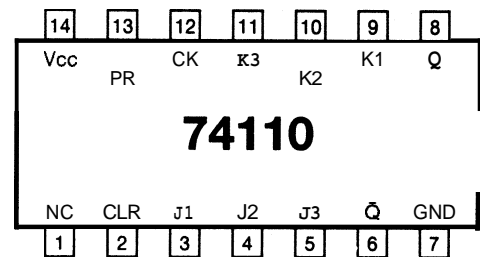
INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	a	ā
L	n	X	X	X	H	L
n	L	X	X	X	L	H
L	L	X	X	X	H*	H*
n	n	↑	L	L	L	H
n	n	↑	n	L	TOGGLE	
H	n	↑	L	H	Q ₀	Q̄ ₀
n	n	↑	H	H	H	L
n	n	L	X	X	Q ₀	Q̄ ₀

74110

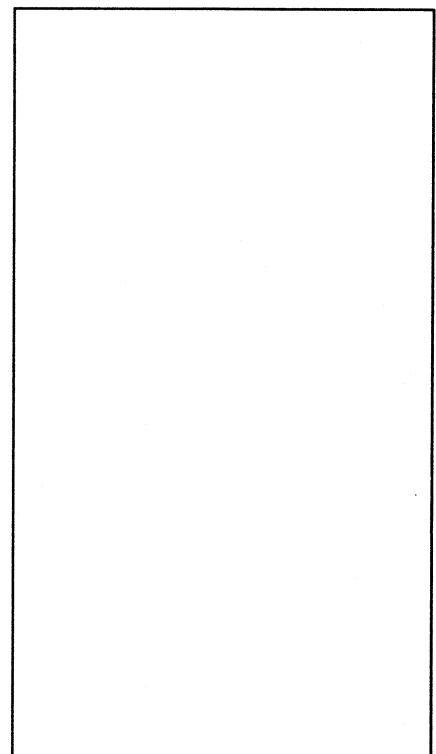
J-K master-clave flip-flop met AND-ingangen en data-lockout

Positive Logic: $J = J1 \cdot J2 \cdot J3$
 $K = K1 \cdot K2 \cdot K3$

Figuur 4/2-110.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABLE PARAMETERS									Eenheid
I _{cc}	20									mA
I _{os}	-18 -57									mA
T _{plh} ¹⁾	12									ns
T _{phl} ¹⁾	18									ns
T _{plh} ²⁾	12									ns
T _{phl} ²⁾	18									ns
T _{plh} ³⁾	20									ns
T _{phl} ³⁾	13									ns
f _{max}	25									MHz

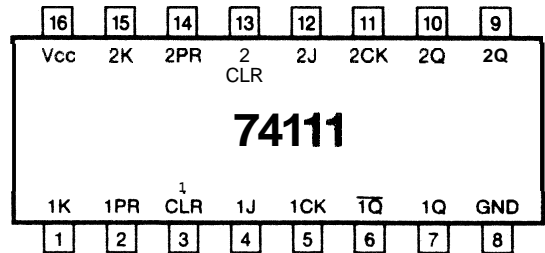


¹⁾ PRESET ²⁾ CLEAR ³⁾ CLOCK

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	Q̄
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H	H
H	H	⌈	L	L	Q ₀	Q ₀
H	H	⌋	H	L	H	L
H	H	⌋	L	H	L	H
H	H	⌋	H	H	TOGGLE	

74111

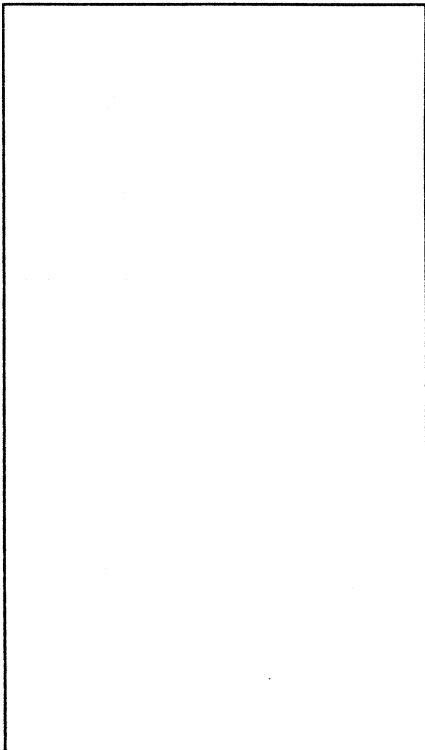
2 J-K master-clave flip-flops met data lockout



Figuur 4/2-111.

Positive Logic J = J1 · J2 · J3
K = K1 · K2 · K3

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I_{cc}	14									mA
I_{os}	-18 -57									mA
T_{plh}¹⁾	12									ns
T_{ph}¹⁾	21									ns
T_{plh}²⁾	12									ns
T_{ph}²⁾	21									ns
T_{plh}³⁾	12									ns
T_{ph}³⁾	20									ns
f_{max}	25									MHz

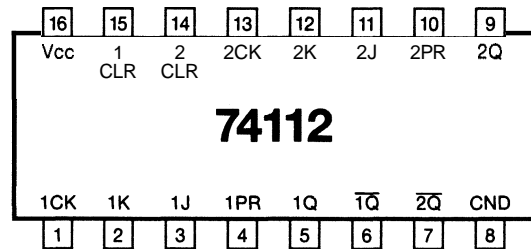


1) PRESET 2) CLEAR 3) CLOCK

INPUTS			OUTPUTS			
PRESET	CLEAR	CLOCK	J	K	Q	\bar{Q}
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H		L	L	Q ₀	\bar{Q}_0
H	H		H	L	H	L
H	H		L	H	L	H
H	H		H	H	TOGGLE	

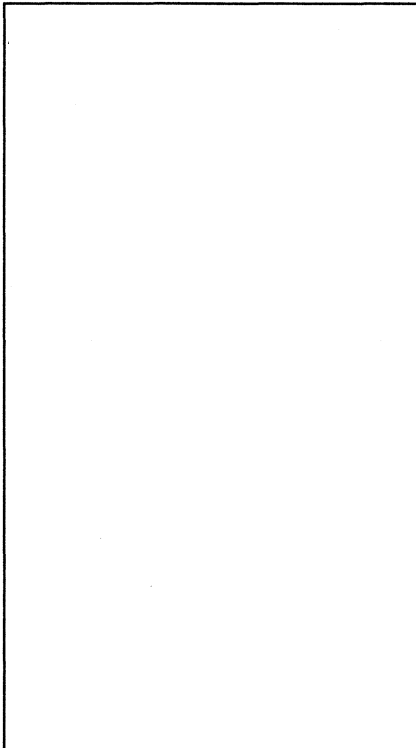
74112

2 neg. edge triggered J-K flip-flops met preset en clear



Figuur 4/2-112.

LOGICA	TTL	L	F	S	LS ²⁾	AS	ALS ³⁾	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}			12	15	4	38	2.5		40 ⁷⁾	mA
I _{os}			-60 -150	-40 -100	-20 -100	-30 -112	-30 -112			mA
T _{plh} ⁴⁾			3.0 7.0	4	15	3	3 ¹⁾ 15		16 ¹⁾	ns
T _{phl} ⁴⁾			3.3 7.7	5	15	4	4 ¹⁾ 18		16 ¹⁾	ns
T _{plh} ⁵⁾			3.0 7.0	4	15		3 ¹⁾ 15		16 ¹⁾	ns
T _{phl} ⁵⁾			3.3 7.7	5	15		4 ¹⁾ 18		16 ¹⁾	ns
T _{plh} ⁶⁾			3.3 7.7	4	15	3	3 15		16	ns
T _{phl} ⁶⁾			3.3 7.7	5	15	4	5 19		16	ns
f max			100	125	43	175	30		50	MHz

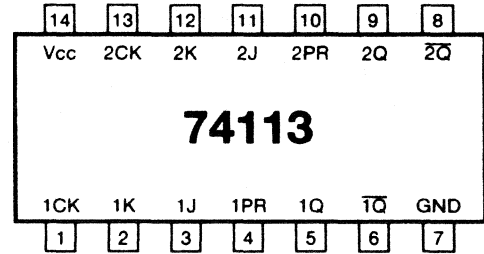


1) PRE - CLR 2) 74 LS 112A 3) 74 ALS 112A 4) PRESET 5) CLEAR 6) CLOCK 7) μA

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	O	O
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	i	L	L	Q ₀	Q̄ ₀
H	H	i	H	L	H	L
H	H	i	L	H	L	H
H	H	i	H	H	TOGGLE	
H	H	H	X	X	Q ₀	Q̄ ₀

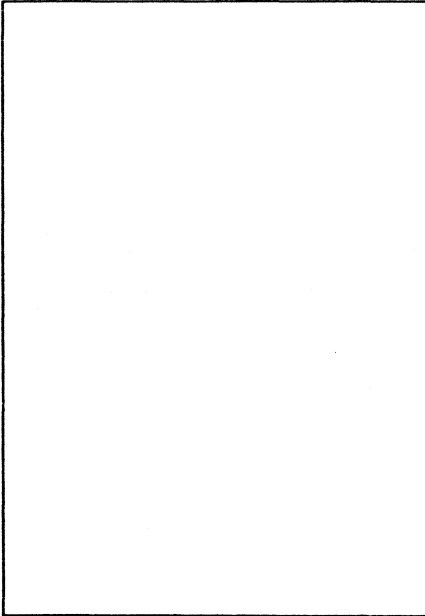
74113

2 neg. edge triggered
J-K flip-flops met preset



Figuur 4/2-113.

LOGICA	TTL	L	F	S	LS ²⁾	AS	ALS ³⁾	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}			12	15	4	38	25		40 ⁵⁾	mA
I _{os}			-60 -150	-40 -100	-20 -100	-30 -112	-30 -112			mA
T _{plh} ⁴⁾			3.0 7.0	4	15	3	3 ¹⁾ 14		18 ¹⁾	ns
T _{phl} ⁴⁾			3.3 7.7	5	15	4	4 ¹⁾ 16		18 ¹⁾	ns
T _{phl} ⁶⁾			3.3 7.7	4	15	3	3 15		19	ns
T _{phl} ⁶⁾			3.3 7.7	5	15	4	5 19		19	ns
f-max			100	125	45	175	30		50	MHz



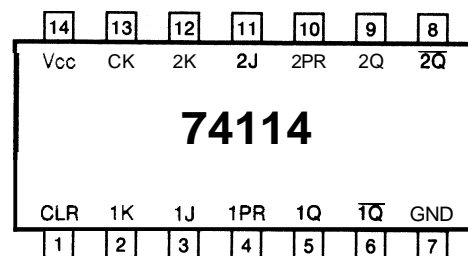
1) PRE 2) 74LS113A 3) 74ALS113A 4) PRESET 5) μA 6) CLOCK

INPUTS				OUTPUTS	
PRESET	CLOCK	J	K	a	Q̄
L	X	X	X	H	L
H	.	L	L	Q ₀	Q̄ ₀
H	.	H	L	H	L
H	.	L	H	L	H
H	.	H	H	TOGGLE	
H	H	X	X	Q ₀	Q̄ ₀

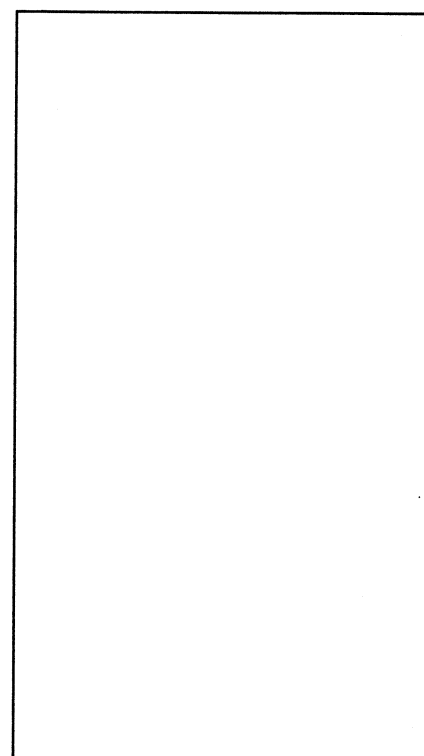
74114

2 neg. edge triggered J-K flip-flops met preset, gemeenschappelijke clear en gemeenschappelijke klok

Figuur 4/2-114.



LOGICA	TTL	L	F	S	LS ²⁾	AS	ALS ³⁾	C	HC	
VARIABELPARAMETERS										Eenheid
I _{cc}			12	15	4	38	2.5		40 ⁷⁾	mA
I _{os}			-60 -150	-40 -100	-20 -100	-30 -112	-30 -112			mA
T_{plh}⁴⁾			3.0 7.0	4	15	3	3 ¹⁾ 13		20 ¹⁾	ns
T_{phl}⁴⁾			3.3 7.7	5	15	4	4 ¹⁾ 18		20 ¹⁾	ns
T_{plh}⁵⁾			3.0 7.0	4	15	3	3 ¹⁾ 15		20 ¹⁾	ns
T_{phl}⁵⁾			3.3 7.7	5	15	4	4 ¹⁾ 18		20 ¹⁾	ns
T_{plh}⁶⁾			3.3 7.7	4	15	3	3 15		19	ns
T_{phl}⁶⁾			3.3 7.7	5	15	4	5 19		19	ns
f max			100	125	45	175	30		45	MHz



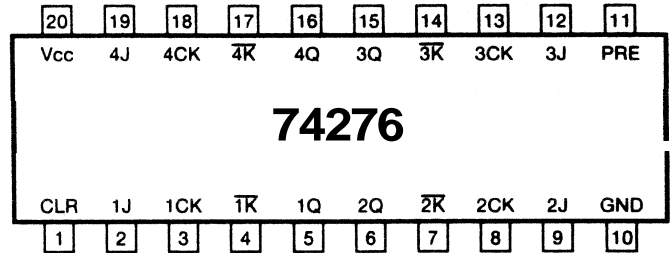
1) PRE - CLR 2) 74LS 114A 3) 74 ALS 114A 4) PRESET 5) CLEAR 6) CLOCK 7) μA

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	Q̄
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	↓	L	L	Q ₀	Q̄ ₀
H	H	↓	H	L	H	L
H	H	↓	L	H	L	H
H	H	↓	H	H	TOGGLE	
H	H	H	X	X	Q ₀	Q̄ ₀

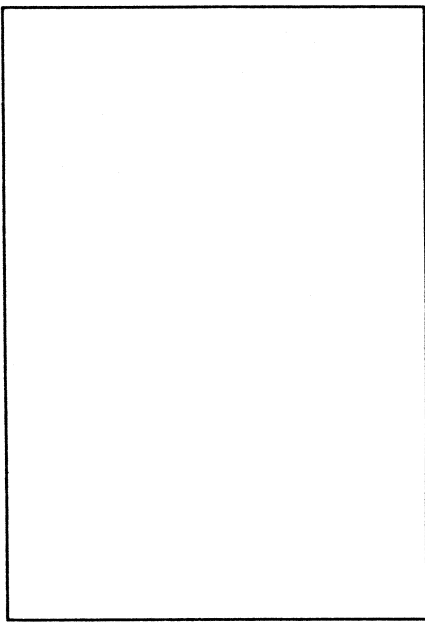
74276

4 J-K flip-flops met
afzonderlijke klok,
gemeenschappelijke directe
clear en preset

Figuur 4/2-276.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	60									mA
I_{os}	-30 -85									mA
T_{plh}¹⁾	15									ns
T_{ph}²⁾	18									ns
T_{plh}³⁾	17									ns
T_{ph}³⁾	20									ns
f_{max}	50									MHz

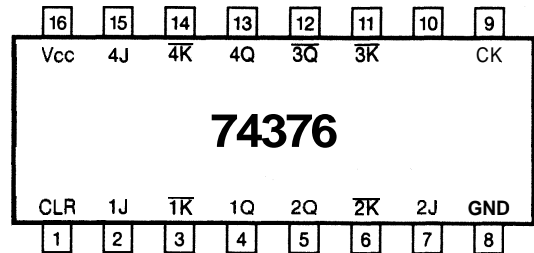


1) PRESET 2) CLEAR 3) CLOCK

COMMON INPUTS		INPUTS			OUTPUT
PRESET	CLEAR	CLOCK	J	K	Q
L	H	X	X	X	H
H	L	X	X	X	L
L	L	X	X	X	H [†]
H	H	↓	L	H	Q ₀
H	H	↓	H	H	H
H	H	↓	L	L	L
H	H	↓	H	L	TOGGLE
H	H	H	X	X	Q ₀

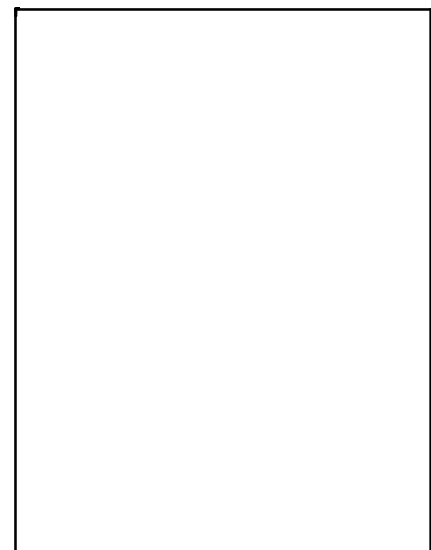
74376

4 J-K flip-flops met
gemeenschappelijke clear en klok



Figuur 4/2-376.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	52									mA
I _{os}	-30 -85									mA
T _{phl} ¹⁾	17									ns
T _{plh} ²⁾	22									ns
T _{phl} ²⁾	24									ns
f _{max}	45									MHz



1) CLEAR 2) CLOCK

COMMON INPUTS		INPUTS		OUTPUT
CLEAR	CLOCK	J	K	a
L	X	X	X	L
H	t	L	H	Q ₀
H	t	H	H	H
H	r	L	L	L
H	t	H	L	TOGGLE
H	L	X	X	Q _n

4/2.2

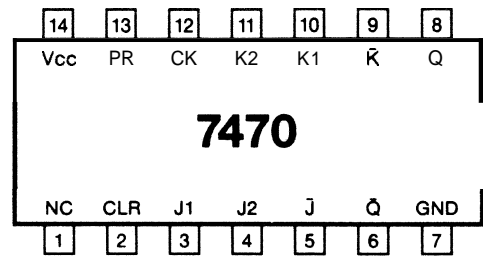
Type J-K flip-flop's 74xx-serie

7470

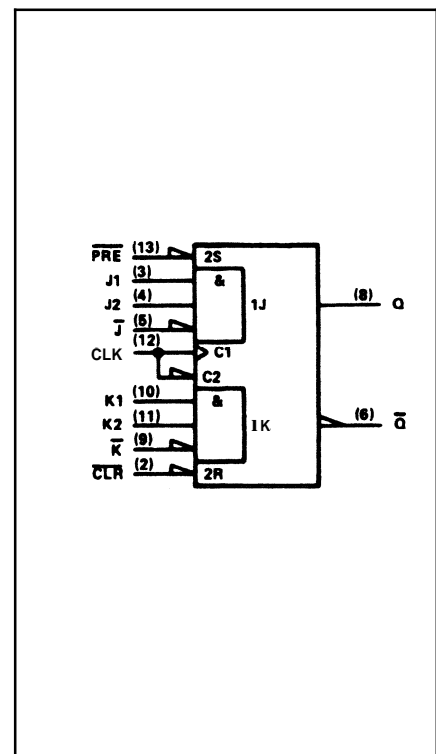
Positive-edge triggered
J-K flip-flop
met AND-ingangen, preset en clear

Positive Logic: $J = J1 \cdot J2 \cdot J$
 $K = K1 \cdot K2 \cdot K$

Figuur 4/2.2-70.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABLE PARAMETERS									Eenheid
I _{cc}	13									mA
I _{os}	-18 -57									mA
T _{plh} ¹⁾	50									ns
T _{phl} ¹⁾	50									ns
T _{plh} ²⁾	50									ns
T _{phl} ²⁾	50									ns
T _{plh} ³⁾	27 50									ns
T _{phl} ³⁾	18 50									ns
f _{max}	35									MHz



1) PRESET 2) CLEAR 3) CLOCK

INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	Q̄
L	H	X	X	X	H	L
n	L	X	X	X	L	H
L	L	X	X	X	H*	H*
n	n	⌋	L	L	Q ₀	Q̄ ₀
H	n	⌋	H	L	H	L
H	H	⌋	L	H	L	H

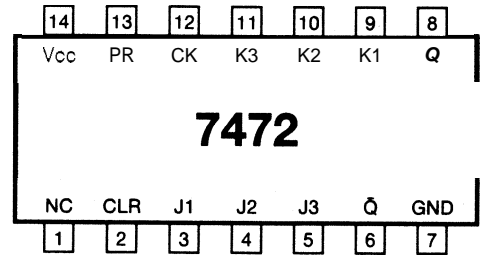
2.2 Type J-K flip-flop's 74xx-serie

7472

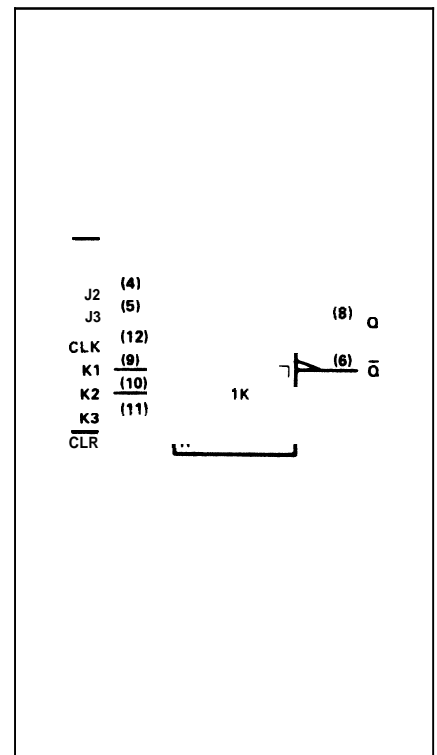
Pos. edge triggered master-slave
J-K flip-flop met AND-uitgangen,
preset en clear

Positive logic: $J = J1 \cdot J2 \cdot J3$
 $K = K1 \cdot K2 \cdot K3$

Figuur 4/2.2-72.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I _{cc}	10									mA
I _{os}	-18 -57									mA
T _{ph} ¹⁾	16									ns
T _{ph} ¹⁾	25									ns
T _{ph} ²⁾	16									ns
T _{ph} ²⁾	25									ns
T _{ph} ³⁾	16									ns
T _{ph} ³⁾	25									ns
f _{max}	20									MHz



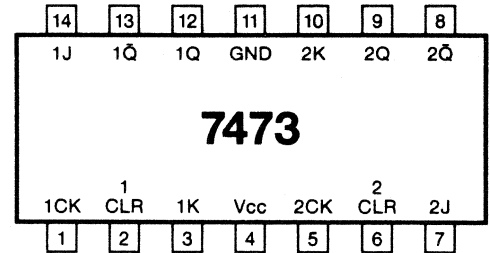
1) PRESET 2) CLEAR 3) CLOCK

INPUTS			OUTPUTS	
PRESET	CLEAR	CLOCK	J	K
L	n	L	x	x
n	L	L	x	x
L	L	x	x	x
n	n	t	L	L
H	n	t	H	L
H	n	t	L	H
H	H	t	H	H
H	w	L	x	x

2.2 Type J-K flip-flop's 74xx-serie

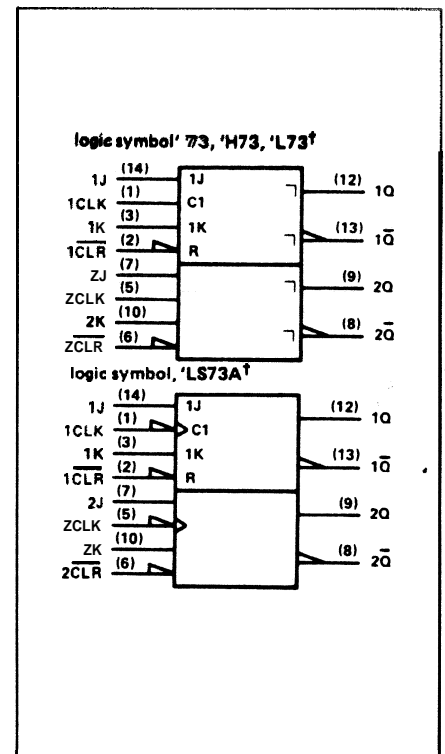
7473

2 J-K flip-flops



Figuur 4/2.2-73.

LOGICA	TTL	L	F	S	LS ²⁾	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	10	1.5			4			0.05 ⁵⁾	40 ⁶⁾	mA
I _{os}	-18 -57	-3 -15			-20 -100					mA
T _{plh} ³⁾	16				15			200		ns
T _{phl} ³⁾	25				15			200		ns
T _{plh} ⁴⁾	16	60			15			180	16 ¹⁾	ns
T _{phl} ⁴⁾	25	35			15			180	11 ¹⁾	ns
T _{plh} ⁵⁾	16	35			15			200	13	ns
T _{phl} ⁵⁾	25	60			15			200	16	ns
f _{max}	20	11			45			40	50	MHz



1) CLEAR ingang 2) 74LS 73A 3) PRESET 4) CLEAR 5) CLOCK 6) μA

73,

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	Q̄
L	X	X	X	L	H
H	↘	L	L	Q ₀	Q̄ ₀
H	↘	H	L	H	L
H	↘	L	H	L	H
H	↘	H	H	TOGGLE	TOGGLE

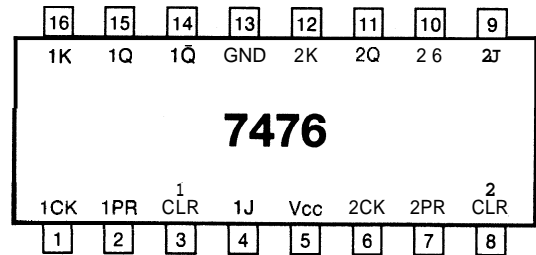
'LS73A, 'HC73

INPUTS				OUTPUTS	
CLEAR	CLOCK	J	K	Q	Q̄
L	X	X	X	L	H
H	↓	L	L	Q ₀	Q̄ ₀
H	↓	H	L	H	L
H	↓	L	H	L	H
H	↓	H	H	TOGGLE	TOGGLE
H	H	X	X	Q ₀	Q̄ ₀

2.2 Type J-K flip-flop's 74xx-serie

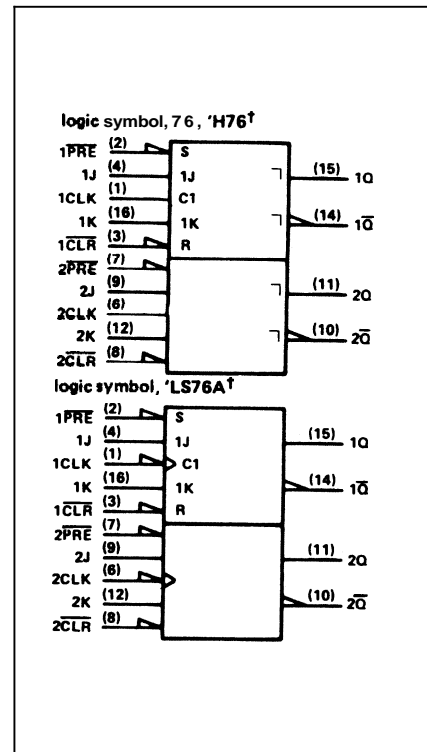
7476

2 J-K flip-flops met preset en clear



Figuur 4/2.2-76.

LOGICA	TTL	L	F	S	LS ²⁾	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}	10				4			0.05 ⁶⁾	40 ⁶⁾	mA
I _{os}	-18 -57				-20 -100					mA
T _{plh} ³⁾	16				15			200	16 ¹⁾	ns
T _{phl} ³⁾	25				15			200	16 ¹⁾	ns
T _{plh} ⁴⁾	16				15			200	16 ¹⁾	ns
T _{phl} ⁴⁾	25				15			200	16 ¹⁾	ns
T _{plh} ⁵⁾	16				15			180	19	ns
T _{phl} ⁵⁾	25				15			180	19	ns
f _{max}	20				45			2.5	41	MHz



1) PRE / CLR 2) 74LS 76A 3) PRESET 4) CLEAR 5) CLOCK 6) μA

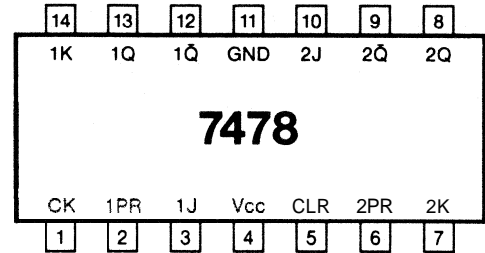
INPUTS		OUTPUTS	
D	G	Q	Q-bar
L	H	L	H
H	H	H	L
X	L	Q ₀	Q ₀

2.2 Type J-K flip-flop's 74xx-serie

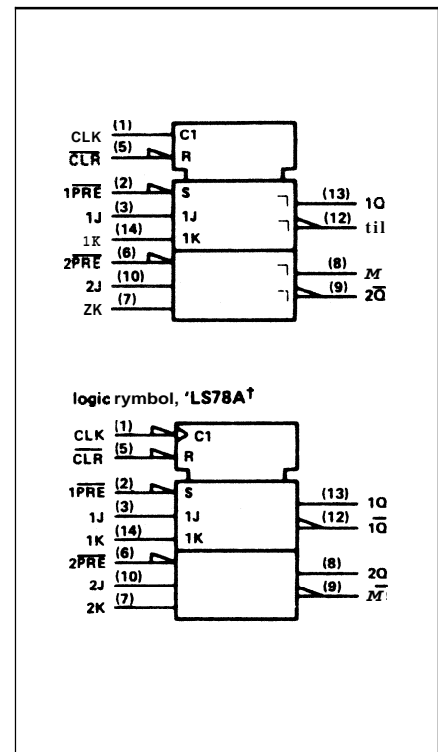
7478

2 neg. edge triggered J-K flip-flops met preset, gemeenschappelijke clear en gemeenschappelijke klok

Figuur 4/2.2-78.



LOGICA	TTL	L	F	S	LS ²⁾	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}		1.5			4				40 ⁶⁾	mA
I_{os}		-3 -15			-20 -100					mA
$T_{plh}^{3)}$		35			15				47 ¹⁾	ns
$T_{phl}^{3)}$		60			15				47 ¹⁾	ns
$T_{plh}^{4)}$		35			15				16 ¹⁾	ns
$T_{phl}^{4)}$		60			15				16 ¹⁾	ns
$T_{plh}^{5)}$		35			15				13	ns
$T_{phl}^{5)}$		60			15				13	ns
f_{max}		11			45				50	Hz



1) PRE - CLR 2) 74LS 78A 3) PRESET 4) CLEAR 5) CLOCK 6) μA

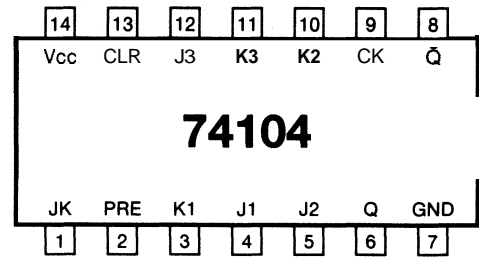
INPUTS					OUTPUTS	
PRESET	CLEAR	CLOCK	J	K	Q	Q-bar
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H*	H*
H	H	I	L	L	Q ₀	Q ₀ -
H	H	I	H	L	H	L
H	H	I	L	H	L	H
H	H	I	H	H	TOGGLE	TOGGLE
H	H	H	X	X	Q ₀	Q ₀ -

2.2 Type J-K flip-flop's 74xx-serie

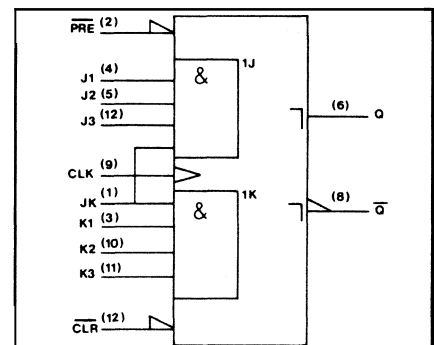
74104

J-K master-slave flip-flop met AND-ingangen

Figuur 4/2.2-104.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
l _{cc}	15									mA
T _{plh} ¹⁾	9									ns
T _{ppl} ¹⁾	16									ns



¹⁾ CLOCK

INPUT AT t _n			OUTPUT AT t _{n+1}	
JK	J'	K'	Q	Q̄
L'	X	X	Q _n	Q̄ _n
H	L'	L'	Q _n	Q̄ _n
H	L	H	L	H
H	H	L	H	L
H	H	H	Q̄ _n	Q _n

4/5

Binaire tellers

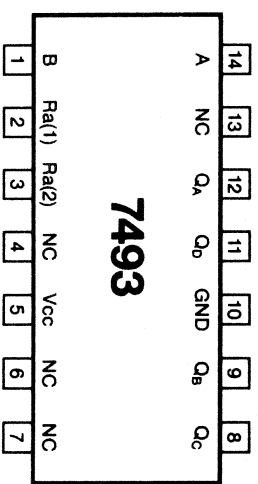
Inhoud

- 7493** 4-bit binaire teller
- 74161** synchrone binaire teller met directe clear
- 74163** synchrone binaire teller met synchrone clear
- 74169** synchrone **op/neer** binaire teller
- 74177** instelbare binaire teller
- 74191** synchrone oplneer binaire teller
- 74193** synchrone **op/neer** binaire teller met clear en aparte klok-ingangen
- 74197** instelbare binaire teller
- 74292** programmeerbare frequentie-deler, 2^2 t/m 2^{31}
- 74293** 4-bit binaire teller
- 74294** programmeerbare frequentie-deler, 2^2 t/m 2^{15}
- 74561** synchrone binaire teller met 3-state uitgangen
- 74569** synchrone **op/neer** binaire teller met 3-state uitgangen
- 74590** 8-bit binaire teller met 3-state output registers
- 74591** 8-bit binaire teller met open collector output register
- 74592** 8-bit binaire teller met input registers
- 74593** 8-bit binaire teller met 3-state input-registers en counter outputs
- 74669** synchrone oplneer binaire teller
- 74691** synchrone binaire teller met directe clear, output-registers en gemultiplexeerde 3-state uitgangen
- 74693** synchrone binaire teller met synchrone clear, output-registers en gemultiplexte 3-state uitgangen
- 74697** synchrone oplneer binaire teller met directe clear, output-registers en gemultiplexte 3-state uitgangen
- 74699** synchrone **op/neer** binaire teller met synchrone clear, output-registers en gemultiplexte 3-state uitgangen
- 74867** synchrone 8-bit oplneer teller met asynchrone clear
- 74869** synchrone 8-bit **op/neer** teller met asynchrone clear

Deel 4: Flip-Flop's, latches, tellers en schuifregisters

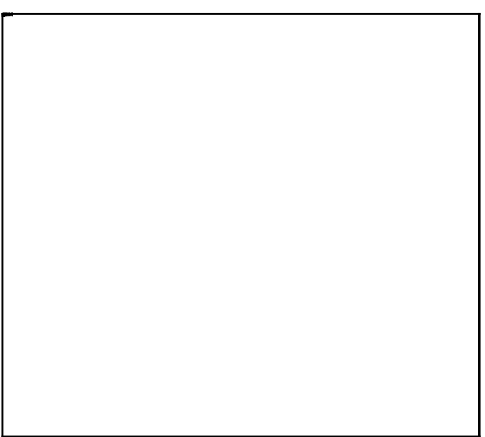
7493

4-bit binaire teller



Figuur 4/5-93.

LOGICA	TTL ¹⁾	L	F	S	LS	AS	ALS	C	HC	Een- heid
VARIABLE PARAMETERS										
lcc	26	5.5			9			0.05 ³⁾		mA
los	-18 -57	-3 -15			-20 -100					mA
Tplh ²⁾	46	210			46			600		ns
Tphl ²⁾	46	230			46			600		ns
f max	42	15			42			2		MHz



¹⁾ 7493A ²⁾ AtoQb ³⁾ μ A

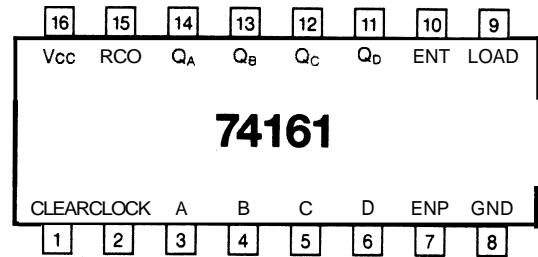
COUNT	OUTPUT			
	Qd	Qc	Qb	Qa
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

Qa is verbonden met B

RESETINPUTS		OUTPUT			
R0(1)	R0(2)	Qd	Qc	Qb	Qa
H	L	L	L	L	L
L	X	X	X	X	X
X	L	L	L	L	L

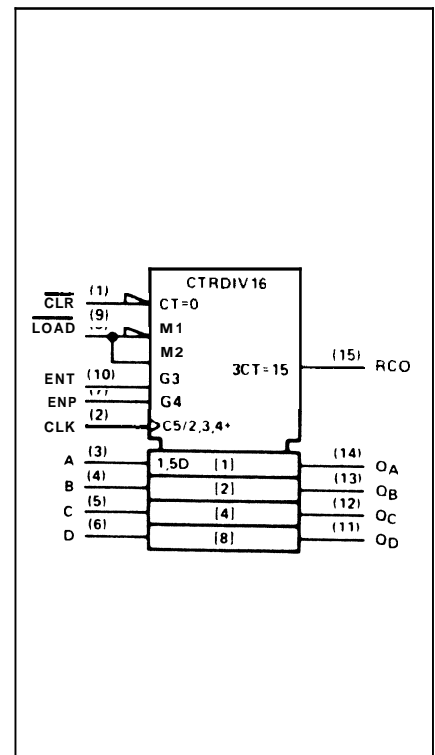
74161

synchrone binaire teller met directe clear



Figuur 4/5-161.

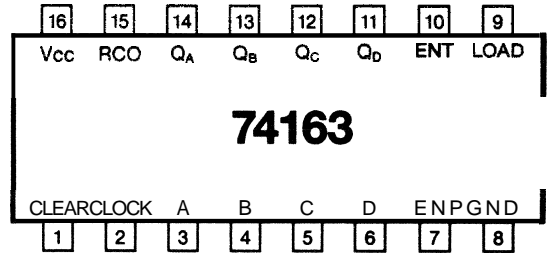
LOGICA	TTL	L	F ⁸⁾	S	LS ¹⁾	AS	ALS [*])	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}	H	59	50		18	35	12	0.05 ⁸⁾	80 ⁸⁾	mA
	L	63	-50		19					
I _{os}		-18 -57	-60 -150		-20 -100	-30 -112	-30 -112			mA
T _{plh} ³⁾		13	5.5		13	7	15	250	25	
T _{phl} ³⁾		15	7.5		18	13	20	250	25	ns
T _{plh} ⁴⁾		23	5.0 14		32	1 8	3 16.5	5 20	290 24	
T _{phl} ⁴⁾		23	5.0 14		20	12.5	20	290 24	24	ns
T _{plh} ⁵⁾		17	6.0		18	7	15	250	25	
T _{phl} ⁵⁾		19	6.0		13	13	6 20	250 25	25	ns
f-max		32	100		32	75	40	3	2	



1) 74 LS 161 A 2) 74 ALS 161 B 3) Clock high to Q 4) Clock to Ripple carry
 5) Clocklow to Q 6) Load high / low 7) μ A 8) 74 F161 A

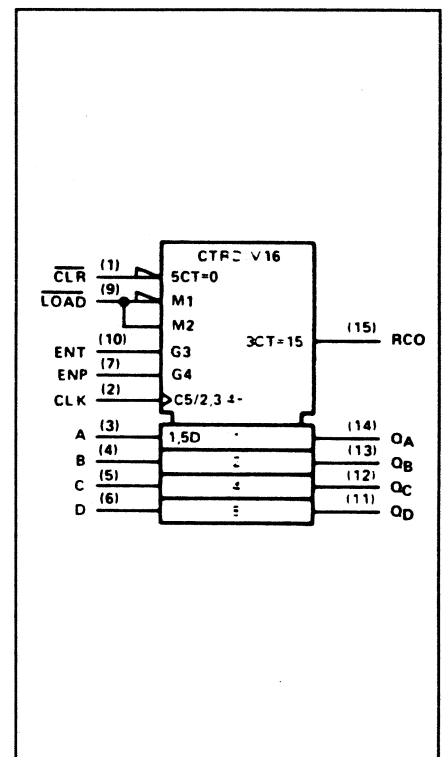
74163

synchrone binaire teller met synchrone clear



Figuur 4/5-163.

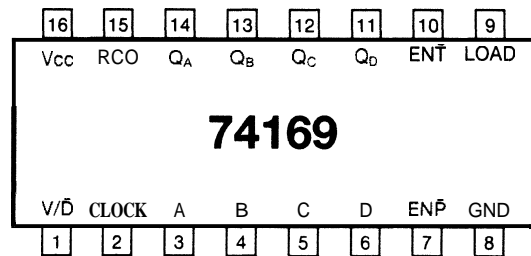
LOGICA	TTL	L	F ⁸⁾	S	LS ¹⁾	AS	ALS ²⁾	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H	59	50	95	18	35	12	0.05 ⁷⁾	80 ⁷⁾	mA
	L	63	-50		19					
I_{os}		-18	-60	-40	-20	-30	-30			mA
		-57	-150	-100	-100	-112	-112			
T_{plh}³⁾		13	5.5	8	13	1	4	250	25	ns
T_{phl}³⁾		15	7.5	10	18	2	6	250	25	ns
						13	20			
T_{plh}⁴⁾		23	5.0	14	20	1	5	290	24	ns
			14			8	16.5	20		
T_{phl}⁴⁾		23	5.0	17	18	2	5	290	24	ns
			14			12.5	20			
T_{plh}⁵⁾		17	6.0	8	13	1	4	250	25	ns
						7	15			
T_{phl}⁵⁾		19	6.0	10	18	2	6	250	25	ns
						13	20			
f_{max}		32	100	70	32	75	40	3	40	MHz



1) 74 LS 163A 2) 74 ALS 163 B 3) Clock high to Q 4) Clock to Ripple Carry
 5) Clock low to Q 6) Load high/low 7) μ A 8) 74 F 163A

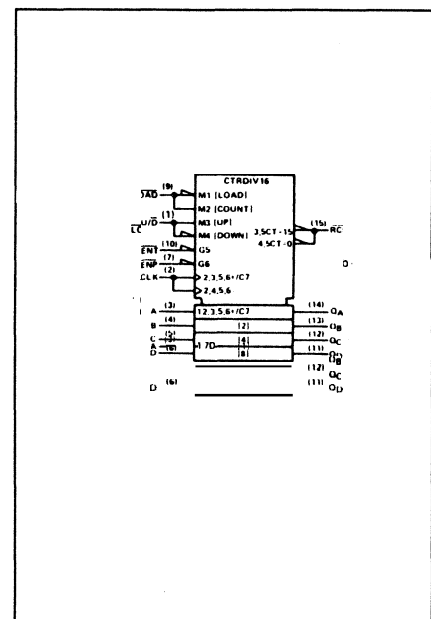
74169

synchrone op/neer
binaire teller



Figuur 4/5-169.

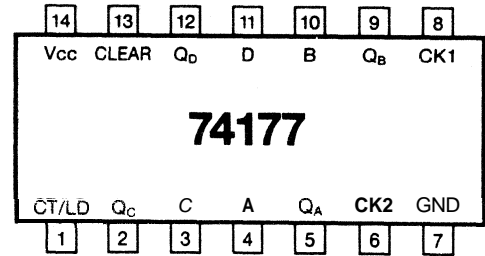
LOGICA	TTL	L	F	S	LS ¹⁾	AS	ALS ²⁾	C	HC	
	VARIABELE PARAMETERS									Eenheid
I _{cc}			50	100	28	41	15			mA
I _{os}			-60 -150	-40 -100	-20 -100	-30 -112	-30 -112			mA
T _{plh} ³⁾			120	14	26	3 16.5	3 20			ns
T _{phl} ³⁾			8.5	20	17	2 13	6 20			ns
T _{plh} ⁴⁾			6.5	8	16	1 7	2 15			ns
T _{phl} ⁴⁾			9.0	11	17	2 13	5 20			ns
f _{max} down up			115	55 70	35	75	40			MHz



1) 74 LS 169 B 2) 74 ALS 169 B 3) Clock to Ripple Carry 4) Clock to Q

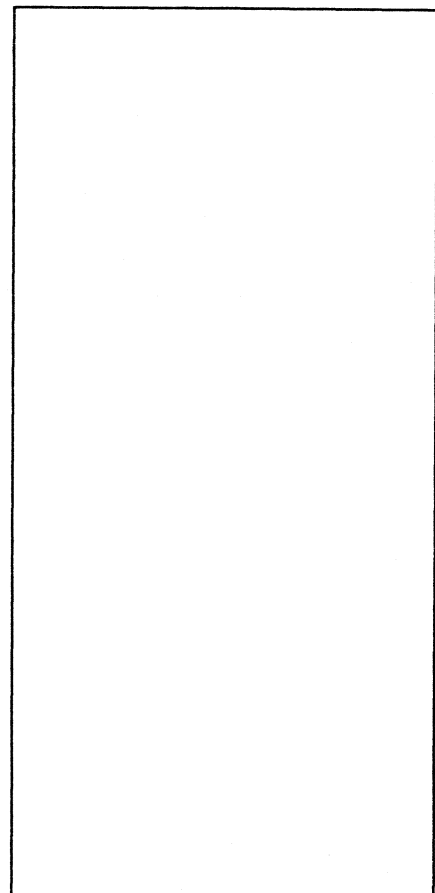
74177

instelbare binaire teller



Figuur 4/5-177.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
icc	30									mA
ios	-18 -57									mA
Tplh¹⁾	8									ns
Tphi¹⁾	11									ns
Tplh²⁾	27									ns
Tphi²⁾	34									ns
Tplh³⁾	19									ns
Tphi³⁾	31									ns
Tplh⁴⁾	29									ns
Tphi⁵⁾	32									ns
f max	50									MHz

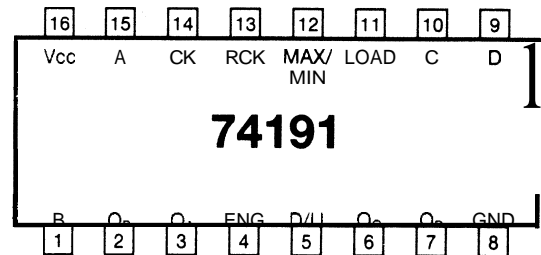


1) Clock 1 to QA 2) Clock 2 to QC 3) A,B,C,D to QA, QB, QC, QD 4) Load to Any Output
5) Load/Clear to Any Output

COUNT	OUTPUT			
	QD	QC	QB	QA
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	*
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
			L	*
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

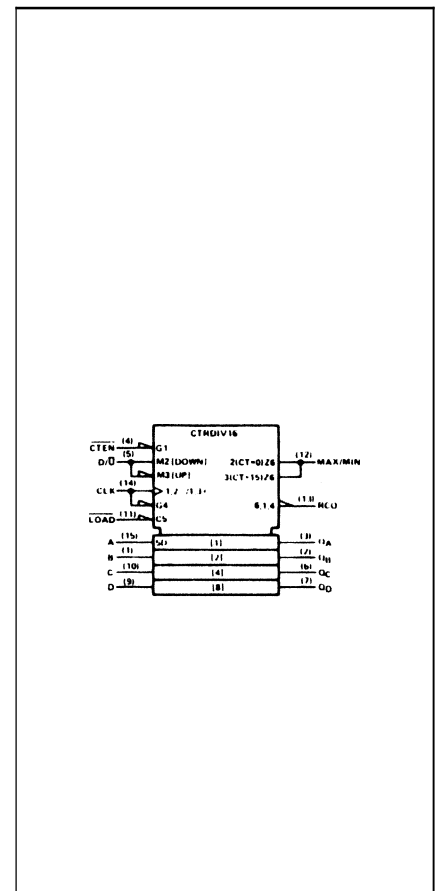
74191

synchrone op/neer
binaire teller



Figuur 4/5-191.

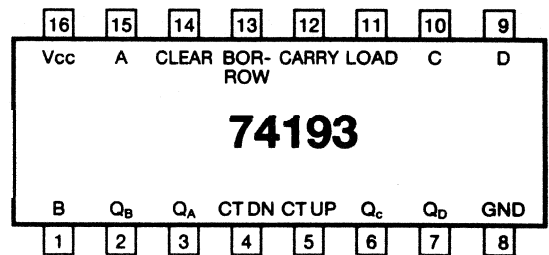
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	65		38		20		12		80 ⁵⁾	mA
I_{os}	-18 -65		-60 -150		-20 -100		-30 -112			mA
T_{plh}¹⁾	16		3.0 7.5		16		3 18		31	ns
T_{phl}¹⁾	24		5.0 11.0		24		3 18		31	ns
T_{plh}²⁾	13		3.0 7.5		13		5 20		17	ns
T_{phl}²⁾	16		3.0 7.0		16		5 20		17	ns
T_{plh}³⁾	28		6.0 13.0		28		8 31		39	ns
T_{phl}³⁾	37		5.0 11.0		37		8 31		39	ns
T_{plh}⁴⁾	14		3.0 7.0		20		4 21		36	ns
T_{phl}⁴⁾	35		6.0 13.0		27		4 21		36	ns
f_{max}	25		100		25		25		42	MHz



1) Clock to Q_N 2) Clock to Ripple Clock 3) Clock to Max/Min. 4) D_N to Q_N 5) μA

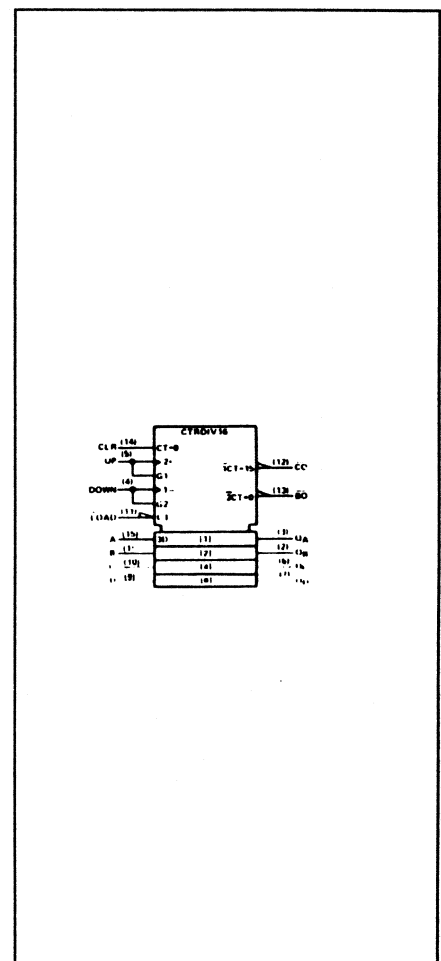
74193

synchrone op/neer binaire teller met clear en aparte klok-ingangen



Figuur 4/5-193.

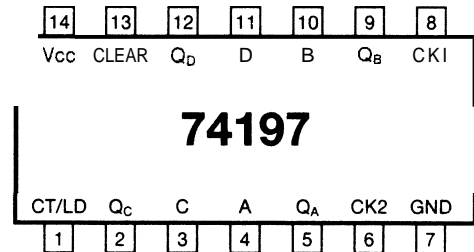
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	65	5.5	30		19		12	0.05	80 ⁶⁾	mA
I_{os}	-18 -65	-3 -15	-60 -150		-20 -100		-30 -112			mA
T_{plh}¹⁾	17	30	7.0		17		4 16	120	24	ns
T_{phl}¹⁾	16	60	6.0		18		5 18	120	24	ns
T_{plh}²⁾	16	30	7.0		16		4 16	120	24	ns
T_{phl}²⁾	16	50	6.0		15		5 18	120	24	ns
T_{plh}³⁾	25	45	6.5		27		4 19	250	40	ns
T_{phl}³⁾	31	75	9.5		30		4 17	250	40	ns
T_{plh}⁴⁾	27	55	8.5		24		8 30	300	40	ns
T_{phl}⁴⁾	29	105	10		25		8 28	300	40	ns
T_{phl}⁵⁾	22	95	11		23		5 17		36	ns
f max	32	8	125		32		30	4	55	MHz



1) Count-up to Carry 2) Count-down to borrow 3) Count to Q 4) Load to Q 5) Clear to Q
6) μA

74197

instelbare binaire teller



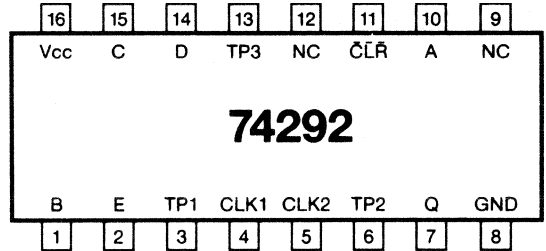
Figuur 4/5-197.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I _{cc}	48			75	16					mA
I _{os}	-18 -57			-30 -110	-20 -100					mA
T _{plh} ¹⁾	7			5	8					ns
T _{ph} ¹⁾	10			6.0	14					ns
T _{plh} ²⁾	24			12	34					ns
T _{ph} ²⁾	28			15	42					ns
T _{plh} ³⁾	16			7	18					ns
T _{ph} ³⁾	25			12	29					ns
T _{plh} ⁴⁾	22			10	26					ns
T _{ph} ⁴⁾	24			12	30					ns
T _{plh} ⁵⁾	25			26	34					ns
f _{max}	70			140	40					MHz

1) Clock1 to Q_A 2) Clock2 to Q_C 3) D_N to Q_N 4) Load to Any Output
 5) Clear to Any Output

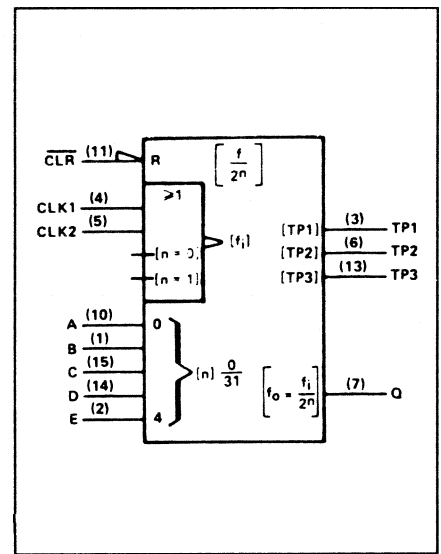
74292

programmeerbare frequentie-
deler, 2^2 t/m 2^{31}



Figuur 4/5-292.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABLE PARAMETERS										Eenheid	
icc					40						mA
ios					-30 -130						mA
Tplh ¹⁾					55						ns
Tphl ¹⁾					80						ns
Tphl ²⁾					85						ns
f max					50						MHz

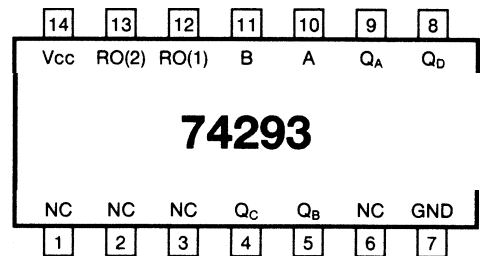


¹⁾ Clock 1/2 to Q ²⁾ Clear to Q

CLEAR	CLK 1	CLK 2	Q OUTPUT MODE
L	X	X	Cleared to L
H	↑	L	Count
H	L	↑	Count
H	H	X	Inhibit
H	X	H	Inhibit

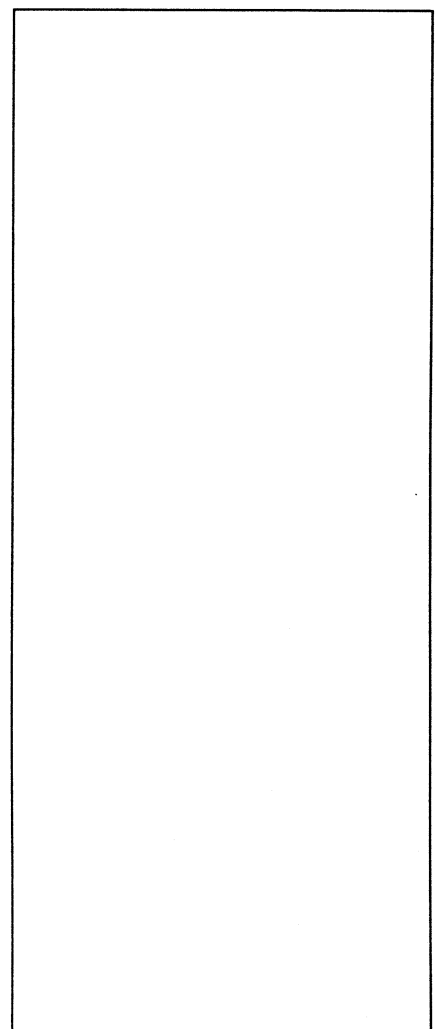
74293

4-bit binaire teller



Figuur 4/5-293.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}	26				9					mA
I _{os}	-18 -57				-20 -100					mA
T _{plh} ¹⁾	10				10					ns
T _{phl} ¹⁾	12				12					ns
T _{plh} ²⁾	46				46					ns
T _{phl} ²⁾	46				46					ns
T _{plh} ³⁾	10				10					ns
T _{phl} ³⁾	14				14					ns
T _{plh} ⁴⁾	21				21					ns
T _{phl} ⁴⁾	23				23					ns
T _{plh} ⁵⁾	34				34					ns
T _{phl} ⁵⁾	34				34					ns
f _{max}	42				42					MHz



1) A to Q_A 2) A to Q_D 3) B to Q_B 4) B to Q_C 5) B to Q_D

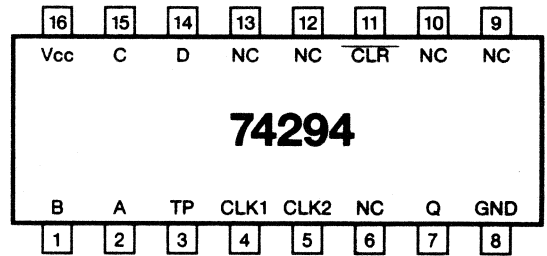
COUNT	OUTPUT			
	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
15	H	H	H	H

RESET INPUTS		OUTPUT			
R ₀ (1)	R ₀ (2)	Q _D	Q _C	Q _B	Q _A
n	H	L	L	L	L
L	x	COUNT			
x	L	COUNT			

Q_A is verbonden met B

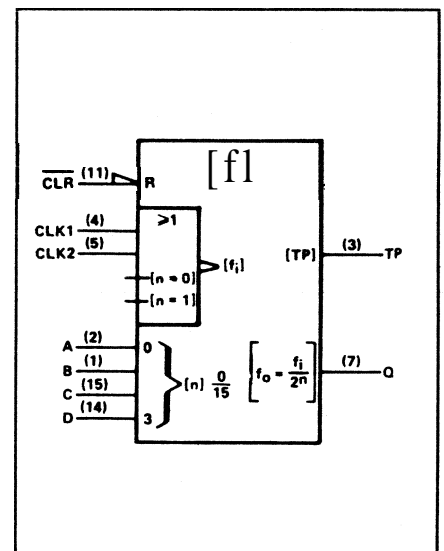
74294

programmeerbare frequentiedeler,
 2^2 Vm 2^{15}



Figuur 4/5-294.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABLE PARAMETERS										Eenheid	
icc					40						mA
ios					-30 -130						mA
Tplh ¹⁾					55						ns
Tphl ¹⁾					80						ns
Tphl ²⁾					85						ns
f max					50						MHz

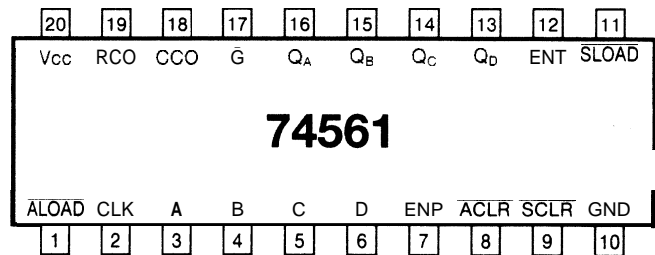


¹⁾ Clock 1/2 to Q ²⁾ Clear to Q

CLEAR	CLK 1	CLK 2	Q OUTPUT MODE
L	X	X	Cleared to L
H	↑	L	Count
H	L	↑	Count
H	H	X	Inhibit
H	X	H	Inhibit

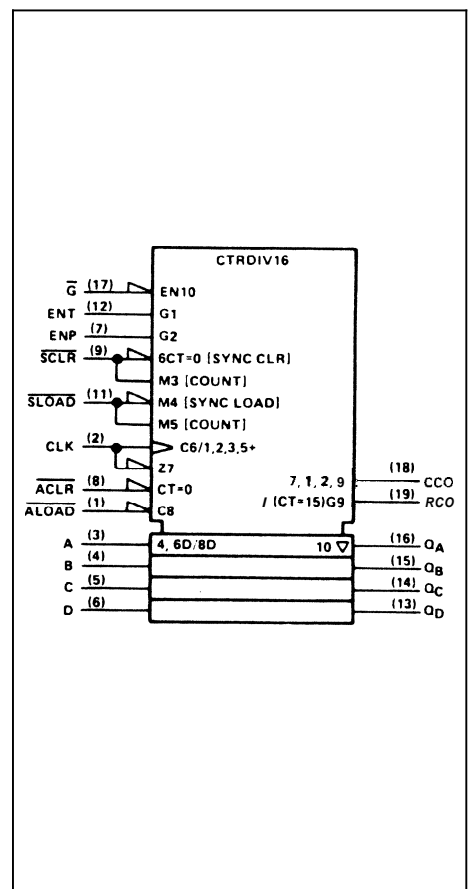
74561

synchrone binaire teller met 3-state uitgangen



Figuur 4/5-561.

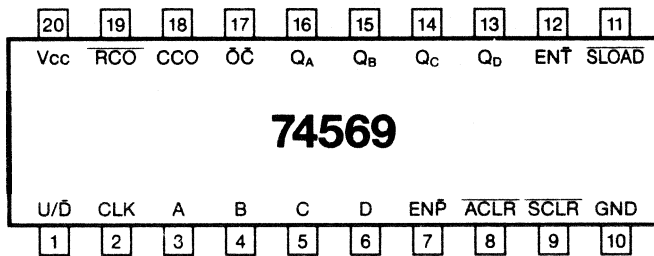
LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}^{H}							21			mA
I_{cc}^{Dis}							22			
I_{cc}^{L}							17			
I_{os}							-30			mA
							-112			
$T_{plh}^{2)}$							4			ns
							12			
$T_{phl}^{2)}$							5			ns
							18			
$T_{plh}^{3)}$							9			ns
							29			
$T_{phl}^{3)}$							8			ns
							24			
$T_{plh}^{4)}$							8			ns
							26			
$T_{phl}^{4)}$							5			ns
							16			
$T_{plh}^{5)}$							8			ns
							30			
$T_{phl}^{5)}$							7			ns
							22			
f_{max}							30			MHz



1) 74 ALS 361 A 2) Clock to Q_N 3) Clock to RCO 4) Clock to CCO 5) D_N to Q_N

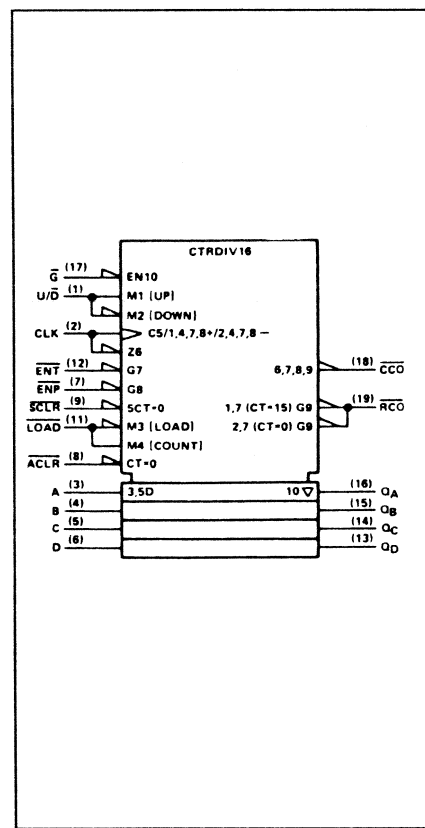
74569

synchrone op/neer binaire teller met 3-state uitgangen



Figuur 4/5-569.

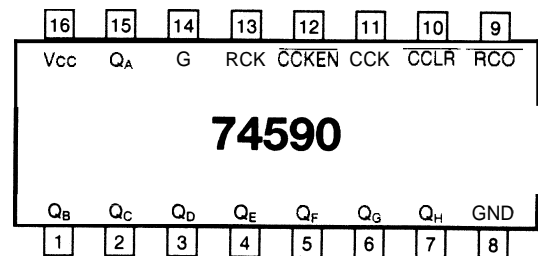
LOGICA	TTL	L	F	S	LS	AS	ALS ¹	C	HC	Eenheid
VARIABLE PARAMETERS										
I _{cc} ^H _{Dis} ^L							16 20 20			mA
I _{os}							-30 -112			mA
T _{plh} ²⁾							4 13			ns
T _{phl} ²⁾							7 16			ns
T _{plh} ³⁾							12 28			ns
T _{phl} ³⁾							10 19			ns
T _{plh} ⁴⁾							5 13			ns
T _{phl} ⁴⁾							6 25			ns
T _{phl} ⁵⁾							9 20			ns
f max							30			MHz



1) 74 ALS 569A 2) Clock to Q_N 3) Clock to RCO 4) Clock to CCO 5) ACLR to Q_N

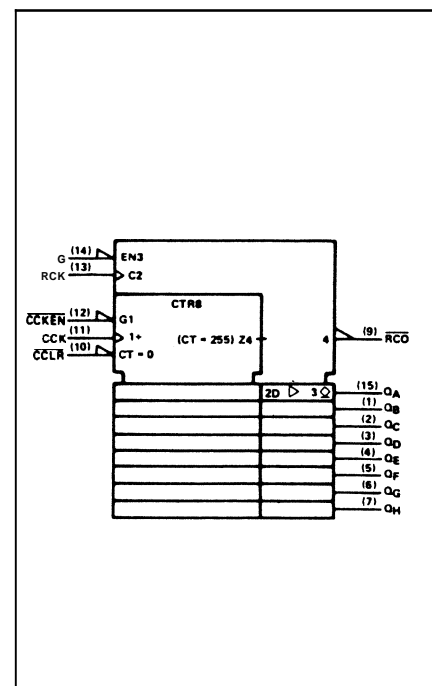
74590

8-bit binaire teller met 3-state output registers



Figuur 4/5-590.

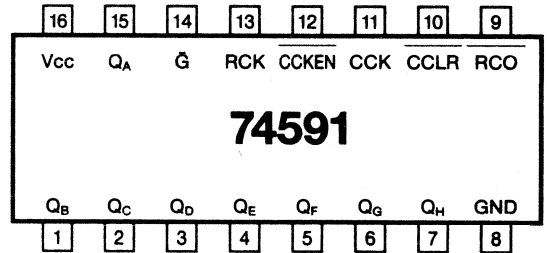
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABLE PARAMETERS										Eenheid	
I _{cc} ^H					33					80 ⁴⁾	mA
I _{os}					-20						mA
T _{plh} ¹⁾					14					25	ns
T _{phl} ¹⁾					30					25	ns
T _{plh} ²⁾					30					30	ns
T _{plh} ³⁾					12					25	ns
T _{phl} ³⁾					22					25	ns
f _{max}					35					35	MHz



1) CCK ↑ to RCO 2) CCLR ↓ to RCO 3) RCK f to Q 4) μA

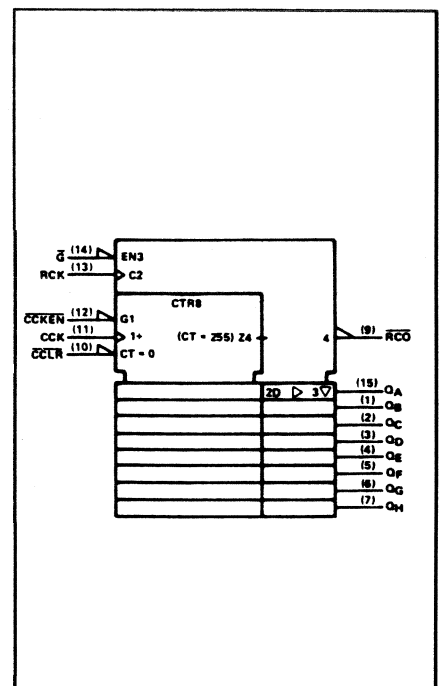
74591

8-bit binaire teller met open collector output register



Figuur 4/5-591.

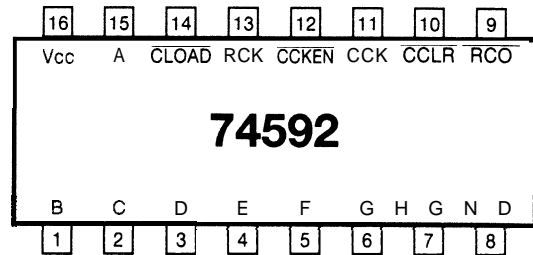
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H				35					mA
	L				42					
I_{os}					-30					mA
					-130					
T_{plh}¹⁾					16					ns
T_{ph}¹⁾					25					ns
T_{plh}²⁾					32					ns
T_{plh}³⁾					25					ns
T_{ph}³⁾					28					ns
f_{max}					35					MHz



1) CCK ↑ to RCO 2) CCLR ↓ to RCO 3) RCK ↑ to Q

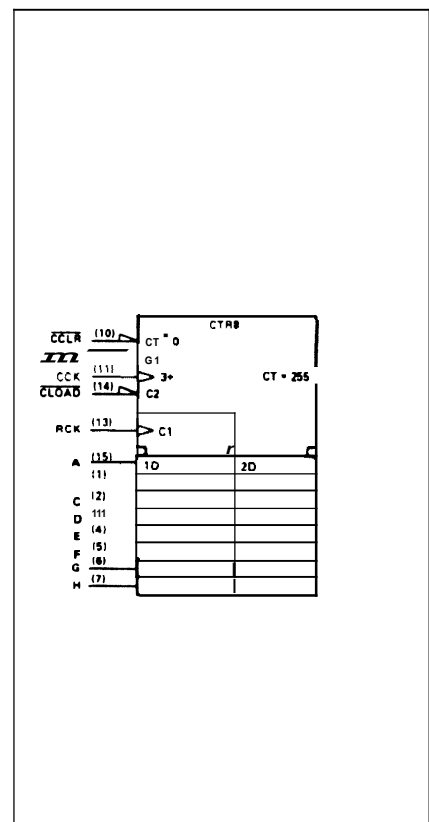
74592

8-bit binaire teller met input-registers



Figuur 4/5-592.

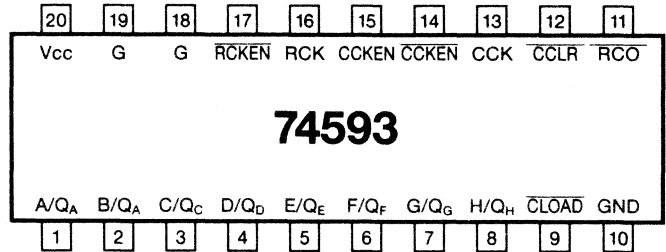
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H L				40 40				80 ⁵⁾	mA
I_{os}					-20 -100					mA
$T_{plh}^{1)}$					15				25	ns
$T_{phl}^{1)}$					20				25	ns
$T_{plh}^{2)}$					31				25	ns
$T_{phl}^{2)}$					27				25	ns
$T_{plh}^{3)}$					30				28	ns
$T_{plh}^{4)}$					35				35	ns
$T_{phl}^{4)}$					30				35	ns
f_{max}					35				35	MHz



1) CCK ↑ to RCO 2) CLOAD ↓ to RCO 3) CLR ↓ to RCO 4) RCK ↑ to RCO 5) μA

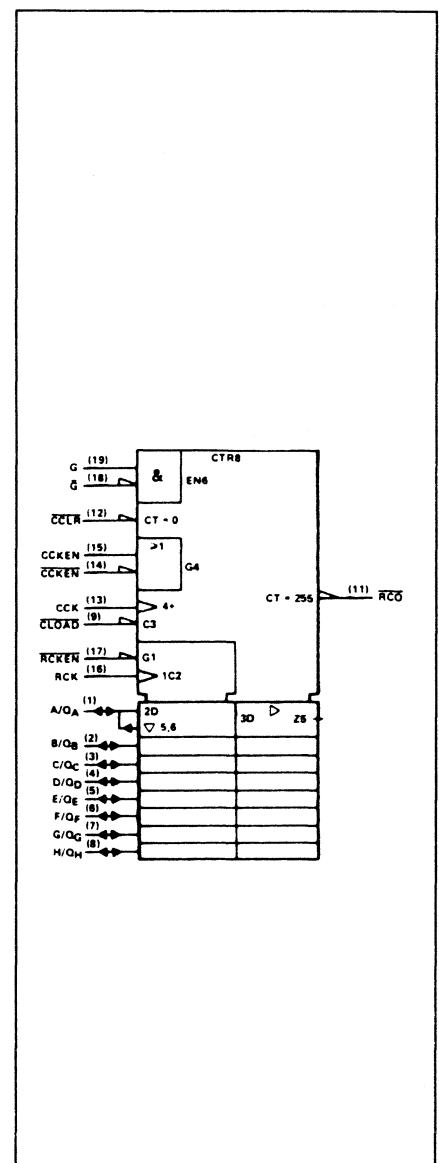
74593

8-bit binaire teller met 3-state input-registers 1 counter outputs



Figuur 4/6-593.

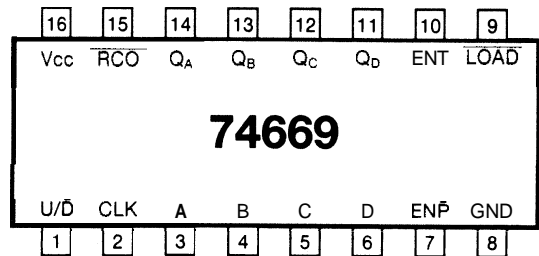
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABLE PARAMETERS										Eenheid	
I_{cc}^{H}					47					80 ⁸⁾	mA
I_{os}^{Dis}					57						mA
					53						
$T_{plh}^{1)}$					-30						ns
					-130						ns
$T_{plh}^{2)}$					14					25	ns
$T_{plh}^{3)}$					26					25	ns
$T_{plh}^{4)}$					34					25	ns
$T_{plh}^{5)}$					28					25	ns
$T_{plh}^{6)}$					25					30	ns
$T_{plh}^{7)}$					14					25	ns
$T_{plh}^{8)}$					20					25	ns
$T_{plh}^{9)}$					31					25	ns
$T_{plh}^{10)}$					27					25	ns
$T_{plh}^{11)}$					30					30	ns
$T_{plh}^{12)}$					42					35	ns
$T_{plh}^{13)}$					33					35	ns
f_{max}					35					35	MHz



¹⁾ CCK ↑ to Q_N ²⁾ CLOAD ↓ to Q_N ³⁾ CCLR ↓ to Q_N ⁴⁾ CCK ↑ to RCO
⁵⁾ CLOAD ↓ to RCO ⁶⁾ CLR ↓ to RCO ⁷⁾ RCK ↑ to RCO

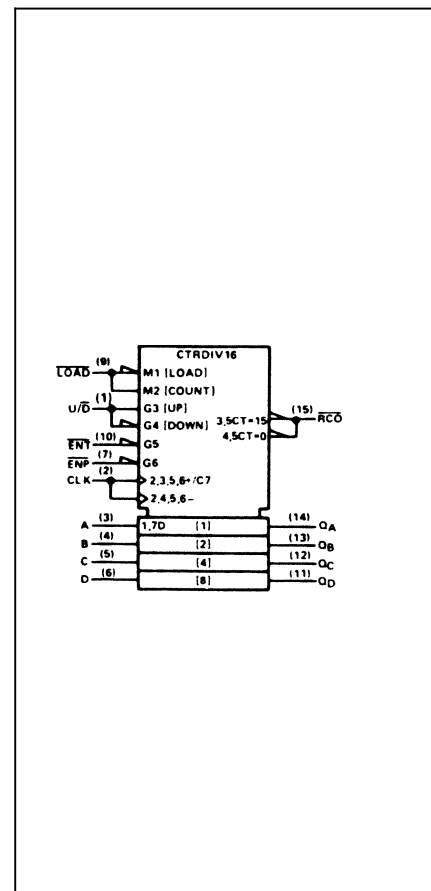
74669

synchrone op/neer
binaire teller



Figuur 4/5-669.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}					20					mA
I _{os}					-20 -100					mA
T _{plh} ¹⁾					26					ns
T _{phl} ¹⁾					40					ns
T _{plh} ²⁾					18					ns
T _{phl} ²⁾					18					ns
T _{plh} ³⁾					11					ns
T _{phl} ³⁾					29					ns
T _{plh} ⁴⁾					22					ns
T _{phl} ⁴⁾					26					ns
f _{max}					32					MHz

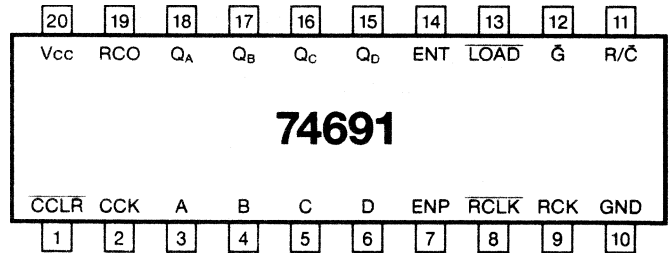


1) Clock to RCO 2) Clock to Any Q 3) Enable \bar{T} to RCO 4) U/ \bar{D} to RCO

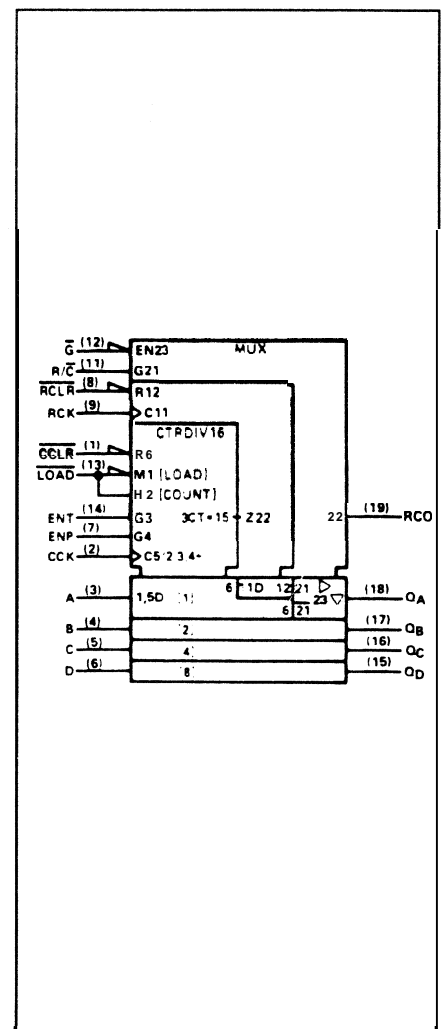
74691

synchrone binaire teller met directe clear, output-registers en gemultiplixte 3-state uitgangen

Figuur 4/5-691.



LOGICA	TTL	L	F	C	LS	AC	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	I_{Dis}^H				46 48 48				80 ⁷⁾	mA
I_{os}					-30 -130					mA
$T_{ph}^{1)}$					23				21	ns
$T_{ph}^{1)}$					23				21	ns
$T_{ph}^{2)}$					12				17	ns
$T_{ph}^{2)}$					17				17	ns
$T_{ph}^{3)}$					12				15	ns
$T_{ph}^{3)}$					17				15	ns
$T_{ph}^{4)}$					23				17	ns
$T_{ph}^{5)}$					20				16	ns
$T_{ph}^{6)}$					16				11	ns
$T_{ph}^{6)}$					16				11	ns
f_{max}					20					MHz

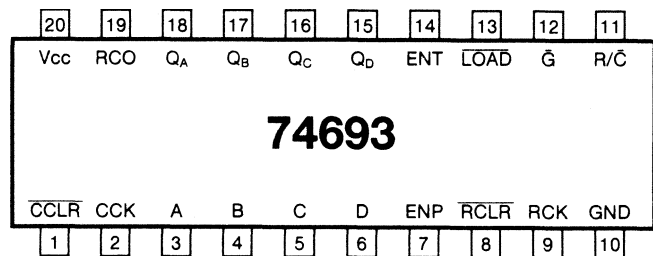


1) CCK ↑ to RCO 2) CCK ↑ to Q 3) RCK ↑ to Q 4) CCLR to Q 5) RCLR to Q
6) R/C to Q 7) μA

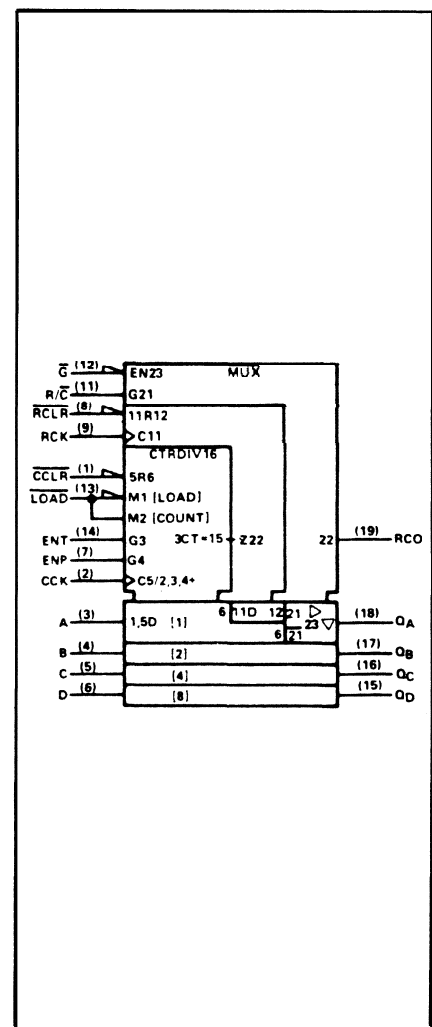
74693

synchrone binaire teller met synchrone clear, output-registers en gemultiplexte 3-state uitgangen

Figuur 4/5-693.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	Eenheid
VARIABELE PARAMETERS										
I _{cc} ^H _{Dis} _L					46 48 48				807)	mA
I _{cs}					-20 -100					mA
T _{plh} ¹⁾					23				23	ns
T _{phl} ¹⁾					23				23	ns
T _{plh} ²⁾					12				19	ns
T _{phl} ²⁾					17				19	ns
T _{plh} ³⁾					12				17	ns
T _{phl} ³⁾					17				17	ns
T _{plh} ⁴⁾					23				19	ns
T _{phl} ⁵⁾					20				17	ns
T _{plh} ⁶⁾					16				14	ns
T _{phl} ⁶⁾					16				14	ns
f _{max}					20					MHz

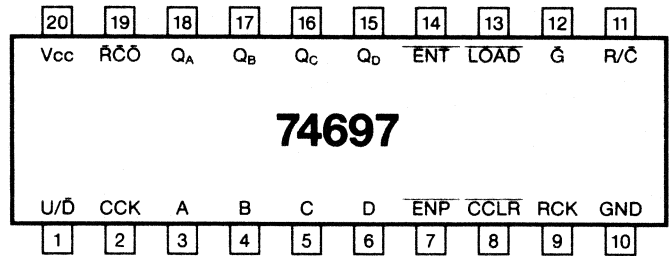


1) CCK f to RCO 2) CCK ↑ to Q 3) RCK ↑ to Q 4) CCK f to Q (Clear)
 5) RCK ↑ to Q (Clear) 6) R/C to Q 7) μA

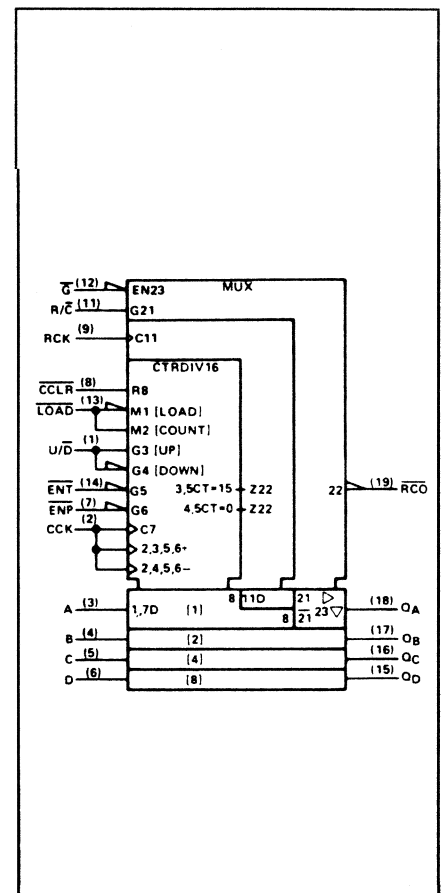
74697

synchrone op/neer binaire teller met directe clear, output-registers en gemulti-plexe 3-state uitgangen

Figuur 4/5-697.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}					46 48 48				80 ⁶⁾	mA
I_{os}					-20 -100					mA
$T_{plh}^{1)}$					23				23	ns
$T_{phl}^{1)}$					23				23	ns
$T_{plh}^{2)}$					12				17	ns
$T_{phl}^{2)}$					17				17	ns
$T_{plh}^{3)}$					12				17	ns
$T_{phl}^{3)}$					17				17	ns
$T_{phl}^{4)}$					23				18	ns
$T_{plh}^{5)}$					16				14	ns
$T_{phl}^{5)}$					16				14	ns

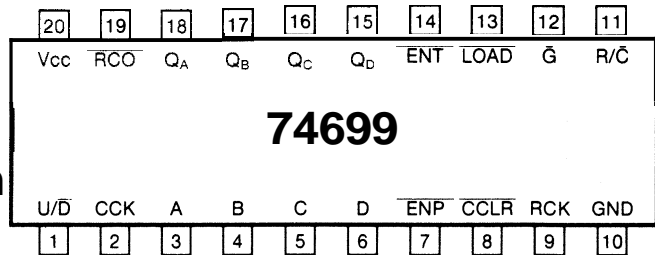


1) CCK to RCO 2) CCK j to Q 3) RCK j to Q 4) CCLR ↓ to Q 5) R/C to Q 6) μA

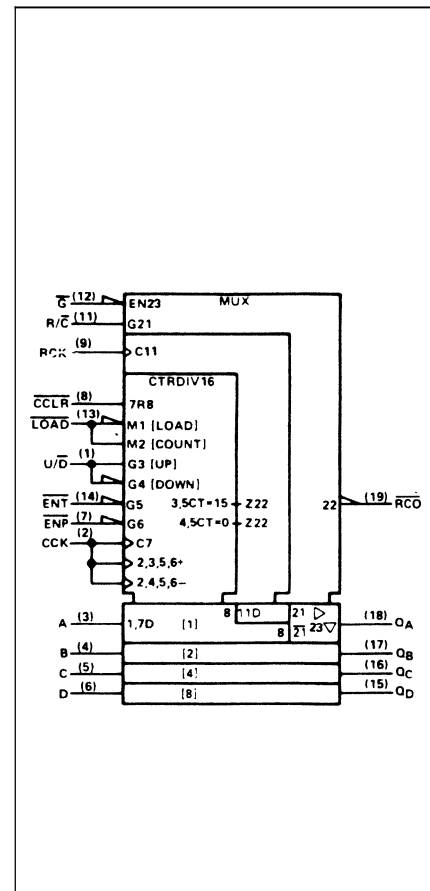
74699

synchrone op/neer binaire teller met synchrone clear, output registers en gemultiplexte 3-state uitgangen

Figuur 4/5-699.



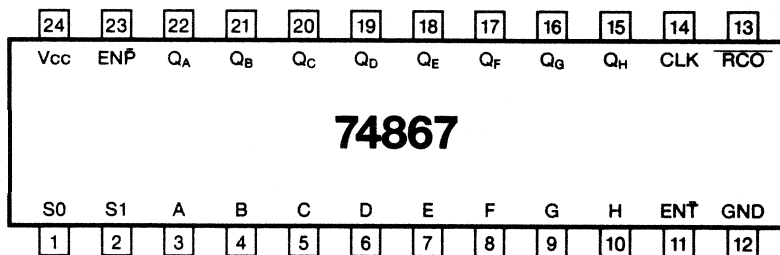
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		Eenheid
VARIABELE PARAMETERS											
I _{cc}					46 48 48					80 ⁶⁾	mA
I _{os}					-20 -100						mA
T _{plh} ¹⁾					23					23	ns
T _{phi} ¹⁾					23					23	ns
T _{plh} ²⁾					12					19	ns
T _{phi} ²⁾					17					19	ns
T _{plh} ³⁾					12					17	ns
T _{phi} ³⁾					17					17	ns
T _{phi} ⁴⁾					17					19	ns
T _{plh} ⁵⁾					16					14	ns
T _{phi} ⁵⁾					16					14	ns



1) CCK ↑ to RCO 2) CCK ↑ to Q 3) RCK ↑ to Q 4) CCK ↑ to Q (Clear) 5) R/C to Q 6) μA

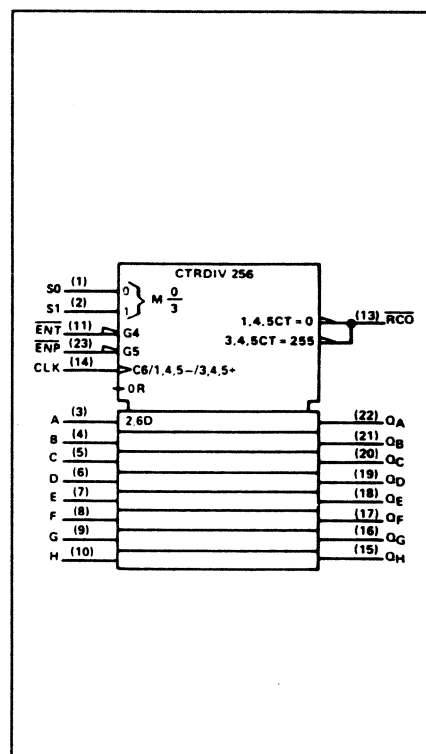
74867

synchrone 8-bit
op/nee teller met
asynchrone clear



Figuur 4/5-867.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
lcc						134				mA
los						-30 -112				mA
Tph ¹⁾						5 22				ns
Tph ¹⁾						6 16				ns
Tph ²⁾						3 11				ns
Tph ²⁾						4 15				ns
Tph ³⁾						5 17				ns
Tph ³⁾						7 21				ns
f max						50				MHz

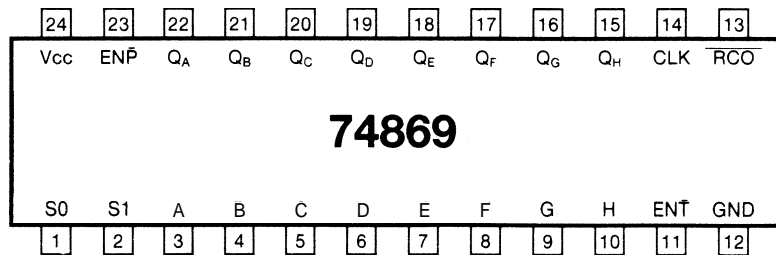


1) CLK to RCO 2) CLK to Any Q 3) Clear to Any Q

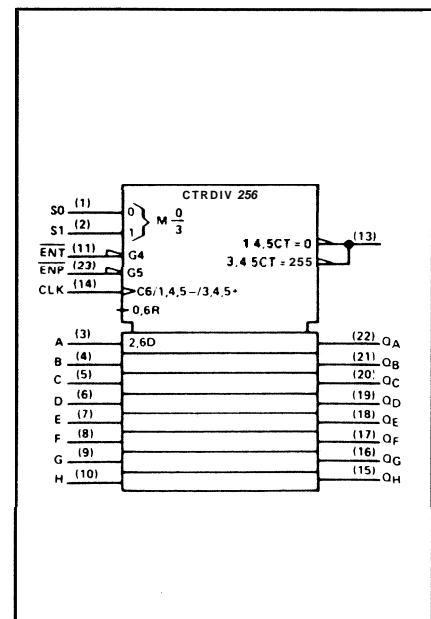
74869

synchrone 8-bit
op/neer teller met
asynchrone clear

Figuur 4/5-869.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}						125				mA
I _{os}						-30				mA
T _{phl} ¹⁾						6				ns
T _{phl} ¹⁾						35				ns
T _{phl} ²⁾						6				ns
T _{phl} ²⁾						3				ns
T _{phl} ²⁾						11				ns
T _{phl} ²⁾						4				ns
T _{phl} ²⁾						15				ns
f _{max}						45				MHz



1) CLK to RCO 2) CLK to Any Q

S1	S0	FUNCTION
L	L	Clear
L	H	Count down
H	L	Load
H	H	Count up

4/6

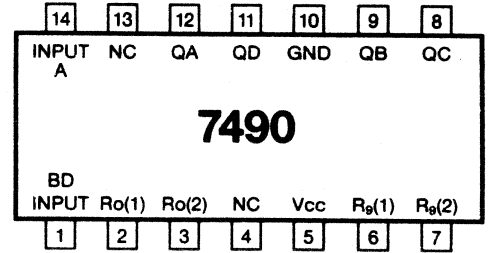
BCD-tellers

Inhoud

7490
74160
74162
74168
74176
74190
74192
74196
74290
74390
74490
74560
74568
74668
74690
74692
74696
74698

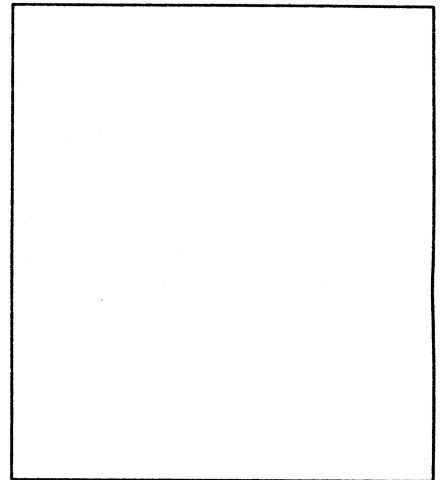
7490

2- en 5-deler



Figuur 4/6-90.

LOGICA	TTL ²⁾	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	29	5.5			9			0.05 ³⁾		mA
I_{os}	-18 -57	-3 -15			-20 -100					mA
T_{plh}	32 ¹⁾	175 ¹⁾			32 ¹⁾			450 ¹⁾		ns
T_{p_{hl}}	34 ¹⁾	190 ¹⁾			34 ¹⁾			450 ¹⁾		ns
f_{max}	42	11			42			2		MHz



¹⁾ A to Q_D ²⁾ 7490A ³⁾ μA

BCD COUNT SEQUENCE
(See Note A)

COUNT	OUTPUT			
	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

BI-QUINARY (5-2)
(See Note B)

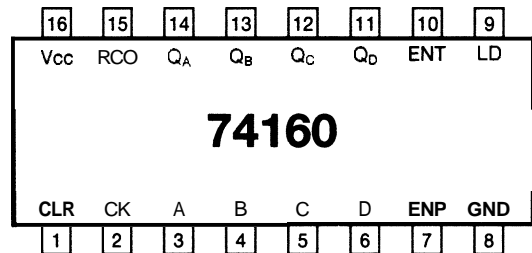
COUNT	OUTPUT			
	Q _A	Q _D	Q _C	Q _B
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

RESET/COUNT FUNCTION TABLE

RESET INPUTS				OUTPUT			
R ₉₍₁₎	R ₉₍₂₎	R ₉₍₁₎	R ₉₍₂₎	Q _D	Q _C	Q _B	Q _A
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L	COUNT			
L	X	L	X	COUNT			
L	X	X	L	COUNT			
X	L	L	X	COUNT			

74160

synchrone 10-teller
met directe clear



Figuur 4/6-160.

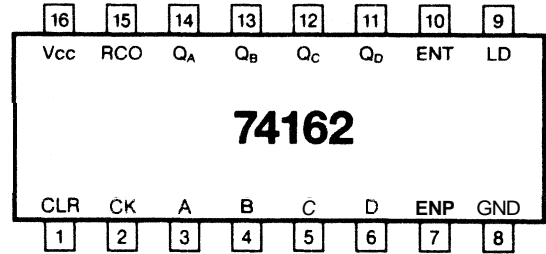
LOGICA	TTL	L	F ⁶⁾	S	LS ⁷⁾	AS	ALS ⁸⁾	C	HC	
VARIABELE PARAMETERS										Een- heid
I _{cc}	H L	59 63	50 -50		18 19	35	12	0.059)	809)	mA
I _{os}		-1.8 -57	-60 -1.50		-20 -100	-30 -112	-30 -112			mA
T _{ph} ¹⁾		13	5.5		13	1	4 15	250	25	ns
T _{ph} ¹⁾		15	7.5		18	2	6 20	250	25	ns
f _{max}		32	100		32	75	40	3	21	MHz
T _{ph} ²⁾		23	5.0 14		20	1 ⁴⁾ 3 ⁵⁾	5 20	290	24	ns
T _{ph} ²⁾		23	5.0 14		18	2	5 20	290	24	ns
T _{ph} ³⁾		17	6.0		13	1	4 15	250	25	ns
T _{ph} ³⁾		19	6.0		18	2	6 20	250	25	ns

¹⁾ Clock high to Q ²⁾ Clock to Ripple Carry ³⁾ Clock low to Q ⁴⁾ Load high ⁵⁾ Load Low

⁶⁾ 74 ALS 160 B ⁷⁾ 74 LS 160 A ⁸⁾ 74 F 160 A ⁹⁾ μ A

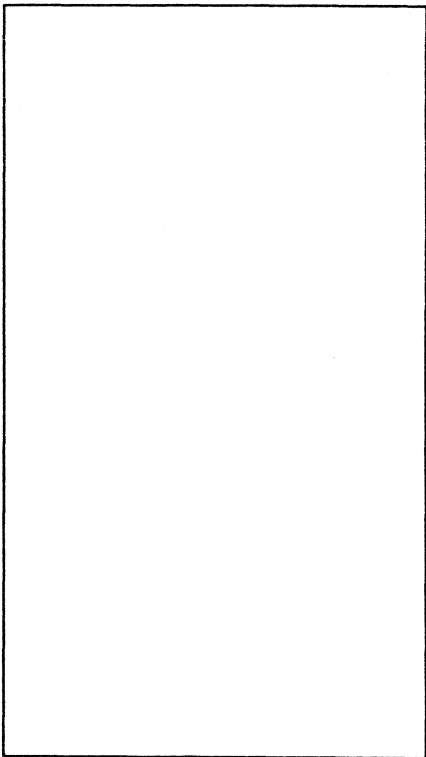
74162

synchrone 10-teller met synchrone clear



Figuur 4/6-162.

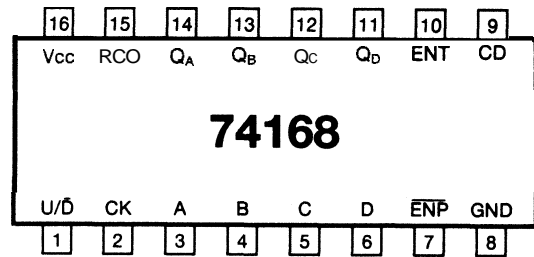
LOGICA	TTL	L	F ³⁾	S	LS ²⁾	AS	ALS ¹⁾	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H 59		50	95	18	35	12	0.05 ⁸⁾	80 ⁸⁾	mA
	L 63		-50		19					
I_{os}			-60	-40	-20	-30	-30			mA
			-150	-100	-100	-112	-112			
T_{plh}⁴⁾	13		5.5	8	13	1 7	4 15	250	25	ns
T_{phl}⁴⁾	15		7.5	10	18	2 13	6 20	250	25	ns
f_{max}	32		100	70	32	75	40	3	40	MHz
T_{plh}⁵⁾	23		5.0 14	14	20	1 8 7 16.5 3	5 20	290	24	ns
T_{plh}⁵⁾	23		5.0 14	17	18	2 12.5	5 20	290	24	ns
T_{plh}⁶⁾	17		6.0	8	13	1 7	4 15	250	25	ns
T_{phl}⁶⁾	19		6.0	10	18	2 13	6 20	250	25	ns



1) 74 ALS 162 B 2) 74 LS 162 A 3) 74 F 162 A 4) Clock high to Q 5) Clock to Ripple carry
6) Clock low to Q 7) Load high || low 8) μA

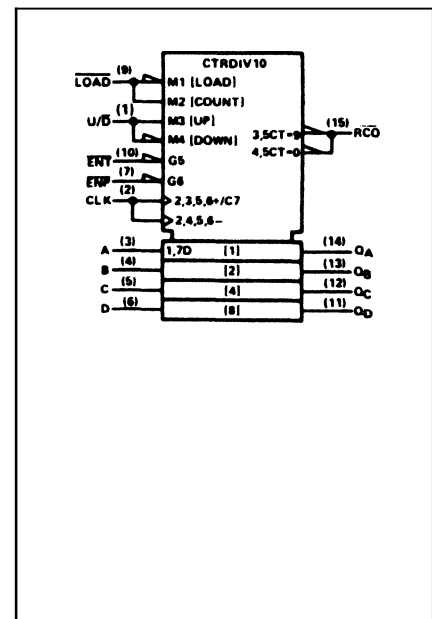
74168

synchrone op/neer 10-teller



Figuur 4/6-168.

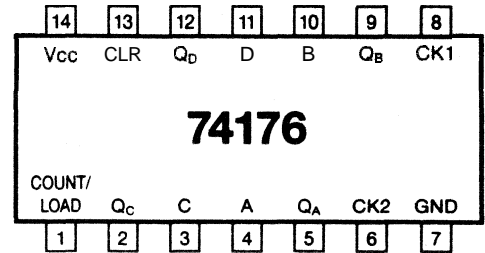
LOGICA	TTL	L	F	S	LS	AS	ALS ¹⁾	C	HC	
VARIABLE PARAMETERS										Eenheid
icc			50	100		41	15			mA
ios			-60 -150	-40 -100		-30 -112	-30 -112			mA
down T _{plh} ²⁾ up			12.0	14		3 16.5	3 20			ns
down T _{phi} ²⁾ up			8.5	20		2 13	6 20			ns
down f _{max} up			115	55 70		75 40				MHz
down T _{plh} ³⁾ up			6.5	8 8		1 7	2 15			ns
down T _{phi} ³⁾ up			9.0	11 11		2 13	5 20			ns



¹⁾ 74 ALS 168 B ²⁾ Clock to Ripple carry ³⁾ Clock to Q

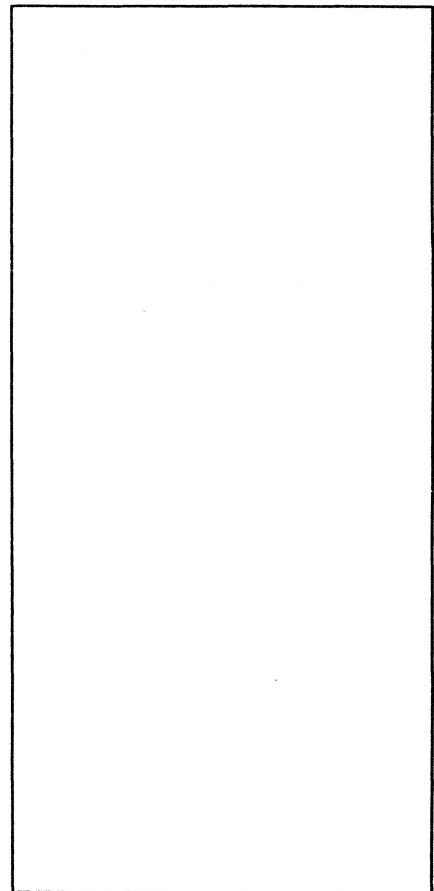
74176

instelbare 10-teller (2x5)



Figuur 4/6-176.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	30									mA
I_{os}	-18 -57									mA
T_{plh}¹⁾	8									ns
T_{phl}¹⁾	11									ns
f_{max}	50									MHz
T_{plh}²⁾	27									ns
T_{phl}²⁾	34									ns
T_{plh}³⁾	19									ns
T_{phl}³⁾	31									ns
T_{plh}⁴⁾	29									ns
T_{phl}⁵⁾	32									ns



1) Clock 1 to Q_A 2) Clock 2 to Q_C 3) A, B, C, D to Q_A, Q_B, Q_C, Q_D 4) Load to Any Output
 5) Load/Clear to Any Output

DECADE (BCD)
(See Note A)

COUNT	OUTPUT			
	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

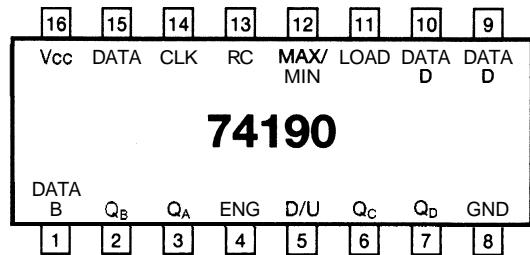
BI-QUINARY (5-2)
(See Note B)

COUNT	OUTPUT			
	Q _A	Q _D	Q _C	Q _B
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

H = high level, L = low level
 NOTES: A. Output Q_A connected to clock-2 input.
 B. Output Q_D connected to clock-1 input.

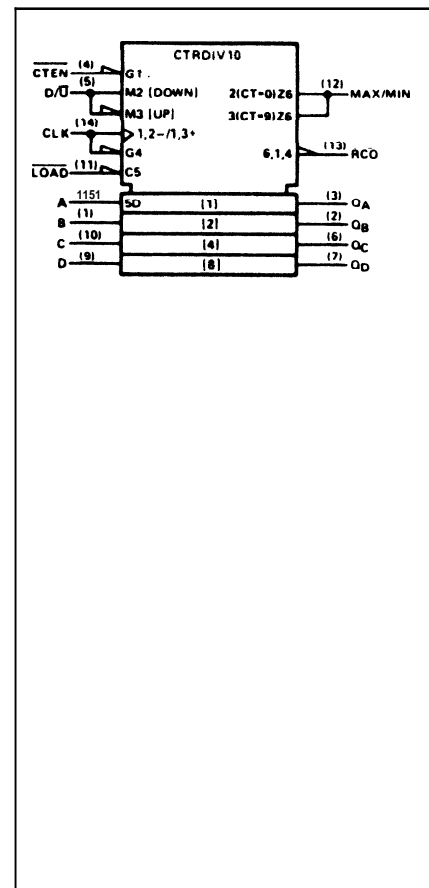
74190

Synchrone op/neer 10-teller



Figuur 4/6-190.

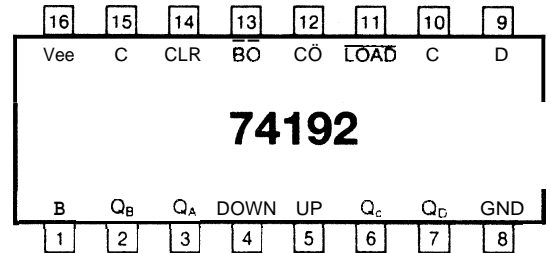
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	65		38		20		12		80 ⁵⁾	mA
I_{os}	-18 -65		-60 -150		-20 -100		-30 -112			mA
T_{plh}¹⁾	16		3.0 7.5		16		3 18		31	ns
T_{phl}¹⁾	24		5.0 11.0		24		3 18		31	ns
f_{max}	25		100		25		25		42	MHz
T_{plh}²⁾	13		3.0 7.5		13		5 20		17	ns
T_{phl}²⁾	16		3.0 7.0		16		5 20		17	ns
T_{plh}³⁾	28		6.0 13.0		28		8 31		39	ns
T_{phl}³⁾	37		5.0 11.0		37		8 31		39	ns
T_{plh}⁴⁾	14		3.0 7.0		20		4 21		36	ns
T_{phl}⁴⁾	35		6.0 6.0		27		4 21		36	ns



1) Clock to Q_N 2) Clock to RippleClock 3) Clock to Max/Min. 4) DN to Q_N 5) μA

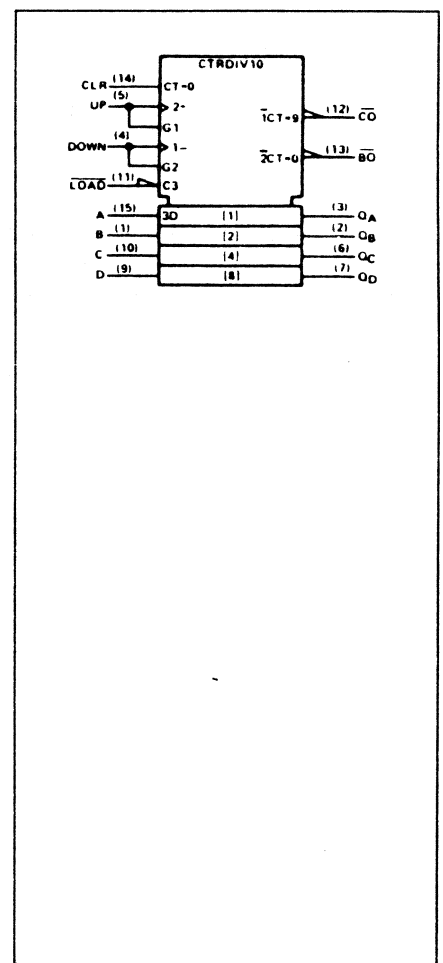
74192

Synchrone op/neer IO-teller met clear en aparte klok-ingangen



Figuur 4/6-192.

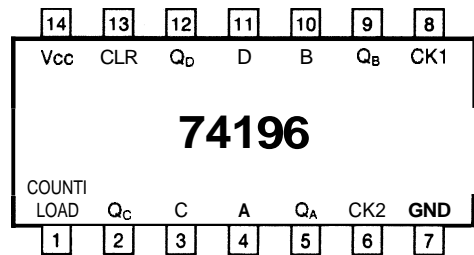
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABLE PARAMETERS									Eenheid
I_{cc}	65	5.5	30		19		12	0.05 ⁶⁾	80 ⁶⁾	mA
I_{os}	-18 -65	-3 -15	-60 -150		-20 -100		-30 -112			mA
T_{plh}¹⁾	17	30	7.0		17		4 16	120	24	ns
T_{phl}¹⁾	16	60	6.0		18		5 18	120	24	ns
f_{max}	32	8	125		32		25	4	55	MHz
T_{plh}²⁾	16	30	7.0		16		4 16	120	24	ns
T_{phl}²⁾	16	50	6.0		15		5 18	120	24	ns
T_{plh}³⁾	25	45	6.5		27		4 19	250	40	ns
T_{phl}³⁾	31	75	9.5		30		4 17	250	40	ns
T_{plh}⁴⁾	27	55	8.5		24		8 30	300	40	ns
T_{phl}⁴⁾	29	105	10		25		8 28	300	40	ns
T_{plh}⁵⁾	22	95	11		23		5 17		36	ns



1) Count-up to Carry 2) Count-down to borrow 3) Count to Q 4) Load to Q 5) Clear to Q
6) μ A

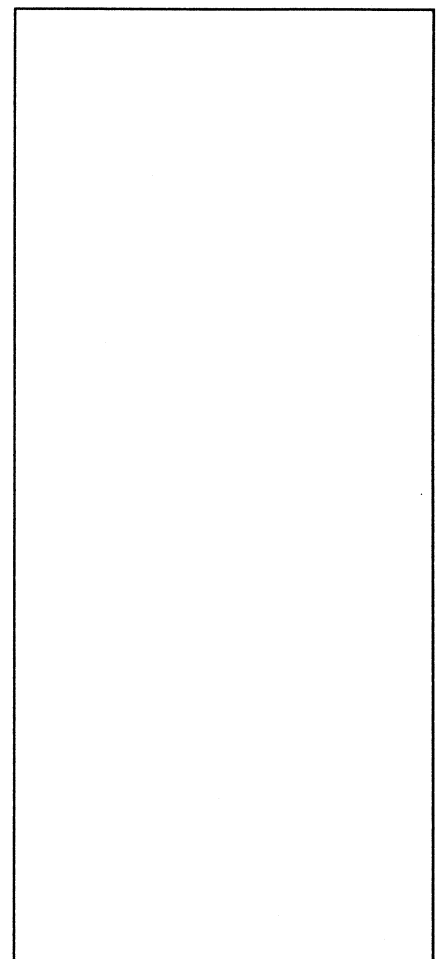
74196

Instelbare 10-teller (2x5)



Figuur 4/6-196.

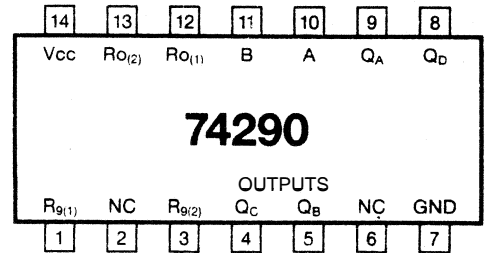
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	48			75	16					mA
I_{os}	-18 -57			-30 -110	-20 -100					mA
T_{plh}¹⁾	7			5	8					ns
T_{phl}¹⁾	10			6.0	13					ns
f_{max}	70			140	40					MHz
T_{plh}²⁾	24			12	38					ns
T_{phl}²⁾	28			16	41					ns
T_{plh}³⁾	16			7	20					ns
T_{phl}³⁾	25			12	29					ns
T_{plh}⁴⁾	22			10	27					ns
T_{phl}⁴⁾	24			12	30					ns
T_{plh}⁵⁾	25			26	34					ns



1) Clock1 to Q_A 2) Clock2 to Q_C 3) D_N to Q_N 4) Load^{to} Any Output
 5) Clear to Any Output

74290

2- en 5-deler



Figuur 4/6-290.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABLEPARAMETERS										Een-	
lcc	29				9						mA
los	-18 -57				-20 -100 -100						mA
Tplh ¹⁾	10										ns
Tphl ¹⁾	12				12						ns
f max	42				42						MHz
Tplh ²⁾	32				32						ns
Tphl ²⁾	34				34						ns
Tplh ³⁾	10				10						ns
Tphl ³⁾	14				14						ns
Tplh ⁴⁾	21				21						ns
Tphl ⁴⁾	23				23						ns
Tplh ⁵⁾	21				21						ns
Tphl ⁵⁾	23				23						ns

1) A to QA 2) A to QD 3) B to QB 4) B to QC 5) B to QD

BCD COUNT SEQUENCE
(See Note A)

COUNT	OUTPUT			
	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

BI-QUINARY (5-2)
(See Note B)

COUNT	OUTPUT			
	Q _A	Q _D	Q _C	Q _B
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

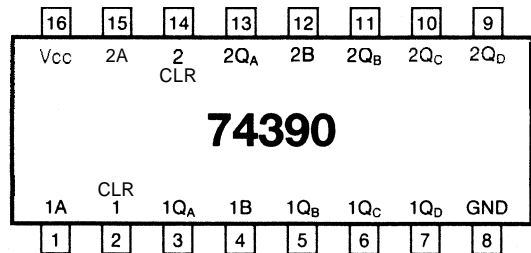
RESET/COUNT FUNCTION TABLE

RESET INPUTS				OUTPUT			
R ₀₍₁₎	R ₀₍₂₎	R ₉₍₁₎	R ₉₍₂₎	Q _D	Q _C	Q _B	Q _A
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L				COUNT
L	X	L	X				COUNT
L	X	X	L				COUNT
X	L	L	X				COUNT

NOTES
 A Output Q_A is connected to input B for BCD count
 B Output Q_D is connected to input A for bi-quinary count
 C Output Q_A is connected to input B

74390

2 10-tellers (2x5)



Figuur 4/6-390.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}	42				15				80 ⁷⁾	mA
I _{cs}	-18 -57				-20 -100					mA
T _{plh} ¹⁾	12				12				16	ns
T _{phl} ¹⁾	13				13				16	ns
A to QA f _{max} B to QB	35				35				50	MHz
	30				20				50	
T _{plh} ²⁾	37				37				35	ns
T _{phl} ²⁾	39				39				35	ns
T _{plh} ³⁾	13				13				18	ns
T _{phl} ³⁾	14				14				18	ns
T _{plh} ⁴⁾	24				24				26	ns
T _{phl} ⁴⁾	26				26				26	ns
T _{plh} ⁵⁾	13				13				18	ns
T _{phl} ⁵⁾	24				14				18	ns
T _{plh} ⁶⁾	24				24				17	ns

BCD COUNT SEQUENCE
(EACH COUNTER)
(See Note A)

	Q _D	Q _C	Q _B	Q _A
	L	L	L	H
	L	L	H	L
	L	L	H	H
	L	H	L	L
	L	H	L	H
6	L	H	H	L
	L	H	H	H
8	H	L	L	L
9	H	L	L	H

BIQUINARY (5-2)
(EACH COUNTER)
(See Note B)

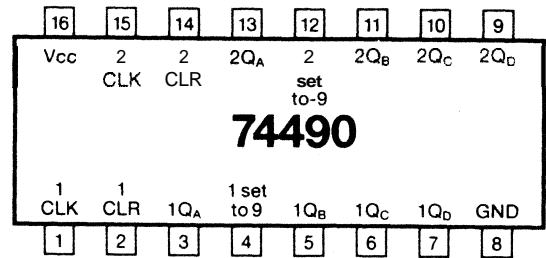
COUNT	OUTPUT			
	Q _A	Q _D	Q _C	Q _B
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	H	L	L	L
6	H	L	L	H
7	H	L	H	L
8	H	L	H	H
9	H	H	L	L

NOTES A. Output Q_A is connected to Input B for BCD count.
B. Output Q_D is connected to Input A for bi-quinary count.

1) A to Q_A 2) A to Q_C 3) B to Q_B 4) B to Q_C 5) B to Q_D 6) Clear to Any Output 7) μA

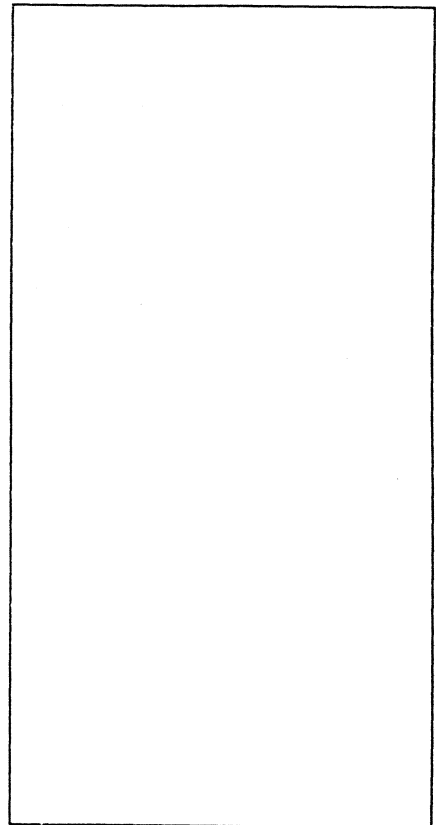
74490

2 10-tellers



Figuur 4/6-490.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	45				15				80 ⁵⁾	mA
I_{os}	-18 -57				-20 -100					mA
T_{plh}¹⁾	12				12				15	ns
T_{phl}¹⁾	13				13				15	ns
f_{max}	35				35				31	MHz
T_{plh}²⁾	24				24				23	ns
T_{phl}²⁾	26				26				23	ns
T_{plh}³⁾	32				32				30	ns
T_{phl}³⁾	36				36				30	ns
T_{plh}⁴⁾	24				24				17	ns



¹⁾ Clock to Q_A ²⁾ Clock to Q_B, Q_D ³⁾ Clock to Q_C ⁴⁾ Clear to Any Output ⁵⁾ μA

**BCD COUNT SEQUENCE
(EACH COUNTER)**

COUNT	OUTPUT			
	Q _D	Q _C	Q _B	Q _A
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

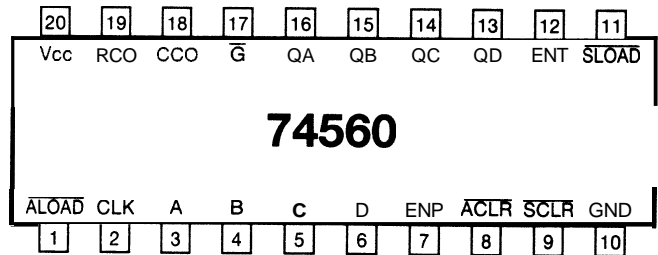
**CLEAR/SET-TO-9
FUNCTION TABLE
(EACH COUNTER)**

INPUTS

CLEAR	SET-TO-9	Q _A	Q _B	Q _C	Q _D
L	H	H	L	L	H
L	L	COUNT			

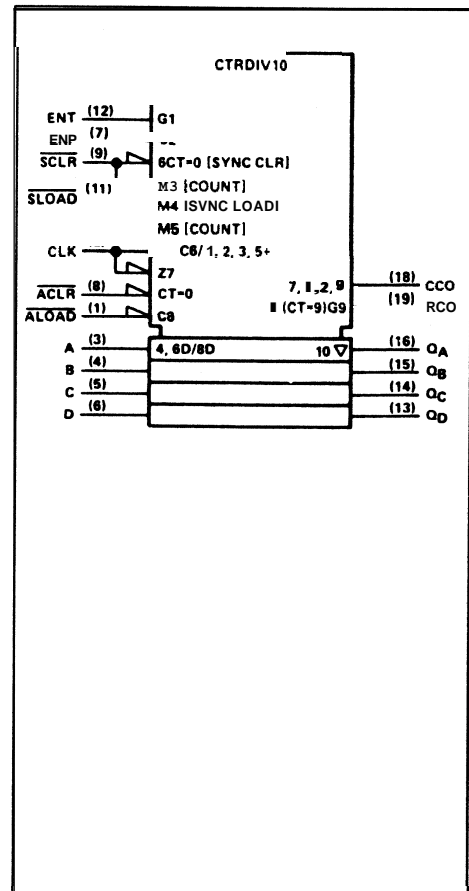
74560

Synchrone 10-teller met 3-state uitgangen



Figuur 4/6-560.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABLE PARAMETERS										Eenheid	
I_{cc} Dis ^H _L							21 22 17				mA
I_{os}							-30 -112				mA
$T_{plh}^{1)}$							4 12				ns
$T_{phl}^{1)}$							5 18				ns
f_{max}							20				MHz
$T_{plh}^{2)}$							9 29				ns
$T_{phl}^{2)}$							8 24				ns
$T_{plh}^{3)}$							8 26				ns
$T_{phl}^{3)}$							5 16				ns
$T_{plh}^{4)}$							8 30				ns
$T_{phl}^{4)}$							7 22				ns

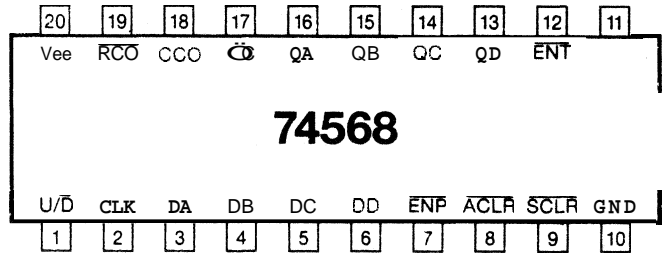


1) Clock to Q_N 2) Clock to RCO 3) Clock to CCO 4) D_N to Q_N 5) 74 ALS 560A

\bar{G}	INPUTS							OPERATION
	ACL R	ALOAD	SCLR	SLOAD	ENT	ENP	CLK	
H	X	X	X	X	X	X	X	Q Outputs Disabled
L	L	X	X	X	X	X	X	Asynchronous Clear
L	H	L	X	X	X	X	X	Asynchronous Load
L	H	H	L	X	X	X	t	Synchronous Clear
L	H	H	H	L	X	X	↑	Synchronous Load
L	H	H	H	H	H	H	↑	Count
L	H	H	H	H	L	X	X	Inhibit Counting
L	H	H	H	H	X	L	X	Inhibit Counting

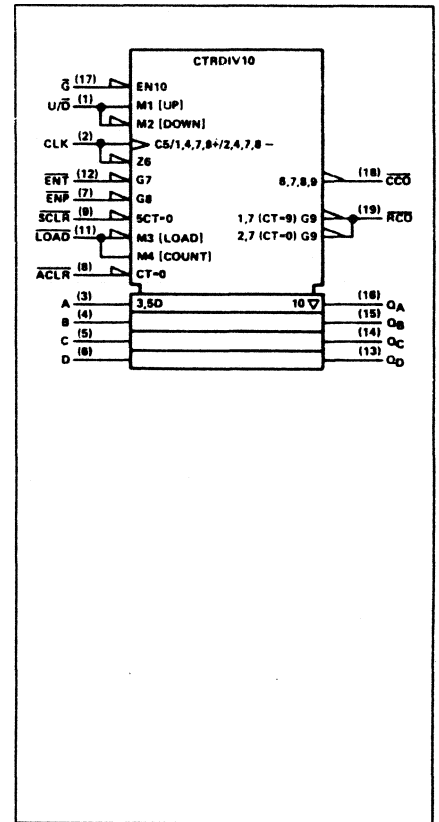
74568

Synchrone op/neer 10-teller met 3-state uitgangen



Figuur 4/6-568.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc Dis} ^H _L							16 20 20			mA
I _{os}							-30 -112			mA
T _{ph} ¹⁾							4 13			ns
T _{ph} ¹⁾							7 16			ns
f _{max}							20			MHz
T _{ph} ²⁾							12 28			ns
T _{ph} ³⁾							10 19			ns
T _{ph} ³⁾							5 13			ns
T _{ph} ³⁾							6 25			ns
T _{ph} ⁴⁾							9 20			ns

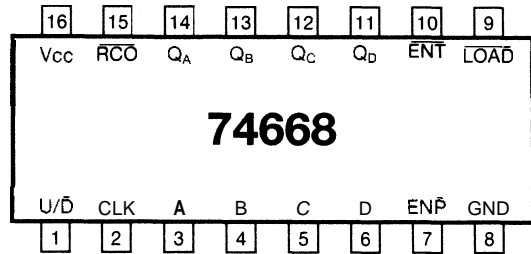


1) Clock to Q_N 2) Clock to \overline{RCO} 3) Clock to \overline{CCO} 4) \overline{ACLR} to Q 5) 74 ALS 568 A

\bar{Q}	INPUTS							OPERATION
	\overline{ACLR}	\overline{SCLR}	LOAD	ENT	ENP	U/D	CLK	
H	X	X	X	X	X	X	X	Q Outputs Disabled
L	L	X	X	X	X	X	X	Asynchronous Clear
L	H	L	X	X	X	X	↑	Synchronous Clear
L	H	H	L	X	X	X	↑	Load
L	H	H	H	L	L	H	↑	Count Up
L	H	H	H	L	L	L	↑	Count Down
L	H	H	H	H	X	X	X	Inhibit Count
L	H	H	H	X	H	X	X	Inhibit Count

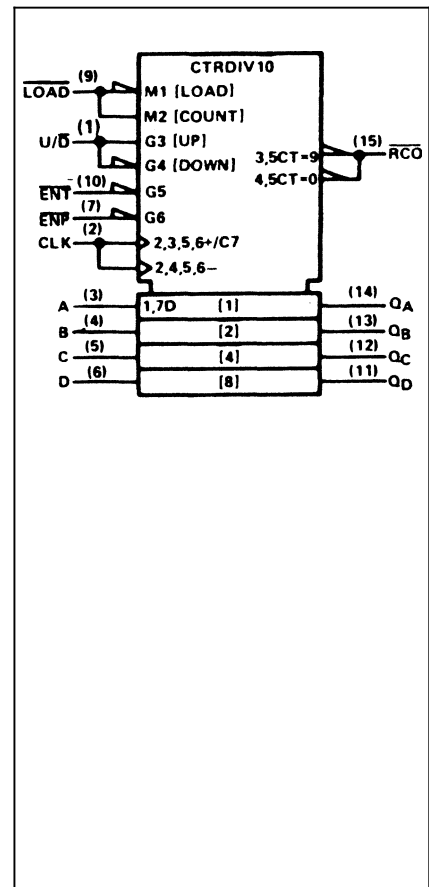
74668

Synchrone op/neer 10-teller



Figuur 4/6-668.

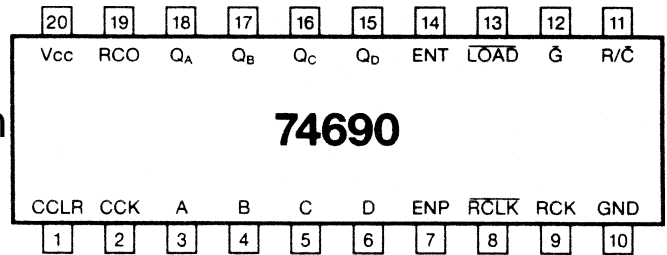
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}					20					mA
I _{os}					-20 -100					mA
T _{plh} ¹⁾					26					ns
T _{phl} ¹⁾					40					ns
f _{max}					32					MHz
T _{plh} ²⁾					18					ns
T _{phl} ²⁾					18					ns
T _{plh} ³⁾					11					ns
T _{phl} ³⁾					29					ns
T _{plh} ⁴⁾					22					ns
T _{phl} ⁴⁾					26					ns



1) Clock to \overline{RCO} 2) Clock to Any Q 3) Enable \uparrow to \overline{RCO} 4) U/D to \overline{RCO}

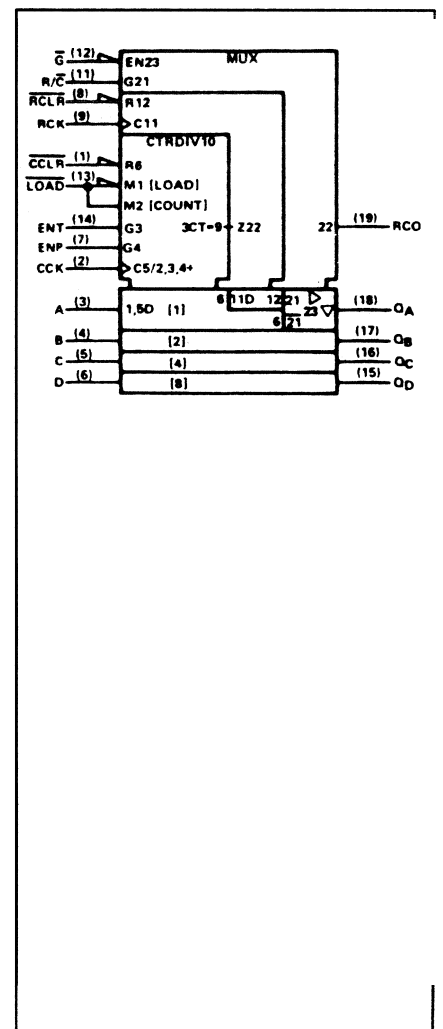
74690

Synchrone 10-teller met directe clear, output-registers en gemultiplexte 3-state uitgangen



Figuur 4/6-690.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc} Dis ^H					46 48 48				80 ⁷⁾	mA
I _{os}					-30 -130					mA
T _{plh} ¹⁾					23				21	ns
T _{phl} ¹⁾					23				21	ns
f _{max}					20					MHz
T _{plh} ²⁾					12				17	ns
T _{phl} ²⁾					17				17	ns
T _{plh} ³⁾					12				15	ns
T _{phl} ³⁾					17				15	ns
T _{plh} ⁴⁾					23				17	ns
T _{plh} ⁵⁾					20				16	ns
T _{plh} ⁶⁾					16				11	ns
T _{phl} ⁶⁾					16				11	ns

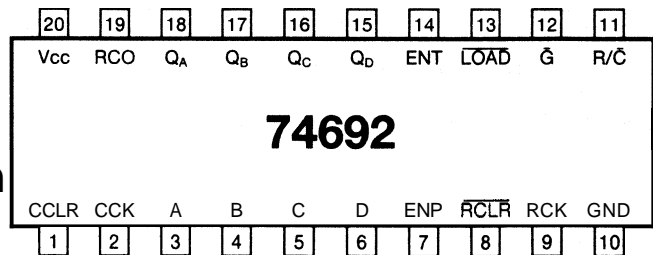


1) CCK to RCO 2) CCK to Q 3) RCK to Q 4) CCLR to Q 5) RCLK to Q 6) R/C to Q 7) μA

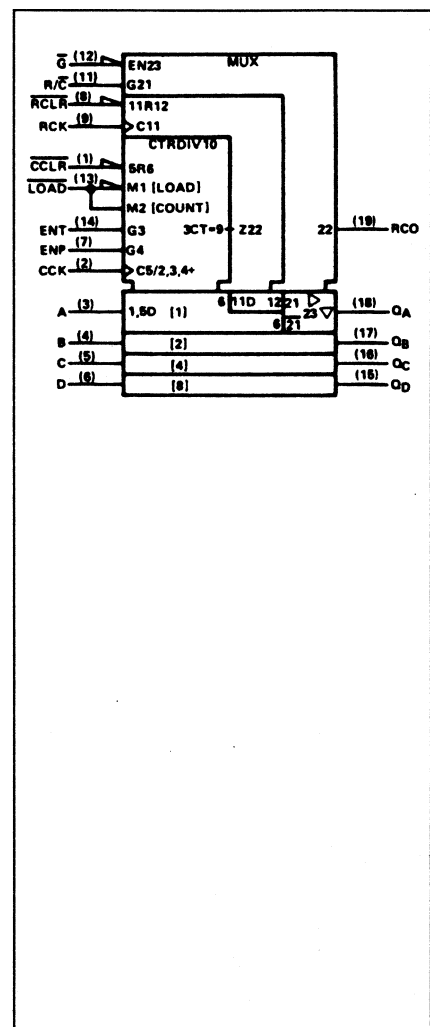
74692

Synchrone 10-teller met asynchrone clear, output registers en gemultiplexte 3-state uitgangen

Figuur 4/6-692.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc} Dis _L ^H					46 48 48				80 ⁷⁾	mA
I _{os}					-20 -100					mA
T _{ph} ¹⁾					23				23	ns
T _{ph} ¹⁾					23				23	ns
f _{max}					20					MHz
T _{ph} ²⁾					12				19	ns
T _{ph} ²⁾					17				19	ns
T _{ph} ³⁾					12				17	ns
T _{ph} ³⁾					17				17	ns
T _{ph} ⁴⁾					23				19	ns
T _{ph} ⁵⁾					20				17	ns
T _{ph} ⁶⁾					16				14	ns
T _{ph} ⁶⁾					16				14	ns

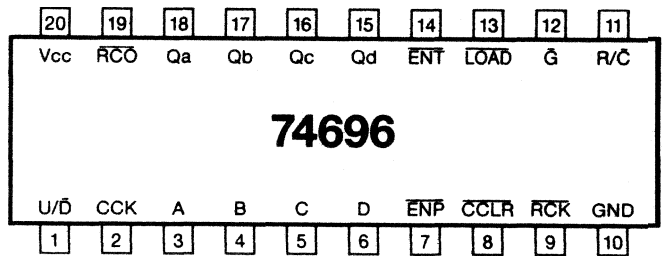


1) CCK to RCO 2) CCK to Q 3) RCK to Q 4) CCK to Q (Clear) 5) RCK to Q (Clear)
 6) R/C to Q 7) μA

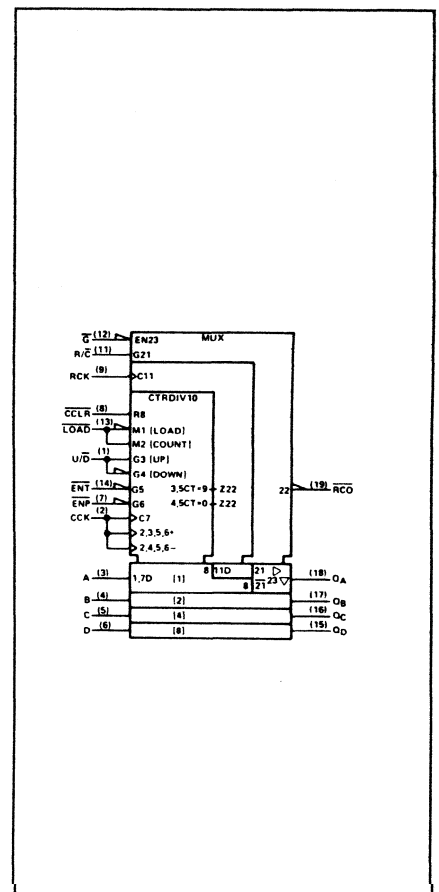
74696

synchrone op/neer 10-teller met directe clear, output registers en gemultiplexte 3-state uitgangen

Figuur 4/6-696.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABLE PARAMETERS										Eenheid	
I_{cc}^{H}					46					$80^{(6)}$	mA
I_{cc}^{Dis}					48						
I_{cc}^{L}					48						
I_{os}					-20						mA
					-100						
$T_{plh}^{(1)}$					23				23		ns
$T_{ph}^{(1)}$					23				23		ns
$T_{plh}^{(2)}$					23				17		ns
$T_{ph}^{(2)}$					17				17		ns
$T_{plh}^{(3)}$					12				17		ns
$T_{ph}^{(3)}$					17				17		ns
$T_{plh}^{(4)}$					23				18		ns
$T_{plh}^{(5)}$					16				14		ns
$T_{ph}^{(5)}$					16				14		ns

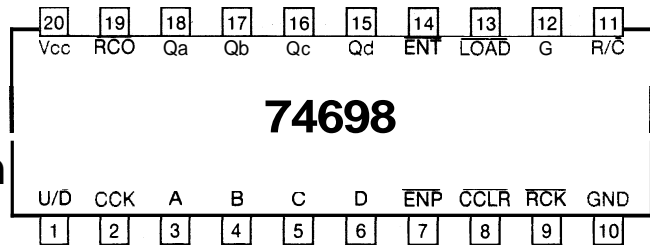


1) CCK ↑ to RCO 2) CCK ↑ to Q 3) RCK ↑ to Q 4) CCLR ↓ to Q 5) R/C to Q 6) μA

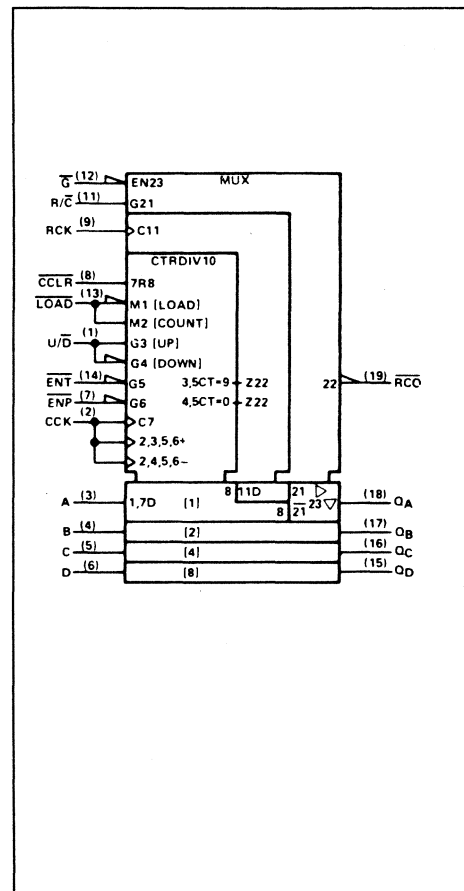
74698

Synchrone op/neer 10-teller met synchrone clear, output registers en gemultiplexte 3-state uitgangen

Figuur 4/6-698.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc} Dis _L ^H					46 48 48				80 ⁶⁾	mA
I _{os}					-20 -100					mA
T _{plh} ¹⁾					23				23	ns
T _{ph} ¹⁾					23				23	ns
T _{plh} ²⁾					12				19	ns
T _{plh} ²⁾					17				19	ns
T _{plh} ³⁾					12				17	ns
T _{ph} ³⁾					17				17	ns
T _{ph} ⁴⁾					17				19	ns
T _{plh} ⁵⁾					16				14	ns
T _{ph} ⁵⁾					16				14	ns



1) CCK ↑ to RCO 2) CCK ↑ to Q 3) RCK ↑ to Q 4) CCK ↑ to Q (Clear) 5) R/C to Q

5

Decoders en Data selectors

Inhoud

- 511 BCD/binair naar decimaal decoders**
- 5/2 Code-omzetter**
- 513 Decoders/digitale demultiplexers**
(2e aanvulling)
- 514 Data Selectors/digitale multiplexers**
(1e aanvulling)
- 5/5 Priority-encoders**
- 516 Diversen**

5/3

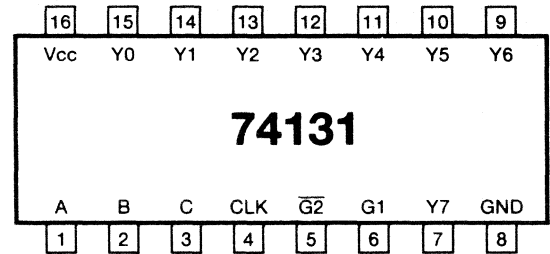
Decoders / digitale demultiplexers

Inhoud

- 74131 3-naar-8 decoder, edge-triggered adres-registers
- 74137 3-naar-8 decoder
- 74138 3-naar-8 decoder
- 74139 2-naar-4 decoder
- 74147 10-naar-4 priority encoder
- 74148 8-naar-3 priority encoder
- 74154 4-naar-16 decoder
- 74155 decoder/demultiplexer met totem-pole uitgangen,
2 x 2-naar-4, 2 x ■-naar-4, 3-naar-8 of ■-naar-8
- 74156 decoder/demultiplexer met open collector uitgangen,
2 x 2-naar-4, 2 x ■-naar-4, 3-naar-8 of ■-naar-8
- 74159 4-naar-16 decoder met open collector uitgangen

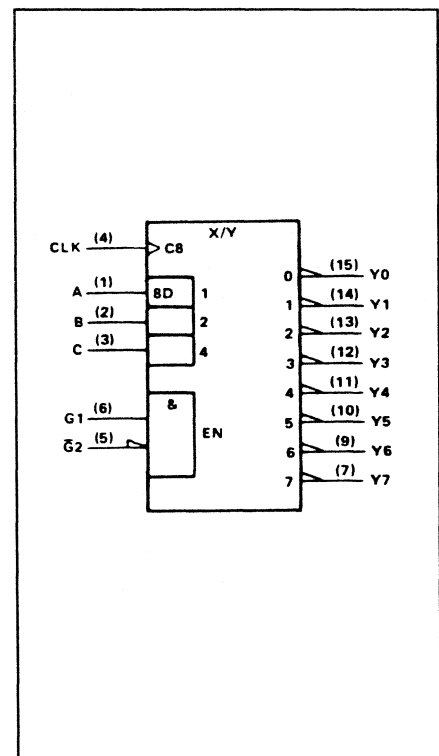
74131

3-naar-8 decoder
edge-triggered adres-registers



Figuur 5/3-131.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
icc						16	5			mA
ios						-30	-30			mA
Tplh ¹⁾						5.4	8			ns
Tphi ¹⁾						5.3	7			ns
Tplh ²⁾						6.2	7			ns
Tphi ²⁾						5.6	6			ns
Tplh ³⁾						5.4	5			ns
Tphi ³⁾						5.3	5			ns
fmax							50			MHz

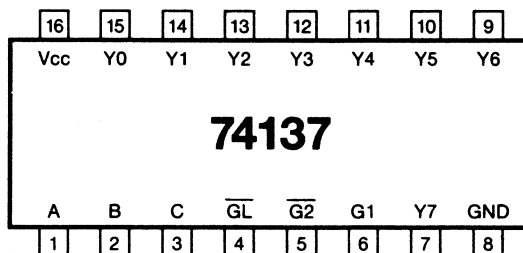


FUNCTION TABLE

CLK	INPUTS			OUTPUTS								
	ENABLE	SELECT			Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
	G1	G2	C	B	A							
X	X	H	X	X	X	H	H	H	H	H	H	H
X	L	X	X	X	X	H	H	H	H	H	H	H
↑	H	L	L	L	L	L	H	H	H	H	H	H
↑	H	L	L	L	H	H	L	H	H	H	H	H
↑	H	L	L	H	L	H	H	L	H	H	H	H
↑	H	L	L	H	H	H	H	H	L	H	H	H
↑	H	L	H	L	H	H	H	H	H	L	H	H
↑	H	L	H	H	L	H	H	H	H	H	L	H
↑	H	L	H	H	H	H	H	H	H	H	H	L
L or H	H	L	X	X	X	OUTPUTS CORRESPONDING TO STORED ADDRESS. L; ALL OTHERS. H						

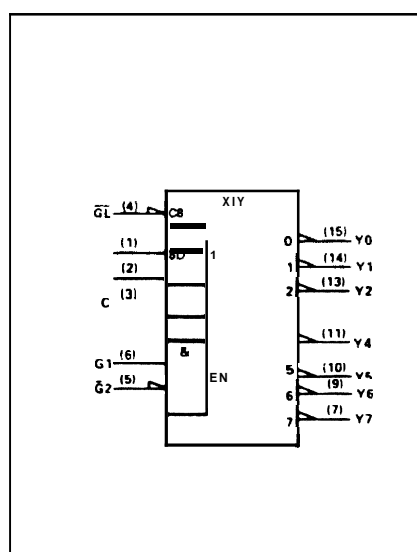
74137

3-naar-8 decoder



Figuur 5/3-137.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}					11		5		80 ³⁾	mA
I _{os}					-20 -100		-30 -112			mA
T _{plh} ¹⁾					11		5 20		23	ns
T _{phl} ¹⁾					25		6 20		23	ns
T _{plh} ²⁾					18		7 22		22	ns
T _{phl} ²⁾					25		7 20		22	ns



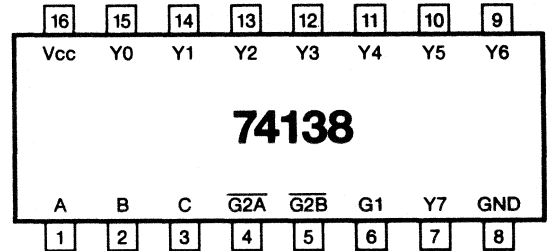
1) A, B, C, to Y 2) En. GL to Y 3) μA

FUNCTION TABLE

INPUTS		OUTPUTS							
ENABLE	SELECT	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
GL	G1 G2 C B A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	X H X X X	H	H	H	H	H	H	H	H
X	L X X X X	H	H	H	H	H	H	H	H
L	H L L L L	L	H	H	H	H	H	H	H
L	H L L L H	H	L	H	H	H	H	H	H
L	H L L H L	H	H	L	H	H	H	H	H
L	H L L H H	H	H	H	L	H	H	H	H
L	H L H L L	H	H	H	H	L	H	H	H
L	H L H L H	H	H	H	H	H	L	H	H
L	H L H H L	H	H	H	H	H	H	L	H
L	H L H H H	H	H	H	H	H	H	H	L
H	H L X X X	Output corresponding to stored address, L: all others, H							

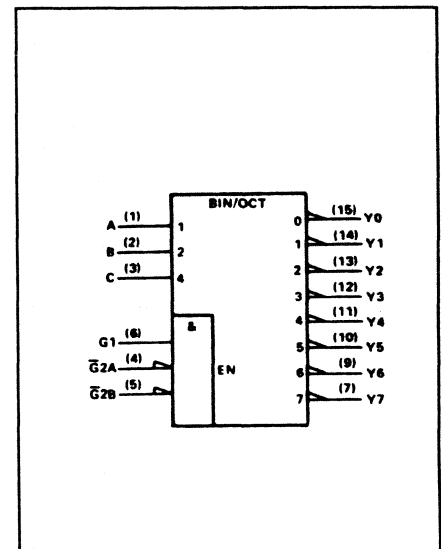
74138

3-naar-8 decoder



Figuur 5/3-13.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
icc				60	6.3		5		80 ³⁾	mA
ios				-40	-20		-30			mA
				-100	-100		-112			
Tph ¹⁾				7.5	18		6		18	ns
							22			
Tph ¹⁾				8	26		6		18	ns
							18			
Tph ²⁾				7	17		4		18	ns
							17			
Tph ²⁾				7	25		5		18	ns
							17			



1) Select to any output (rmax) 2) Enable to any output (max) 3) μA

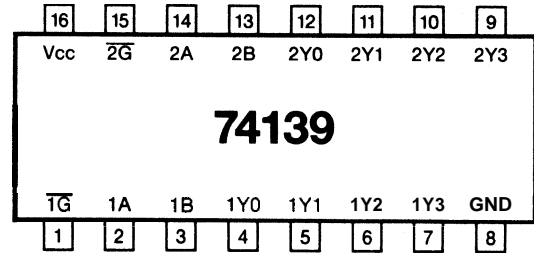
FUNCTION TABLE

ENABLE INPUTS		SELECT INPUTS			OUTPUTS							
G1	$\overline{G2}^*$	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	H	L	H	H	H	H
H	L	H	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	H	L	H	H
H	L	H	H	L	H	H	H	H	H	H	L	H
H	L	H	H	H	H	H	H	H	H	H	H	L

* $\overline{G2} = \overline{G2A} \cdot \overline{G2B}$

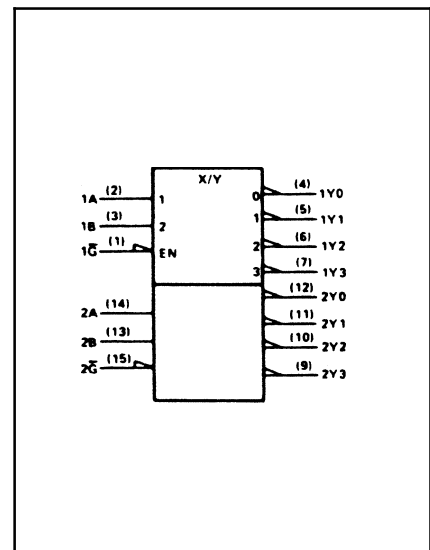
74139

2-naar-4 decoder



Figuur 5/3-139.

LOGICA	TTL	L	F	S	LS ¹⁾	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}				60	6.8				80 ¹⁾	mA
I _{os}				-40 -100	-20 -100					mA
T _{ph} ²⁾				7	18				14	ns
T _{ph} ²⁾				8	25				14	ns
T _{ph} ³⁾				5	16				11	ns
T _{ph} ³⁾				6.5	21				11	ns



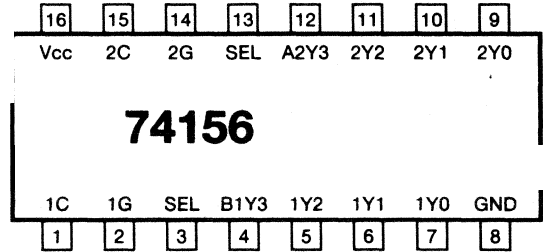
¹⁾ 74 LS 139A ²⁾ select to any output (max) ³⁾ Enable to any output ⁴⁾ μA

FUNCTION TABLE

ENABLE <i>E</i>	INPUTS SELECT		OUTPUTS			
	<i>B</i>	<i>A</i>	<i>Y0</i>	<i>Y1</i>	<i>Y2</i>	<i>Y3</i>
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L

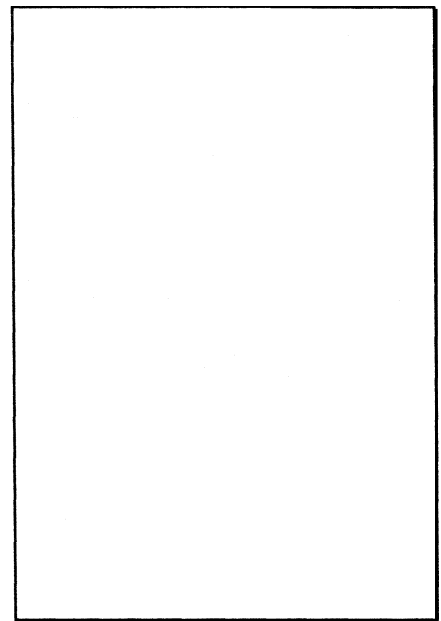
74156

decoder / demultiplexer
 met open collector
 uitgangen 2 2-naar-4
 of 2 1-naar-4 of
 3-naar-8
 of 1-naar-8



Figuur 5/3-156.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABELE PARAMETERS									Eenheid
I_{cc}	25				6.1					mA
T_{plh}¹⁾	15				25					ns
T_{phl}¹⁾	20				34					ns
T_{plh}²⁾	23				31					ns
T_{phl}²⁾	23				34					ns
T_{plh}³⁾	18				32					ns
T_{phl}³⁾	22				32					ns



1) A, B, 2C, 1G, 2G to Y 2) A, B to Y (3 levels) 3) 1C to Y

FUNCTION TABLES
 2-LINE-TO-4-LINE DECODER
 OR 1-LINE-TO-4-LINE DEMULTIPLEXER

INPUTS				OUTPUTS			
SELECT	STROBE	DATA		1Y0	1Y1	1Y2	1Y3
B	A	1G	1C				
X	X	H	X	H	H	H	H
L	L	L	H	L	H	H	H
L	H	L	H	H	L	H	H
H	L	L	H	H	H	L	H
H	H	L	H	H	H	H	L
X	X	X	L	H	H	H	H

INPUTS				OUTPUTS			
SELECT	STROBE	DATA		2Y0	2Y1	2Y2	2Y3
B	A	2G	2C				
X	X	H	X	H	H	H	H
L	L	L	L	L	H	H	H
L	H	L	L	H	L	H	H
H	L	L	L	H	H	L	H
H	H	L	L	H	H	H	L
X	X	X	H	H	H	H	H

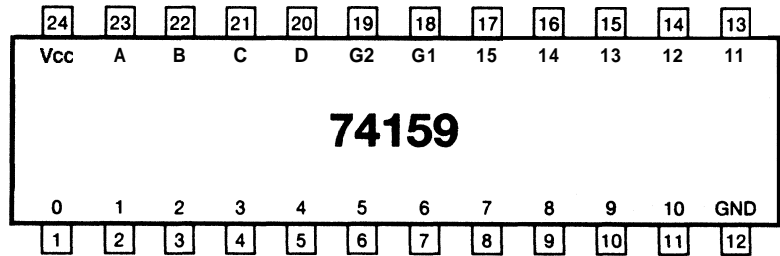
FUNCTION TABLE
 3-LINE-TO-8-LINE DECODER
 OR 1-LINE-TO-8-LINE DEMULTIPLEXER

INPUTS				OUTPUTS							
SELECT	STROBE			(0)	(1)	(2)	(3)	(4)	(5)	(6)	(7)
C†	B	A	OR DATA G‡	2Y0	2Y1	2Y1	2Y3	1Y0	1Y1	1Y2	1Y3
X	X	X	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H
L	H	L	L	H	H	L	H	H	H	H	H
L	H	H	L	H	H	H	L	H	H	H	H
H	L	L	L	H	H	H	H	L	H	H	H
H	L	H	L	H	H	H	H	H	L	H	H
H	H	L	L	H	H	H	H	H	H	L	H
H	H	H	L	H	H	H	H	H	H	H	L

†C = inputs 1C and 2C connected together
 ‡G = inputs 1G and 2G connected together

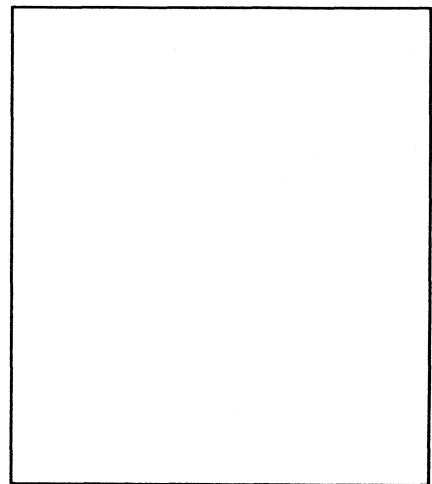
74159

4-naar-16
decoder met open
collector uitgangen



Figuur 5/3-159.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
	VARIABLE PARAMETERS									Eenheid
I _{cc}	34									mA
T _{plh} ¹⁾	23									ns
T _{phl} ¹⁾	24									ns
T _{plh} ²⁾	15									ns
T _{phl} ²⁾	22									ns



¹⁾ A, B, C, D to output ²⁾ Strobe to output.

5/4

Data selectors/digitale multiplexers

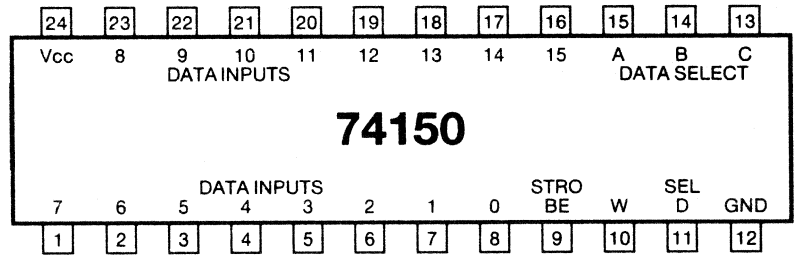
Inhoud

74150	74352
74151	74353
74152	74354
74153	74355
74157	74356
74158	74357
74251	74398
74253	74399
74257	74604
74258	74605
74298	74606
74351	74607

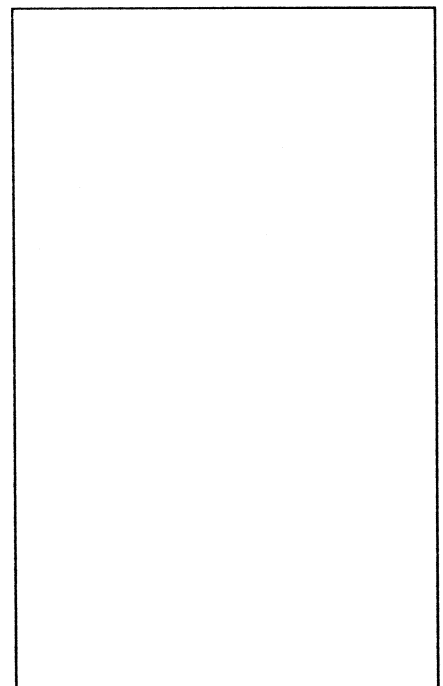
74150

1 uit 16 data selector/multiplexer

Figuur 5/4-150.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	40							0.05 ⁴⁾		mA
I_{os}	-18 -55									mA
T_{plh}¹⁾	8.5							250		ns
T_{phl}¹⁾	13							250		ns
T_{plh}²⁾	23							290		ns
T_{phl}²⁾	22							290		ns
T_{plh}³⁾	15.5							120		ns
T_{phl}³⁾	21							120		ns

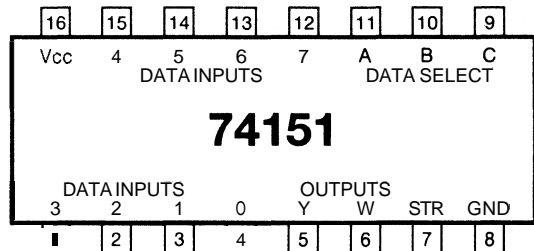


1) E₀ E₁₅ to W 2) A, B, C, D to W 3) Strobe to W 4) μA

INPUTS					OUTPUT
SELECT				STROBE	W
D	C	B	A	S	
X	X	X	X	H	H
L	L	L	L	L	$\overline{E0}$
L	L	L	H	L	$\overline{E1}$
L	L	H	L	L	$\overline{E2}$
L	L	H	H	L	$\overline{E3}$
L	H	L	L	L	$\overline{E4}$
L	H	L	H	L	$\overline{E5}$
L	H	H	L	L	$\overline{E6}$
L	H	H	H	L	$\overline{E7}$
H	L	L	L	L	$\overline{E8}$
H	L	L	H	L	$\overline{E9}$
H	L	H	L	L	$\overline{E10}$
H	L	H	H	L	$\overline{E11}$
H	H	L	L	L	$\overline{E12}$
H	H	L	H	L	$\overline{E13}$
H	H	H	L	L	$\overline{E14}$
H	H	H	H	L	$\overline{E15}$

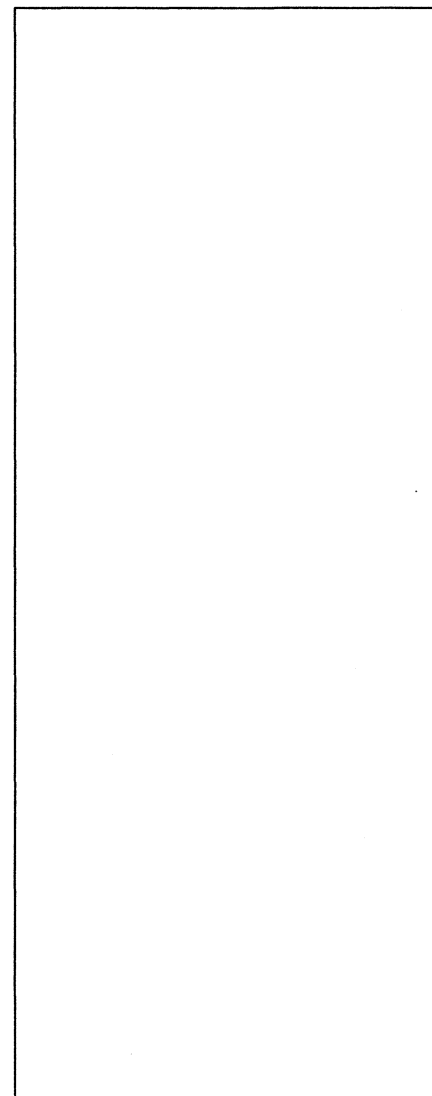
74151

1 uit 8 dataselector/
multiplexer



Figuur 5/4-151.

LOGICA	TTL ¹⁾	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
Icc	29		21	45	6	18.6	7.5	0.05 ⁸⁾	80 ⁸⁾	mA
Ios	-18 -55		-60 -150	-40 -100	-20 -100	-30 -112	-30 -112			mA
Tplh ²⁾	25		4.5 8.0	12	27	4.5 14.5	4 18	240	30	ns
Tphl ²⁾	25		3.2 6.1 4.5	12	18	15 4.5	8 24	240	30	ns
Tplh ³⁾	17		13	10	14	4	7		30	ns
Tphl ³⁾	19		5.0 9.0 3.4	9	20	12 4 4.5	24 7 23		30	ns
Tplh ⁴⁾	21		6.1 4.5	11	26	14 3	18 4	240	15	ns
Tphl ⁴⁾	22		8.5	12	20	11 19	19	240	15	ns
Tplh ⁵⁾	14		5.0 9.5 3.8	9	15	1.5 6	5 19		15	ns
Tphl ⁵⁾	15		7.0	8.5	18	3	5		15	ns
Tplh ⁶⁾	13		3.0 5.7	8	20	10 3 10.5	23 3	170	23	ns
Tphl ⁶⁾	18		2.0 4.0 4.0	8	16	3 11	5 15	170	23	ns
Tplh ⁷⁾	8		9.5 3.7	4.5	13	2 6.5 1	3 15 4	200	23	ns
Tphl ⁷⁾	8		6.5	4.5	12	1	4	200	23	ns



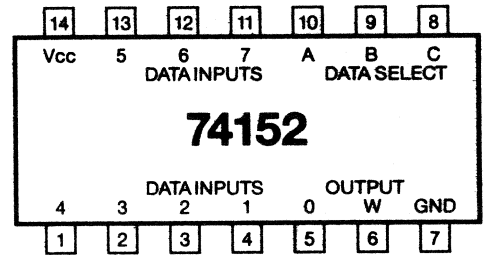
1) 74151A 2) A,B,C to Y 3) A,B,C to W 4) Strobe to Y 5) Strobe to W
6) Do - D7 to Y 7) Do - D7 to W 8) μ A

INPUTS				OUTPUTS	
SELECT			STROBE	V	W
C	B	A	S		
X	X	X	H	L	H
L	L	L	L	D0	$\overline{D0}$
L	L	H	L	D1	$\overline{D1}$
L	H	L	L	D2	$\overline{D2}$
L	H	H	L	D3	$\overline{D3}$
H	L	L	L	D4	$\overline{D4}$
H	L	H	L	D5	$\overline{D5}$
H	H	L	L	D6	$\overline{D6}$
H	H	H	L	D7	$\overline{D7}$

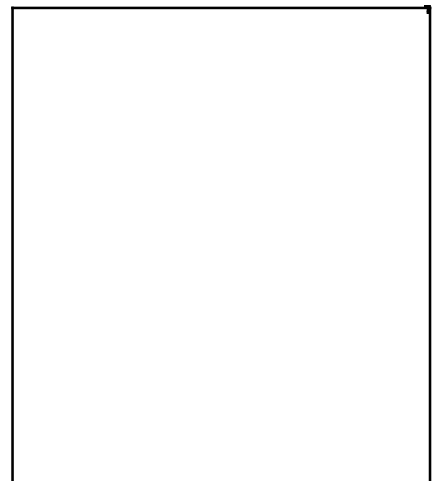
74152

1 uit 8 data selector/
multiplexer

Figuur 5/4-152.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Een- heid
I _{cc}									80 ³⁾	mA
T _{plh} ¹⁾									18	ns
T _{phl} ¹⁾									18	ns
T _{plh} ²⁾									14	ns
T _{phl} ²⁾									14	ns

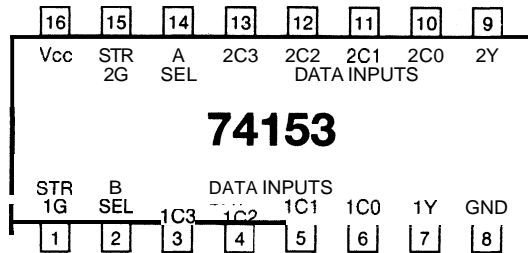


1) A,B,C to W 2) Any D to W 3) μA

SELECT INPUTS			OUTPUT
C	B	A	W
L	L	L	$\overline{00}$
L	L	H	$\overline{01}$
L	H	L	$\overline{02}$
L	H	H	$\overline{03}$
H	L	L	$\overline{04}$
H	L	H	$\overline{05}$
H	H	L	$\overline{06}$
H	H	H	$\overline{07}$

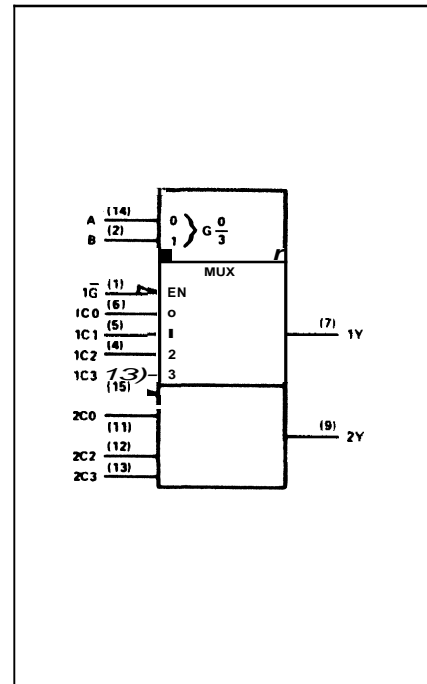
74153

2 4 naar 1 data selectors/
multiplexers



Figuur 5/4-153.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc} ^H _L	36		20	45	6.2	16 21	7.5		804)	mA
I_{os}	-18 -57		-60 -150	-40 -100	-20 -100	-30 -112	-30 -112			mA
$T_{ph}^{1)}$	12		5.3	6	10	2 7	3 10		17	ns
$T_{ph}^{1)}$	15		5.1	6	17	2 8	4 15		17	ns
$T_{ph}^{2)}$	22		8.1	11.5	19	3 12.5	5 21		21	ns
$T_{ph}^{2)}$	22		7.0	12	25	3 11	5 21		21	ns
$T_{ph}^{3)}$	19		7.1	10	16	3 11.5	5 18		11	ns
$T_{ph}^{3)}$	15		5.7	9	21	2 9	5 18		11	ns



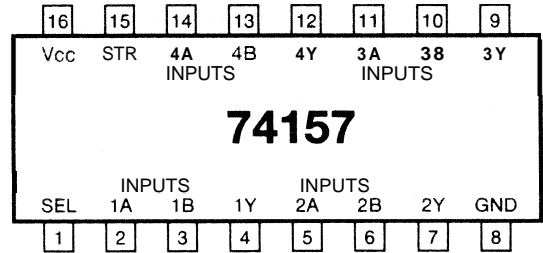
1) Data to Y 2) Select to Y 3) Strobe to Y 4) μA

SELECT INPUTS		DATA INPUTS				STROBE	OUTPUT
B	A	C0	C1	C2	C3	G	V
X	X	X	X	X	X	H	L
L	L	L	X	X	X	L	L
L	L	H	X	X	X	L	H
L	H	X	L	X	X	L	L
L	H	X	H	X	X	L	H
H	L	X	X	L	X	L	L
H	L	X	X	H	X	L	H
H	H	X	X	X	L	L	L
H	H	X	X	X	H	L	H

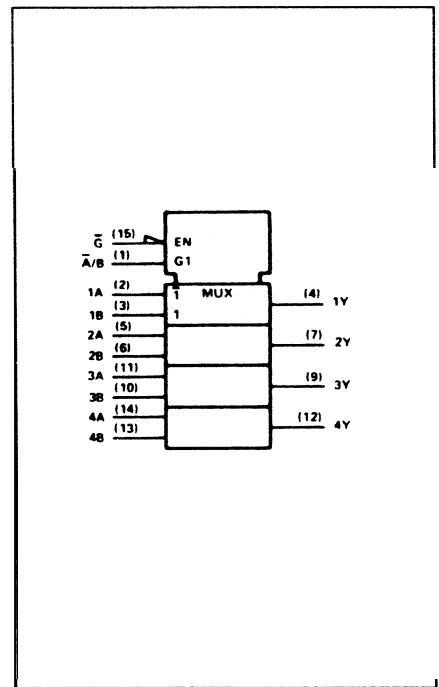
74157

4 2 naar 1 data selectors/multiplexers

Figuur 5/4-157.



LOGICA	TTL	L ⁴⁾	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	30	3	15	50	9.7	17.5	7.8	0.05 ⁵⁾	80 ⁵⁾	mA
I_{os}	-18 -57	-3 -15	1-60 -150	-40 -100	-20 -100	-3.0 -112	1-30 -112			mA
T_{plh}¹⁾	9	40	5.5	5	9	1 6	3.5	150	13	ns
T_{phl}¹⁾	9	40	4.6	4.5	9	1 5.5	5	1150	13	ns
T_{plh}²⁾	13	60	7.6	8.5	13	2 10.5	6	180	16	ns
T_{phl}²⁾	14	60	5.3	9.5	14	2 7.5	6.5	180	16	ns
T_{plh}³⁾	15	70	10.1	9.5	15	2 11	6	180	18	ns
T_{phl}³⁾	18	50	6.3	9.5	18	2 10	6.5	180	18	ns



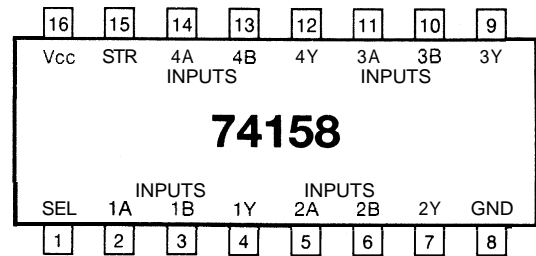
1) Data to Y 2) Strobe to Y 3) Select to Y 4) 74L 157A 5) μA

STROBE	INPUTS		OUTPUT Y		
	SELECT	A	B	'157 'LS157, S157	'LS158 51%
H	X	X	X	L	H
L	L	L	X	L	H
L	L	H	X	H	L
L	H	X	L	L	H
L	H	X	H	H	L

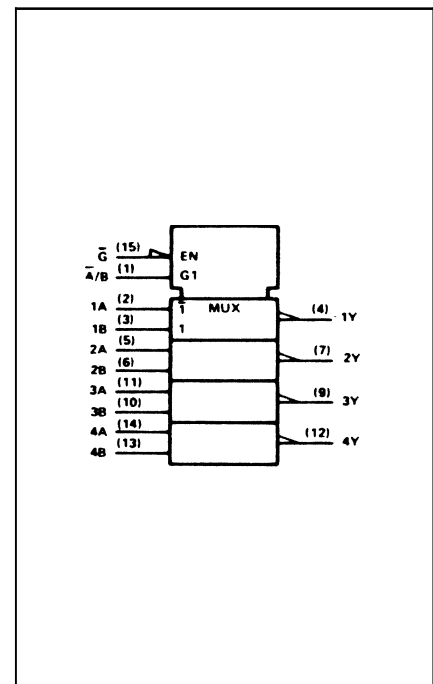
74158

4 2 naar 1 data selectors/
multiplexers met
geïnverteerde ingangen

Figuur 5/4-158.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}			10	39	4.8	15.6	2.3		80 ⁴⁾	mA
I_{os}			-60 -150	-40 -100	-20 -100	-30 -112	-30 -112			mA
T_{plh}¹⁾			4.4	4	7	1 5	3.5		13	ns
T_{phl}¹⁾			3.3	4	10	1 4.5	5		13	ns
T_{plh}²⁾			6.2	6.5	11	2 9.5	6		16	ns
T_{phl}²⁾			6.4	7	18	2 10.5	6.5		18	ns
T_{plh}³⁾			6.4	8	13	2 9.5	6		18	ns
T_{phl}³⁾			6.9	8	16	2 10.5	6.5		18	ns



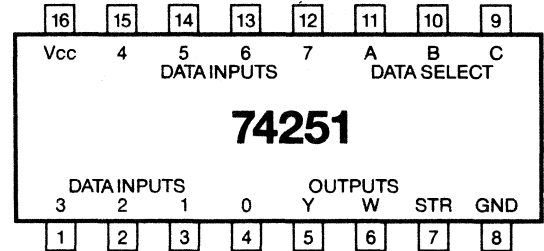
1) Data 2) Strobe 3) Select 4) μA

INPUTS				OUTPUT V	
STROBE	SELECT	A	B	'157 'LS157; 'S157	'LS158 'S158
H	X	X	X	L	H
L	L	L	X	L	H
L	L	H	X	H	L
L	H	X	L	L	H
L	H	X	H	H	L

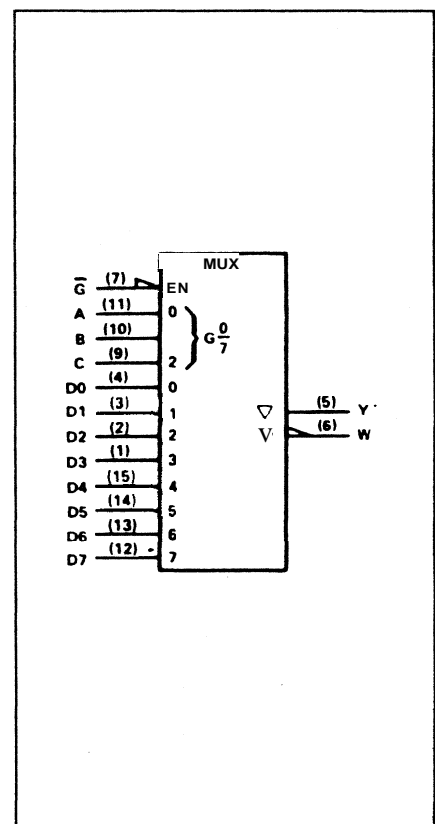
74251

1 uit 8 data selector/multiplexer met wel- en niet-geïnverteerde 3-state uitgangen

Figuur 5/4-251.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
strobe I _{CC} strobe	38			55	7.1 6.1	28	9.4 7		80 ⁵⁾	mA
I _{OS}	-18 -55		-60 -150	-40 -100	-30 -130	-30 -112	-30 -112			mA
T _{plh} ¹⁾	29		9.6	12	29	5	5 18		21	ns
T _{phl} ¹⁾	28		6.9	13	28	5	8 24		21	ns
T _{plh} ²⁾	20		5.9	10	20	4.5	8 24		21	ns
T _{phl} ²⁾	21		5.7	9	21	4.5	7 23		21	ns
T _{plh} ³⁾	17		7.2	8	17	3	2 10		17	ns
T _{phl} ³⁾	18		5.1	8	18	4	3 15		17	ns
T _{plh} ⁴⁾	10		4.1	4.5	10	3	3 15		17	ns
T _{phl} ⁴⁾	9		3.0	4.5	9	2.5	3 15		17	ns

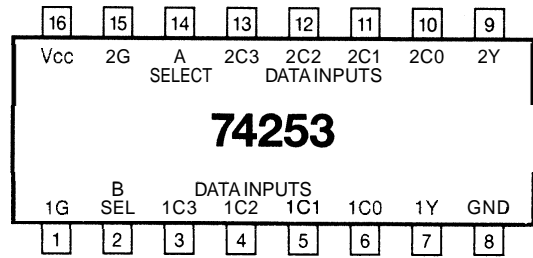


1) A,B,C to Y 2) A,B,C to W 3) Data to Y 4) Data to W 5) μA

INPUTS			OUTPUTS	
SELECT	STROBE		Y	W
C B A	S			
X X X	H		Z	Z
L L L	L		$\overline{00}$	$\overline{00}$
L L H	L		$\overline{01}$	$\overline{01}$
L H L	L		$\overline{02}$	$\overline{02}$
L H H	L		$\overline{03}$	$\overline{03}$
H L L	L		$\overline{04}$	$\overline{04}$
H L H	L		$\overline{05}$	$\overline{05}$
H H L	L		$\overline{06}$	$\overline{06}$
H H H	L		$\overline{07}$	$\overline{07}$

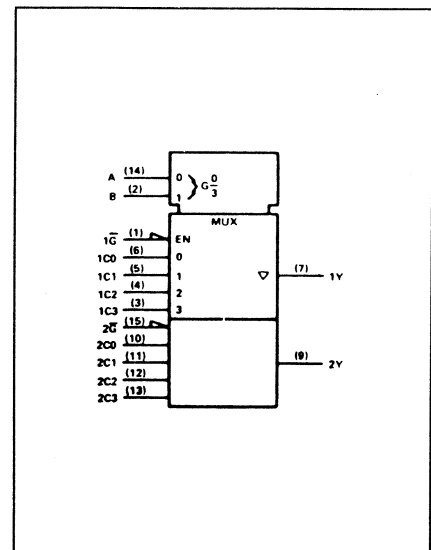
74253

2 1 uit 4 data selectors
met 3-state uitgangen



Figuur 5/4-253.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	$\bar{0}\bar{c}$		11.5/16		7	18/20	6.5		80 ⁴⁾	mA
	oc		³⁾ 16		8.5	21 ³⁾	7.5			
I_{os}			-60		-30	-30	-30			mA
			-150		-130	-112	-112			
$T_{plh}^{1)}$			5.5		17	3	2		16	ns
						7.5	10			
$T_{phl}^{1)}$			5.5		13	3	3		16	ns
						8	14			
$T_{plh}^{2)}$			10.1		30	4	5		19	ns
						13.5	21			
$T_{phl}^{2)}$			9.2		21	4	5		19	ns
						11.5	21			

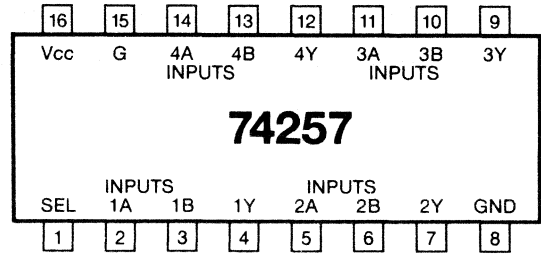


1) Data to Y 2) Select to Y 3) High/Low 4) μA

SELECT INPUTS		DATA INPUTS			OUTPUT CONTROL	OUTPUT
B	A	C0	C1	C2	C3	V
X	X	X	X	X	X	H
L	L	L	X	X	X	L
L	L	H	X	X	X	L
L	L	X	L	X	X	L
L	H	X	H	X	X	L
L	H	X	X	X	X	L
L	X	X	L	X	X	L
H	L	X	X	H	X	L
H	H	X	X	X	L	L
H	H	X	X	X	H	L

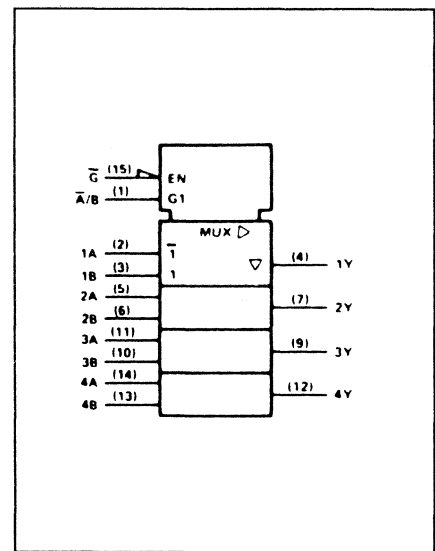
74257

4 2 naar 1 data selectors/multiplexers met 3-state uitgangen



Figuur 5/4-257.

LOGICA	TTL	L	F	S	LS ¹⁾	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H		9	44	8	12.1	3			
	L		14.5	60	12	19	8		80 ⁴⁾	mA
	off		15	64	13	19.7	9			
I_{os}			-60	-40	-30	-30	-30			mA
			-150	-100	-130	-112	-112			
T_{ph}²⁾			4.5	5	8	1	2	10		ns
						5.5	10			
T_{ph}²⁾			4.2	4.5	10	1	3	10		ns
						6	12			
T_{ph}³⁾			10.1	8.5	16	2	7	10		ns
						11	18			
T_{ph}³⁾			6.5	8.5	17	2	6	10		ns
						10	22			

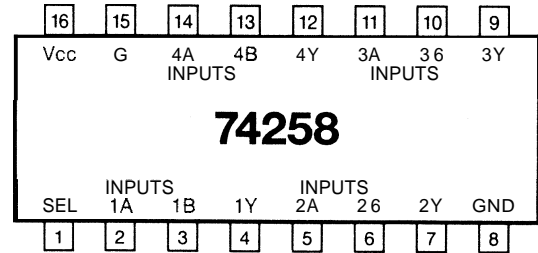


1) 74LS257B 2) Data to any output 3) select to any output 4) μ A

OUTPUT CONTAOL	INPUTS			OUTPUT V	
	SELECT	A	B	'LS257B 'S257	'LS258B 'S258
H	X	X	X	Z	Z
L	L	L	X	L	H
L	L	H	X	H	L
L	H	X	L	L	H
L	H	X	H	H	L

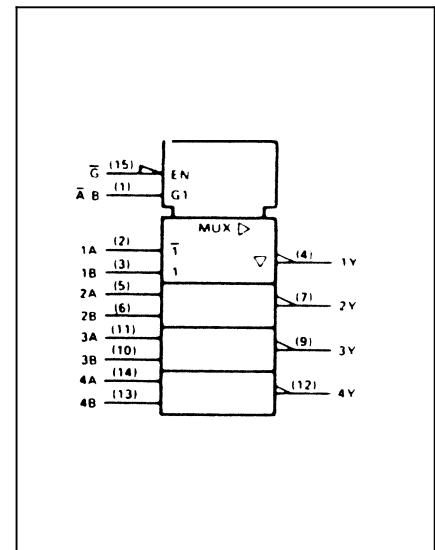
74258

4 2 naar 1 data selectors/
multiplexers met geïnverteerde
3-state uitgangen



Figuur 5/4-258.

LOGICA	TTL	L	F	S	LS ¹⁾	AS	ALS	C	HC		
VARIABLE PARAMETERS										Eenheid	
I_{cc}	H		6.2	36	6	8.4	2.5			80 ⁴⁾	mA
	L		15.1	52	10	15.2	7				
I_{os}	off		11.3	56	11	15.5	8				mA
			-60	-40	-30	-30	-30				
T_{plh}²⁾			4	4	7	1	2		13		ns
						5	8				
T_{phl}²⁾			3.5	4	11	1	2		13		ns
						4	7				
T_{plh}³⁾			6.5	8	14	2	5		13		ns
						9.5	25				
T_{phl}³⁾			7.3	7.5	19	2	8		13		ns
						10	20				

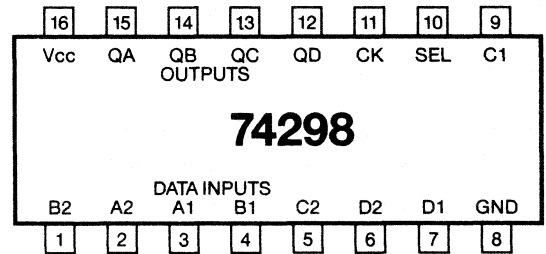


1) 74LS 2586 2) Data to any output 3) select to any output 4) μA

OUTPUT CONTROL	INPUTS			OUTPUT Y	
	SELECT	A	B	'LS257B 'S257	'LS258B 'S258
H	X	X	X	Z	Z
L	L	L	X	L	H
L	L	H	X	H	L
L	H	X	L	L	H
L	H	X	H	H	L

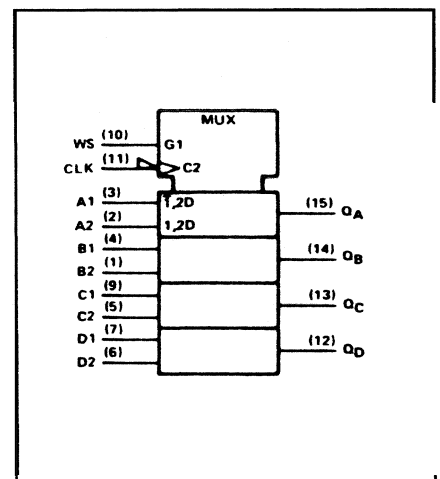
74298

4 multiplexers met elk 2 ingangen en opslag



Figuur 5/4-298.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABELEPARAMETERS										Eenheid	
I _{cc}	H	39		36		13	21			80 ¹⁾	mA
	L						22				
I _{os}	H	-18		-60		-20	-30				mA
	L	-57		-150		-100	-112				
T _{plh}		18		3.5		18	2		15		ns
T _{phl}	H						9				ns
	L	21		3.5		21	1		15		
f _{max}				105			100		33		MHz



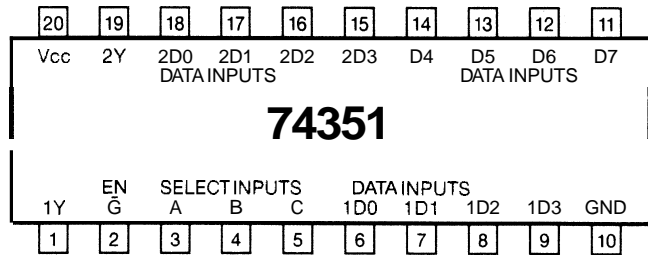
¹⁾ μA

INPUTS		OUTPUTS			
WORD SELECT	CLOCK	Q _A	Q _B	Q _C	Q _D
L	↓	a1	b1	c1	d1
H	↓	a2	b2	c2	d2
X	H	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}

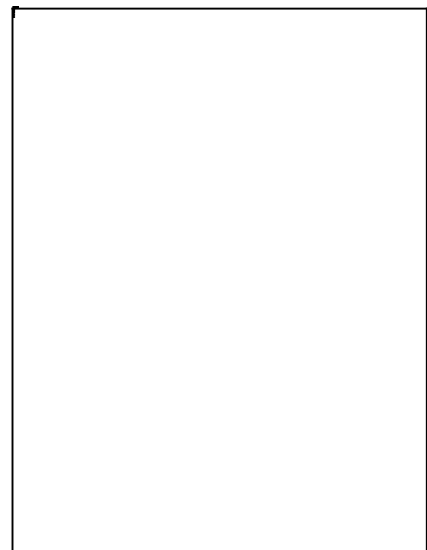
74351

2 8 naar 1 data selectors/
multiplexers met 3-state
uitgangen en 4 gemeen-
schappelijke ingangen

Figuur 5/4-351.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Een- heid
I _{cc}	44									mA
I _{os}	-18 -55									mA
T _{plh} ¹⁾	20									ns
T _{phl} ¹⁾	20									ns
T _{plh} ²⁾	10									ns
T _{phl} ²⁾	10									ns



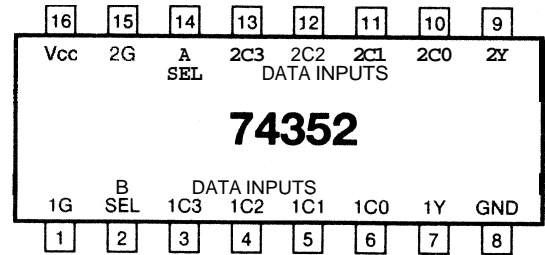
1) Select to Y 2) Data to Y

ENABLE	INPUTS			OUTPUTS		
	\bar{G}	C	B	A	1Y	2Y
H	X	X	X	X	Z	Z
L	L	L	L	L	$\overline{1D0}$	$\overline{2D0}$
L	L	L	H	L	$\overline{1D1}$	$\overline{2D1}$
L	L	H	L	L	$\overline{1D2}$	$\overline{2D2}$
L	L	H	H	L	$\overline{1D3}$	$\overline{2D3}$
L	H	L	L	L	$\overline{D4}$	$\overline{D4}$
L	H	L	H	L	$\overline{D5}$	$\overline{D5}$
L	H	H	L	L	$\overline{D6}$	$\overline{D6}$
L	H	H	H	L	$\overline{D7}$	$\overline{D7}$

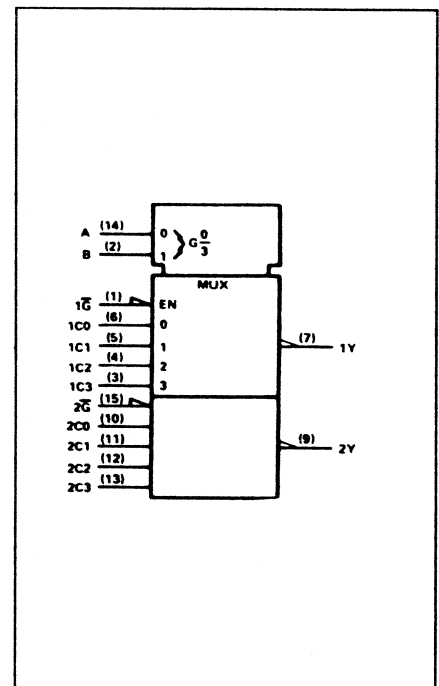
74352

2 4 naar 1 data
selectors/multiplexers

Figuur 5/4-352.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABLE PARAMETERS										Eenheid	
I_{cc}	H		14		-	15.5	6.5			80 ⁴⁾	mA
	L		20		-6.2	17.5					
I_{os}			-60		-20	-30	-30				mA
			-150		-100	-112	-112				
T_{plh}¹⁾			2.0		13	2	3				ns
			7.0			6.5	18				
T_{phl}¹⁾			2.0		17	2	2		14		ns
			6.0			6	13				
T_{plh}²⁾			4.0		19	4	5		17		ns
			13			11	24				
T_{phl}²⁾			4.0		25	4	5		17		ns
			13			13	21				
T_{plh}³⁾			5.0		16	3	4		10		ns
			14			7	18				
T_{phl}³⁾			4.0		21	4	4		10		ns
			11			12	20				



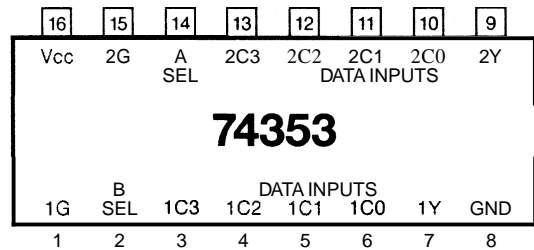
1) Data to Y 2) Select to Y 3) Strobe to Y 4) μA

SELECT INPUTS		DATA INPUTS				STROBE	OUTPUT
B	A	C0	C1	C2	C3	G	V
X	X	X	X	X	X	H	H
L	L	L	X	X	X	L	H
L	L	H	X	X	X	L	L
L	H	X	L	X	X	L	H
L	H	X	H	X	X	L	L
H	L	X	X	L	X	L	H
H	L	X	X	H	X	L	L
H	H	X	X	X	L	L	H
H	H	X	X	X	H	L	L

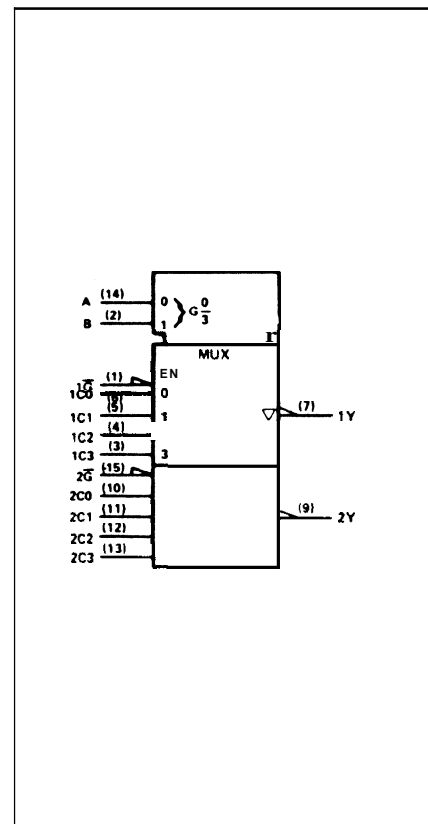
74353

2 4 naar 1 data selectors/
multiplexers met
3-state uitgangen

Figuur 5/4-353.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc} dis ^H _L			23 20		7 8.5	15 18	7 8		805)	mA
I _{os}			-60 -150		-30 -130	-30 -112	-30 -112			mA
T _{plh} ¹⁾			3.0 7.0			3 7.5	4 18		14	ns
T _{phl} ¹⁾			2.0 6.0		13	2 6	3 13		14	ns
T _{plh} ²⁾			5.0 14		20	3 9	5 24		17	ns
T _{phl} ²⁾			4.0 11		21	4 12	5 21		17	ns
T _{plh} ³⁾			3.0 9.0			3 7.5	3 13		11	ns
T _{phl} ³⁾			3.0 9.5			4 11	2 16		11	ns
T _{plh} ⁴⁾			2.0 5.0		27	2 5.5	2 10		13	ns
T _{phl} ⁴⁾			2.0 6.0		12	3 7.5	2 14		13	ns



1) Data to Y 2) Select to Y 3) Output enable time 4) Output disable time 5) μA

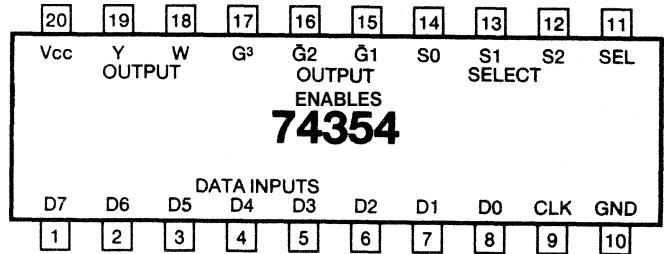
SELECT INPUTS		DATA INPUTS				OUTPUT CONTROL		OUTPUT
B	A	C0	C1	C2	C3	G	Y	
X	X	X	X	X	X	H	Z	
L	L	L	X	X	X	L	H	
L	L	H	X	X	X	L	L	
L	H	X	L	X	X	L	H	
L	L	X	H	X	X	L	L	
H	L	X	X	L	X	L	H	
H	L	X	X	H	X	L	L	
H	H	X	X	X	L	L	H	
H	H	X	X	X	H	L	L	

Select inputs A and B are common to both sections

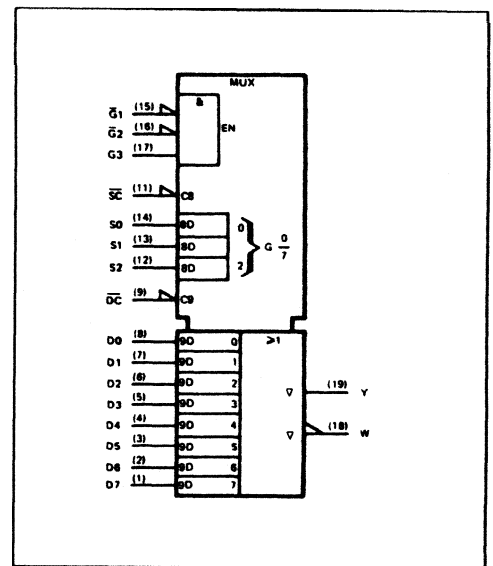
74354

8 naar 1 data selector/
multiplexer met
transparant register en
3-state uitgangen

Figuur 5/4-354.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABELE PARAMETERS										Eenheid	
I _{cc}					29				80 ⁷⁾	mA	
I _{os}					-30 -130					mA	
T _{plh} ¹⁾					24				29	ns	
T _{phl} ¹⁾					23				29	ns	
T _{plh} ²⁾					18				28	ns	
T _{phl} ²⁾					29				28	ns	
T _{plh} ³⁾					29				32	ns	
T _{phl} ³⁾					24				32	ns	
T _{plh} ⁴⁾					28				30	ns	
T _{phl} ⁴⁾					34				30	ns	
T _{plh} ⁵⁾					34				28	ns	
T _{phl} ⁵⁾					31				28	ns	
T _{plh} ⁶⁾					27				26	ns	
T _{phl} ⁶⁾					40				26	ns	

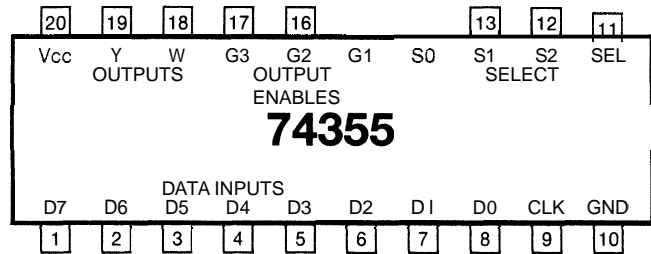


SELECT†			DATA CONTROL ('LS354, 'LS355)	CLOCK ('LS356, 'LS357)	OUTPUT ENABLES	OUTPUTS			
S2	S1	S0			G1	G2	G3	W	Y
X	X	X	X	X	H	X	X	Z	Z
X	X	X	X	X	X	H	X	Z	Z
X	X	X	X	X	X	X	L	Z	Z
L	L	L	L	t	L	L	H	D ₀	D ₀
L	L	L	H	H or L	L	L	H	D _{0n}	D _{0n}
L	L	H	L	t	L	L	H	D ₁	D ₁
L	L	H	H	H or L	L	L	H	D _{1n}	D _{1n}
L	H	L	L	t	L	L	H	D ₂	D ₂
L	H	L	H	H or L	L	L	H	D _{2n}	D _{2n}
L	H	H	L	t	L	L	H	D ₃	D ₃
L	H	H	H	H or L	L	L	H	D _{3n}	D _{3n}
H	L	L	L	t	L	L	H	D ₄	D ₄
H	L	L	H	H or L	L	L	H	D _{4n}	D _{4n}
H	L	H	L	t	L	L	H	D ₅	D ₅
H	L	H	H	H or L	L	L	H	D _{5n}	D _{5n}
H	H	L	L	t	L	L	H	D ₆	D ₆
H	H	L	H	H or L	L	L	H	D _{6n}	D _{6n}
H	H	H	L	t	L	L	H	D ₇	D ₇
H	H	H	H	H or L	L	L	H	D _{7n}	D _{7n}

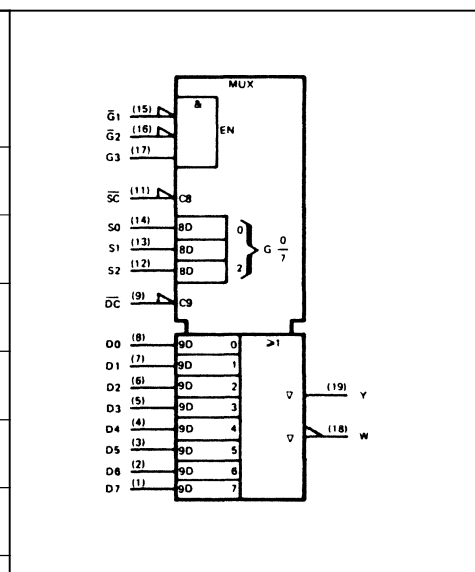
1) D_N to Y 2) D_N to W 3) S_N to Y 4) S_N to W 5) SC to Y 6) SC to W 7) μA

74355

8 naar 1 data selector/
multiplexer met transparant
register en open collector
uitgangen



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABELE PARAMETERS										Eenheid	
I _{cc}					29						mA
T _{plh} ¹⁾					34						ns
T _{ph} ¹⁾					26						ns
T _{plh} ²⁾					30						ns
T _{ph} ²⁾					33						ns
T _{plh} ³⁾					39						ns
T _{ph} ³⁾					36						ns
T _{plh} ⁴⁾					32						ns
T _{ph} ⁴⁾					39						ns
T _{plh} ⁵⁾					45						ns
T _{ph} ⁵⁾					42						ns
T _{plh} ⁶⁾					44						ns
T _{ph} ⁶⁾					45						ns



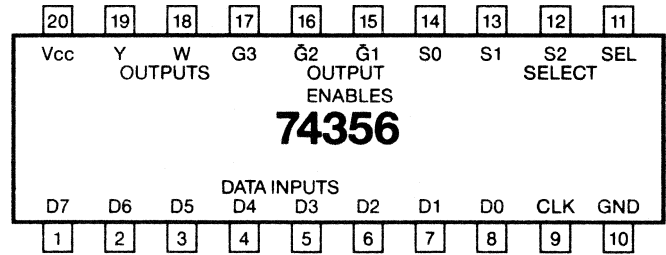
INPUTS				CLOCK	OUTPUT	OUTPUTS			
I LS354				I LS356	ENABLES				
X	X	X	X	X	H	X	Z	Z	
X	X	X	X	X	X	X	X	Z	Z
X	X	X	X	X	X	X	L	Z	Z
L	L	L	L	1	L	L	H	00	00
L	L	L	H	Hor	L	L	H	00 _n	00 _n
L	L	H	L	1	L	L	H	01	01
L	L	H	H	Hor	L	L	H	01 _n	01 _n
L	H	L	L	1	L	L	H	02	02
L	H	L	H	Hor	L	L	H	02 _n	02 _n
L	H	H	L	1	L	L	H	03	03
L	H	H	H	Hor	L	L	H	03 _n	03 _n
H	L	L	L	1	L	L	H	04	04
H	L	L	H	Hor	L	L	H	04 _n	04 _n
H	L	H	L	1	L	L	H	05	05
H	L	H	H	Hor	L	L	H	05 _n	05 _n
H	H	L	L	1	L	L	H	06	06
H	H	L	H	Hor	L	L	H	06 _n	06 _n
H	H	H	L	1	L	L	H	07	07
H	H	H	H	Hor	L	L	H	07 _n	07 _n

1) D_N to Y 2) D_N to W 3) S_N to Y 4) S_N to W 5) $\bar{S}C$ to Y 6) $\bar{S}C$ to W

74356

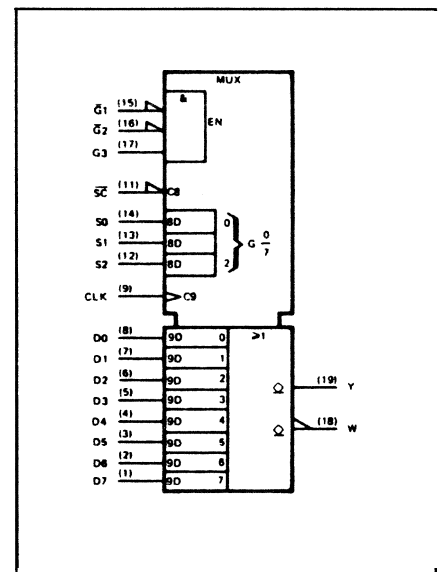
8 naar 1 edge triggered, data selector/multiplexer met transparant register en 3-state uitgangen

Figuur 5/4-356.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc Dis}					29				80 ⁵⁾	mA
I _{os}					-30 -130					mA
T _{plh} ¹⁾					30				32	ns
T _{phl} ¹⁾					28				32	ns
T _{plh} ²⁾					36				30	ns
T _{phl} ²⁾					30				30	ns
T _{plh} ³⁾					36				26	ns
T _{phl} ³⁾					40				26	ns
T _{plh} ⁴⁾					32				26	ns
T _{phl} ⁴⁾					36				26	ns

1) S_N to Y 2) S_N to W 3) S_C to Y 4) S_C to W 5) μA

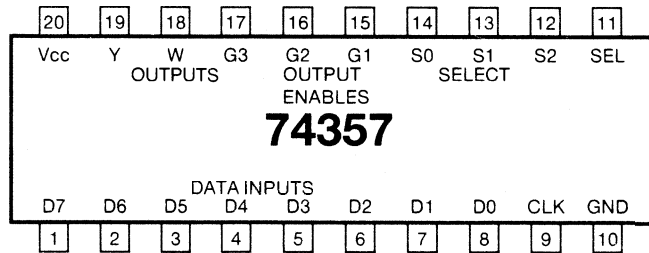


SELECT†			INPUTS DATA CONTROL ('LS354, 'LS355)	CLOCK ('LS356, 'LS357)	OUTPUT ENABLES	OUTPUTS
S2	S1	S0			G1 G2 G3	W Y
X	X	X	X	X	H X X	Z Z
X	X	X	X	X	X H X	Z Z
X	X	X	X	X	X X L	Z Z
L	L	L	L	t	L L H	\bar{D}_0 D ₀
L	L	L	H	HorL	L L H	\bar{D}_0_n D _{0_n}
L	L	H	L	t	L L H	\bar{D}_1 D ₁
L	L	H	H	HorL	L L H	\bar{D}_1_n D _{1_n}
L	H	L	L	t	L L H	\bar{D}_2 D ₂
L	H	L	H	HorL	L L H	\bar{D}_2_n D _{2_n}
L	H	H	L	t	L L H	\bar{D}_3 D ₃
L	H	H	H	HorL	L L H	\bar{D}_3_n D _{3_n}
H	L	L	L	t	L L H	\bar{D}_4 D ₄
H	L	L	H	HorL	L L H	\bar{D}_4_n D _{4_n}
H	L	H	L	†	L L H	\bar{D}_5 D ₅
H	L	H	H	HorL	L L H	\bar{D}_5_n D _{5_n}
H	H	L	L	†	L L H	\bar{D}_6 D ₆
H	H	L	H	HorL	L L H	\bar{D}_6_n D _{6_n}
H	H	H	L	†	L L H	\bar{D}_7 D ₇
H	H	H	H	HorL	L L H	\bar{D}_7_n D _{7_n}

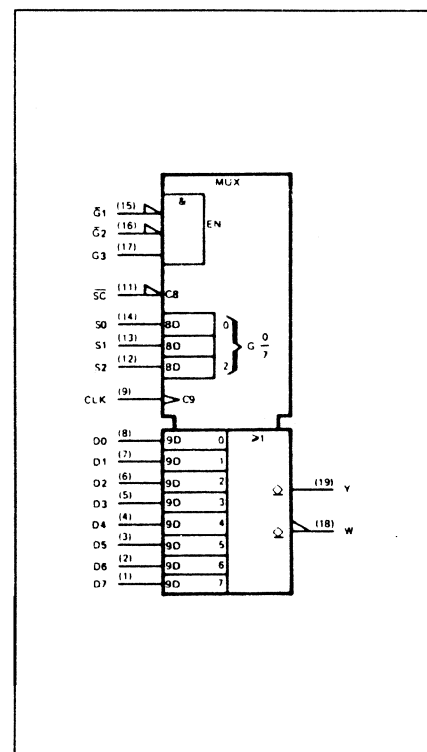
74357

8 naar 1 edge triggered data selector/multiplexer met transparant register en open collector uitgangen

Figuur 5/4-357.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}										mA
T _{plh} ¹⁾					38					ns
T _{phl} ¹⁾					40					ns
T _{plh} ²⁾					38					ns
T _{phl} ²⁾					35					ns
T _{plh} ³⁾					44					ns
T _{phl} ³⁾					41					ns
T _{plh} ⁴⁾					41					ns
T _{phl} ⁴⁾					41					ns

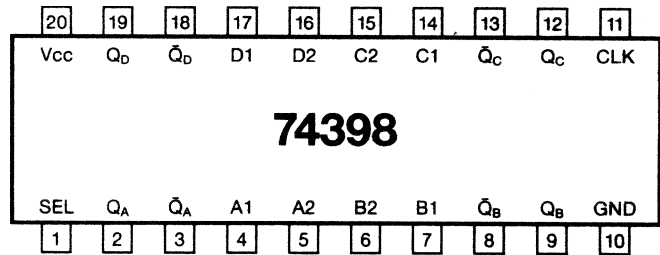


1) S_N to Y 2) S_N to W 3) $\overline{S_C}$ to Y 4) $\overline{S_C}$ to W

INPUTS			CONTROL ('LS355)	CLOCK ('LS356, 'LS357)	OUTPUT ENABLES			OUTPUTS	
S2	S1	S0			$\overline{G_1}$	$\overline{G_2}$	G3	W	Y
X	X	X	X	X	H	X	X	Z	Z
X	X	X	X	X	X	H	X	Z	Z
X	X	X	X	X	X	X	L	Z	Z
L	L	L	L	↑	L	L	H	D ₀	D _{0n}
L	L	L	H	Hor	L	L	H	$\overline{D_0}$	D _{0n}
L	L	H	L	t	L	L	H	D ₁	D _{1n}
L	L	H	H	Hor	L	L	H	$\overline{D_1}$	D _{1n}
L	H	L	L	t	L	L	H	D ₂	D _{2n}
L	H	L	H	Hor	L	L	H	$\overline{D_2}$	D _{2n}
L	H	H	L	↑	L	L	H	D ₃	D _{3n}
L	H	H	H	Hor	L	L	H	$\overline{D_3}$	D _{3n}
H	L	L	L	↑	L	L	H	D ₄	D _{4n}
H	L	L	H	Hor	L	L	H	$\overline{D_4}$	D _{4n}
H	L	H	L	t	L	L	H	D ₅	D _{5n}
H	L	H	H	Hor	L	L	H	$\overline{D_5}$	D _{5n}
H	H	L	L	↑	L	L	H	D ₆	D _{6n}
H	H	L	H	Hor	L	L	H	$\overline{D_6}$	D _{6n}
H	H	H	L	↑	L	L	H	D ₇	D _{7n}
H	H	H	H	Hor	L	L	H	$\overline{D_7}$	D _{7n}

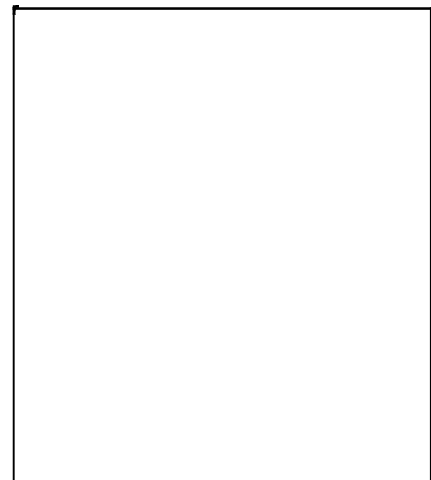
74398

4 2 naar 1 multiplexers met opslag en complementaire uitgangen



Figuur 5/4-398.

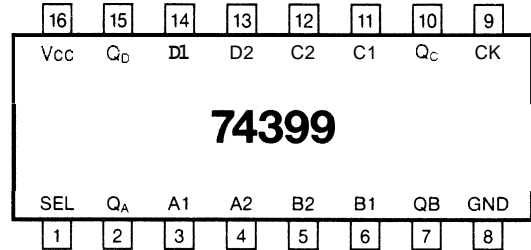
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	Eenheid
VARIABELE PARAMETERS										
icc			25		7.3					mA
ios			-60 -150		-20 -100					mA
Tplh			6.0		18					ns
Tphi			8.5		21					ns
f max			140							MHz



INPUTS		OUTPUTS			
WORD SELECT	CLOCK	QA	QB	QC	QD
L	t	a1	b1	c1	d1
H	t	a2	b2	c2	d2
X	L	QA0	QB0	QC0	QD0

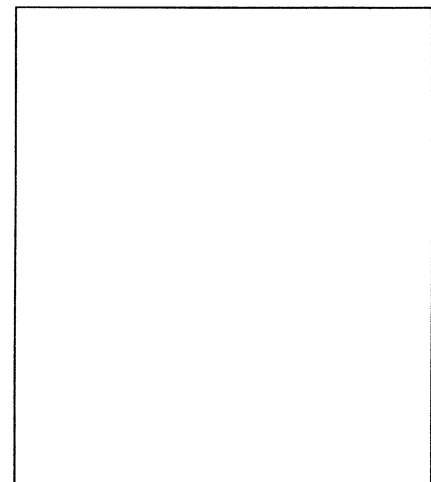
74399

4 2 naar 1 multiplexers met opslag



Figuur 5/4-399.

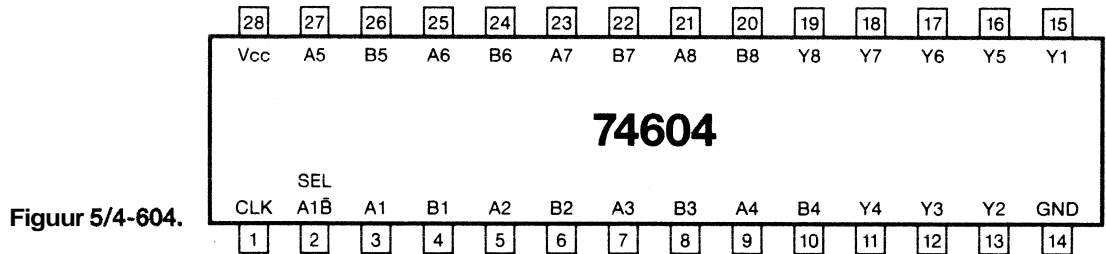
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}			22		7.3					mA
I_{os}			-60 -150		-20 -100					mA
T_{plh}			6.0		1 8					ns
T_{phl}			8.5		21					ns
f_{rmax}			140							MHz



INPUTS		OUTPUTS			
WORD SELECT	CLOCK	Q _A	Q _B	Q _C	Q _D
L	t	a1	b1	c1	d1
H	t	a2	b2	c2	d2
x	L	Q _{A0}	Q _{B0}	Q _{C0}	Q _{D0}

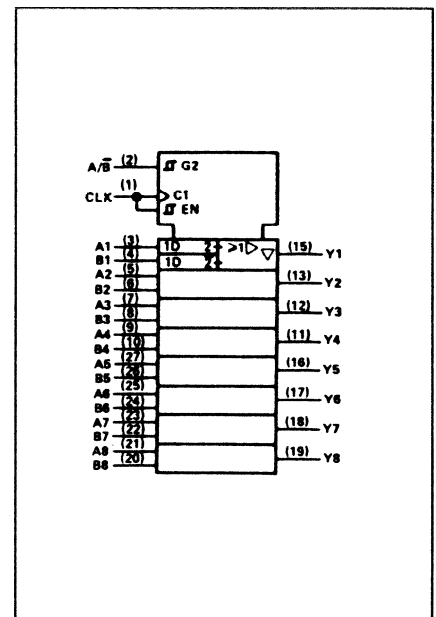
74604

8 multiplexed latches met elk 2 ingangen en 3-state uitgangen, maximum snelheid



Figuur 5/4-604.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}					55				80 ³⁾	mA
I_{os}			-60 -150		-30 -130					mA
T_{ph}¹⁾			11		15				23	ns
T_{ph}¹⁾			10		23				23	ns
f_{max}			100						25	MHz
T_{ph}²⁾			11		31					ns
T_{ph}²⁾			10		19					ns



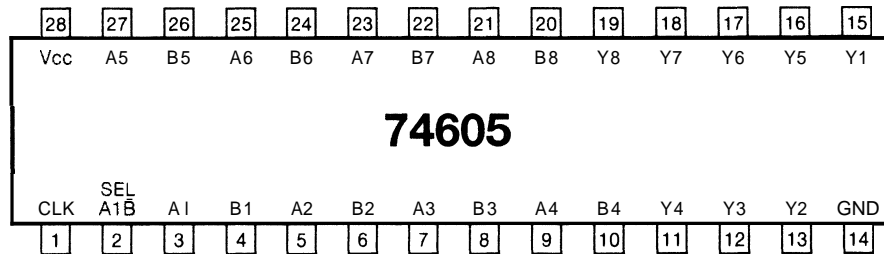
¹⁾ Select A/B ²⁾ Select \bar{A}/\bar{B}

INPUTS				OUTPUTS
A1-A8	B1-B8	SELECT A/B	CLOCK	Y1-Y8
A data	B data	L	↑	B data
A data	B data	H	↑	A data
X	X	X	L	Z or Off
X	X	L	H	B register stored data
X	X	H	H	A register stored data

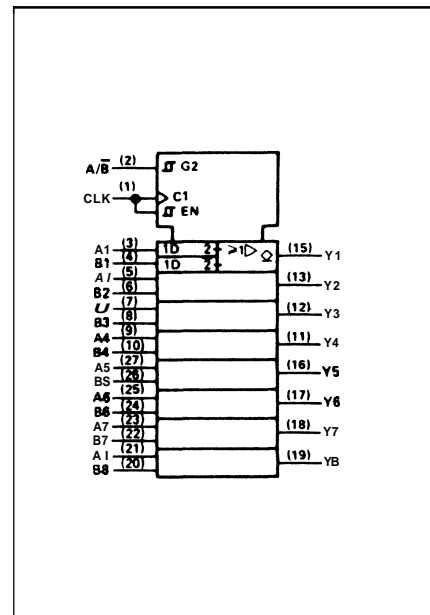
74605

8 multiplexed latches met elk 2 ingangen en open collector uitgangen, maximum snelheid

Figuur 5/4-605.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}					40					mA
I _{os}			-60 -150							mA
T _{plh} ¹⁾			15		28					ns
T _{phl} ¹⁾			10		28					ns
f _{max}			100							MHz
T _{plh} ²⁾			15		39					ns
T _{phl} ²⁾			10		25					ns

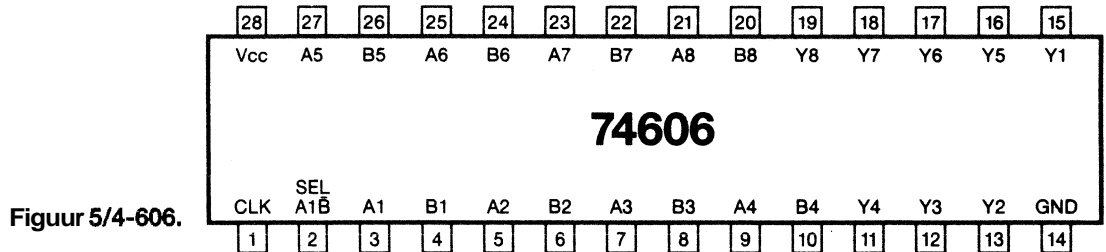


1) Select A/B 2) Select A/B-bar

INPUTS				OUTPUTS Y1-Y8
A1-A8	B1-B8	SELECT A/B	CLOCK	
A data	B data	L	↑	B data
A data	B data	H	↓	A data
X	X	X	L	Z or Off
X	X	L	H	B register stored data
X	X	H	H	A register stored data

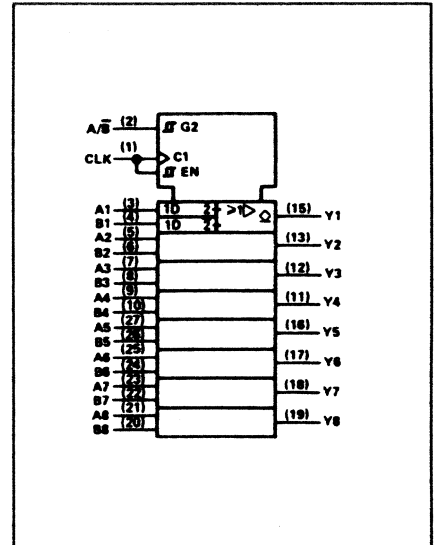
74606

8 multiplexed latches met elk 2 ingangen en 3-state uitgangen, zonder storings pieken



Figuur 5/4-606.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABLE PARAMETERS										Eenheid	
I_{cc}					55						mA
I_{os}					-30 -130						mA
T_{plh}¹⁾					36						ns
T_{phl}¹⁾					16						ns
T_{plh}²⁾					22						ns
T_{phl}²⁾					22						ns

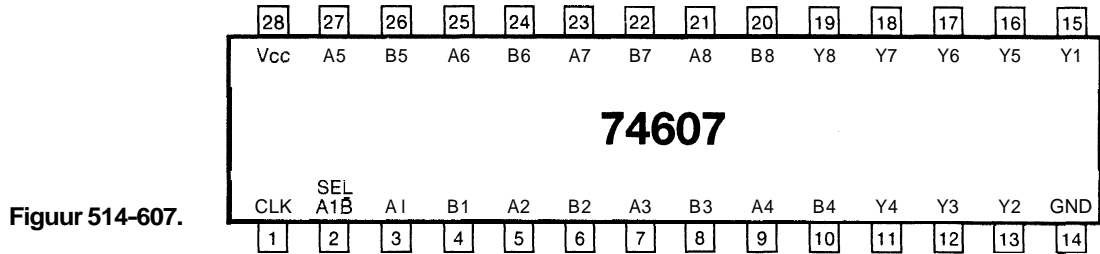


1) Select A/B 2) Select \bar{A}/\bar{B}

INPUTS				OUTPUTS
A1-A8	B1-B8	SELECT A/B	CLOCK	Y1-V8
A data	B data	L	↑	B data
A data	B data	H	↑	A data
X	X	X	L	Z or Off
X	X	L	H	B register stored data
X	X	H	H	A register stored data

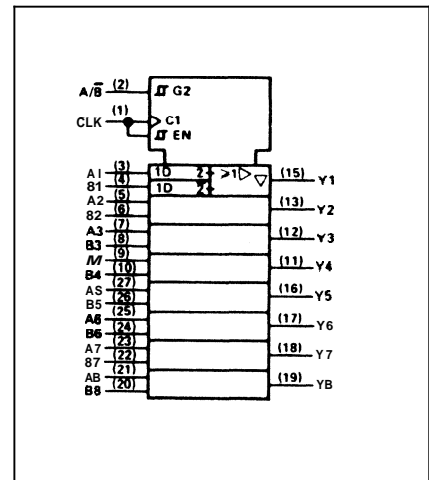
74607

8 multiplexed latches met elk 2 ingangen en open collector uitgangen, maximum snelheid



Figuur 514-607.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABELE PARAMETERS										Eenheid	
I _{cc}					40						mA
T _{plh} ¹⁾					51						ns
T _{phl} ¹⁾					21						ns
T _{plh} ²⁾					28						ns
T _{phl} ²⁾					28						ns



1) Select A/B 2) Select \bar{A}/B

INPUTS				OUTPUTS
A1-A8	B1-B8	SELECT A/B	CLOCK	Y1-Y8
A data	B data	L	↑	B data
A data	B data	H	↑	A data
X	X	X	L	Z or Off
X	X	L	H	B register stored data
X	X	H	H	A register stored data

6

Digitale rekenkundige schakelingen

Inhoud

- 611 Half adders
- 612 Full adders
(*basiswerk + aanvulling 4*)
- 613 Magnitude comparatoren
(*basiswerk*)
- 614 Binaire multipliers
- 615 Pariteits-generatoren
- 616 Arithmetic logic units (ALU's)
- 6/7 Diversen

6/2

Full Adders

Inhoud

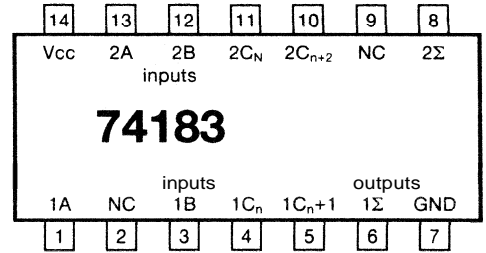
612.2 Full Adders 74xx-serie

- 7480 Gated full adder
- 7482 2 bits binaire full adder
- 7483 4 bits binaire full adder met snelle carry
- 74183 2 x carry-save full adder
- 74283 4 bits binaire full adder

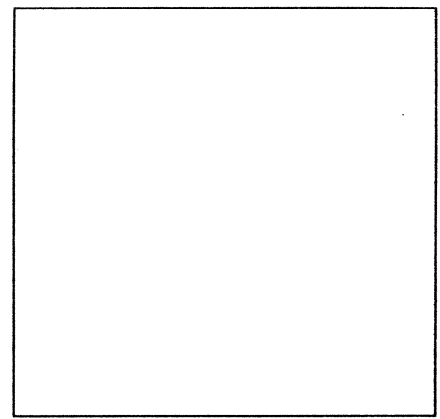
74183

2 carry-save full adders

Figuur 6/2-183.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H				8					mA
	L				10					
I _{os}					-20					mA
					-100					
T _{plh}					9					ns
T _{phl}					20					ns



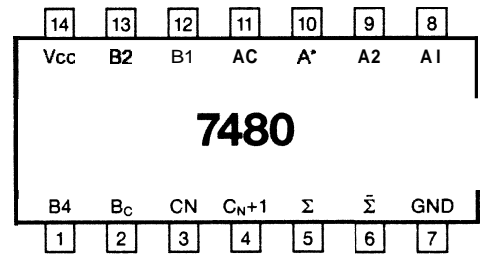
INPUTS			OUTPUTS	
C _n	B	A	Σ	C _{n+1}
L	L	L	L	L
L	L	H	H	L
L	H	L	H	L
L	H	H	L	H
H	L	L	H	L
H	L	H	L	H
H	H	L	L	H
H	H	H	H	H

6/2.2

Full Adders 74xx-serie

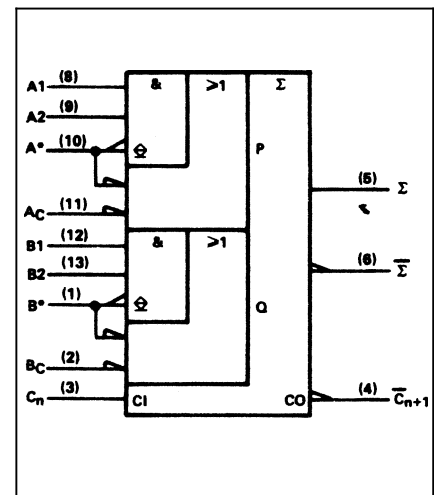
7480

Gated full adder,
geinverteerde in- en uitgangen



Figuur 6/2-80.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	21									mA
I_{os}	-18 -57									mA
$T_{plh}^{1)}$	13									ns
$T_{phl}^{1)}$	8									ns
$T_{plh}^{2)}$	18									ns
$T_{phl}^{2)}$	38									ns
$T_{plh}^{3)}$	52									ns
$T_{phl}^{3)}$	62									ns
$T_{plh}^{4)}$	38									ns
$T_{phl}^{4)}$	56									ns



INPUTS			OUTPUTS		
C_n	B	A	C_{n+1}	$\bar{\Sigma}$	Σ
L	L	L	H	H	L
L	L	H	H	L	H
L	H	L	H	L	H
L	H	H	L	H	L
H	L	L	H	L	H
H	L	H	L	H	L
H	H	L	L	H	L
H	H	H	L	L	H

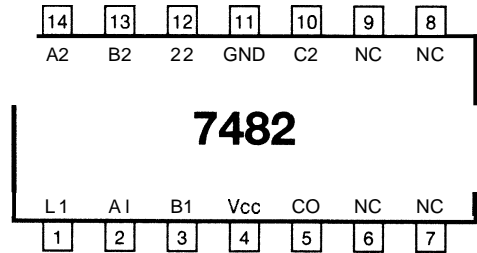
1) C_n to C_{n+1} 2) B_c to C_{n+1} 3) A_c to Σ 4) B_c to Σ

2.2 74xx-serie

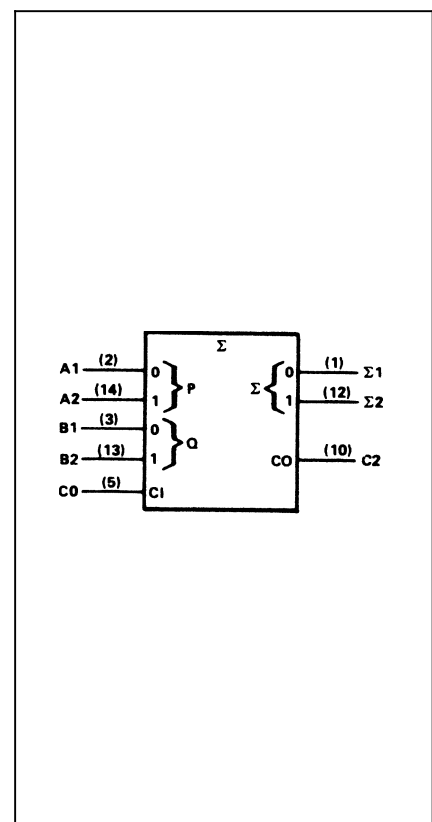
7482

2-bits
binaire full adder

Figuur 6/2-82.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I _{cc}	35 -70									mA
I _{os}	-18 -70									mA
T _{plh} ¹⁾ _{max}	34									ns
T _{phl} ¹⁾ _{max}	40									ns
T _{plh} ²⁾ _{max}	40									ns
T _{phl} ²⁾ _{max}	35									ns
T _{plh} ³⁾ _{max}	38									ns
T _{phl} ³⁾ _{max}	42									ns
T _{plh} ⁴⁾ _{max} ^{W/P}	12 19									ns
T _{phl} ⁴⁾ _{max} ^{typ}	17 27									ns



1) CO to Σ1 2) B2 to Σ2 3) CO to Σ2 4) CO to C2

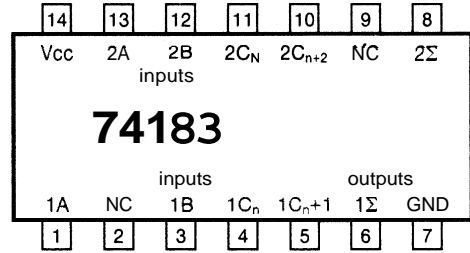
INPUTS				OUTPUTS					
A1	B1	A2	B2	WHEN CO = L			WHEN CO = H		
				Σ1	Σ2	C2	Σ1	Σ2	C2
L	L	L	L	L	L	L	H	L	L
H	L	L	L	H	L	L	L	H	L
L	H	L	L	H	L	L	L	H	L
H	H	L	L	L	H	L	H	H	L
L	L	H	L	L	H	L	H	H	L
H	L	H	L	H	H	L	L	L	H
L	H	H	L	H	H	L	L	L	H
H	H	H	L	L	L	H	H	L	H
L	L	L	H	L	H	L	H	H	L
H	L	L	H	H	H	L	L	L	H
L	H	L	H	H	H	L	L	L	H
H	H	L	H	L	L	H	H	L	H
L	L	H	H	L	L	H	H	L	H
H	L	H	H	H	L	H	L	H	H
L	H	H	H	H	L	H	L	H	H
H	H	H	H	L	H	H	H	H	H

2.2 74xx-serie

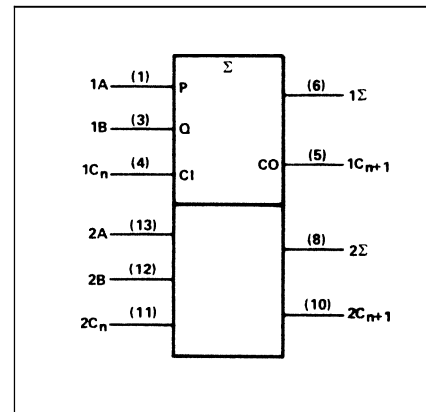
74183

2 carry-save full adders

Figuur 6/2-183.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H L				8 10					mA
I_{os}					-20 -100					mA
T_{plh}					9					ns
T_{phl}					20					ns



INPUTS			OUTPUTS	
C_n	B	A	Σ	C_{n+1}
L	L	L	L	L
L	L	H	H	L
L	H	L	H	L
L	H	H	L	H
H	L	L	H	L
H	L	H	L	H
H	H	L	L	H
H	H	H	H	H

2.2 74xx-serie

6/3

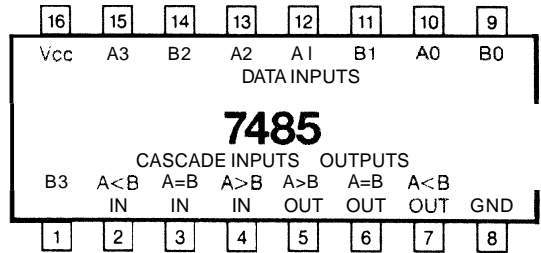
Magnitude comparatoren

Inhoud

7485
74682
74083
74684
74685
74686
74687
74885

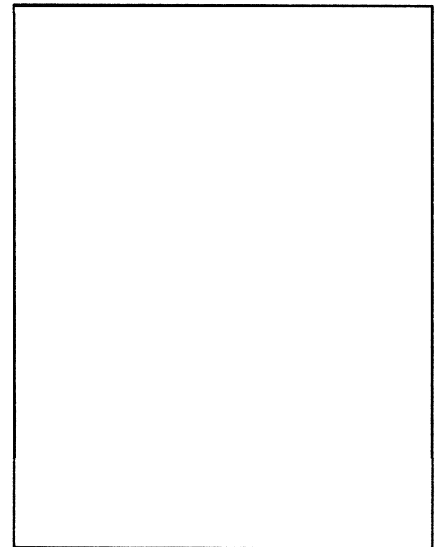
7485

4 bits magnitude comparator



Figuur 3/3-85.

LOGICA	TTL	L	F	C	LS	AC	ALS	C	HC		
VARIABELE PARAMETERS										Eenheid	
I_{cc}	H L	55	6.6 7.0	40	73	10.4			0.05 ³⁾	80 ³⁾	mA
I_{os}		-18 -55	-3 -15	-60 -150	-40 -100	-20 -100					mA
$T_{plh}^{2)}$		17	70	5 16	10.5	24			250	26	ns
$T_{phi}^{1)}$		20	55		11	20			250	26	ns
$T_{phi}^{2)}$		23	70		12	27			250	22	ns
$T_{phi}^{2)}$		20	55		11	23			250	22	ns



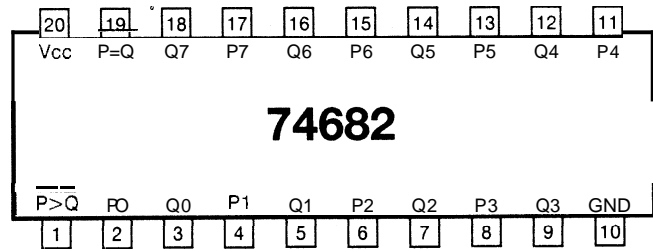
¹⁾ A, B to A>B, A<B (3 gate levels) ²⁾ A, B to A=B ³⁾ μA

COMPARING INPUTS				CASCADING INPUTS			OUTPUTS		
A3, B3	A2, B2	A1, B1	A0, B0	A > B	A < B	A = B	A > B	A < B	A = B
A3 > B3	X	X	X	X	X	X	H	L	L
A3 < B3	X	X	X	X	X	X	L	H	L
A3 = B3	X	X	X	X	X	X	H	L	L
A3 > B3	A2 > B2	X	X	X	X	X	L	H	L
A3 > B3	A2 < B2	X	X	X	X	X	L	H	L
A3 > B3	A2 = B2	A1 > B1	X	X	X	X	H	L	L
A3 > B3	A2 = B2	A1 < B1	X	X	X	X	L	H	L
A3 > B3	A2 = B2	A1 = B1	A0 > B0	X	X	X	H	L	L
A3 > B3	A2 = B2	A1 = B1	A0 < B0	X	X	X	L	H	L
A3 > B3	A2 = B2	A1 = B1	A0 = B0	H	L	L	H	L	L
A3 > B3	A2 > B2	A1 > B1	A0 > B0	L	H	L	L	H	L
A3 > B3	A2 > B2	A1 > B1	A0 > B0	L	L	H	L	L	U
A3 > B3	A1 > B1	A1 > B1	A0 > B0	X	X	H	L	L	H
A3 > B3	A2 > B2	A1 = B1	A0 > B0	H	H	L	L	L	L
A3 > B3	A2 > B2	A1 = B1	A0 > B0	L	L	L	H	H	L

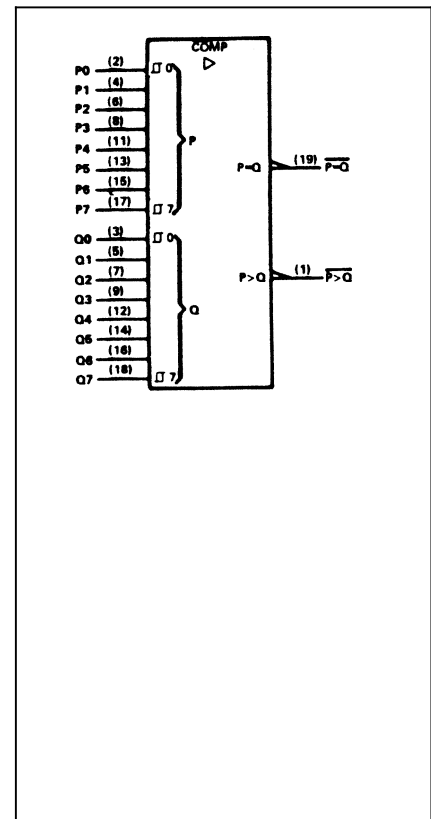
74682

8 bits magnitude comparator
20 kΩ pull-up op ingangen

F 3/3-682.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I _{cc}	H L				42				80 ³⁾	mA
I _{os}					-20 -100					mA
T _{plh} ¹⁾					13				26	ns
T _{phl} ¹⁾					15				26	ns
T _{phl} ²⁾					14				26	ns
T _{phl} ²⁾					15				26	ns
T _{phl} ²⁾					20				26	ns
T _{phl} ²⁾					15				26	ns
T _{phl} ²⁾					21				26	ns
T _{phl} ²⁾					19				26	ns



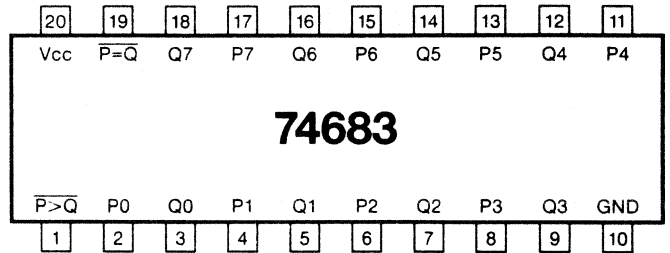
1) P to $\overline{P=Q}$ 2) Q to $\overline{P=Q}$ 3) P to $\overline{P>Q}$ 4) Q to $\overline{P<Q}$ 5) μA

DATA	INPUTS		OUTPUTS	
	P, Q	ENABLES $\overline{G1}, \overline{G2}$	$\overline{P=Q}$	$\overline{P>Q}$
P = Q	L	L	L	H
P > Q	L	L	H	L
P < Q	L	L	H	H
X	H	H	H	H

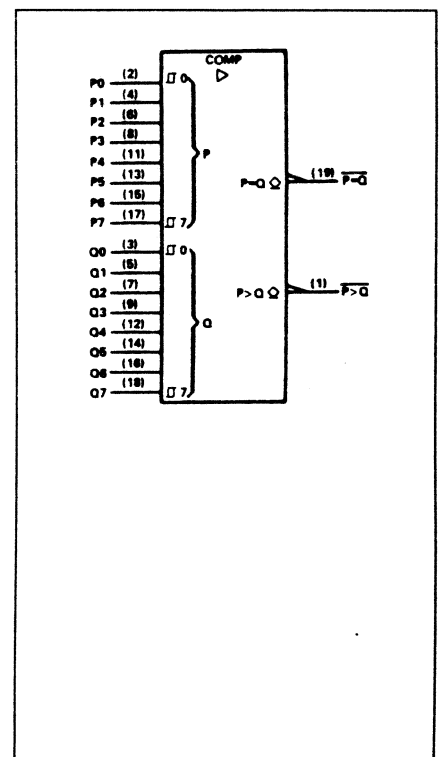
74683

8 bits magnitude comparator,
20 kΩ pull-up op ingangen,
open collector uitgang

Figuur 3/3-683.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABELE PARAMETERS										Eenheid	
I _{cc}	H				42						mA
	L										
T _{plh} ¹⁾					30						ns
T _{phl} ¹⁾					20						ns
T _{plh} ²⁾					24						ns
T _{phl} ²⁾					23						ns
T _{plh} ³⁾					31						ns
T _{phl} ³⁾					17						ns
T _{plh} ⁴⁾					30						ns
T _{phl} ⁴⁾					21						ns

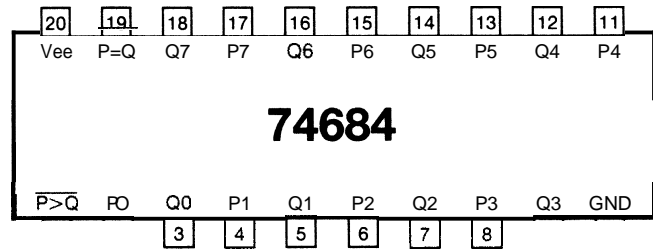


1) P to P=Q 2) Q to P=Q 3) P to P>Q 4) Q to P>Q

DATA	INPUTS		OUTPUTS	
	P, Q	G1, G2	P=Q	P>Q
P = Q	L	L	L	H
P > Q	L	L	H	L
P < Q	L	L	H	H
X	H	H	H	H

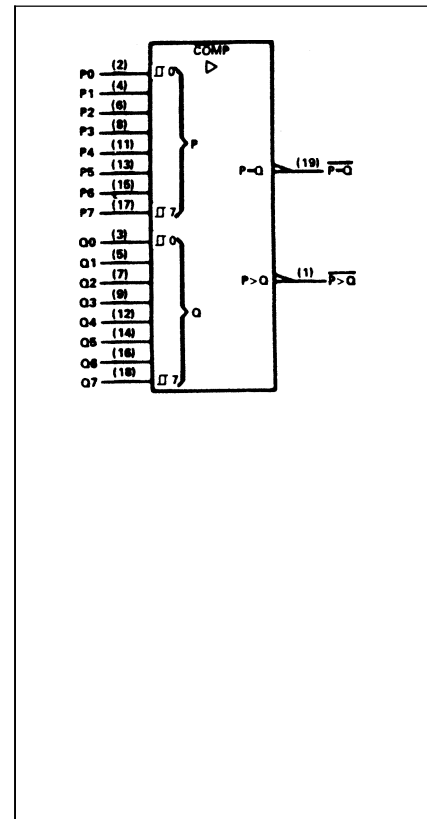
74684

8 bits magnitude comparator



Figuur 3/3-684.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H				40				803)	mA
I_{os}	L				-20 -100					mA
$T_{plh}^{1)}$					15				26	ns
$T_{phi}^{1)}$					17				26	ns
$T_{phi}^{2)}$					16				26	ns
$T_{phi}^{2)}$					15				26	ns
$T_{phi}^{3)}$					22				26	ns
$T_{phi}^{3)}$					17				26	ns
$T_{phi}^{4)}$					24				26	ns
$T_{phi}^{4)}$					20				26	ns

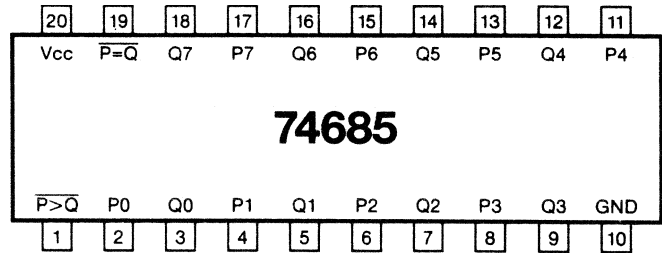


1) P to $\overline{P=Q}$ 2) Q to $\overline{P=Q}$ 3) P to $\overline{P>Q}$ 4) Q to $\overline{P>Q}$ 5) μA

INPUTS		OUTPUTS	
P > Q		H	H
P < Q		H	H
X	H H H H	H	H

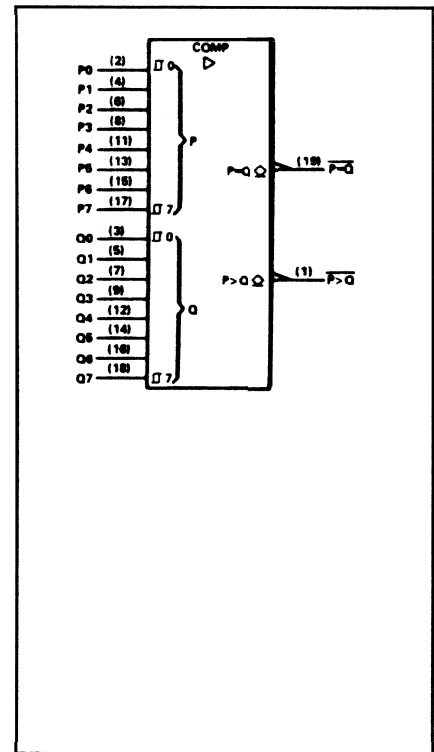
74685

8 bits magnitude comparator,
open collector uitgang



Figuur 3/3-685.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC		
VARIABELEPARAMETERS										Eenheid	
H											
lcc	L				40						mA
Tph ¹⁾					30						ns
Tph ¹⁾					19						ns
Tph ²⁾					24						ns
Tph ²⁾					23						ns
Tph ³⁾					32						ns
Tph ³⁾					16						ns
Tph ⁴⁾					30						ns
Tph ⁴⁾					20						ns

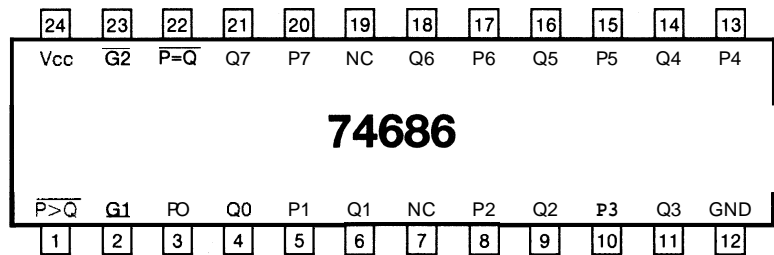


DATA	INPUTS		OUTPUTS	
	P, Q	G1, G2	P=Q	P>Q
P=Q	L	L	L	H
P>Q	L	L	H	L
P<Q	L	L	H	H
X	H	H	H	H

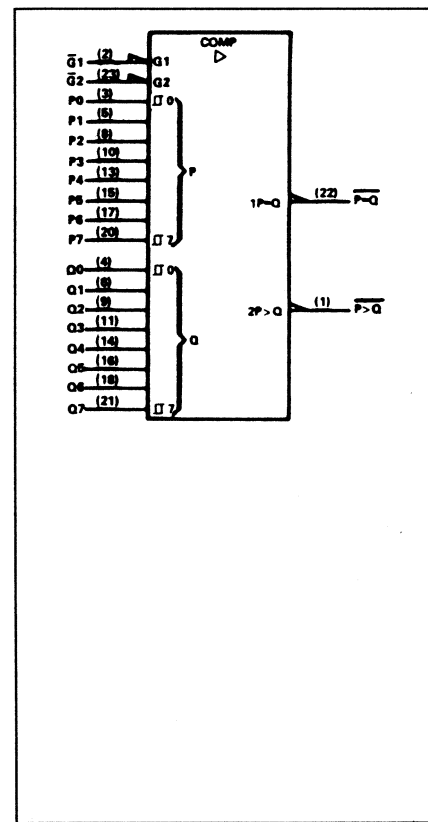
74686

8 bits magnitude comparator

Figuur 3/3-686.



LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
I_{cc}	H L				44				80 ⁵⁾	mA
I_{os}					-20 -100					mA
$T_{ph}^{1)}$					13				16	ns
$T_{ph}^{1)}$					20				16	ns
$T_{ph}^{2)}$					13				16	ns
$T_{ph}^{2)}$					21				16	ns
$T_{ph}^{3)}$					19				16	ns
$T_{ph}^{3)}$					15				16	ns
$T_{ph}^{4)}$					18				16	ns
$T_{ph}^{4)}$					19				16	ns



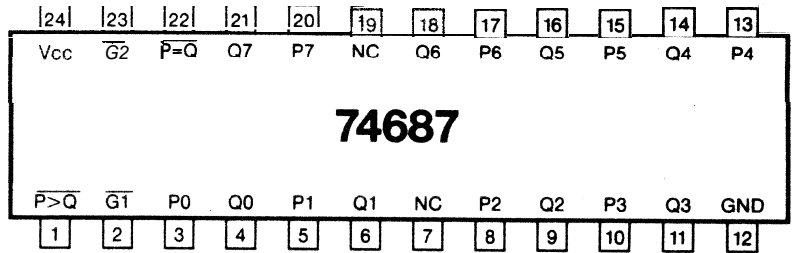
1) P to $\overline{P=Q}$ 2) Q to $\overline{P=Q}$ 3) P to $\overline{P>Q}$ 4) Q to $\overline{P>Q}$ 5) μA

DATA P, Q	INPUTS		OUTPUTS	
	ENABLES $\overline{G}, G1$	$G2$	$\overline{P=Q}$	$\overline{P>Q}$
$P=Q$	L	L	L	H
$P>Q$	L	L	H	L
$P<Q$	L	L	H	H
X	H	H	H	H

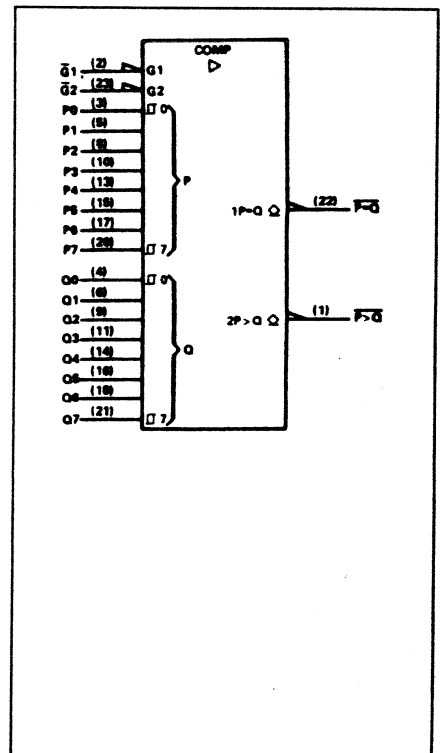
74687

8 bits magnitude comparator, open collector uitgang

Figuur 3/3-687.



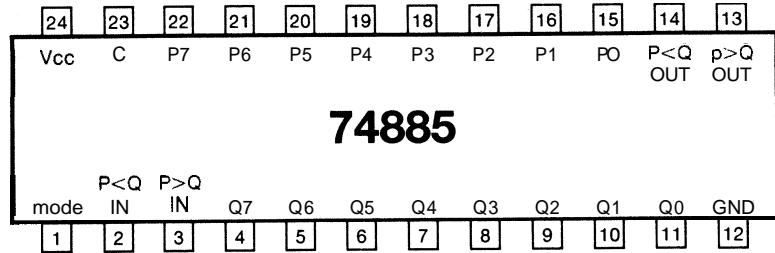
LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABLE PARAMETERS										Eenheid
I_{cc}	H L				44					mA
$T_{ph}^{(1)}$					24					ns
$T_{ph}^{(1)}$					20					ns
$T_{ph}^{(2)}$					24					ns
$T_{ph}^{(2)}$					20					ns
$T_{ph}^{(3)}$					24					ns
$T_{ph}^{(3)}$					16					ns
$T_{ph}^{(4)}$					24					ns
$T_{ph}^{(4)}$					16					ns



DATA	INPUTS		OUTPUTS	
	P, Q	ENABLES G1, G2	P=Q	P>Q
P = Q	L	L	L	H
P > Q	L	L	H	L
P < Q	L	L	H	H
X	H	H	H	H

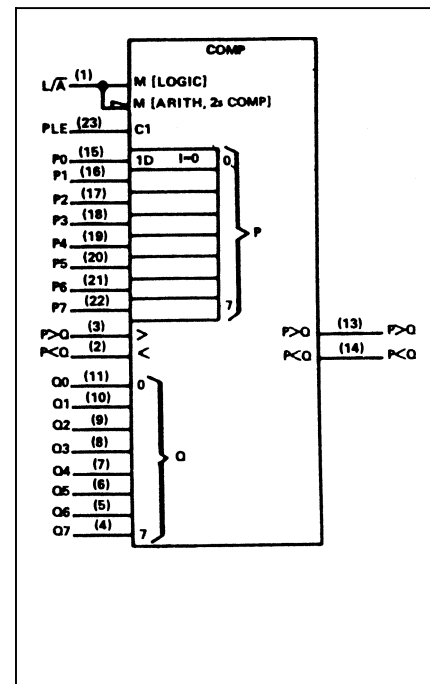
74885

8 bits magnitude comparator



Figuur 3/3-885.

LOGICA	TTL	L	F	S	LS	AS	ALS	C	HC	
VARIABELE PARAMETERS										Eenheid
icc	H L					130				mA
ios						-20 -112				mA
Tph ¹⁾						8.5				ns
Tph ¹⁾						7.5				ns
Tph ²⁾						5				ns
Tph ²⁾						5.5				ns
Tph ³⁾						13.5				ns
Tph ³⁾						10				ns



1) L/ \bar{A} to p<Q, P>Q 2) P<Q_{in} to P<Q, P>Q 3) P,Q to P<Q, P>Q

COMPARISON	L/ \bar{A}	DATA INPUTS	INPUT	INPUT	OUTPUTS	
		P0-P7, Q0-Q7	P>Q	P<Q	P>Q	P<Q
LOGICAL	H	P>Q	X	X	H	L
LOGICAL	H	P<Q	X	X	L	H
LOGICAL*	H	P=Q	H OR L	H OR L	H OR L	H OR L
ARITHMETIC	L	P AG O	X	X	H	L
ARITHMETIC	L	Q AG P	X	X	L	H
ARITHMETIC*	L	P=Q	H OR L	H OR L	H OR L	H OR L

7

Microprocessoren

Inhoud

- 711 Vier bits processoren
- 712 Acht bits processoren
(basiswerk + aanvulling 4)
- 712.1 6502/6510/65C02
- 712.2 6800/6809
- 712.3 8080/8085
- 713 Zestien bits processoren
- 714 Tweeëndertig bits processoren
- 715 Processoren voor speciale toepassingen
- 716 Diversen

7/2

Acht bits processoren

Inhoud

7/2.1	6502/6510
7/2.2	6800/6809
7/2.3	8080/8085

Inmiddels worden ze nogal verdrongen door hun grotere broertjes zoals de 16- en 32-bits processoren, echter in dit boek kunnen ze niet ontbreken, de 8-bits processoren. Futurore hebben vooral de Z80, de 8085 en 6502

gemaakt, ook de 2650 van Signetics wordt nog wel eens toegepast. Een inleiding in microprocessoren wordt in hoofdstuk 2/7 gegeven, in dit hoofdstuk vindt u de bijbehorende data-sheets, instructiesets en functional diagrams.

7/2.1

6502/6510

De 6502 is een veelgebruikte processor, voornamelijk in home-computers zoals de Apple, BBC en Commodore. Deze processor is ontwikkeld door MOS Technology, een bedrijf dat later door Commodore is overgenomen. Het blokschema van de 6502 is in figuur 7/2.1-1 te zien.

Kenmerken van de 6502 zijn:

- 64 kB adresgebied;
- geïntegreerde klokgenerator, maximaal 2 MHz;
- twee 8-bits indexregisters;
- 8-bits stapelregister (stack);
- een maskeerbare en een niet maskeerbare interrupt;
- één voedingsspanning (5V);
- zero-page addressing.

De 6502 instructieset

Opdracht	Object	Byte	Cycil	Status						Uitgevoerde bewerkingen
				N	V	D	I	Z	C	
LDA										
addr	A5 pp	2	3	X					X	
addr.X	B5 pp	2	4	X					X	
(addr).Y	A1 pp	2	6	X					X	
(addr).Y	B1 pp	2	5*	X					X	
addr16	AD ppqq	3	4	X					X	
addr16.X of Y	11011x01 ppqq	3	4*	X					X	
										Sla accumulator in geheugen op A ← [addr] Pagina nul direkt A ← [addr+X] Pagina nul geïndiceerd A ← [[addr+X]] Voor-geïndiceerd indirect A ← [[addr+1 addr]+Y] Na-geïndiceerd indirect A ← [addr16] Uitgebreid direkt A ← [addr16+X] of A ← [addr16+Y] Absoluut geïndiceerd
STA										
addr	85 pp	2	3							
addr.X	95 pp	2	4							
(addr).X	81 pp	2	6							
(addr).Y	91 pp	2	6							
addr16	8D ppqq	3	4							
addr16.X of Y	10011x01 ppqq	3	5							
										Laad accumulator in geheugen [addr] ← A Pagina nul direkt [addr+X] ← A Pagina nul geïndiceerd [[addr+X]] ← A Voor-geïndiceerd indirect [[addr+1 addr]+Y] ← A Na-geïndiceerd indirect [addr16] ← A Uitgebreid direkt [addr16+X] of A ← [addr16+Y] ← A Absoluut geïndiceerd
LDX										
addr	A6 pp	2	3	X					X	
addr.Y	B6 pp	2	4	X					X	
addr16	A6 ppqq	3	4	X					X	
addr16.Y	BE ppqq	3	4*	X					X	
										Laad index-register X vanuit geheugen. index alleen over register Y X ← [addr] Pagina nul direkt X ← [addr+Y] Pagina nul geïndiceerd X ← [addr16] Uitgebreid geïndiceerd X ← [addr16+Y] Absoluut geïndiceerd
STX										
addr	86 pp	2	3							
addr.Y	96 pp	2	4							
addr16	8E ppqq	3	4							
										Sla index-register X in het geheugen op. index alleen over register Y [addr] ← X Pagina nul direkt [addr+Y] ← X Pagina nul geïndiceerd [addr16] ← X Uitgebreid direkt
LDY										
addr	A4 pp	2	3	X					X	
addr.X	B4 pp	2	4	X					X	
addr16	AC ppqq	3	4	X					X	
addr16.X	BC ppqq	3	4*	X					X	
										Laad index-register Y vanuit geheugen, index alleen over register X Y ← [addr] Pagina nul direkt Y ← [addr+X] Pagina nul geïndiceerd Y ← [addr16] Uitgebreid direkt Y ← [addr16+X] Absoluut geïndiceerd
STY										
addr	84 pp	2	3							
addr.X	94 pp	2	4							
addr16	8C ppqq	3	4							
										Sla index-register Y in het geheugen op, index alleen over register X [addr] ← Y Pagina nul direkt [addr+X] ← Y Pagina nul geïndiceerd [addr16] ← Y Uitgebreid direkt

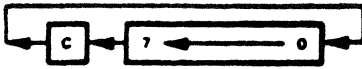
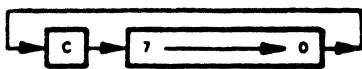
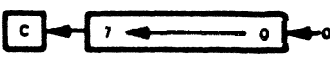
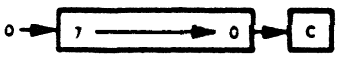
Tabel 7/2.1-1: De instructie-set van de 6502.

2.1 6502/6510

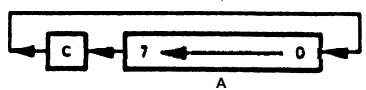
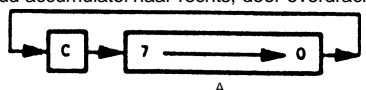
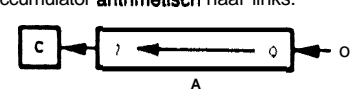
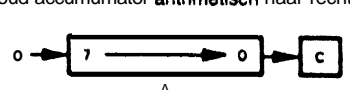
Opdracht	Object	Byte	Cycli	Status								Uitgevoerde bewerkingen
				N	V	D	I	Z	C			
ADC												
addr	65 pp	2	3	X	X					X	X	Tel inhoud van geheugenplaats met overdracht op bij die van accumul.
addr,X	75 pp	2	4	X	X					X	X	A←A+[addr]+C Pagina nul direkt
(addr,X)	61 pp	2	6	X	X					X	X	A←A+[addr+X]+C Pagina nul geïndiceerd
(addr),Y	71 pp	2	5*	X	X					X	X	A←A+[(addr+1,addr)+Y]+C Voor-geïndiceerd indirect
addr16	6D ppqq	3	4	X	X					X	X	A←A+[addr16]+C Na-geïndiceerd indirect*
addr16,X of Y	01111x01 ppqq	3	4*									A←A+[addr16+X]+C of A←A+[addr16+Y]+C Uitgebreid direkt
												Absoluut geïndiceerd (Nul-vlag is in de decimale mode niet geldig)
AND												
addr	25 pp	2	3	X						X		AND de inhoud van de accumulator met die van een geheugenplaats.
addr,X	35 pp	2	4	X						X		A←A∧[addr] Pagina nul direkt
(addr,X)	21 pp	2	6	X						X		A←A∧[addr+Y] Pagina nul geïndiceerd
(addr),Y	31 pp	2	5*	X						X		A←A∧[(addr+X)] Voor-geïndiceerd indirect
addr16	2D ppqq	3	4	X						X		A←A∧[(addr+1,addr)+Y] Na-geïndiceerd indirect
addr16,X of Y	00111x01 ppqq	3	4*	X						X		A←A∧[addr16] Uitgebreid direkt
												A←A+[addr16+X]+C of A←A+[addr16+Y] Absoluut geïndiceerd
BIT												
addr	24 pp	2	3	7	6					X		AND de accumulator-inhoud met die van een geheugenplaats. Alleen de statusbits worden hierbij beïnvloed.
addr16	2C ppqq	3	4	7	6					X		A∧[addr] Pagina nul direkt
												A∧[addr16] Uitgebreid direkt
CMP												
addr	C5 pp	2	3	X						X	X	Vergelijk de accumulator-inhoud met die in de geheugenplaats. Alleen de statusbits worden beïnvloed.
addr,X	D5 pp	2	4	X						X	X	A-[addr] Pagina nul direkt
(addr,X)	C1 pp	2	6	X						X	X	A-[addr+X] Pagina nul geïndiceerd
(addr),Y	D1 pp	2	5*	X						X	X	A-[(addr+1,addr)+Y] Voor-geïndiceerd indirect
addr16	CD ppqq	3	4	X						X	X	A-[addr16] Na-geïndiceerd indirect
addr16,X of Y	11011x01 ppqq	3	4*	X						X	X	A-[addr16] Uitgebreid direkt
												A←A+[addr16+X]+C of A←A+[addr16+Y] Absoluut geïndiceerd
EOR												
addr	45 pp	2	3	X						X		XOR de accumulator-inhoud met die van de geheugenplaats.
addr,X	55 pp	2	4	X						X		A←A⊕[addr] Pagina nul direkt
(addr,X)	41 pp	2	6	X						X		A←A⊕[addr+X] Pagina nul geïndiceerd
(addr),Y	51 pp	2	5*	X						X		A←A⊕[(addr+1,addr)+Y] Voor-geïndiceerd indirect
addr16	4D ppqq	3	4	X						X		A←A⊕[addr16] Na-geïndiceerd indirect
addr16,X of Y	01011x01 ppqq	3	4*	X						X		A←A⊕[addr16] Uitgebreid direkt
												A←A+[addr16+X]+C of A←A+[addr16+Y] Absoluut geïndiceerd
ORA												
addr	05 pp	2	3	X						X		OR de accumulator-inhoud met die van de geheugenplaats
addr,X	15 pp	2	4	X						X		A∨[addr] Pagina nul direkt
(addr,X)	01 pp	2	6	X						X		A∨[addr+X] Pagina nul geïndiceerd
(addr),Y	11 pp	2	5*	X						X		A∨[(addr+1,addr)+Y] Voor-geïndiceerd indirect
addr16	0D ppqq	3	4	X						X		A∨[addr16] Na-geïndiceerd indirect
addr16,X of Y	00011x01 ppqq	3	4*	X						X		A∨[addr16] Uitgebreid direkt
												A←A+[addr16+X]+C of A←A+[addr16+Y] Absoluut geïndiceerd
SBC												
addr	E5 pp	2	3	X	X					X	X	Verminder inhoud geheugenplaats - met lenen - met die van accumul.
addr,X	F5 pp	2	4	X	X					X	X	A←A-[addr]-C Pagina nul direkt
(addr,X)	E1 pp	2	6	X	X					X	X	A←A-[addr+X]-C Pagina nul geïndiceerd
(addr),Y	F1 pp	2	5*	X	X					X	X	A←A-[(addr+1,addr)+Y]-C Voor-geïndiceerd indirect
addr16	ED ppqq	3	4	X	X					X	X	A←A-[addr16]-C Na-geïndiceerd indirect
addr16,X of Y	11111x01 ppqq	3	4*	X	X					X	X	A←A-[addr16+X]-C of A←A-[addr16+Y]-C Uitgebreid direkt
												Absoluut geïndiceerd (Let erop, dat de overdrachtwaarde het komplement is van het lenenbedrag is).
INC												
addr	E6 pp	2	5	X						X		Incrementeer inhoud geheugenplaats. Index alleen via register X.
addr,X	F6 pp	2	6	X						X		[addr]-[addr]+1 Pagina nul direkt
addr16	EE ppqq	3	6	X						X		[addr+X]-[addr+Y]+1 Pagina nul geïndiceerd
addr16,X	FE ppqq	3	7	X						X		[addr16]-[addr16]+1 Uitgebreid direkt
												[addr16+X]-[addr16+X]+1 Absoluut geïndiceerd
DEC												
addr	C6 pp	2	5	X						X		Decrementeer inhoud geheugenplaats. Index alleen via register X.
addr,X	D6 pp	2	6	X						X		[addr]-[addr]-1 Pagina nul direkt
addr16	CE ppqq	3	6	X						X		[addr+X]-[addr+X]-1 Pagina nul geïndiceerd
addr16,X	DE ppqq	3	7	X						X		[addr16]-[addr16]-1 Uitgebreid direkt
												[addr16+X]-1 Absoluut geïndiceerd
CPX												
addr	E4 pp	2	3	X						X	X	Vergelijk inhoud X-register met die van de geheugenplaats. Alleen de statusvlaggen worden beïnvloed.
addr16	EC ppqq	3	4	X						X	X	X-[addr] Pagina nul direkt
												X-[addr16] Uitgebreid direkt
CPY												
addr	C4 pp	2	3	X						X	X	Vergelijk inhoud Y-register met die van de geheugenplaats. Alleen de statusvlaggen worden beïnvloed.
addr16	CC ppqq	3	4	X						X	X	Y-[addr] Pagina nul direkt
												Y-[addr16] Uitgebreid direkt

Figuur 7/2.1-2: Interne opbouw van de 6502 processor.

2.1 6502/6510

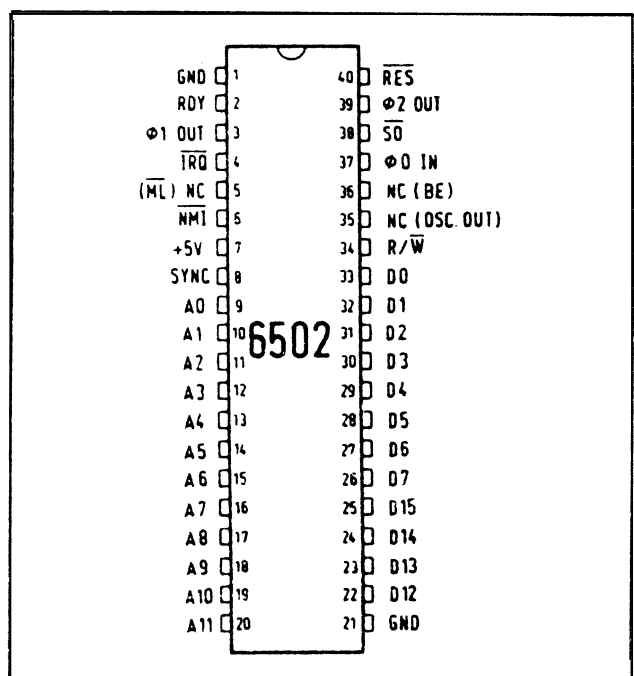
Opdracht	Object	Byte	Cycil	Status						Uitgevoerde bewerkingen		
				N	V	D	I	Z	C			
ROL	addr	26 pp	2	5	X					X	X	roteer inhoud geheugenplaats een bit naar links door de overdracht. Index alleen door register X. $[addr]$ $[addr+X]$ $[addr16]$ $[addr16+X]$ 
	addr,X	36 pp	2	6	X					X	X	
	addr16	2E ppqq	3	6	X					X	X	
	addr16,X	3E ppqq	3	7	X					X	X	
ROR	addr	66 pp	2	5	X					X	X	roteer inhoud geheugenplaats een bit naar rechts. Index alleen door register X. $[addr]$ $[addr+X]$ $[addr16]$ $[addr16+X]$ 
	addr,X	76 pp	2	6	X					X	X	
	addr16	6E pp	3	6	X					X	X	
	addr16,X	7E ppqq	3	7	X					X	X	
ASL	addr	06 pp	2	5	X					X	X	Schuif inhoud geheugenplaats arithmetisch naar links. Index alleen door register X. $[addr]$ $[addr+X]$ $[addr16]$ $[addr16+X]$ 
	addr,X	16 pp	2	6	X					X	X	
	addr16	0E ppqq	3	6	X					X	X	
	addr16,X	1E ppqq	3	7	X					X	X	
LSR	addr	46 pp	2	5	0					X	X	Schuif inhoud geheugenplaats logisch naar rechts. Index alleen door register X. $[addr]$ $[addr+X]$ $[addr16]$ $[addr16+X]$ 
	addr,X	56 pp	2	6	0					X	X	
	addr16	4E ppqq	3	6	0					X	X	
	addr16,X	5E ppqq	3	7	0					X	X	
LDA data	A9 pp	2	2	X						X		Laad accumulator met directe gegevens. A—data
LDX data	A2 pp	2	2	X						X		Laad index-register X met directe gegevens. X—data
LDY data	A0 pp	2	2	X						X		Laad index-register Y met directe gegevens. Y—data
ADC data	69 pp	2	2	X	X					X	X	Tel direct, met overdracht, op met accumulator. De nul-vlag is bij decimaalbedrijf niet geldig. A—A+data+C
AND data	29 pp	2	2	X						X		AND direct met accumulator. A—A data
CMP data	C9 pp	2	2	X						X	X	Vergelijk direct met accumulator. Alleen de statusvlaggen worden beïnvloed. A—data
EOR data	49 pp	2	2	X						X		XOR direct met accumulator. A—A ^ data
ORA data	09 pp	2	2	X						X		OR direct met accumulator. A—A V data
SBC data	E9 pp	2	2	X	X					X	X	Verminder direct, met lenen, van accumulator. A—A—data—C
CPX data	E0 pp	2	2	X						X	X	(Let erop, dat de overdrachtwaarde het komplement is van het leenbedrag). Vergelijk direct met index-register X. Alleen de statusvlaggen worden beïnvloed. X—data
CPY data	C0 pp	2	2	X						X	X	Vergelijk direct met index-register Y. Alleen de statusvlaggen worden beïnvloed. Y—data
JMP label	4C ppqq	3	3									Spring naar volgende geheugenplaats, middels uitgebreide of indirecte adressering. PC—label of PC—[label]
(label)	6C ppqq	3	5									Let op het volgende voor alle voorwaardelijke vertakingsopdrachten: wordt aan de voorwaarde voldaan, dan wordt de verplaatsing in de opdrachtenteller opgeteld, nadat de opdrachtenteller geïndiceerd is, om de opdracht te kunnen laten zien die op de vertakingsopdracht volgt

2.1 650216510

Opdracht	Object r	Byte	Cycli	Status								Uitgevoerde bewerkingen
				N	V	D	I	Z	C			
BCC disp	90 PP	2	2''									Vertak relatief, nadat overdrachtsvlag gewist is. Indien C=0, dan PC←PC+disp
BCS disp	B0 PP	2	2''									Verlak relatief, nadat overdrachtsvlag gezet is. Indien C=1, dan PC←PC+disp
BEO disp	F0 PP	2	2''									Vertak relatief , wanneer resultaat gelijk is aan nul. Indien Z=1, dan PC←PC+disp
BMI disp	30 PD	2	2''									Verlak relatief, wanneer resultaat negatief is. Indien N=1, dan PC←PC+disp
BNE disp	D0 PP	2	2''									Verlak relatief, wanneer resultaat ongelijk nul is. Indien Z=0, dan PC←PC+disp
BPL disp	10 pp	2	2''									Verlak relatief , wanneer resultaat positief is. Indien N=0, dan PC←PC+disp
BVC disp	50 PP	2	2''									Vertak relatief, wanneer overloopvlag gewist is. Indien V=0, dan PC←PC+disp
BVS disp	70 PP	2	2''									Verlak relatief , wanneer overloopvlag gezet is. Indien V=1, dan PC←PC+disp
JSA label	20 ppqq	3	6									Spring naar subroutine, te beginnen bij adres dat door de bytes 2 en 3 van de instructie aangegeven is. Let erop, dat de opgeslagen waarde voor de opdrachtstellerin zijn geheel de JSR-opdracht bevat. {SP}←PC(HI) {SP-1}←PC(LO) SP←SP-2 PC←label
RTS	60	1	6									Keer van subroutine terug en incrementeer hierbij de opdrachtsteller. om die naar de opdracht na JSR te laten wijzen die de subroutine tot gevolg had. PC(LO)←{SP+1} PC(HI)←{SP+2} SP←SP+2 PC←PC+1
TAX	AA	1	2	X						X		Breng de accumulator-inhoud over naar indexregister X . X←A
TXA	8A	1	2	X						X		Breng inhoud indexregister X over naar accumulator. A←X
TAY	A8	1	2	X						X		Breng inhoud accumulator over naar indexregister Y . Y←A
TYA	98	1	2	X						X		Breng inhoud indexregister Y over naar accumulator. A←Y
TSX	BA	1	2	X						X		Breng inhoud stapelaanwijzer over naar indexregister X. X←SP
TXS	9A	1	2								X	Breng inhoud indexregister X over naar stapelaanwijzer. SP←X
DEX	CA	1	2	X						X		Decrementeer inhoud indexregister X. X←X-1
OEY	W	1	2	X						X		Decrementeer inhoud indexregister Y. Y←Y-1
INX	E8	1	2	X						X		Incrementeer inhoud indexregister X. X←X+1
INY	C8	1	2	X						X		Incrementeer inhoud indexregister Y. Y←Y+1
ROL A	2A	1	2	X						X	X	Roteer inhoud accumulator naar links, door overdracht. 
ROR A	6A	1	2	X						X	X	Roteer inhoud accumulator naar rechts, door overdracht. 
ASL A	0A	1	2	X						X	X	Schuif inhoud accumulator arithmetisch naar links. 
LSR A	4A	1	2	0						X	X	Schuif inhoud accumulator arithmetisch naar rechts. 
PHA	48	1	3								X	Breng inhoud accumulator over naar stapel. {SP}←A SP←SP-1
PLA	68	1	4	X						X		Laad accumulator vanaf de top van de stapel ("Pull"). A←{SP+1} SP←SP+1

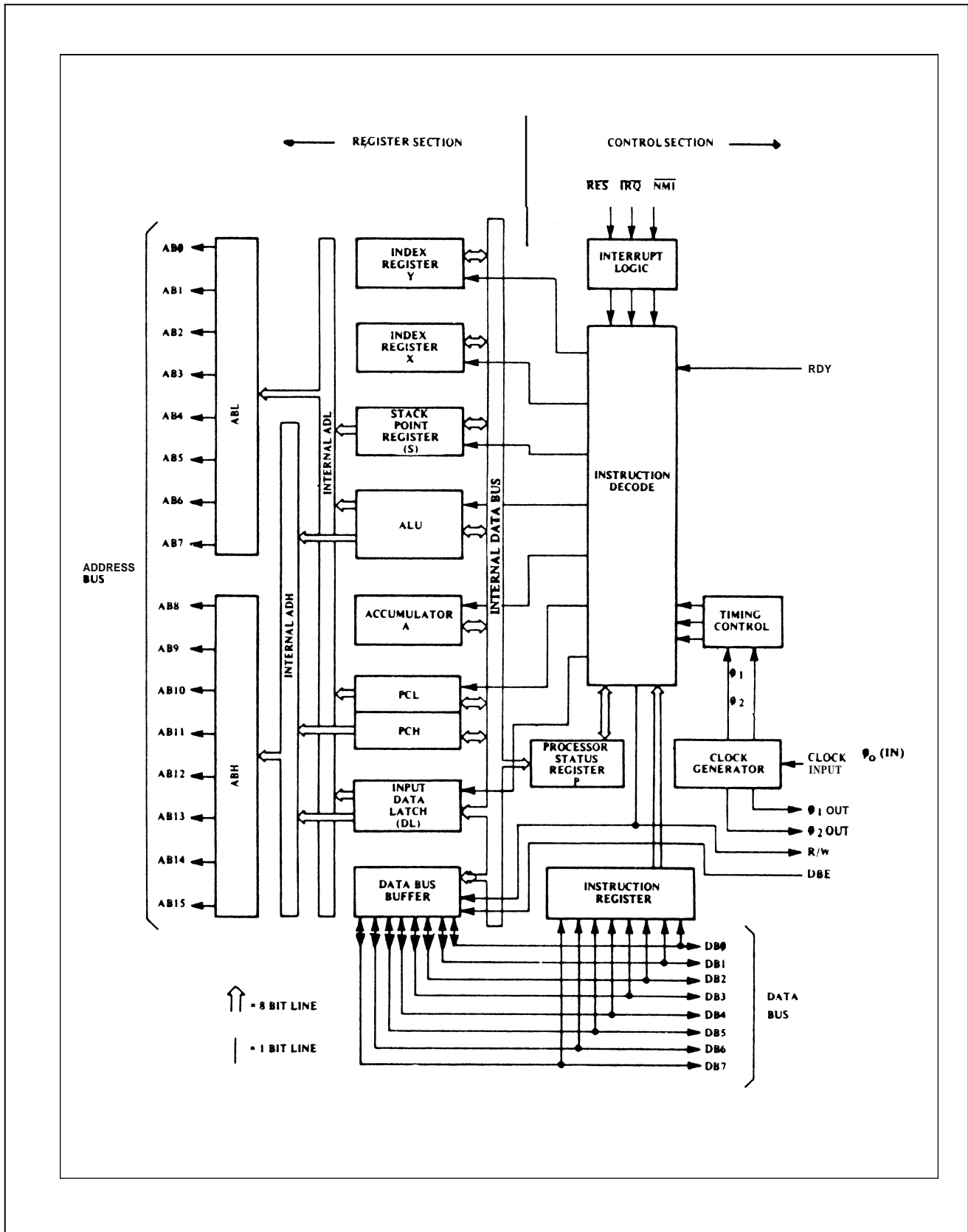
2.1 6502/6510

Opdracht	Object	Byte	Cycli	Status							Uitgevoerde bewerkingen
				N	V	D	I	Z	C		
PHP	08	1	3								Breng inhoud statusregister over naar stapel. [SP]-P SP-SP+1
PLP	28	1	4	X	X	X	X	X	X	X	Laad statusregister vanaf top van stapel ("Pull"). P- [SP+1] SP- SP+1
CLI	58	1	2					0			Maak onderbrekingen, door het terugstellen van de betreffende interrupt-bit in het statusregister, vrij. I-0
SEI	78	1	2					1			Maak onderbrekingen onmogelijk. I-1
RTI	40	1	6	X	X	X	X	X	X	X	Keer van onderbreking terug, herstel status. P-[SP+1] PC(LO)-[SP+2] PC(HI)-[SP+3] SP-SP+3 PC-PC+1
BRK	00	1	7					1			Geprogrammeerde onderbrekingen. BRK is niet te sperren. De programmateller wordt twee maal geïncrementeerd, voordat deze in de stapel opgeslagen wordt. [SP]-PC(HI) [SP-1]-PC(LO) [SP-2]-P SP-SP-3 PC(HI)-[FFFF] PC(LO)-[FFFE] I-1 B-2
CLC	18	1	2							0	Stel overdrachtsvlag terug C-0
SEC	38	1	2							1	Zet overdrachtsvlag. C-1
CLD	D8	1	2				0				Stel decimaal-mode terug. D-0
SED	F8	1	2				1				Zet decimaal-mode D-1
CLV	B8	1	2		0						Stel verloopvlag terug. V-0
NOP	EA	1	2								Geen bewerking.

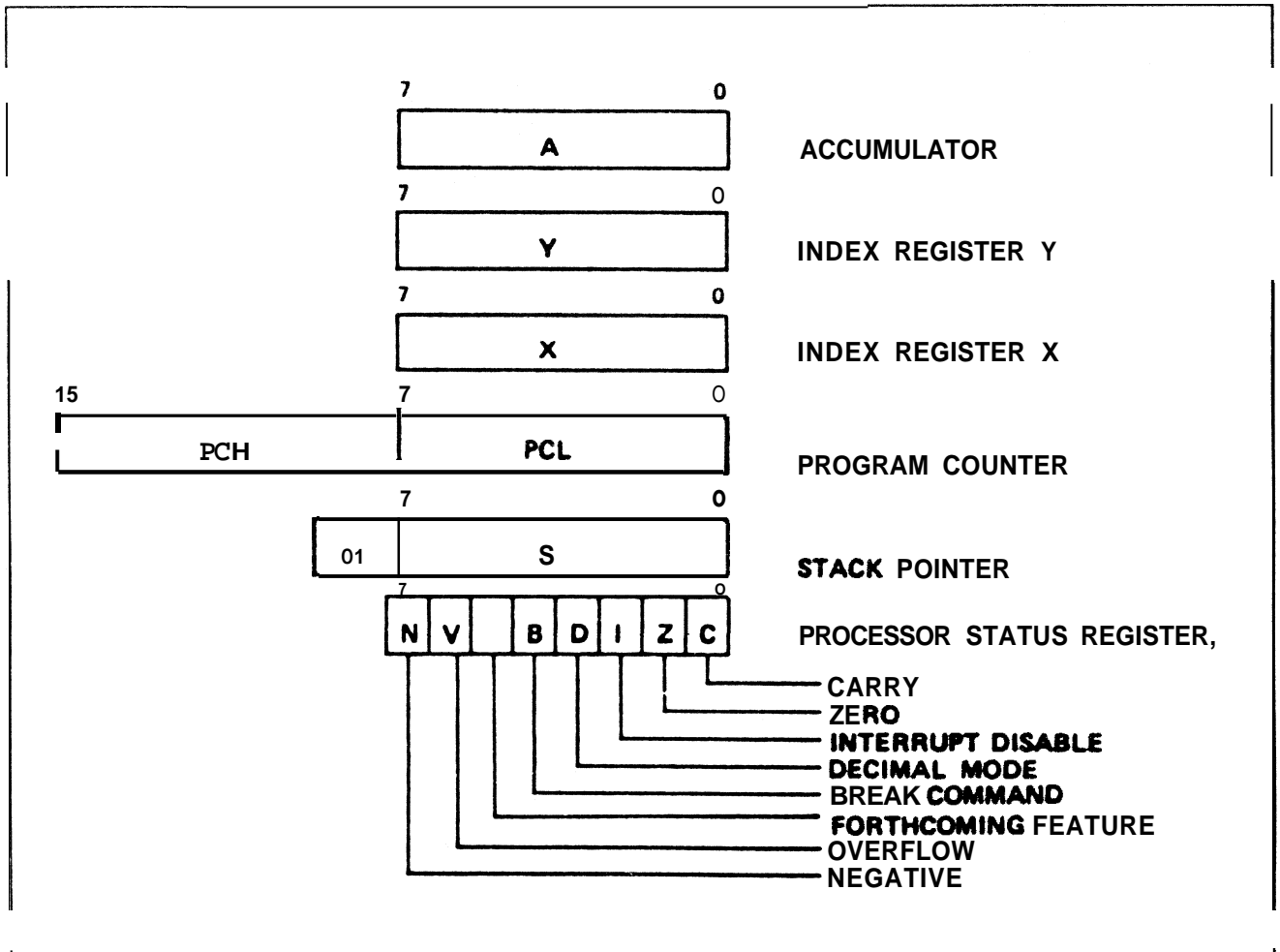


Figuur 7/2.1-1: Aansluitgegevens van de 6502

2.1 6502/6510



Figuur 7/2.1-2: Interne opbouw van de 6502 processor.



Figuur 7/2.1-3 De register van de 6502.

Een extra kenmerk van de 6510, welke verder identiek aan de 6502 is, is:

- zes I/O-lijnen op de chip aanwezig, adresseerbaar via geheugenplaats 0000 (richtingsregister) en geheugenplaats 0001 (dataregister).

Addressing modes

De 6502 kent diverse addressing modes, waaronder de snelle zero-page addressing mode. Een kort overzicht volgt hier:

- zero-page addressing
In deze mode bestaat de operand uit één byte welke een adres in de zero-page (bladzijde Q geheugenplaatsen 0 Vm 255, d.w.z. \$00 Vm \$FF) aanwijst. Hier staat de te be-

werken data. Schrijfwijze: INS addr (INS=instructie)

- indexed zero-page addressing
Zie boven echter het X-register wordt eerst bij de operand opgeteld. Schrijfwijze: INS addr, X
- indirect indexed addressing
De operand opgeteld bij het X-register wijst een adres aan dat het lowbyte van het doeadres bevat. Eén plaats verder staat het highbyte. Deze bytes samen vormen het doeadres voor de te bewerken data. Schrijfwijze: INS (addr,X)
- indexed indirect addressing
De operand wijst een adres aan waar het lowbyte van het doeadres staat. Een plaats verder staat het highbyte. Bij het aldus

21 650216510

gevonden doeladres wordt het Y-register opgeteld. De aldus gevonden waarde bepaalt de locatie van de te bewerken data. Schrijfwijze: INS (addr),Y

- absolute addressing
De operand staat in een geheugenlocatie die door de twee volgende bytes bepaald wordt. Eerst volgt het low-byte, daarna het highbyte. Schrijfwijze: INS addr16
- indexed absolute addressing
Als boven, echter het X- of Y-register wordt eerst bij het gevonden adres opgeteld. Schrijfwijze: INS addr16,X of INS addr16,Y
- Immediate addressing
De operand staat in de byte na de instructie. Schrijfwijze: INS data
- Implied addressing
De operand bevindt zich in de instructie zelf, er is dus geen aparte operand. Deze instructie zijn altijd slechts 1 byte lang. Schrijfwijze: INS
- Accumulator addressing
De operand is de accu, deze wordt door de letter A aangeduid. De instructie is echter 1 byte lang, het is dus een vorm van implied addressing (zie boven). Schrijfwijze: INS A

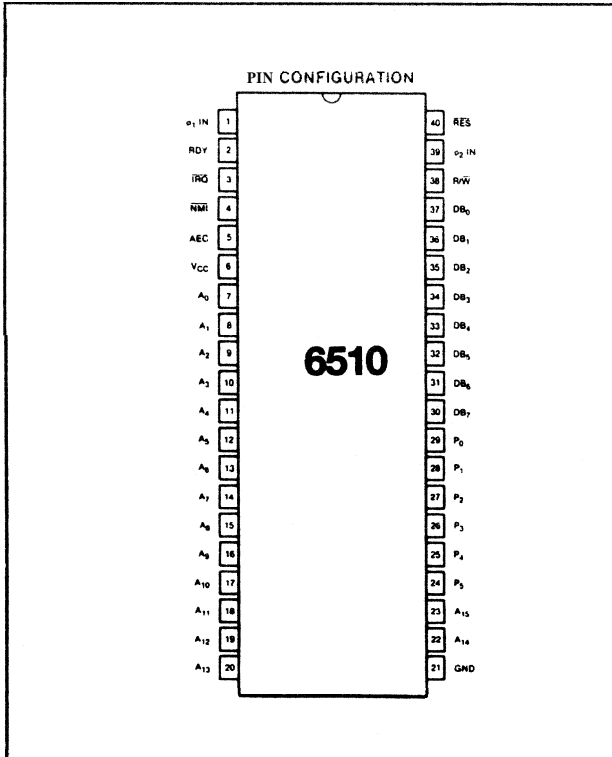
- Relative addressing

Deze addressing mode wordt alleen door de branch-instructies gebruikt (BCC, BEQ etcetera). De operand wijst een adres aan waar naartoe gesprongen (gebrancht) wordt, dat wil zeggen waar het programma verder gaat. Is de operand kleiner dan 128 dan wordt er het aangeduide aantal plaatsen vooruit gesprongen, is de operand groter of gelijk aan 128 dan wordt deze eerste van 255 afgetrokken alvorens er het aldus gevonden aantal plaatsen teruggesprongen wordt. Het tellen van het aantal te springen plaatsen begint altijd bij de instructie die op de branch-instructie volgt.

Registers

De 6502 heeft 6 registers. Dit zijn de accu (A), de beide indexregisters (X en Y), de stackpointer, de program counter (PC) en het statusregister (PS). Alle registers zijn 8 bits breed, behalve de PC, deze is 16 bits breed. De (virtuele) 8 hoogste bits van de stackpointer zijn gelijk aan 00000001, dit betekent dat de stack altijd van \$0100 Vm \$01FF loopt en dus maximaal 256 bytes groot is. De voorafgaande figuur geeft de indeling van de registers:

2.1 6502/6510



Figuur 7/2.1-4: Aansluitgegevens van de 6510.

21 6502/6510/65C02

65C02

Van de veelgebruikte 6502 microprocessor worden nu door Rockwell en GTE ook CMOS-uitvoeringen vervaardigd, die een hogere snelheid combineren met een geringer opgenomen vermogen. Bovendien werd de instructieset uitgebreid en zijn enkele nieuwe adresseringsmodes mogelijk.

LETOP

De R65C02 van Rockwell heeft 12 nieuwe instructies en de G65SC02 van GTE heeft er 8! Beide processoren kennen echter wel de instructies van de 'oude' versie.

Kenmerken*)

- alle eigenschappen van de 6502, plus
- CMOS silicon gate technologie
- geringe dissipatie: 4 mA/MHz
- 'neerwaarts software compatibel' met de 6502
 - 12 (8) nieuwe instructies
 - 2 nieuwe adresseringsmodes

- enkele +5 V voeding $\pm 20\%$ ($\pm 10\%$)
- klokfrequentie (1), 2, 3 of 4 MHz
- *) tussen haakjes de voor de G65SC02 geldende waarden.

De nieuwe instructies

- BBR Branch on Bit Reset (F)
- BBS Branch on Bit Set (F)
- BRA Branch Always
- PHX Push X Register on Stack
- PHY Push Y Register on Stack
- PLX Pull X Register from Stack
- PLY Pull Y Register from Stack
- RMB Reset Memory Bit (7)
- SMB Set Memory Bit (7)
- STZ Store Zero
- TRB Test and Reset Bits
- TSB Test and Set Bits

De met (F) en (7) gemerkte opcodes zijn opgenomen in de kolommen F en 7 van de opcode-matrix (die bij de G65SC02 niet worden gebruikt, zodat deze opcodes hierbij dan ook ontbreken).

2.1 6502/6510/65C02

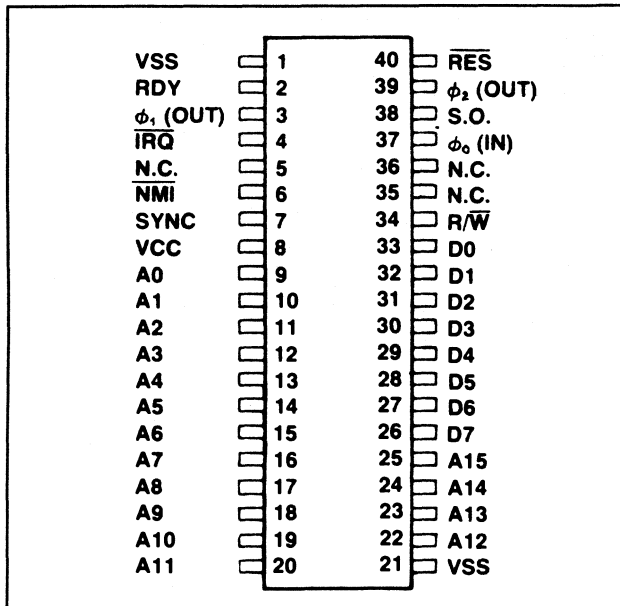
MSD	LSD																
	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	
0	BRK Implied 1 7	ORA (IND, X) 2 6			TSB ZP 2 5	ORA ZP 2 3	ASL ZP 2 5	RMB0 ZP 2 5	PHP Implied 1 3	ORA IMM 2 2	ASL Accum 1 2		TSB ABS 3 6	ORA ABS 3 4	ASL ABS 3 6	BBS0 ZP 3 5**	0
1	BPL Relative 2 2**	ORA (IND, Y) 2 5	ORA (IND) 2 5		TRB ZP 2 5	ORA ZP, X 2 4	ASL ZP, X 2 6	RMB1 ZP 2 5	CLC Implied 1 2	ORA ABS, Y 3 4*	INC Accum 1 2		TRB ABS 3 6	ORA ABS, X 3 4*	ASL ABS, X 3 7	BBS1 ZP 3 5**	1
2	JSR Absolute 3 6	AND (IND, X) 2 6			BIT ZP 2 3	AND ZP 2 3	ROL ZP 2 5	RMB2 ZP 2 5	PLP Implied 1 4	AND IMM 2 2	ROL Accum 1 2		BIT ABS 3 4	AND ABS 3 4	ROL ABS 3 6	BBS2 ZP 3 5**	2
3	BMI Relative 2 2**	AND (IND, Y) 2 5*	AND (IND) 2 5		BIT ZP, X 2 4	AND ZP, X 2 4	ROL ZP, X 2 6	RMB3 ZP 2 5	SEC Implied 1 2	AND ABS, Y 3 4*	DEC Accum 1 2		BIT ABS, X 3 4*	AND ABS, X 3 4*	ROL ABS, X 3 7	BBS3 ZP 3 5**	3
4	RTI Implied 1 6	EOR (IND, X) 2 6			EOR ZP 2 3	LSR ZP 2 5	RMB4 ZP 2 5	PHA Implied 1 3	EOR IMM 2 2	LSR Accum 1 2			JMP ABS 3 3	EOR ABS 3 4	LSR ABS 3 6	BBS4 ZP 3 5**	4
5	BVC Relative 2 2**	EOR (IND, Y) 2 5*	EOR (IND) 2 5		EOR ZP, X 2 4	LSR ZP, X 2 6	RMB5 ZP 2 5	CLI Implied 1 2	EOR ABS, Y 3 4*	PHY Implied 1 2				EOR ABS, X 3 4*	LSR ABS, X 3 7	BBS5 ZP 3 5**	5
6	RTS Implied 1 6	ADC (IND, X) 2 6†			STZ ZP 2 3	ADC ZP 2 3†	ROR ZP 2 5	RMB6 ZP 2 5	PLA Implied 1 4	ADC IMM 2 2†	ROR Accum 1 2		JMP Indirect 3 5	ADC ABS 3 4†	ROR ABS 3 6	BBS6 ZP 3 5**	6
7	BVS Relative 2 2**	ADC (IND, Y) 2 5†	ADC (IND) 2 5†		STZ ZP, X 2 4	ADC ZP, X 2 4†	ROR ZP, X 2 6	RMB7 ZP 2 5	SEI Implied 1 2	ADC ABS, Y 3 4*†	PLY Implied 1 2		JMP (IND), X 3 6	ADC ABS, X 3 4*†	ROR ABS, X 3 7	BBS7 ZP 3 5**	7
8	BRA Relative 2 3	STA (IND, X) 2 6			STY ZP 2 3	STA ZP 2 3	STX ZP 2 3	SMB0 ZP 2 5	DEY Implied 1 2	BIT IMM 2 2	TXA Implied 1 2		STY ABS 3 4	STA ABS 3 4	STX ABS 3 4	BBS0 ZP 3 5**	8
9	BCC Relative 2 2**	STA (IND, Y) 2 6	STA (IND) 2 6		STY ZP, X 2 4	STA ZP, X 2 4	STX ZP, Y 2 4	SMB1 ZP 2 5	TYA Implied 1 2	STA ABS, Y 3 5	TXS Implied 1 2		STZ ABS 3 4	STA ABS, X 3 5	STZ ABS, X 3 5	BBS1 ZP 3 5**	9
A	LDY IMM 2 2	LDA (IND, X) 2 6	LDX IMM 2 2		LDY ZP 2 3	LDA ZP 2 3	LDX ZP 2 3	SMB2 ZP 2 5	TAY Implied 1 2	LDA IMM 2 2	TAX Implied 1 2		LDY ABS 3 4	LDA ABS 3 4	LDX ABS 3 4	BBS2 ZP 3 5**	A
B	BCS Relative 2 2**	LDA (IND, Y) 2 5*	LDA (IND) 2 5		LDY ZP, X 2 4	LDA ZP, X 2 4	LDX ZP, Y 2 4	SMB3 ZP 2 5	CLV Implied 1 2	LDA ABS, Y 3 4*	TSX Implied 1 2		LDY ABS, X 3 4*	LDA ABS, X 3 4*	LDX ABS, Y 3 4*	BBS3 ZP 3 5**	B
C	CPY IMM 2 2	CMP (IND, X) 2 6			CPY ZP 2 3	CMP ZP 2 3	DEC ZP 2 5	SMB4 ZP 2 5	INY Implied 1 2	CMP IMM 2 2	DEX Implied 1 2		CPY ABS 3 4	CMP ABS 3 4	DEC ABS 3 6	BBS4 ZP 3 5**	C
D	BNE Relative 2 2**	CMP (IND, Y) 2 5*	CMP (IND) 2 5		CMP ZP, X 2 4	DEC ZP, X 2 6	SMB5 ZP 2 5	CLD Implied 1 2	CMP ABS, Y 3 4*	PHX Implied 1 2				CMP ABS, X 3 4*	DEC ABS, X 3 7	BBS5 ZP 3 5**	D
E	CPX IMM 2 2	SBC (IND, X) 2 6†			CPX ZP 2 3	SBC ZP 2 3†	INC ZP 2 5	SMB6 ZP 2 5	INX Implied 1 2	SBC IMM 2 2†	NOP Implied 1 2		CPX ABS 3 4	SBC ABS 3 4†	INC ABS 3 6	BBS6 ZP 3 5**	E
F	BEQ Relative 2 2**	SBC (IND, Y) 2 5†	SBC (IND) 2 5†		SBC ZP, X 2 4†	INC ZP, X 2 6	SMB7 ZP 2 5	SED Implied 1 2	SBC ABS, Y 3 4*†	PLX Implied 1 2				SBC ABS, X 3 4*†	INC ABS, X 3 7	BBS7 ZP 3 5**	F

- Nieuwe opcode
0
BRK
Implied
1 7 - OP code
0 - adresserings mode
1 7 - instructie bytes; machine cyclussen

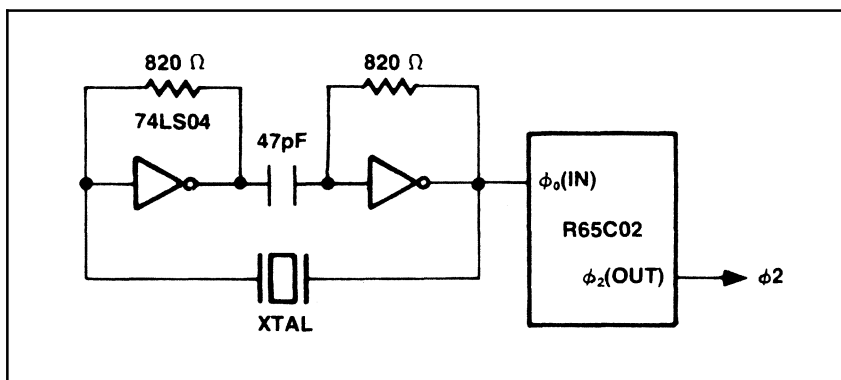
† tel hier 1 bijop indien in de decimale mode
 * tel hier 1 bijop indien van pagina wordt ge-
 wisseld
 ** tel hier 1 bijop indien vertakking (branch)
 optreedt op dezelfde pagina
 (2 indien van pagina wordt gewisseld).

Tabel 7/2.1-2: Opcode-matrix van de 65C02 processor.

2.1 6502/6510/65C02



Figuur 712.1-5: Aansluitgegevens van de 65C02.



Figuur 7/2.1-6: Een veel gebruikte methode voor het opwekken van de systeemklok.

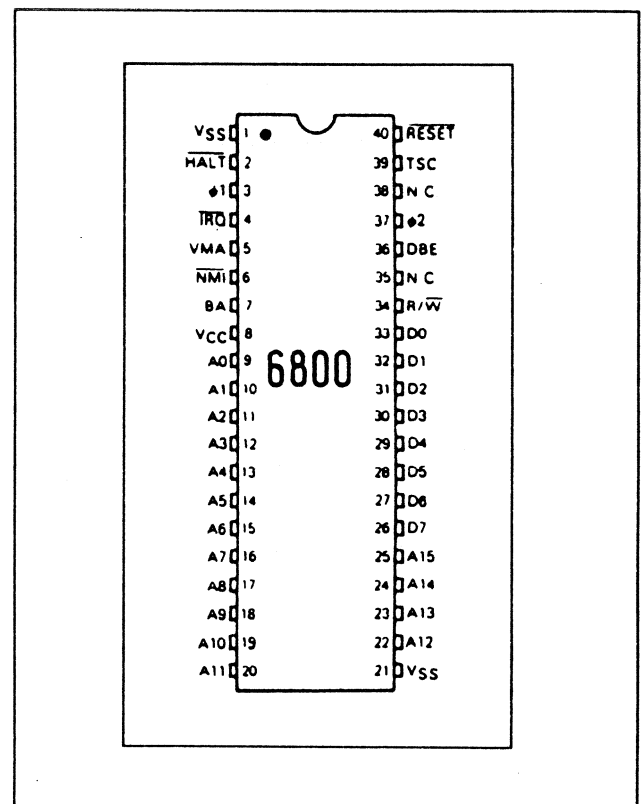
7/2.2

6800/6809

De MC 6800 werd in 1974 door Motorola op de markt gebracht en gold als eerste serieus te nemen concurrent voor de 8080 van Intel. Vanwege een andere opbouw heeft de 6800 geen afzonderlijke in- en uitvoer opdrachten. Alle periferie-modules worden binnen het normale adresseergebied aangestuurd (Memory-Mapped I/O). Andere kenmerken zijn:

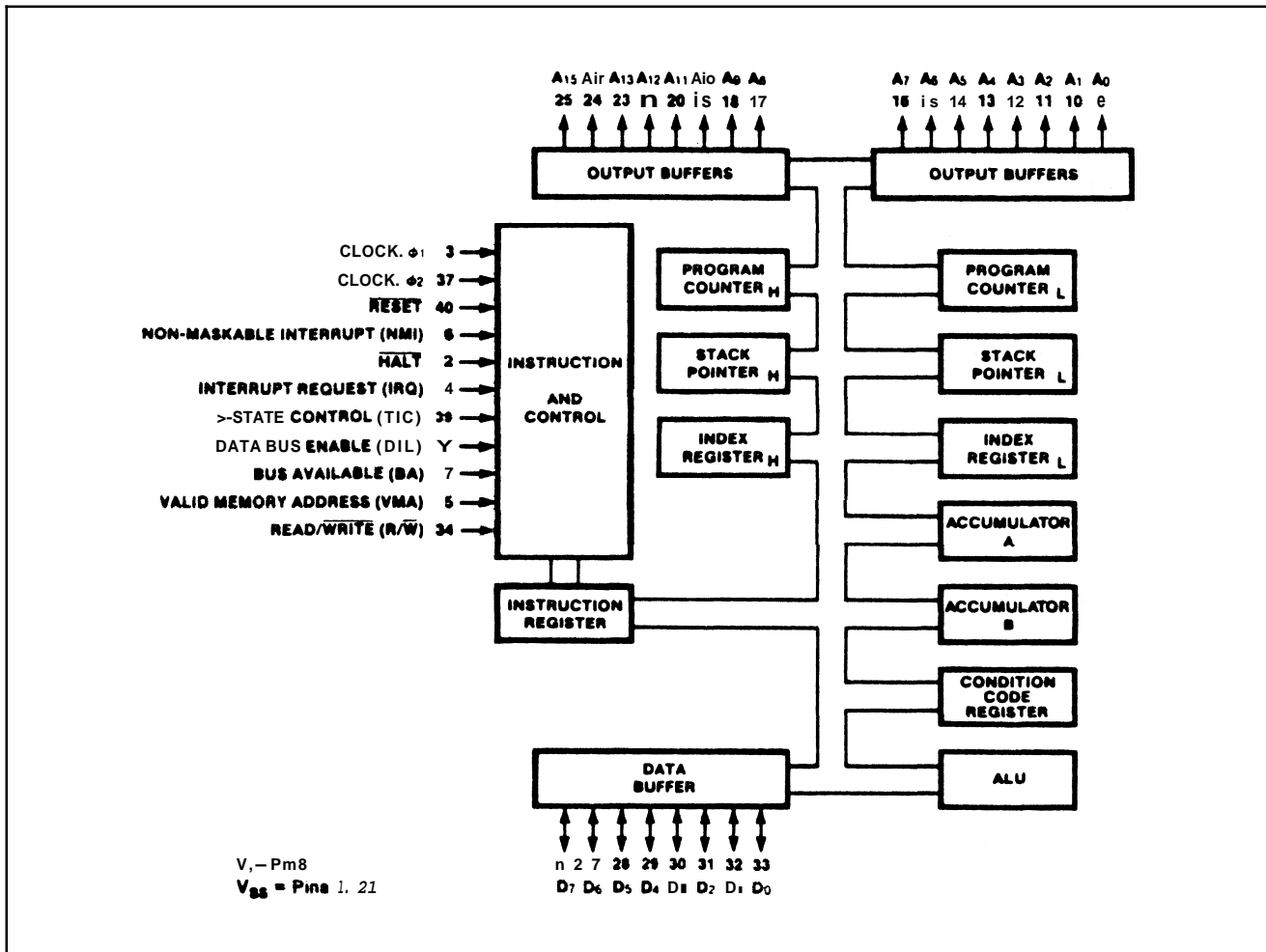
- overzichtelijke interne opbouw.
- stapelaanwijzer werkt met 16 bit (64K adresseergebied).
- indexregisters werken met 16 bit.
- twee parallele accumulatoren, die tezamen 16 bit breed kunnen worden (mathematische en schuifopdrachten).
- relatieve berekening van de in te vullen adressen.
- klokfrequentie maximaal 2 MHz (B-versie).
- correcte adresbyte volorde (meest belangrijke, minst belangrijke byte).

De basis instructie-set omvat 72 bewerkingen, waaronder decimale arithmetica, 16 bit schuifbewerkingen en automatische bijhouden van de stack van registers bij interrupt- of subroutinesprongen.



Figuur 7/2.2-1: Aansluitgegevens van de 6800.

2.2 6800/6809



Figuur 7/2.2-2: interne structuur van de 6800.

2.2 6800/6809

Machinocode	Words Cycles = State	Mnemonic	Verklaring	Schrijfwijze	Status- register
1X YY1 011	2/3 2/5	ADDX	Add memory to accumulator	(ACCX) + (M) → ACC	H, N, Z, V, C
00 011 011	1 2	ABA	Add accumulator B to accumulator A	(ACCA) + (ACCB) → ACCA	H, N, Z, V, C
1X YY1 001	2/3 2/5	ADCX	Add accumulator and memory with carry	(ACCX) + (C) + (M) → ACCX	H, N, Z, V, C
01 0X0 011	1 2	COMX	Complement accumulator (one's)	(ACCX) → ACCX	N, Z, V, C
01 1Z0 011	2/3 6/7	COM	Complement memory (one's)	(M) → M	N, Z, V, C
01 0X0 000	1 2	NEGX	Complement accumulator (two's)	-(ACCX) → ACCX	N, Z, V, C
01 1Z0 000	2/3 6/7	NEG	Complement memory (two's)	-(M) → M	N, Z, V, C
1X YY0 000	2/3 2/5	SUBX	Subtract memory from accumulator	(ACCX) - (M) → ACCX	N, Z, V, C
00 010 000	1 2	SBA	Subtract accumulator B from accumulator A	(ACCA) - (ACCB) → ACCA	N, Z, V, C
1X YY0 010	2/3 2/5	SBCX	Subtract memory from accumulator with borrow	(ACCX) - (C) - (M) → ACCX	N, Z, V, C
01 0X1 111	1 1	CLR _X	Clear accumulator	0 → ACCX	N, Z, V, C
01 1Z1 111	2/3 U7	CLR	Clear memory	0 → Y	N, Z, V, C
01 0X1 010	1 2	DEC _X	Decrement accumulator	(ACCX) - 1 → ACCX	N, Z, V
01 1Z1 010	2/3 6/7	DEC	Decrement memory	(M) - 1 → M	N, Z, V
01 0X1 100	1 2	INC _X	Increment accumulator	(ACCX) + 1 → ACCX	N, Z, V
01 1Z1 100	2/3 6/7	INC	Increment memory	(M) + 1 → M	N, Z, V
00 011 001	1 2	DAA	Decimal adjust accumulator A	Addition des Korrekturfaktors 0110; wenn $b_7, b_6, b_5, b_4 > 1001$, $VH = 1$ oder $b_3, b_2, b_1, b_0 > 1001$, $VC = 1$	N, Z, V, C
1X YY0 100	2/3 2/5	AND _X	AND accumulator with memory	(ACCX) ∧ (M) → ACCX	N, Z, V
1X YY1 000	2/3 2/5	EOR _X	Exclusive OR accumulator with memory	(ACCX) ∨ (M) → ACCX	N, Z, V
1X YY1 010	2/3 2/5	OR _X	Inclusive OR accumulator with memory	(ACCX) ∨ (M) → ACCX	N, Z, V

Machinocode	Words Cycles = State	Mnemonic	Verklaring	Schrijfwijze	Status- register
1X YY0 101	2/3 2/5	BIT _X	Bit test	(ACCX) ∧ (M)	N, Z
1X YY0 001	2/3 2/5	CMP _X	Compare accumulator with memory	(ACCX) - (M)	N, Z, V, C
00 010 001	1 2	CBA	Compare accumulator A with accumulator B	(ACCA) - (ACCB)	N, Z, V, C
01 0X1 101	1 2	TST _X	Test accumulator	(ACCX) - 0	N, Z, V, C
01 1Z1 101	2/3 6/7	TST	Test memory	(M) - 0	N, Z, V, C
00 001 100	1 2	CLC	Clear carry	0 → C	C
00 001 101	1 2	SEC	Set carry	1 → C	C
00 001 010	1 2	CLV	Clear overflow	0 → V	V
00 001 011	1 2	SEV	Set overflow	1 → V	V
00 001 110	1 2	CLI	Clear interrupt mask	0 → I	I
00 001 111	1 2	SEI	Set interrupt mask	1 → I	I
00 000 110	1 2	TAP	Transfer contents of accumulator A to status register	(ACCA) ∨ 11 000 000 → CCR	$b_7, b_6, b_5, b_4, b_3, b_2, b_1, b_0$
00 000 111	1 2	TPA	Transfer contents of status register to accumulator A	(CCR) ∨ 11 000 000 → ACCA	$b_7, b_6, b_5, b_4, b_3, b_2, b_1, b_0$
1X YY0 110	2/3 2/5	LD _X	Load accumulator	(M) → ACCX	N, Z, V
1X YY0 111	2/3 4/6	ST _X	Store accumulator	(ACCX) → M YY = 00	N, Z, V
00 010 110	1 2	TAB	Transfer contents of accumulator A to accumulator B	(ACCA) → ACCB	N, Z, V
00 010 111	1 2	TBA	Transfer contents of accumulator B to accumulator A	(ACCB) → ACCA	N, Z, V
01 0X1 001	1 2	ROL _X	Rotate left accumulator	(A_m) → A_{m+1} (A_1) → C (C) → A_0	N, Z, V*, C
01 1Z1 001	2/3 6/7	ROL	Rotate left memory	(A_m) → A_{m+1} (A_1) → C (C) → A_0	N, Z, V*, C
01 0X0 110	1 2	ROR _X	Rotate right accumulator	(A_{m+1}) → A_m (A_0) → C (C) → A_1	N, Z, V*, C
01 1Z0 110	2/3 6/7	ROR	Rotate right memory	(A_{m+1}) → A_m (A_0) → C (C) → A_1	N, Z, V*, C
01 0X1 000	1 2	ASL _X	Arithmetic shift left accumulator	(A_m) → A_{m+1} (A_1) → C 0 → A_0	N, Z, V*, C
01 1Z1 000	2/3 6/7	ASL	Arithmetic shift left memory	(A_m) → A_{m+1} (A_1) → C 0 → A_0	N, Z, V*, C

2.2 6800/6809

Machinecode	Words Cycles States	Mnemonic	Verklaring	Schrijfwijze	Status- register
01 0X0 100	1 2	LSRX	Logical shift right accumulator	$(A_{m+1}) \rightarrow A_m$ $(A_1) \rightarrow A_0$ $0 \rightarrow A_7$ $(A_0) \rightarrow C$	N, Z, V*, C
01 1Z0 100	2/3 6/7	LSR	Logical shift right memory		N, Z, V*, C
01 0X0 111	1 2	ASRX	Arithmetic shift right accumulator	$(A_{m+1}) \rightarrow A_m$ $(A_1) \rightarrow A_0$ $(A_0) \rightarrow A_7$ $(A_0) \rightarrow C$	N, Z, V*, C
01 1Z0 111	2/3 6/7	ASR	Arithmetic shift right memory		N, Z, V*, C
10 YY1 100	2/3 3/6	CPX	Compare index register	$(IX_L) - (M+1)$ $(IX_H) - (M)$	N, Z, V
00 001 001	1 4	DEX	Decrement index register	$(IX) - 1 \rightarrow IX$	Z
00 110 100	1 4	DES	Decrement stack pointer	$(SP) - 1 \rightarrow SP$	-
00 001 000	1 4	INX	Increment index register	$(IX) + 1 \rightarrow IX$	Z
00 110 001	1 4	INS	Increment stack pointer	$(SP) + 1 \rightarrow SP$	-
11 YY1 110	2/3 3/6	LDX	Load index register	$(M) \rightarrow IX_H$ $(M+1) \rightarrow IX_L$	N, Z, V
10 YY1 110	2/3 3/6	LDS	Load stack pointer	$(M) \rightarrow SP_H$ $(M+1) \rightarrow SP_L$	Z, V
11 YY1 111	2/3 3/7	STX	Store index register	$(IX_H) \rightarrow M$ $(IX_L) \rightarrow M+1$ $YY \neq 00$	N, Z, V
10 YY1 111	2/3 3/7	STS	Store stack pointer	$(SP_H) \rightarrow M$ $(SP_L) \rightarrow M+1$	N, Z, V
00 110 101	1 4	TXS	Transfer from index register to stack pointer	$(IX) - 1 \rightarrow SP$	-
00 110 000	1 4	TSX	Transfer from stack pointer to index register	$(SP) + 1 \rightarrow IX$	-
00 110 11X	1 4	PSHX	Push data onto stack	$(ACCX) \rightarrow (SP)$ $(SP) - 1 \rightarrow SP$	-
00 110 01X	1 4	PULX	Pull data from stack	$(SP) + 1 \rightarrow SP$ $(SP) \rightarrow ACCX$	-
00 100 000	2 4	BRA	Branch always	$(PC) + 2 \rightarrow (+1) \rightarrow PC$	
00 100 010	2 4	BHI	Branch if higher (C V Z = 0)		
00 100 011	2 4	BLS	Branch if lower or same (C V Z = 1)		
00 100 100	2 4	BCC	Branch if carry clear (C = 0)		
00 100 101	2 4	BCS	Branch if carry set (C = 1)		
00 100 110	2 4	BNE	Branch if not zero (Z = 0)		

* betekent:
V = (NVC), na de uitvoering van de schuifopdracht wordt V daarbij gevormd.

Machinecode	Words Cycles States	Mnemonic	Verklaring	Schrijfwijze	Status- register
00 100 111	2 4	BEQ	Branch if zero (Z = 1)		
W 101 000	2 4	BVC	Branch if overflow clear (V = 0)		
W 101 W1	2 4	BVS	Branch if overflow set (V = 1)		
W 101 010	2 4	WL	Branch if plus (N = 0)		
W 101 011	2 4	MI	Branch J minus (N = 1)		
W 101 100	2 4	BGE	Branch if greater or equal to zero (N V V = 0)		
W 101 101	2 4	BLT	Branch J less than zero (N V V = 1)		
W 101 110	2 4	BGT	Branch if greater than rem (Z V (N V V) = 0)		
00 101 111	2 4	BLE	Branch if less than or equal to zero (Z V (N V V) = 1)		
01 1Z1 110	2/3 3/4	JMP	Jump	$(-1) + (IX) \rightarrow K$ $(+2) (+1) \rightarrow PC$	
10 101 101	2 8	JSR	Jump to sub-routine	$(PC) + 2 \rightarrow PC$ $(PC_L) \rightarrow (SP)$ $(PC_H) \rightarrow (SP) - 1$ $<SR - 1 \rightarrow SP$ $(+1) + (IX) \rightarrow PC$	
10 111 101	3 9	JSR	Jump to sub-routine	$(PC) + 3 \rightarrow PC$ $(PC_L) \rightarrow (SR)$ $(PC_H) \rightarrow (SP) - 1$ $(SP) - 2 \rightarrow SP$ $(+2) (+1) \rightarrow PC$	
W 111 001	1 5	RTS	Return from subroutine	$(SP+1) = PC_H$ $(SP+2) = PC_L$ $(SP) + 2 \rightarrow SP$	
10 001 101	2 8	BSR	Branch to sub-routine	$(PC) + 2 \rightarrow PC$ $(PC_L) \rightarrow (SP)$ $(PC_H) \rightarrow (SP)$ $(SR - 2) \rightarrow SP$ $(+1) + PC \rightarrow PC$	
W 111 111	1 12	SW	Software interrupt	$(PC) + 1 \rightarrow PC$ $(PC_L) \rightarrow (SP)$ $(PC_H) \rightarrow (SP) - 1$ $(IX_L) \rightarrow (SP) - 2$ $(IX_H) \rightarrow (SR) - 3$ $(ACCU) \rightarrow (SR) - 4$ $(ACCB) \rightarrow (SP) - 5$ $(CCR) \rightarrow (SP) - 6$ $<SR - 7 \rightarrow SP$ $1 \rightarrow 1$ $(17777) (17777) \rightarrow K$	I
00 111 011	L 10	RTI	Return from interrupt	$(SP+1) = CCR$ $(SP+2) = ACCB$ $(SP+3) = ACCA$ $(SP+4) = IX_H$ $(SP+5) = IX_L$ $(SP+6) = PC_H$ $(SP+7) = PC_L$ $(SP) + 7 \rightarrow SP$	H, I, N, Z, V, C
00 111 110	1 9	WAI	Wait for interrupt	$(PC) + 1 \rightarrow PC$ $(PC_L) \rightarrow (SP)$ $(PC_H) \rightarrow (SP) - 1$ $(IX_L) \rightarrow (SP) - 2$ $(IX_H) \rightarrow (SP) - 3$ $(ACCA) \rightarrow (SP) - 4$ $(ACCB) \rightarrow (SP) - 5$ $(CCR) \rightarrow (SP) - 6$ $(SP) - 1 \rightarrow SP$ $11777701117777) = PC$ FC oder $(17717411117771) = PC$	
00 000 001	1 2	NOP	No operation	$(PC) + 1 \rightarrow PC$	-

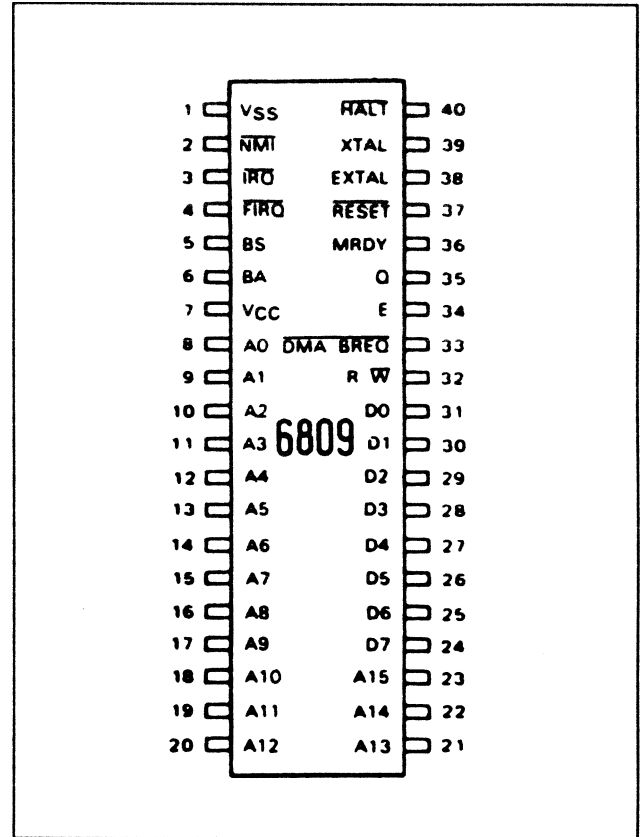
Tabel 712.2-1: Instructie-set van de 6800.

2.2 6800/6809

Voor de aanpassing aan nieuwe eisen volgden de processor typen 6802, met geïntegreerde klokgenerator en 256 byte RAM en daarop als nieuwste ontwikkeling, de 6809, met de volgende kenmerken:

- software compatibel met 6800 en 6802.
- bruikbaar met alle 68XX periferie-eenheden.
- twee 16-bit brede index-registers.
- twee 16-bit brede te indicieren stapel-aanwijzer.
- 8 bit pagina-register voor directe sprong adressering.
- zeer snelle interrupt (FIRQ), plaatst alleen het status-register op de stapel (stack).
- DMA/BREQ-ingang maakt het uitschakelen van de CPU mogelijk voor DMA- en geheugenverfrissingsdoeleinden.
- 92 basisinstructies en 1464 bewerkingen, inclusief de adresseerwijzen.
- 8 x 8 bit-vermenigvuldiging.
- inhoud van alle registers uitwisselbaar, of naar de stapel te verplaatsen

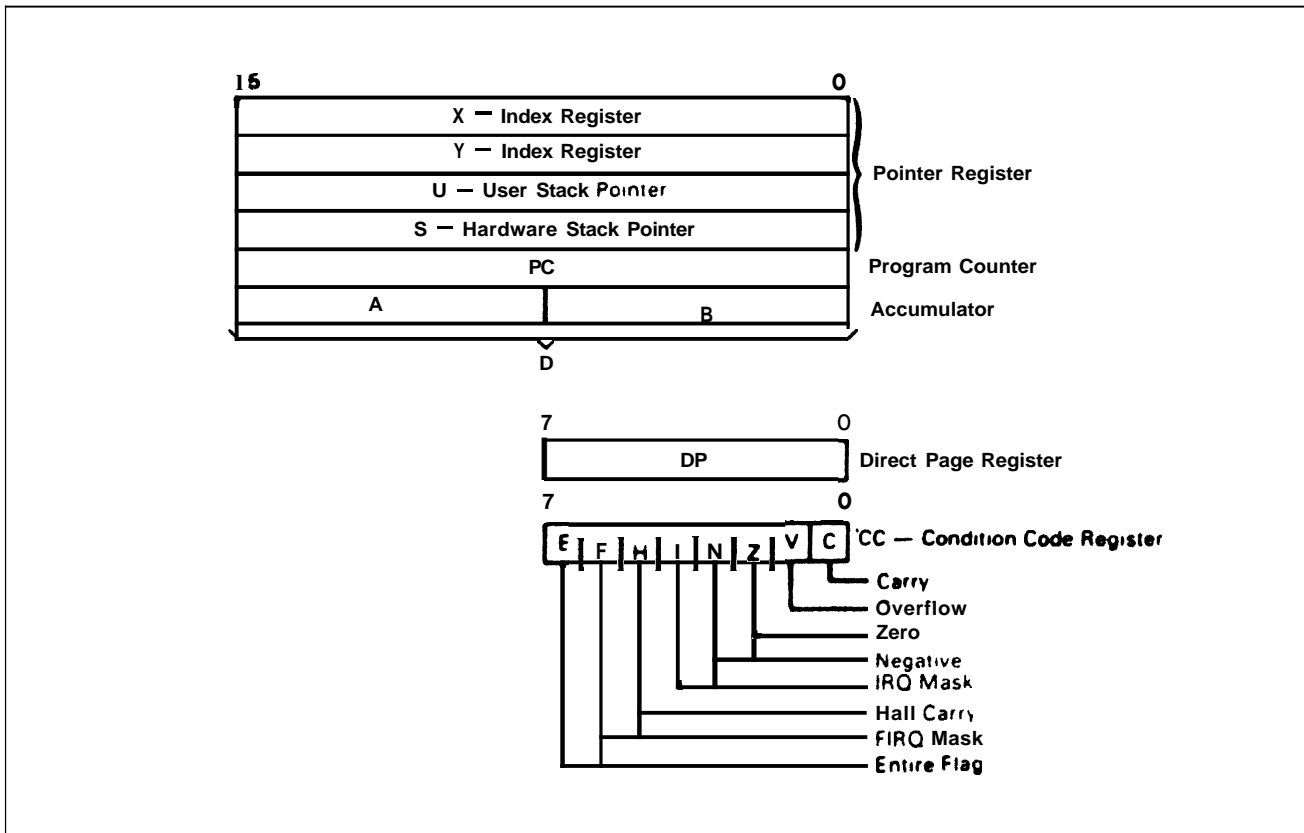
Figuur 7/2.2-3 toont de aanluistingen en Figuur 7/2.2-4 de uitgebreide registerbezetting. De 6809 is een van de meest uitgebreide 8-bit CPU's en biedt een omvangrijke software aan-



Figuur 712.2-3: Aansluitgegevens van de 6809.

bod, waaronder de compilertalen BASIC en PASCAL.

2.2 6800/6809



Figuur 7/2.2-4: De register-set van de 6809.

7/2.3

8080/8085

De 8085 is de verbeterde versie van de 'oude' processor 8080 van Intel. De 8-bit N-kanaal processor bevat, in tegenstelling tot zijn voorganger, extra schakelingen zoals een klokgenerator en een geïntegreerde bus-drijver. Daarnaast zijn er twee nieuwe bevelen voor een gemaskeerde interrupt-

verwerking (RIM-en SIM). Deze bewerkingen maken de seriële in- en uitvoer van bitpatronen op interruptniveau mogelijk. De overige instructieset (Tabel 7/2.3-1) is software-compatibel met de 8080 processor; de klokfrequentie werd evenwel tot 3 MHz verhoogd.

Opdracht Mnemonisch	Verklaring	Op-cobr	Format	Bewerking	effect op vlag	cy- cl
MOV r1 R	Dataoverdracht instructies (enkele registers) r1, r2 = A, B, C, D, E, H of L laad r1 met inhoud van r2	01dddsss	1	(sss) → ddd	geen	5
MOV r, M	laad register met geheugeninhoud	01ddd110	1	(@ HL) → ddd		7
MOV M, r	sla registerinhoud in geheugen op	01110sss	1	(sss) → @ HL		7
MVI r	laad register met constante	00ddd110	2	(2de byte) @ ddd		7
MVI M	sla constante op	00110110	2	(2de byte) → @ HL		10
STA adr	Ja inhoud van de accu op	00110010	3	(A) → (3de en 2de byte)		13
LDA adr	laad accu direct	00111010	3	((3de en 2de byte)) → A		13
STAX B	sla accu indirect op, die door register B is geadresseerd	00000010	1	(A) → @ BC		7
STAX D	sla accu indirect op, die door register D is geadresseerd	00010010	1	(A) → @ DE		7
LDAX B	laad accu indirect, die door register B is geadresseerd	00001010	1	(@ BC) → A		7
LDAX D	laad accu indirect, die door register D is geadresseerd	00011010	1	(@ DE) → A		7
UI B	Dataoverdracht instructies (dubbele registers) laad register B, geïmpliceerd met adres	00000001	3	(2de byte) → C; (3de byte) → B	geen	10
LXI D	laad register D, geïmpliceerd met adres	00010001	3	(2de byte) → E; (3de byte) → D		10
LXI H	laad register H, geïmpliceerd met adres	00100001	3	(2de byte) → L; (3de byte) → H		10
SHL D	sla register HL op onder adr. (adr + 1)	00100010	3	(L) → (3de en 2de byte) (H) → (3de en 2de byte + 1)		16
LHL D	laad register HL met inhoud adr (adr + 1)	00101010	3	((3de en 2de byte)) → L ((3de en 2de byte + 1)) → H		16
XCH G	verwissel de inhoud van de registers	11101011	1	(HL) → DE; (M) → HL		4
IN	in- uitvoer opdrachten accu wordt met de inhoud van de invoer geladen	11011011	2	(invoerkanaal in de 2de byte) → A	geen	10
OUT	inhoud accu wordt aan het uitvoer-kanaal geleverd	11010011	2	(A) → uitvoerkanaal in de 2de byte		10

Tabel 7/2.3-1: De instructie-set van de 8085.

2.3 8080/8085

Opdracht Mnemonisch	Verklaring	Op-code	Format	Bewerking	effect op vlag	cy- cli
ADD r	rekenkundige opdrachten (enkelv. register) inhoud van register 1 wordt opgeteld bij de inhoud van de accu	10000sss	1	(A) + (sss) → A	alle vlaggen	4
ADD M	geheugeninhoud wordt opgeteld bij de inhoud van de accu	10000110	1	(A) + (@ HL) → A	worden overeen- komstig	7
ADI	constante wordt bij inhoud van de accu opgeteld	11000110	2	(A) + (2de byte) → A	de resul- taten	7
ADC r	inhoud r1 en inhoud carry-flag worden bij de accu-inhoud opgeteld	10001sss	1	(A)+(sss)+(C) → A	gezet	4
ADC M	inhoud geheugen en inhoud carry-flag worden bij de accu-inhoud opgeteld	10001110	1	(A) + (Q HL)+(C) → A	gezet	7
ACI	constante en carry-flag worden bij de accu opget.	11001110	2	(A)+(2de byte)+(C) → A	alle	7
SUB r		10010sss	1	(A)-(sss) → A	vlaggen	4
SUB M		10010110	1	(A)-(@ HL) → A	worden	7
SUI		11010110	2	(A)-(2de byte) → A	overeen- komstig	7
SBB r	afrekbevelen gelijk aan die voor optellen.	10011sss	1	(A)-(SS)-(C) → A	het re- sultaat	4
SBB M		10011110	1	(A)-(@ HL)-(C) → A	gezet	7
SBI		11011110	2	(A)-(2de byte)-(C) → A	gezet	7
CMP r	inh. accu wordt vergeleken met inhoud register r1	10111sss	1	(A)-(sss) zet vlaggen	gezet	4
CMP M	inh. accu wordt met inhoud geheugen vergeleken	10111110	1	(A)-(@ HL) zet vlaggen	gezet	7
CPI	inhoud accu wordt met constante vergeleken	11111110	2	(A)-(2de byte) zet vlaggen	gezet	7
DAD B	rekenkundige en decimaal-rekenkundige opdrachten inh. register B en register H worden in H opgeteld	00001001	1	(HL)+(BC) → HL	C-vlag	10
DAD D	inh. register D en register H worden in H opgeteld	00011001	1	(HL)+(DE) → HL	C-vlag	10
DAD H	inh. register H en register H worden in H opgeteld	00101001	1	(HL)+(HL) → HL	C-vlag	10
DAD SP	inh. register SP en register H worden in H opgeteld	00111001	1	(HL)+(SP) → HL	C-vlag	10
DAA	inhoud accu wordt in tweecijferig getal omgezet	00100111	1		alle vlaggen	4
ANA r	logische opdrachten inhoud accu en register r1 worden AND bewerkt	10100sss	1	(A) A (sss) → A	alle	4
ORA r	inhoud accu en register r1 worden OR bewerkt	10110sss	1	(A) V (sss) → A	vlaggen	4
XRA r	inh. accu en reg. r1 worden Exclusive-OR bewerkt	10101sss	1	(A) V (sss) → A	worden	4
ANA M	inhoud accu en geheugen worden AND bewerkt	10100110	1	(A) A (@ HL) → A	bein- vloed	7
ORA M	inhoud accu en geheugen worden OR bewerkt	10110110	1	(A) V (@ HL) → A	7	
XRA M	inh. accu en geheugen worden Excl.-OR bewerkt	10101110	1	(A) V (@ HL) → A	7	
ANI	inhoud accu wordt met constante AND bewerkt	11100110	2	(A) A (2de byte) → A	7	
ORI	inhoud accu wordt met constante OR bewerkt	11110110	2	(A) V (2de byte) → A	7	
XRI	inh. accu wordt met constante Excl.-OR bewerkt	11101110	2	(A) V (2de byte) → A	7	
RLC	Roteer en schuif opdrachten inh. accu wordt cyclisch van 1 bit naar links versch.	00000111	1	(bit 7) → bit 0 en C	C-vlag	4
RRC	inh. accu wordt cyclisch van 1 bit naar rechts versch.	00001111	1	(bit 0) → bit 7 en C	C-vlag	4
RAL	inh. accu en c-bit worden naar links verschoven	00010111	1	(bit 7) + C; (C) → bit 0	C-vlag	4
RAR	inh. accu en c-bit worden naar rechts verschoven	00011111	1	(bit 0) → C; (C) → bit 7	C-vlag	4
DAD H	register H wordt naar links geschoven	00101001	1	naar links verschuiven van registerpaar H, L	C-vlag	10
INR r	in- en decrease opdrachten bij inhoud register r1 wordt 1 opgeteld	00ddd100	1	(ddd)+1 → ddd	N, C, Z	5
DCR r	van inhoud register r1 wordt 1 afgetrokken	00ddd101	1	(ddd)-1 → ddd	P-vlag	5
INR M	bij inhoud geheugen wordt 1 opgeteld	00110100	1	(@ HL)+1 → @ HL		10
DCR M	van inhoud geheugen wordt 1 afgetrokken	00110101	1	(Q HL)-1 → @ HL		10
INX B	inhoud register B wordt met 1 vermeerderd	00000011	1	(BC)+1 → BC	geen	5
INX D	inhoud register D wordt met 1 vermeerderd	00010011	1	(DE)+1 → DE	bein- vloeding	5
INX H	inhoud register H wordt met 1 vermeerderd	00100011	1	(HL)+1 → HL	van	5
DCX B	inhoud register B wordt met 1 verminderd	00001011	1	(BC)-1 → BC	de	5
DCX D	inhoud register D wordt met 1 verminderd	00011011	1	(DE)-1 → DE	vlaggen	5
DCX H	inhoud register H wordt met 1 verminderd	00101011	1	(HL)-1 → HL		5
INX SP	inhoud register SP wordt met 1 vermeerderd	00110011	1	(SP)+1 → SP		5
DCX SP	inhoud register SP wordt met 1 verminderd	00111011	1	(SP)-1 → SP		5
JMP	sprongopdrachten programma wordt op adres voortgezet (onvoorwaardelijke sprong)	11000011	3	3de en 2de byte → PC	geen bein- vloeding	10
JNZ	bij Z = 0 wordt programma op adres voortgezet	11000010	3	adressen in	Z = 0	10
JZ	bij Z = 1 wordt programma op adres voortgezet	11001010	3	de 3de en	Z = 1	10
JNC	bij C = 0 wordt programma op adres voortgezet	11010010	3	2de byte	C = 0	10
JC	bij C = 1 wordt programma op adres voortgezet	11011010	3	worden in	C = 1	10
JPO	bij P = 0 wordt programma op adres voortgezet	11100010	3	programma-	P = 0	10

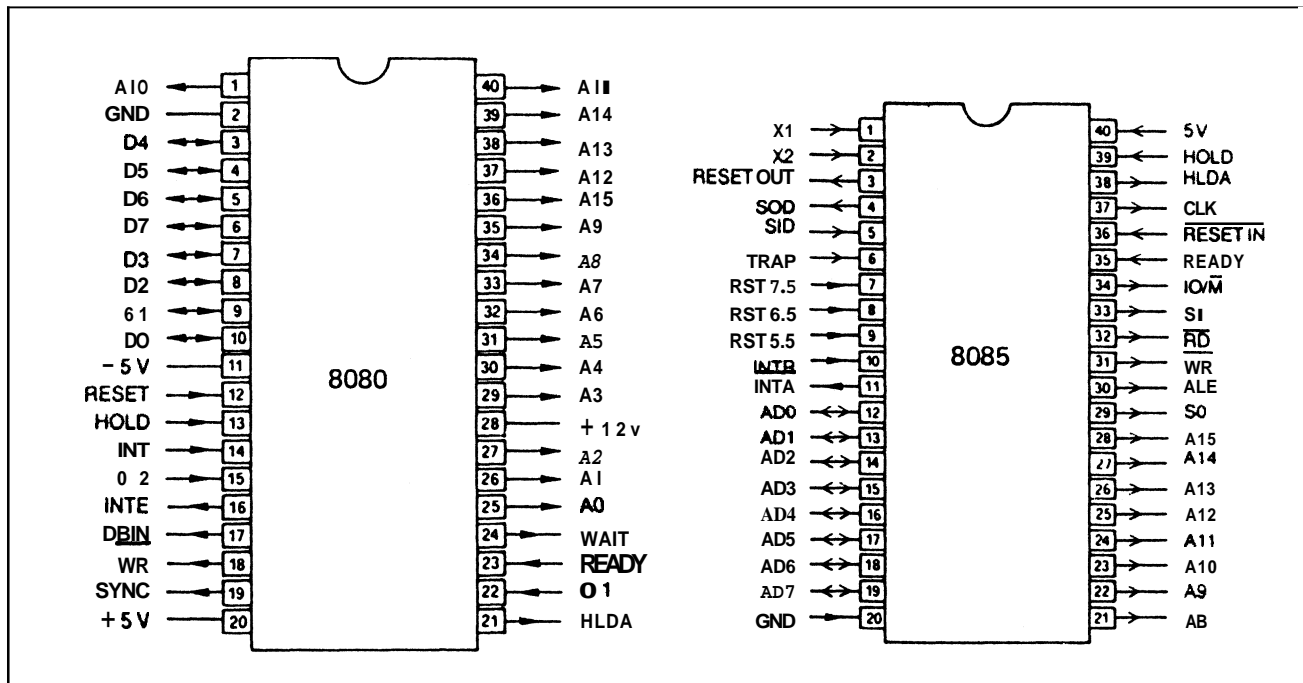
2.3 8080/8085

Opricht Mnemonisch	Verklaring	P - 0	Format	Bewerking	effect op vlag	cy-clie
JPE	bij P = 1 wordt programma op adres voortgezet	11101010	3	teller	P = 1	10
JP	bij leken-bit = 0 wordt programma op adres voortgezet	11110010	3	gebracht	N = 0	10
JM	bij teken-bit = 1 wordt programma op adres voortgezet	11111010	3	wanneer.	N = 1	10
PCHL	programma wordt bij adres in register H voortgezet	11101001	3	(HL) → PC		5
	subroutine en terugloop opdrachten programma wordt op adres voortgezet, terugkeer-adres in stack	11001101	3	(3de en 2de byte) PC	geen bein- vloeding	17
CNZ	bij Z = 0 wordt programma op adres voortgezet	11000100	3	(3de en 2de byte)	Z = 0	17
CZ	bij Z = 1 wordt programma op adres voortgezet	11001100	3	in PC terugsprong	Z = 1	17
CNC	bij C = 0 wordt programma op adres voortgezet	11010100	3	adres op stack	C = 0	17
CC	bij C = 1 wordt programma op adres voortgezet	11011100	3	wanneer'	C = 1	17
CPO	bij P = 0 wordt programma op adres voortgezet	11100100	3		P = 0	17
CPE	bij P = 1 wordt programma op adres voortgezet	11101100	3		P = 1	17
CP	bij teken = 0 wordt programma op adres voortgezet	11110100	3		N = 1	17
CM	bij teken = 1 wordt programma op adres voortgezet	11111100	3		N = 0	17
RET	programma wordt op adres voortgezet dat via SZ geadresseerd werd	11001001	1	terugspr. adr van stack PC		10
RNZ	bij Z = 0 wordt progr op adr voortgez dat via SZ geadresseerd werd	11000000	1	terugsprong adres van	Z = 0	11
RZ	bij Z = 1 wordt progr op adr voortgez dat via SZ geadresseerd werd	11001000	1	stack in programma-	Z = 1	11
RNC	bij C = 0 wordt progr op adr voortgez dat via SZ geadresseerd werd	11010000	1	teller wanneer:	C = 0	11
RC	bij C = 1 wordt progr op adr voortgez dat via SZ geadresseerd werd	11011000	1		C = 1	11
RPO	bij P = 0 wordt progr op adr voortgez dat via SZ geadresseerd werd	11100000	1		P = 0	11
RPE	bij P = 1 wordt progr op adr voortgez dat via SZ geadresseerd werd	11101000	1		P = 1	11
RP	bij teken = 0 wordt progr op adr voortgez dat via SZ geadresseerd werd	11110000	1		N = 0	11
RM	bij teken = 1 wordt progr op adr voortgez dat via SZ geadresseerd werd	11111000	1		N = 1	11
EI	onderbrekings opdrachten INTE-status gezet. MP kan onderbreking uitzoeken	11111011	1	na EI interrupt mogelijk	geen	4
DI	INTE-status niet gezet. MP is niet te onderbreken	11110011	1	na DI interrupt niet mogelijk	bein- vloeding	4
RST	0 constante 7, progr 8 x const voortgezet	11110111	1	(PC) → stack; aaax8 → PC	v. vlaggen	10
RIM	onderbrekingsmaskers onderbrekingcm en seriele ingang in accu lezen	00100000	1	SID → (7de bit A)	geen vlag	4
SIM	onderbrekingsmasker en seriele uitgang inzetten stack opdrachten	00110000	1	(7de bit A) → SOD	geen vlag	4
PUSH B		11000101	1	(BC) → stack	geen vlag	11
PUSH D	register rpl wordt naar het door de stapelaanwijzer aangewezen adres overgebracht	11010101	1	(DE) → stack	geen vlag	11
PUSH H		11100101	1	(HL) → stack	geen vlag	11
PUSH PSW		11110101	1	(accu, vlaggen) → stack	geen vlag	11
POP B		11000001	1	(stack) → BC	geen vlag	10
POP D	register rpl wordt met woord geladen dat door SZ geadresseerd is	11010001	1	(stack) → DE	geen vlag	10
POP H		11100001	1	(stack) → HL	geen vlag	10
POP PSW		11110001	1	(stack) → accu. vlaggen	alle vlaggen	10
LXI SP	laad register rpl met adres	00110001	3	(3de en 2de byte) → SP	geen vlag	10
SPHL	laad SP met inhoud register H	11111001	1	(HL) → SP	geen vlag	5
INX SP	inhoud register rpl wordt met 1 vermeerderd	00110011	1	(SP)+1 → SP	geen vlag	5
DCX SP	inhoud register rpl wordt met 1 verminderd	00111011	1	(SP)-1 → SP	geen vlag	5
DAD SP	inhoud registers rpl en H worden opgeteld. resultaat in register H	11100011	1	(HL)+(SP) → HL	C-vlag	10
			1	(HL) met ((SP)) verwisselen	geen vlag	18
HLT	overge opdrachten programma stopt	01110110	1	geen bewerking	geen vlag	7
NOP	geen bewerking	00000000	1	(A) → A	geen vlag	4
CMA	inhoud accu wordt gecomplementeerd	00101111	1	(A) → A	alle vlagg.	4
STC	zet carry-flag op 1	00110111	1	1 → C-vlag	C-vlag	4
CMC	gecomplementeerde carry-flag	00111111	1	(C-vlag) → carry	C-vlag	4

2.3 8080/8085

Bijzonder aan deze CPU is het gemeenschappelijk gebruik van de onderste acht adresleidingen met de databus en de separate IOM (in-luitvoer-geheugen) adressering, waarmee het adresseringsgebied voor

het geheugen 64K plus 256 I/O-adressen wordt uitgebreid. Voor deze functies zijn speciale stuursignalen beschikbaar (zie figuur 7/2.3-1): pen 30: Adres Latch Enable en pen 34: IO/M-select.



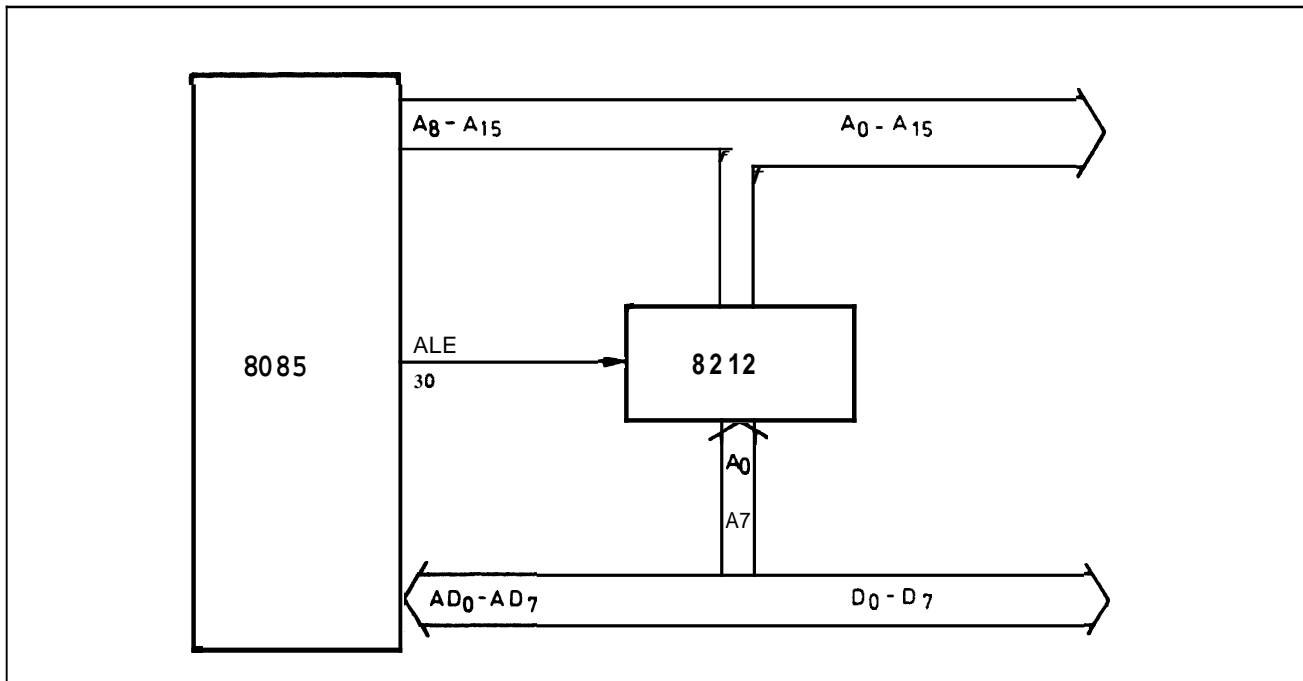
Figuur 7/2.3-1: Aansluitgegevens van de 8080/8085.

Tabel 7/2.3-2: Functies aan de pennen van de 8085.

Aansluiting	Functie	Toelichting
A8 tot A15	Adresbus uitgang	Adressering van de aparte geheugen -bytes. hoogwaardiger bytes.
AD0 tot AD7	bi-directionele adres; en databus verbindingen	Bij de start van een gegevensoverdracht loopt de lager gewaardeerde adresbyte via deze verbindingen. Gedurende de overige tijd parallelle overdracht van gegevens tussen processor en de geheugens. resp. de I/O eenheden.
ALE	Adresbuffer uitgang	Wordt met de eerste klokperiode van een machinecyclus gezet en kunnen de adresbits A0 t.e.m. A7 opgeslagen worden.
IO/M	sturings -uitgang	Omschakeling van gecombineerde I/O geheugeneenheden van I/O -bedrijf naar geheugen-bedrijf en omgekeerd.
S0, S1	sturings-uitgangen	Statusfuncties (vergl. tabel 4.5.1).
RD	sturings-uitgang	Statusaanduiding . Laag actief voor leescyclus van MP
WR	sturings-uitgang	Statusaanduiding . Laag actief voor schrijfcyclus van MP.
READY	sturings-uitgang	Is deze ingang laag, dan wacht de centrale eenheid totdat deze hoog wordt (toepassing voor 'single step'-bedrijf).
HOLD	sturings- ingang	Een andere eenheid gebruikt de adres -en databus. Na overgang naar Hoog-niveau geeft de centrale eenheid - na beëindiging van de lopende bewerking - de bus vrij. De MP wordt pas uit deze (hoog-ohmige) toestand omgezet als een Laag-niveau aanwezig is.
HLDA	sturings -uitgang	Als bevestigingssignaal wordt daarmee de HOLD-toestand aangegeven
INTR	sturings -ingang	Interrupt voorwaarde. Wordt alleen tijdens de voorlaatste klokperiode van een opdracht nagegaan en tijdens de toestanden HOLD en HALT. Kan via programma bepaald worden. Door RESET of een interrupt-actie wordt functie gesperd.

Aansluiting	Functie	Toelichting
INTA	sturings-uitgang	Bevestiging van een interrupt (wordt in plaats van RD gebruikt)
RST 5.5 6.5 7.5	sturings- ingang	Interruptvoorwaarde als INTR veroorzaakt interne RESTART opdracht naar opgegeven adres. Prioriteit overeenkomstig waardering
TRAP	sturings- ingang	Interruptvoorwaarde met de hoogste prioriteit, niet via programma maskeer -baar. De ingang wordt tegelijk met de andere interrupt-ingangen uitgelezen en door geen andere interrupt opheffingsopdracht beïnvloed .
RESET IN	sturings- ingang	Met L-niveau wordt programmateller op nul gezet en het interrupt-masker evenals de HLDA-flipflop gereset . De ingang werkt asynchroon, daarom kunnen interne registers en vlaggen ongedefinieerd veranderd worden. Data- en adresbus worden hoogohmig geschakeld.
RESET OUT X1, X2	sturings- uitgang ingangen	Voor kwarts. RC- of LC-combinatie voor interne klok. De werkfrequentie wordt door de klokgenerator gehalveerd en slaat de processor als klokfrequentie ter beschikking
CLK	uitgang	Klokfrequentie, bijvoorbeeld voor systempuls .
SID	ingang	Statusfunctie voor de zevende bit van de accumulator, bij uitvoering van een RIM-opdracht.
SOD	uitgang	Statusfunctie voor de zevende bit van de accumulator bij uitvoering van een SIM-opdracht
V _{cc}	aansluiting	Voedingsspanning +5 Volt.
V _{ss}	aansluiting	0 Volt of massa.

2.3 8080/8085

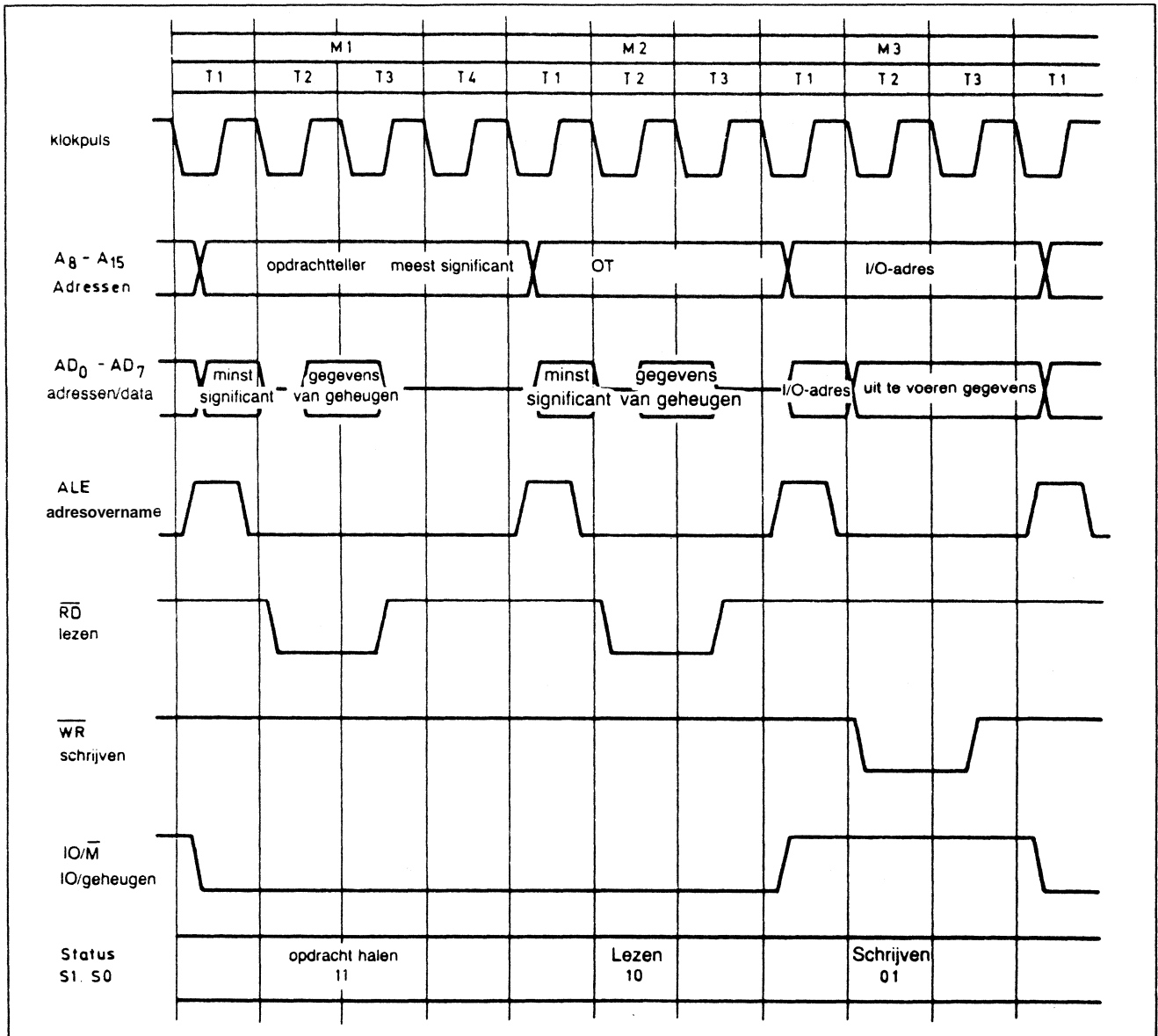


Figuur 712.3-2: Adresopvangschakeling voor de opslag van de minst significante bits.

In figuur 7/2.3-2 zien we de externe schakeling voor het opvangen van de minst belangrijke 8 adres-bits, met behulp van de 8212. In het Timing-diagram (zie figuur 7/2.3-3) is te zien op welk tijdstip de verschillende functies actief zijn. Door deze schakeltechniek blijven aansluitingen voor andere functies vrij, bijvoorbeeld voor de sturing van meerdere hardware-interrupts op de aansluitingen RST 5.5 (pen 9), RST 6.5 (pen 8) en RST 7.5

(pen 79), die de 8085 naar verschillende onderbrekings-routines kunnen laten springen. Het 3 MHz kwarts-element kan direct op de aansluitingen X1 en X2 aangesloten worden. De CPU heeft een voedings-spanning van +5 Volt nodig en trekt 170 mA stroom. De 80XX reeks bevat vele intelligente interface-eenheden en daarnaast is er een uitgebreide keuze aan software, zoals Macro-Assembler, PL/M en CP/M.

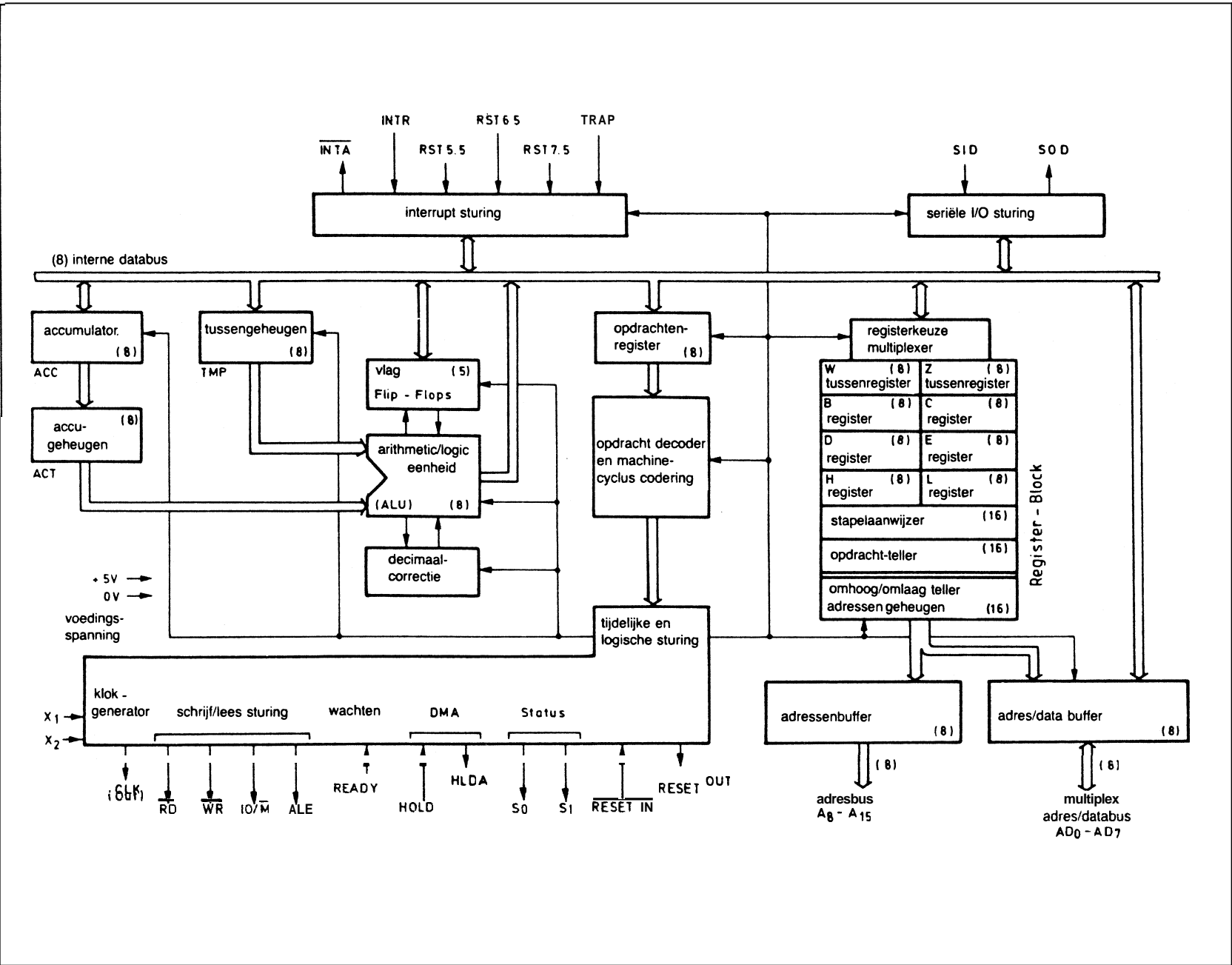
2.3 808018085



Figuur 7/2.3-3: De timing van de 8085.

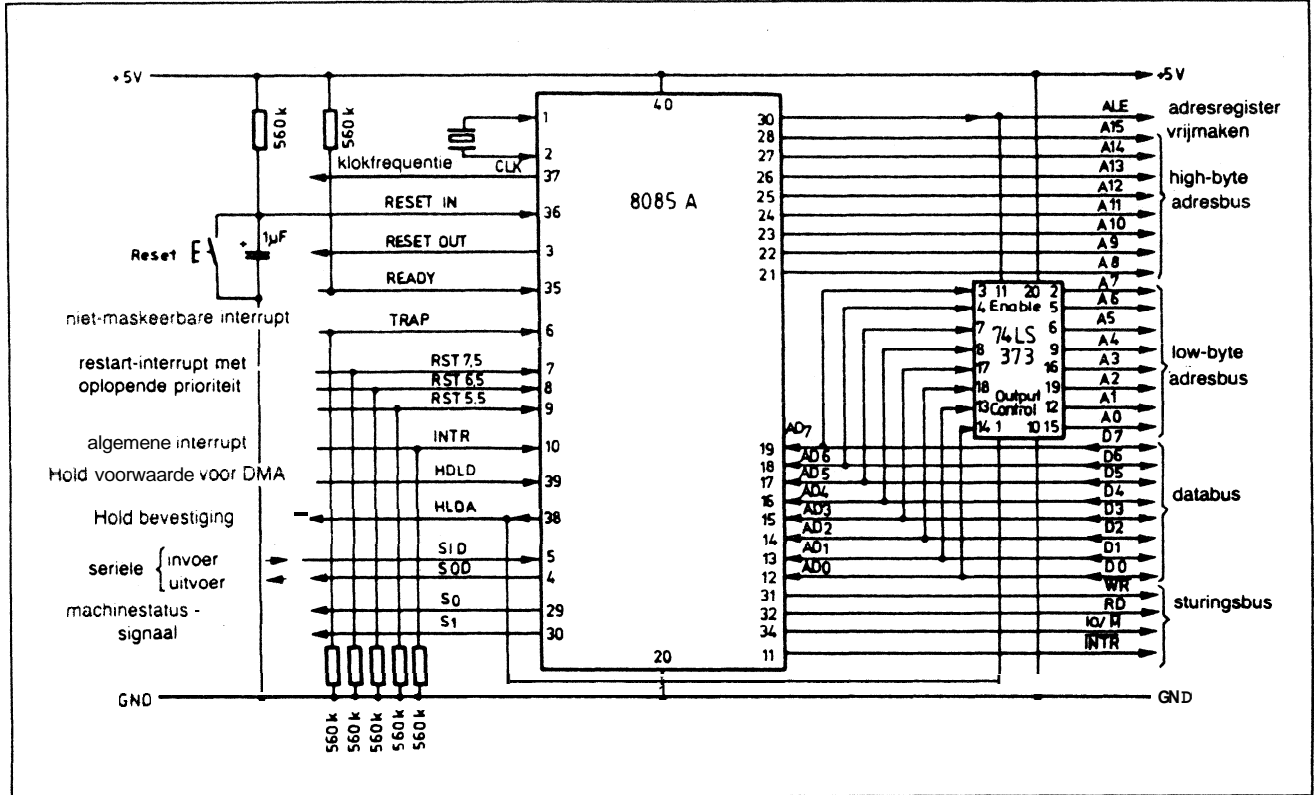
2.3 8080/8085

Deel 7: Microprocessors



Figuur 7/2.3-4: Blokschema van de 8085/8080.

2.3 8080/8085



Figuur 7/2.3-5: Voorbeeld-schakeling van de opbouw van een complete centrale verwerkings-eenheid met de 8085.

2.3 8080/8085

8

Geheugens

Inhoud

- 811** ROM-geheugens
- 812** RAM-geheugens, statisch
(basiswerk)
- 813** RAM-geheugens, dynamisch
(basiswerk)
- 814** PROM-geheugens
- 815** EPROM-geheugens
- 816** EEPROM-geheugens
- 817** Diversen

8/2

Statische RAM's

Inhoud

812.1	Achtergrond-informatie
812.2	Uitwisselbaarheid van TTL-RAM's
812.3	Type-beschrijving
2114	4096 bit (1K*4)
4016	16384 bit (2Kx8)
4049	4096 bit (4K*1)

8/2.1

Achtergrond-informatie

Statische RAM's (SRAMs) zijn opgebouwd uit rijen bistabiele multivibrators of flipflops. Daar een flipflop een teruggekoppeld element is blijft de informatie die er ingeschreven wordt altijd bewaard, ook wanneer deze uitgelezen wordt. Dit in tegenstelling tot de statische RAM's (hoofdstuk 8/3) waar de informatie weglekt en verdwijnt tijdens het uitlezen. Het grote voordeel van statische RAM's ligt dus in het feit dat eenmaal weggeschreven data geen problemen meer oplevert, deze is ten alle tijde weer op te vragen zonder gedoe.

Het nadeel van de SRAM's schuilt echter in het feit dat door de complexiteit van de eigenlijke geheugencel (6 transistoren, zie figuur 8/2.1-1) de integratiedichtheid beperkt is tot maximaal zo'n 2K*8 (16384) bits in tegenstelling tot bijvoorbeeld 262144 bij de SRAM's.

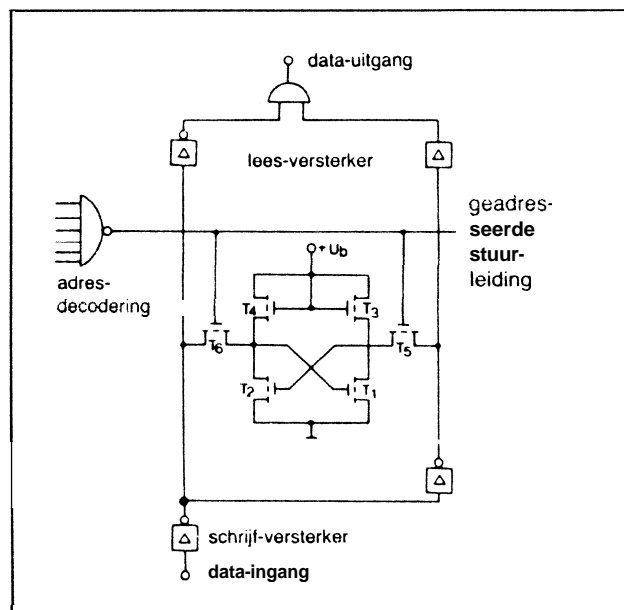
SRAM's worden dan ook voornamelijk gebruikt daar waar kleine geheugens nodig zijn, bijvoorbeeld in printerbuffers. Door het statische karakter is het ook mogelijk SRAM's met een batterij te voeden, of in ieder geval met een accu te 'back-uppen', dit in het geval dat de stroom mocht uitvallen.

Het zal duidelijk zijn dat een SRAM eenvoudig in het gebruik is, de Chip Select-lijn haalt de uitgang uit de hoogohmige toestand en maakt de data daar zichtbaar.

Tegelijkertijd wordt de ingangge-enabled in het geval van een schrijf-operatie.

Of het een lees- of schrijfoperatie betreft wordt door de Write Enable-lijn bepaald, is

deze hoog dan gaat het om een lees-opdracht, is ze laag dan gaat het om een schrijf-opdracht.



Figuur 812.1-1: Fundamentele schakeling van een statische geheugencel.

Het volgende overzicht (tabel 8/2.1-1) vereenvoudigt het zoeken naar een bepaald type SRAM:

Woorden	Bits per woord		
	1	4	8
1K		2114	
2K			4016
4K	4044		

Tabel 812.1-1: Overzicht SRAM's

2.1 Achtergrond-informatie

Nog een laatste opmerking, bij het samenstellen van de gegevens zijn de auteurs uitgegaan van de databoeken van Texas Instruments, daar zij in de digitale wereld de market-leiders zijn. In de volgende paragraaf kan de

overeenkomstige TI-type-aanduiding snel gevonden worden. Tevens zijn alle vermelde accesstijden etc. in ns, tenzij anders aangegeven.

8/2.2

Uitwisselbaarheid van TTL-RAM's

Opbouw	Fabrikant	Typenummer
4K*1 5V	AMD Intersil Intel Mitsubishi Mostek National SC NEC Synertec Texas instruments	Am4044 IM7141 *) 2141 M5T4044 MK4104 MM2141 uPD4104 SY2141 *) TMS4044 *)
1K*4 5V	AMD EA EMM/SEMI Fairchild Hitachi Intel Mitsubishi Motorola National SC NEC OKI Synertec Texas instruments	Am9114E *) EA2114L 2114 F2114 HM472114A *) 2114A *) M5L2114L MCM2114 *) MM2114 *) uPD2114 *) MSM2114 m) SY2114 TMS2114 m)
2K*8 5V	Fairchild Fujitsu Mitsubishi Mostek OKI Texas Instruments Toshiba	F3528 MB8128 M58725 MK4802 MSM2128 TMS4016 TMM2016

Tabel 8/2.2-1: Fabrikantenoverzicht

*) De met een *) aangeduide IC's zijn ook in de L-versie verkrijgbaar.

8/2.3

Type-beschrijving

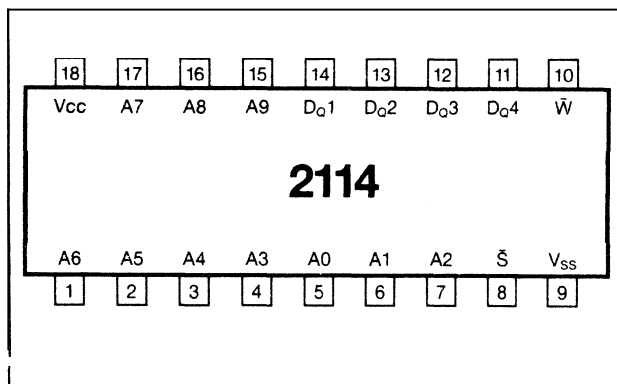
2114

4096 bit (1K*4) SRAM

De 2114 is een 4096 bit (1K*4) SRAM met TTL-compatibele in- en uitgangen en is in vier uitvoeringen te verkrijgen:

	Access time read/write		
	time (max.)	cycle (min.)	
TMS2114-15	150	150	ns
TMS2114-20	200	200	ns
TMS2114-25	250	250	ns
TMS2114-25	450	450	ns

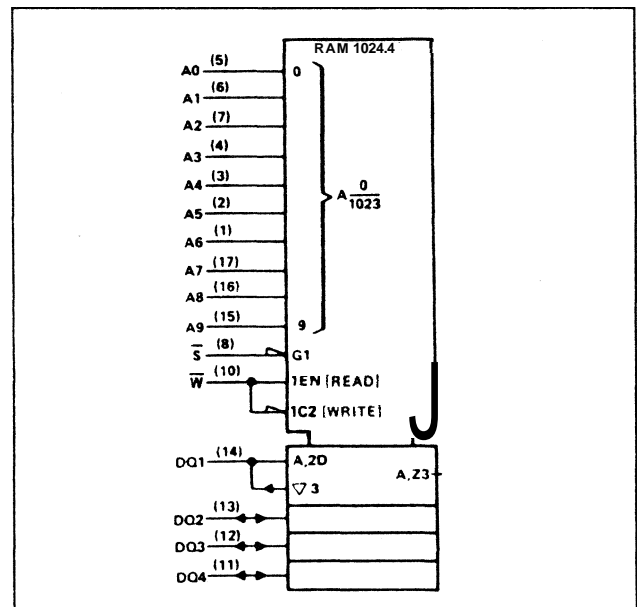
Aansluitingen:



Figuur 8/2.3-1: Aansluitingen

BENAMING	
A0 - A9	Addresses
DQ1 - D04	Data In/Data Out
S	Chip Select
VCC	+5-V Supply
VSS	Ground
W	Write Enable

Tabel 8/2.3-1.



Figuur 8/2.3-2.

FUNCTIETABEL

\bar{W}	4	DQ1 - DQ4	MODE
L	L	VALID DATA	WRITE
H	L	DATA OUTPUT	READ
X	H	HI Z	DEVICE DISABLED

Tabel 8/2.3-2.

Het verbruikte vermogen is gelijk aan 550 mW (max.), voor de L-versie is dit gelijk aan 330 mW (max.)

Voedingsstroom:

	typ	max	
2114	90	100	mA
2114L	50	60	mA

2.3 Type-beschrijving

Switching characteristics:

	-15		-20		-23		-40		
	min.	max.	min.	max.	min.	max.	min.	max.	
ta(A)		150		200		250		450	ns
		70		85		100		120	ns
ta(W)		70		85		100		120	ns
tv(A)	20		20		20		20		ns
tdis(S)		50		60		60		100	ns
tdis(W)		50		60		60		100	ns

waarin geldt:

ta(A) – Accesstijd van adres

ta(S) – Accesstijd van Chip Select low

ta(W) – Accesstijd van Write Enable high

tv(A) – Data geldig aan de uitgang na adresverandering

tdis(S) – Output disable time nadat CS hoog-gemaakt wordt

tdis(W) – Output disable time nadat WE laag-gemaakt wordt

PARAMETER		TMS2114-15		TMS2114-20		TMS2114-25		TMS2114-45	
		MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX
t _{c(rd)}	Read cycle time	150		200		250		450	
t _{c(wr)}	Write cycle time	150		200		250		450	
t _{w(W)}	Write pulse width	80		100		100		200	
t _{su(A)}	Address set up time	0		0		0		0	
t _{su(S)}	Chip select set up time	80		100		100		200	
t _{su(D)}	Data set up time	80		100		100		200	
t _{h(D)}	Data hold time	0		0		0		0	
t _{h(A)}	Address hold time	0		0		0		20	

Tabel 8/2.3-3.

2.3 Type-beschrijving

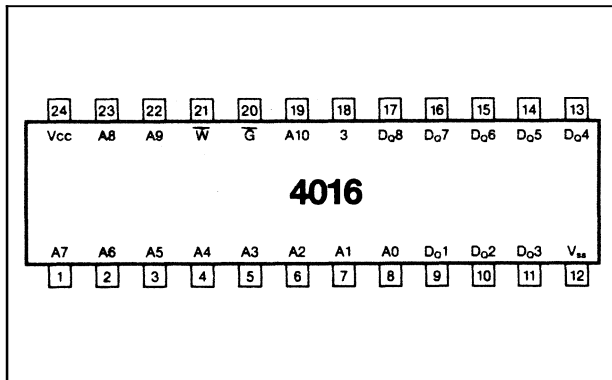
4016

16384 bit (2K*8) SRAM

De 4016 is een 16384 bit (2K*8) SRAM met TTL-compatibele in- en uitgangen en is in vier uitvoeringen te verkrijgen:

Access time		
(max.)		
TMS2114-12	120	ns
TMS2114-15	150	ns
TMS2114-20	200	ns
TMS2114-25	250	ns

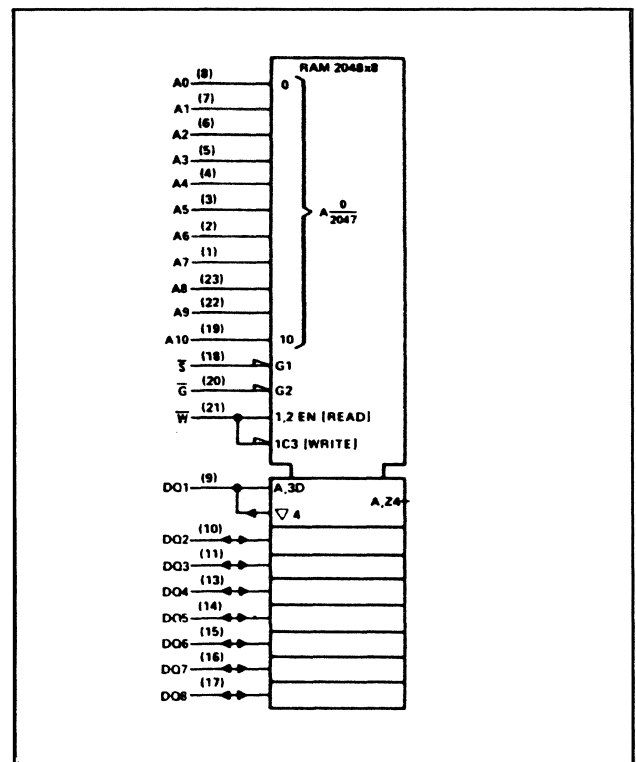
Aansluitingen:



Figuur 8/2.3-3: Aansluitingen.

BENAMING	
A0 - A10	Addresses
D01 - D08	Data In/Data Out
G	Output Enable
S	Chip Select
VCC	+5 V Supply
VSS	Ground
W	Write Enable

Tabel 8/2.3-4.



Figuur 8/2.3-4: Logic Symbol.

FUNCTIEFABEL

W	S	G	DQ1-DQ8	MODE
L	L	X	VALID DATA	WRITE
H	L	L	DATA OUTPUT	READ
X	H	X	HI-Z	DEVICE DISABLED
H	L	H	HI-Z	OUTPUT DISABLED

Tabel 812.3-5.

De 8 bits woorden maken dit IC uitstekend geschikt voor toepassing in microprocessor-systemen. Het verbruikte vermogen is gelijk aan 385 mW (max.).

Voedingsstroom:

		typ	max		
4016		40	70	mA	

2.3 Type-beschrijving

Switching characteristics:

	-12		-15		-20		-25		
	min.	max.	min.	max.	min.	max.	min.	max.	
ta(A)		120		150		200		250	ns
ta(S)		60		75		100		120	ns
ta(G)		50		60		80		100	ns
tv(A)	10		15		15		15		ns
t _{dis} (S)		40		50		60		80	ns
t _{dis} (G)		40		50		60		80	ns
t _{dis} (W)		50		60		60		80	ns
ten(S)	5		5		10		10		ns
ten(G)	5		5		10		10		ns
ten(W)	5		5		10		10		ns

waarin geldt:

ta(A) – Accesstijd van adres

ta(S) – Accesstijd van Chip Select low

ta(W) – Accesstijd van Write Enable high

tv(A) – Data geldig aan de uitgang na adresverandering

t_{dis}(S) – Output disable time nadat CS hoog-gemaakt wordt

t_{dis}(G) – Output disable time nadat OE hoog-gemaakt wordt

t_{dis}(W) – Output disable time nadat WE laag-gemaakt wordt

ten(S) – Output enable time nadat CS laag-gemaakt wordt

ten(G) – Output enable time nadat OE laag-gemaakt wordt

ten(W) – Output enable time nadat WE hoog-gemaakt wordt

PARAMETER	TMS4016-12		TMS4016-15		TMS4016-20		TMS4016-25	
	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX
t _c (rd) Read cycle time	120		150		200		250	
t _c (wr) Write cycle time	120		150		200		250	
t _w (W) Write pulse width	60		80		100		120	
t _{su} (A) Address setup time	20		20		20		20	
t _{su} (S) Chip select setup time	60		80		100		120	
t _{su} (D) Data setup time	50		60		80		100	
t _h (A) Address hold time	0		0		0		0	
t _h (D) Data hold time	5		10		10		10	

Tabel 8/2.3-6.

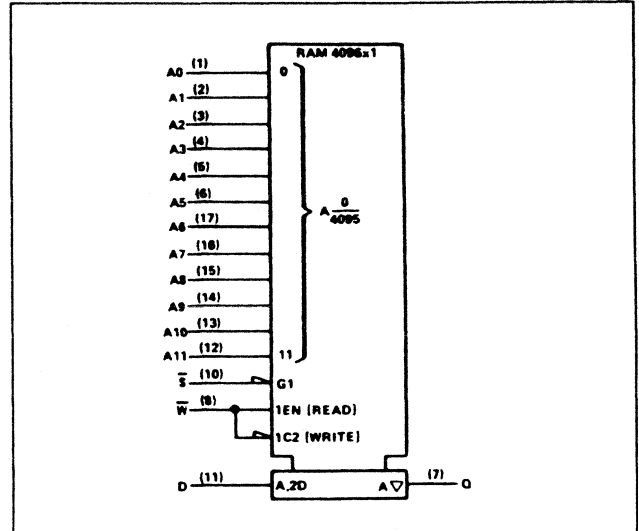
2.3 Type-beschrijving

4044

4096 bit (4K*1) SRAM

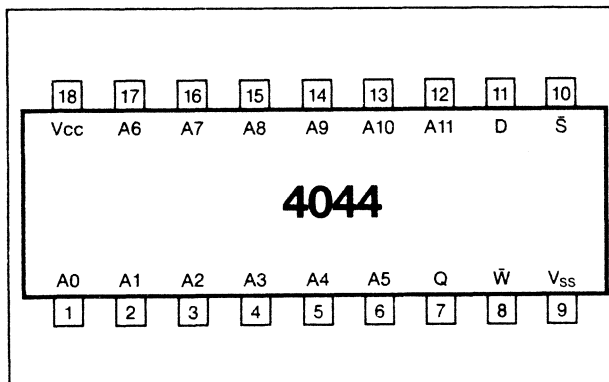
De 4094 is een 4096 bit (4K*1) SRAM met TTL-compatibele in- en uitgangen en is in vier uitvoeringen te verkrijgen:

	Access time read/write		
	time (max.)	cycle (min.)	
TMS2114-12	120	120	ns
TMS2114-20	200	200	ns
TMS2114-25	250	250	ns
TMS2114-25	450	450	ns



Figuur 8/2.3-6: Logic Symbol.

Aansluitingen:



Figuur 8/2.3-5: Aansluitingen.

FUNCTIETABEL

INPUTS		OUTPUT	MODE
S	W	Q	
H	X	HI-Z	DEVICE DISABLED
L	L	HI-Z	WRITE
L	H	DATA OUT	READ

Tabel 8/2.3-8.

Op standby mode wordt verkregen door Vcc naar 2.4 V te verlagen. S en W dienen dan hoog te zijn, anders gaat de data verloren. In standby mode is er geen lees- of schrijfactie mogelijk. Om de normale mode te hervatten dient Vcc weer op 5 volt gebracht te worden waarna er 5 cycli gewacht dienen te worden voordat het geheugen weer toegankelijk is. Overigens dient Vcc niet sneller dan met 26 mV/ms te veranderen. Dit betekent dat de verandering van 5 V naar 2.4 V (= -2.6 V) minimaal 0.1 seconde moet duren.

Voedingsstroom:

BENAMING	
A0 - A11	Addresses
	Date In
	Data Out
	Chip Select
VCC	+ 5-v Supply
VSS	Ground
	Write Enable

Tabel 8/2.3-7.

Het verbruikte vermogen is gelijk aan 303 mW (max.), voor de L-versie is dit gelijk aan 220 mW (max.). In de standby mode is dit gelijk aan 84 resp. 60 mW.

		typ	max	
4044L	Vcc = max	25	40	mA
	Vcc = 2.4	15	25	mA
4044	Vcc = max	50	55	mA
	VCC = 2.4	25	35	mA

2.3 Type-beschrijving

Switching characteristics:

	-12		-20		-25		-40		
	min.	max.	min.	max.	min.	max.	min.	max.	
ta(A)		120		200		250		450	ns
ta(S)		70		70		100		100	ns
ta(W)		70		70		100		100	ns
tv(A)	20		20		20		20		ns
tdis(S)		50		60		60		80	ns
tdis(W)		50		60		60		80	ns

waarin geldt:

ta(A) – Accesstijd van adres

ta(S) – Accesstijd van Chip Select low

ta(W) – Accesstijd van Write Enable high

tv(A) – Data geldig aan de uitgang na adresverandering

tdis(S) – Output disable time nadat CS hoog-gemaakt wordt

tdis(W) – Output disable time nadat WE laag gemaakt wordt

PARAMETER	TMS4044-12		TMS4044-20		TMS4044-25		TMS4044-45	
	MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX
t _{c(rd)} Read cycle time	120		200		250		450	
t _{c(wr)} Write cycle time	120		200		250		450	
t _{v(W)} Address valid to end of write	110		180		230		230	
t _{w(W)} Write pulse width	60		60		75		200	
t _{su(A)} Address set up time	0		0		0		0	
t _{su(S)} Chip select set up time	80		60		75		200	
t _{su(D)} Data set up time	50		60		75		200	
t _{h(D)} Data hold time	0		0		0		0	
t _{h(A)} Address hold time	0		0		0		0	

Tabel 8/2.3-9.

8/3

Dynamische RAM's

Inhoud

- 8/3.1** Achtergrond-informatie
- 8/3.2** Uitwisselbaarheid van TTL-RAM's
- 8/3.3** Type-beschrijving
 - 4116 16384 bit (16K*1)
 - 4161 65536 bit multiport memory
 - 4164 65530 bit (64K*1)
 - 4256,4257 262144 bit (256K*1)
 - 4416 65536 bit (16K*4)
 - 4464 262144 bit (64K*1)

8/3.1

Achtergrond-informatie

Dynamische RAM's (DRAM's) zijn op dit moment de meest gebruikte RAM's, vooral waar het om grote geheugencapaciteiten gaat. Het principe van de DRAM is gebaseerd op een condensator waarin de informatie in de vorm van een spanning wordt opgeslagen. Elke condensator komt overeen met een bit. Een geladen condensator betekent een 1, een ongeladen condensator komt overeen met een 0.

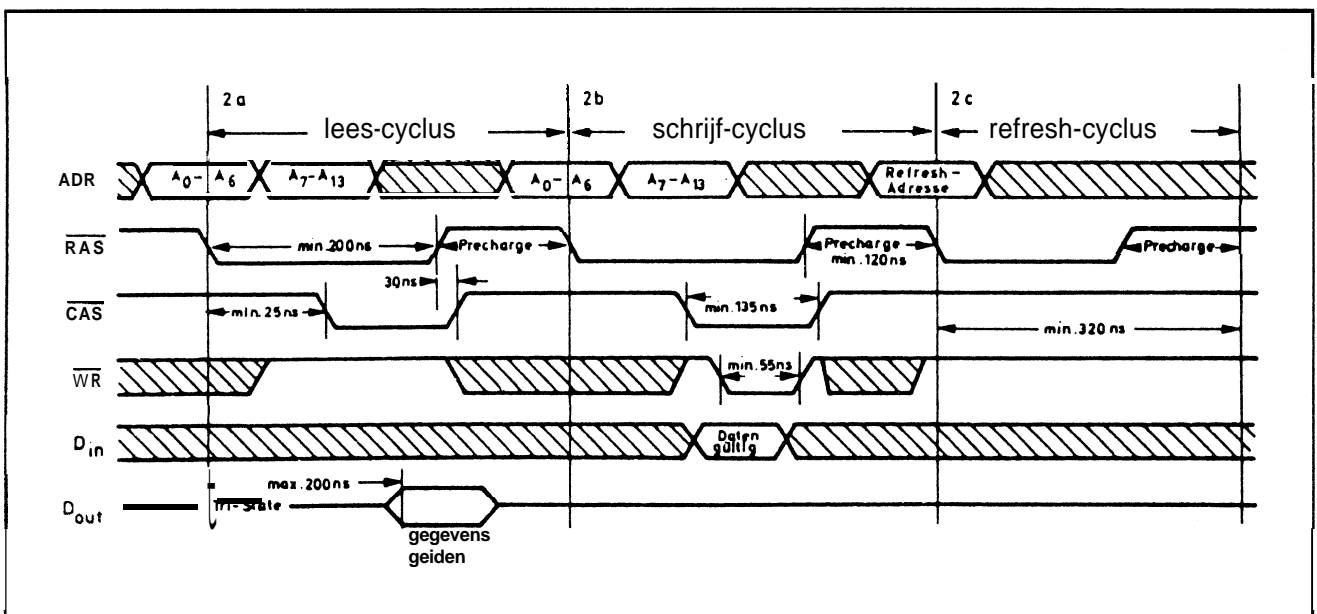
Refresh

Daar de gemiddelde waarde van zo'n condensator kleiner is dan 0,1 pF is het te begrijpen dat deze informatie niet lang bewaard blijft: deze lekt namelijk weg. dit is nu het

grote verschil met de zogenaamde statische RAM's (hoofdstuk 8/2), de informatie die in een DRAM staat moet eens in de zoveel tijd (gemiddeld om de 2 ms) ververs worden. Zo'n ververs-slagheet dan ook een refresh-cyclus.

Een en ander betekent wel dat het gebruik van DRAM's niet zo eenvoudig is. Tegenwoordig wordt het refresh-gedeelte gelukkig voor het grootste gedeelte in de geheugen-chip mee geïntegreerd, vroeger echter gebeurde dat buiten de chip om.

Aan de hand van het timing-diagram (van het 4116 IC) in figuur 8/3.1-1 wordt de refresh-cyclus kort uitgelegd.



Figuur 8/3.1-1 Tijd-diagram voor het aansturen van een 4116 dynamisch RAM-IC.

3.1 Achtergrond-informatie

Wanneer de laagste adresbits (A0 t/m A6) geadresseerd zijn wordt de RAS (Row Address Strobe)-ingang laag gemaakt. Hierdoor wordt de inhoud van de 128 geheugencellen die door deze adreslijnen bepaald worden overgenomen naar een speciale leesversterker. Zodra RAS weer hoog gemaakt wordt gaat de informatie weer terug naar de oorspronkelijke geheugencellen. Deze gehele cyclus duurt zo'n 120 ns.

Veelgebruikte vormen van refresh zijn:

- Burst-refresh: een externe timer stopt de werking van de processor zodat de 128 RAS-adressen gerefreshd kunnen worden;
- Cycle-steal refresh: de klokpulsen van de processor worden verbreed waardoor tijd vrijkomt voor de refresh-cyclus;
- Hidden refresh: de cycli die door de processor gebruikt worden voor interne zaken zoals instructie-decodering worden gelijktijdig voor de refresh-cyclus gebruikt. Dit is de beste refresh-methode daar er geen processor-tijd gebruikt wordt.

Het volgende overzicht vereenvoudigt het zoeken naar een bepaald type DRAM:

Woorden	Bits per woord	
	1	4
16K	4116	4416
64K	4161,4164	4464
256K	4256,4257	

Page mode

Page mode is een bepaalde manier van schakelen waarbij het row address gelijk blijft, alleen de column addresses veranderen. De setup- en strobetijd om row addresses te selecteren vervalt dan. Om dan meer dan $2 \uparrow n$ (n = aantal row address lijnen) bytes te kunnen adresseren worden verschillende RAM's gebruikt. CAS kan dan als een chip-select signaal dienst doen.

Opmerking

Nog een laatste opmerking, bij het samenstellen van de gegevens zijn de auteurs uitgegaan van de databoeken van Texas Instruments - daar zijn in de digitale wereld de market-leiders zijn. In de volgende paragraaf kan de overeenkomstige TI-type-aanduiding snel gevonden worden.

Tevens zijn alle accesstijden etc. gegeven in ns, tenzij anders vermeld.

813.2

Uitwisselbaarheid van TTL-RAM's

Opbouw	Fabrikant	Typenummer
16K*1 3 Voedingen	AMD Fairchild Fujitsu Hitachi Intersil ITT Mitsubishi Mostek Motorola National NEC Texas Instruments Toshiba	Am9016 F4116 MB8116 HM4716A IM4116 ITT4116 M5K4116 MK4116 MCM4116B MM5290 uPD4116 TMS4116 TMM4116
64K*1 5V	Fairchild Fujitsu Hitachi INMOS Intel Micron Tech. Mitsubishi Mostek Motorola National NEC OKI Texas Instruments Toshiba	F4166 MB8264A HM4864 IMS2600 *) 2164 MT4264 *) M5K4164 MK4564 MCM6665 NMC4164 *) uPD4164 MSM3764 TMS4164 TMM4164
16K*4 5V	Fujitsu Hitachi INMOS Texas Instruments	MB81416 HM48416AP IMS2620 TMS4416
256K*1 5V	Fujitsu Hitachi Mitsubishi Motorola NEC OKI Texas instruments Toshiba Western Electric	MB81257/MB81256 HM50257 MSM4256 MCM6256 uPD41256/uPD41257 MSM37256 TMS4256/TMS4257 TMM41256 WCM41256

Tabel 8/3.2-1: Fabrikantenoverzicht

m) De met een m) aangeduide IC's hebben een refresh-cyclus van 4 ms.

Alle andere IC's hebben een refresh-cyclus van 2 ms.

813.3

Type-beschrijving

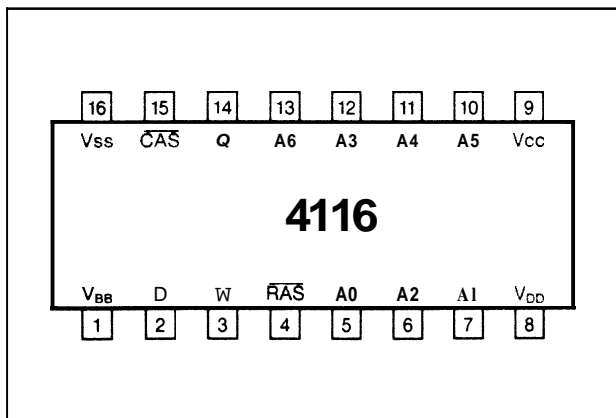
4116 16384 bit (16K*1) DRAM

De 4116 is een 16384 bit (16K*1) DRAM met TTL-compatibele in- en uitgangen en is in drie uitvoeringen te verkrijgen:

	Access time		Read/write	R/Mod/W
	Row add.	Column add.	cycle	cycle
TMS4116-15	150	100	375	375
TMS4116-20	200	135	375	375
TMS4116-25	250	165	410	515

De accesstijden zijn maximum tijden, de andere minimumtijden. Alle tijden zijn gegeven in ns.

Aansluitingen:

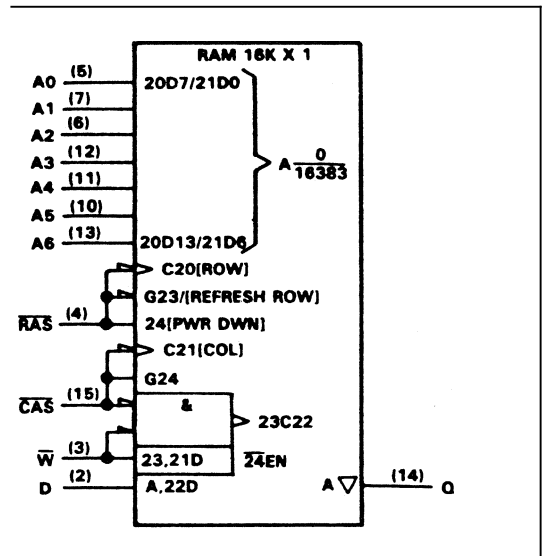


Figuur 813.3-1: Aansluitingen

Het verbruikte vermogen is in standby mode gelijk aan 20 mW (max), 'in operation' is dit gelijk aan 462 mW (max).

BENAMING	
A0-A6	Addresses
CAS	Column Address Strobe
D	Data Input
Q	Data Output
RAS	Row Address Strobe
VBB	- 5V Power Supply
VCC	+5 V Power Supply
VDD	+12-v Power Supply
VSS	Ground
W	Write Enable

Tabel 8/3.3-1.



Figuur 813.3-2: Logic Symbol.

De 4116 heeft drie voedingen nodig, deze zijn als volgt gedefinieerd:

	min.	typ	max.
VBB	-4.5	-5	-5.5V
VCC	4.5	5	5.5V
W D	10.8	12	13.2V

3.3 Type-beschrijving

De voedingsstromen zijn als volgt:

	min	typ	max	
IBB1		50	200	uA
ICC1			4	mA
IDD1		27	35	mA
IBB2		10	100	uA
ICC2			10	uA
IDD2		.5	1.5	mA
IBB3		50	200	uA
ICC3			10	uA
IDD3		20	27	mA
IBB4		50	200	uA
ICC4			4	mA
IDD4		20	27	mA

waarin geldt:

I1 – Gemiddelde stroom bij read/write

I2 – Standby-stroom

I3 – Gemiddelde refresh-stroom

I4 – Gemiddelde page-mode-stroom

Switching characteristics:

	-15		-20		-25	
	min.	max.	min.	max.	min.	max.
ta(CAS)	100		135		165	
ta(RAS)	150		200		250	
tdis(CH)	0	40	0	50	0	60

waarin geldt:

ta(CAS) – Accesstijd van CAS

ta(RAS) – Accesstijd van RAS

tdis(CH) – Output disable-tijd nadat cas hoog gemaakt is.

3.3 Type-beschrijving

PARAMETER	ALT. SYMBOL	TMS4116-15		TMS4116-20		TMS4116-25		UNIT
		MIN	MAX	MIN	MAX	MIN	MAX	
$t_{c(P)}$ Page-mode cycle time	t_{PC}	170		225		275		ns
$t_{c(rd)}$ Read cycle time	t_{RC}	375		375		410		ns
$t_{c(W)}$ Write cycle time	t_{WC}	375		375		410		ns
$t_{c(rdW)}$ Read, modify-write cycle time	t_{RWC}	375		375		515		ns
$t_{w(CH)}$ Pulse width, CAS high (precharge time)	t_{CP}	80		80		100		ns
$t_{w(CL)}$ Pulse width, CAS low	t_{CAS}	100	10,000	135	10,000	165	10,000	ns
$t_{w(RH)}$ Pulse width RAS high (precharge time)	t_{RP}	100		120		150		ns
$t_{w(RL)}$ Pulse width, RAS low	t_{RAS}	150	10,000	200	10,000	250	10,000	ns
$t_{w(W)}$ Write pulse width	t_{WP}	45		55		75		ns
t_t Transition times (rise and fall) for RAS and CAS	t_T	3	35	3	50	3	50	ns
$t_{su(CA)}$ Column address setup time	t_{ASC}	-10		-10		-10		ns
$t_{su(RA)}$ Row address setup time	t_{ASR}	0		0		0		ns
$t_{su(D)}$ Data setup time	t_{DS}	0		0		0		ns
$t_{su(rd)}$ Read command setup time	t_{RCS}	0		0		0		ns
$t_{su(WCH)}$ Write command setup time before CAS high	t_{CWL}	60		80		100		ns
$t_{su(WRH)}$ Write command setup time before RAS high	t_{RWL}	60		80		100		ns
$t_{h(CLCA)}$ Column address hold time after CAS low	t_{CAH}	45		55		75		ns
$t_{h(RA)}$ Row address hold time	t_{RAH}	20		25		35		ns
$t_{h(RLCA)}$ Column address hold time after RAS low	t_{AR}	95		120		160		ns
$t_{h(CLD)}$ Data hold time after CAS low	t_{DH}	45		55		75		ns
$t_{h(RLD)}$ Data hold time after RAS low	t_{DHR}	95		120		160		ns
$t_{h(WLD)}$ Data hold time after W low	t_{DHW}	45		55		75		ns
$t_{h(rd)}$ Read command hold time	t_{RCH}	0		0		0		ns
$t_{h(CLW)}$ Write command hold time after CAS low	t_{WCH}	45		55		75		ns
$t_{h(RLW)}$ Write command hold time after RAS low	t_{WCR}	95		120		160		ns
t_{RLCH} Delay time, RAS low to CAS high	t_{CSH}	150		200		250		ns
t_{CHRL} Delay time, CAS high to RAS low	t_{CRP}	-20		-20		-20		ns
t_{CLRH} Delay time, CAS low to RAS high	t_{RSH}	100		135		165		ns
t_{CLWL} Delay time, CAS low to W low (read, modify-write-cycle only)	t_{CWD}	70		95		125		ns
t_{RLCL} Delay time, RAS low to CAS low (maximum value specified only to guarantee access time)	t_{RCD}	20	50	25	65	35	85	ns
t_{RLWL} Delay time, RAS low to W low (read, modify-write-cycle only)	t_{RWD}	120		160		200		ns
t_{WLCL} Delay time, W low to CAS low (early write cycle)	t_{WCS}	-20		-20		-20		ns
t_{rf} Refresh time interval	t_{REF}		2		2		2	ms

Tabel 8/3.3-2.

3.3 Type-beschrijving

4161

65536 bit multiport meory

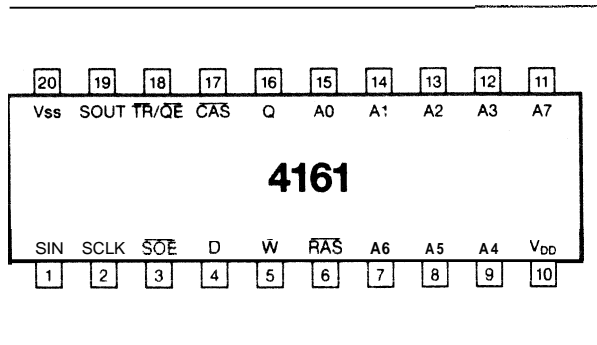
De 4161 is een 65536 bit dynamic RAM met TTL-compatible in- en uitgangen en kan op twee manieren gelezen/beschreven worden, te weten serieel en willekeurig. In de random access mode gedraagt dit IC zich identiek als de 4164, welke in de volgende paragraaf besproken wordt. In de serial mode wordt de data via vier 64-bits schuifregisters in/uitgelezen zodat het geheugen bereikt kan wor-

den alsof het uit 256 woorden van elk 256 bits bestaat. Dit schuifregister is ook nog eens variabel in lengte, het kan namelijk 64, 128, 192 of 256 bits beslaan. De frequentie waarmee bits in- en uitgelezen kunnen worden is 25 MHz. Daar er zowel een Shift In als Shift Out lijn is kan de data tegelijkertijd in- en uitgelezen worden.

De refresh-cyclus is 4 ms, wat dus twee keer zoveel als normaal is.

3.3 Type-beschrijving

ansluitingen:



figuur 813.3-3: Aansluitingen.

BENAMING	
O-A7	Address Inputs
AS	Column Address Strobe
I	Random Access Data In
\bar{I}	Random Access Data Out
\bar{AS}	Row Address Strobe
CLK	Serial Data Clock
IN	Serial Data In
\bar{M}	Serial Output Enable
OUT	Serial Data Out
\bar{R}/\bar{QE}	Register Transfer/Q Output Enable
Y	Write Enable
V _{DD}	+5 V Supply
V _{SS}	Ground

tabel 8/3.3-3.

random access werking

random access werking wordt gegarandeerd indien TR/QE hoog gehouden wordt oordat RAS laag gemaakt wordt. Nadat ook \bar{AS} laaggemaakt wordt werkt TR/QE als een strobe. Deze dient laag gemaakt te worden om de data aan de uitgang (in het geval an een read-cycle) zichtbaar te maken. Zolang dat niet het geval is is de uitgang hoog-ohmig.

seriële werking

indien TR/QE laag is voordat \bar{RAS} laag gemaakt wordt worden de schuifregisters geactiveerd. W bepaalt of er gelezen of geschreven moet worden.

indien er gelezen wordt bepalen A7 en A6 welk register er geactiveerd wordt. Deze bits moeten ingesteld zijn voordat CAS laag wordt. Indien ze de waarde 00 hebben dan

kunnen alle vier de registers uitgelezen worden. Een waarde van 01 bepaalt dat alleen de drie meest significante registers uitgelezen kunnen worden. 10 staat voor de twee meest significante registers en 00 bepaalt dat alleen het meest significante register gelezen kan worden. Overigens worden alle registers met het minst significante bit (LSB) eerst en het meest significante bit (MSB) als laatste uitgelezen.

De klok die op SCLK aangesloten wordt bepaalt hoe snel de data getransporteerd wordt. Dit gebeurt op de opgaande flank van SCLK.

Voedingsstromen:

	TMS4161-15		TMS4161-20		
	typ	max	typ	max	
IDD1	35	50	30	45	mA
IDD2	8	10	6	8	mA
IDD3	30	40	25	35	mA
IDD4	30	40	20	32	mA
IDD5	16	27	15	25	mA

waarin geldt:

- I1 – Gemiddelde stroom bij read/write
- I2 – Standby-stroom
- I3 – Gemiddelde refresh-stroom
- I4 – Gemiddelde page-mode-stroom
- I5 – Gemiddelde shift-register-stroom

Switching characteristics:

	TMS4161-15	TMS4161-20
ta(CAS)	100	135
ta(QE)	40	40
ta(RAS)	150	200
ta(RASh to SO)	60	60
ta(SOE1 to SO)	20	25
ta(SLCK to SO)	30	30
t _{dis} (CASH)	20	25
t _{dis} (QEH)	20	25
t _{dis} (SOEH)	20	25

h, l betekent High, Low, alle waardes in ns.

3.3 Type-beschrijving

PARAMETER	ALT. SYMBOL	TMS4161-15		TMS4161-20	
		MIN	MAX	MIN	MAX
$t_{c(P)}$ Page-mode cycle time	t_{PC}	160		225	
$t_{c(rd)}$ Read cycle time [†]	t_{RC}	235		310	
$t_{c(W)}$ Write cycle time	t_{WC}	235		310	
$t_{c(rdW)}$ Read-write/read-modify-write cycle time	t_{RWC}	260		325	
$t_{c(SCLK)}$ Serial clock cycle time	t_{SCC}	40	50,000	40	50,000
$t_w(CH)$ Pulse width, CAS high (precharge time) [‡]	t_{CP}	50		80	
$t_w(CL)$ Pulse width, CAS low [‡]	t_{CAS}	100	10,000	135	10,000
$t_w(RH)$ Pulse width, RAS high (precharge time)	t_{RP}	75		100	
$t_w(RL)$ Pulse width, RAS low [†]	t_{RAS}	150	10,000	200	10,000
$t_w(W)$ Write pulse width	t_{WP}	45		45	
$t_w(CKL)$ Pulse width, SCLK low		10		10	
$t_w(CKH)$ Pulse width, SCLK high		10		10	
$t_w(OE)$ TR/OE pulse width low time		40		40	
t_t Transition times (rise and fall) RAS, CAS, and SCLK	t_T	3	50	3	50
$t_{su(CA)}$ Column address setup time	t_{ASC}	0		0	
$t_{su(RA)}$ Row address setup time	t_{ASR}	0		0	
$t_{su(RW)}$ W setup time before RAS low with TR/OE low		0		0	
$t_{su(D)}$ Data setup time	t_{DS}	0		0	
$t_{su(rd)}$ Read command setup time	t_{RCS}	0		0	
$t_{su(WCL)}$ Early write command setup time before CAS low	t_{WCS}	-5		-5	
$t_{su(WCH)}$ Write command setup time before CAS high	t_{CWL}	80		80	
$t_{su(WRH)}$ Write command setup time before RAS high	t_{RWL}	60		80	
$t_{su(SI)}$ Serial data setup time before SCLK high		10		10	
$t_{su(TR)}$ TR/OE setup time before RAS low		0		0	
$t_h(CLCA)$ Column address hold time after CAS low	t_{CAH}	45		55	
$t_h(RA)$ Row address hold time	t_{RAH}	20		25	
$t_h(RW)$ W hold time after RAS low with TR/OE low		20		20	
$t_h(RLCA)$ Column address hold time after RAS low	t_{AR}	95		140	
$t_h(CLD)$ Data hold time after CAS low	t_{DH}	80		80	
$t_h(RLD)$ Data hold time after RAS low	t_{DHR}	110		145	
$t_h(WLD)$ Data hold time after W low	t_{DH}	45		55	
$t_h(CHrd)$ Read command hold time after CAS high	t_{RCH}	0		0	
$t_h(RHrd)$ Read command hold time after RAS high	t_{RRH}	5		5	
$t_h(CLW)$ Write command hold time after CAS low	t_{WCH}	80		80	
$t_h(RLW)$ Write command hold time after RAS low	t_{WCR}	110		145	
$t_h(RSO)$ Serial data out hold time after RAS low with TR/OE low		30		30	
$t_h(SI)$ Serial data in hold time after SCLK high		0		0	

PARAMETER	ALT. SYMBOL	TMS4161-15		TMS4161-20	
		MIN	MAX	MIN	MAX
$t_h(SO)$ Serial data out hold time after SCLK high		8		8	
$t_h(TR)$ TR/OE hold time after RAS low		20		20	
t_{RLCH} Delay time, RAS low to CAS high	t_{CSH}	150		200	
t_{CHRL} Delay time, CAS high to RAS low	t_{CRP}	0		0	
t_{CLQEH} Delay time, CAS low to OE high		100		135	
t_{CLRH} Delay time, CAS low to RAS high	t_{RSH}	100		135	
t_{CLWL} Delay time, CAS low to W low (read-modify-write cycle only)	t_{CWD}	60		65	
t_{COE} Delay time, CAS low to OE low (maximum value specified only to guarantee $t_{g(OE)}$ access time)			60		95
t_{RHSC} Delay time, RAS high to SCLK high		50	50,000	50	50,000
t_{RLCL} Delay time, RAS low to CAS low (maximum value specified only to guarantee $t_{g(R)}$)	t_{RCD}	20	50	25	65
t_{RLWL} Delay time, RAS low to W low (read-modify-write cycle only)	t_{RWD}	110		130	
t_{CKRL} Delay time, SCLK high before RAS low with TR/OE low [†]		10	50,000	10	50,000
t_{rf} Refresh time interval	t_{REF}		4		4

Tabel 8/3.3-4.

3.3 Type-beschrijving

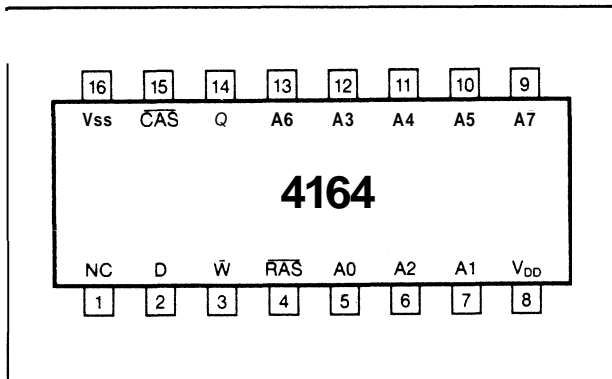
4164
65536 bit (64K*1) DRAM

De 4164 is een 65536 bit (16K*1) DRAM met TTL-compatibele in- en uitgangen en is in drie uitvoeringen te verkrijgen:

	Access time		Read/write	R/Mod/W
	Row add.	Column add.	cycle	cycle
TMS4164-12	120	70	230	260
TMS4164-15	150	85	260	285
TMS4164-20	200	135	326	345

De accesstijden zijn maximum tijden, de andere minimumtijden. Alle tijden zijn gegeven in ns.

Aansluitingen:

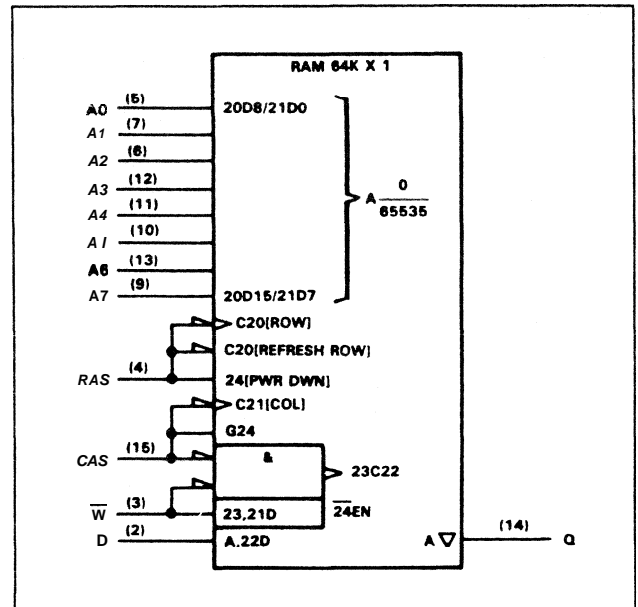


Figuur 8/3.3-4: Aansluitingen

BENAMING	
A0-A7	Address Inputs
CAS	Column Address Strobe
D	Data-In
NC	No-Connection
Q	Data-Out
RAS	Row Address Strobe
VDD	= 5-V Supply
VSS	Ground
W	Write Enable

Tabel 8/3.3-5.

Het verbruikte vermogen is in standby mode gelijk aan 17.5 mW (max), 'in operation' is dit gelijk aan 125 mW (max). De refresh-cyclus heeft een lengte van 4 ms, in tegenstelling tot de gebruikelijke 2 ms.



Figuur 8/3.3-5: Logic Symbol.

Power up

Na power up dient de voedingsspanning gedurende 1 ms gelijk te blijven. Daarnaast moet RAS gedurende 100 us voor initialisatie hoog blijven. De initialisatie bestaat uit het uitvoeren van 8 RAS-cycli.

Voedingsstromen:

	TMS4164-12		TMS4164-15		TMS4164-20		
	typ	max	typ	max	typ	max	
IDD1	40	48	35	45	27	37	mA
IDD2	3.5	5	3.5	5	3.5	5	mA
IDD3	28	40	25	37	20	32	mA
IDD4	28	40	25	37	20	32	mA

waarin geldt:

- I1 – Gemiddelde stroom bij read/write
- I2 – Standby-stroom
- I3 – Gemiddelde refresh-stroom
- I4 – Gemiddelde page-mode-stroom

3.3 Type-beschrijving

Switching characteristics:

	-12		-15		-20	
	min.	max.	min.	max.	min.	max.
ta(CAS)	70		85		135	
ta(RAS)	120		150		200	
tdis(CH)	0	40	0	40	0	50

waarin geldt:

ta(CAS) – Accesstijd van CAS

ta(RAS) – Accesstijd van RAS

tdis(CH) – Output disable-tijd nadat cas hoog gemaakt is.

PARAMETER	ALT. SYMBOL	TMS4164-12		TMS4164-15		TMS4164-20	
		MIN	MAX	MIN	MAX	MIN	MAX
t _{CP} Page mode cycle time	t _{PC}	130		160		206	
t _{CRd} Read cycle time ¹	t _{RC}	230		260		326	
t _{CW} Write cycle time	t _{WC}	230		260		326	
t _{CRdW} Read-write/read-modify-write cycle time	t _{RWC}	260		285		345	
t _{w(CH)} Pulse width, CAS high (precharge time) ²	t _{CP}	50		60		80	
t _{w(CL)} Pulse width, CAS low ³	t _{CAS}	70	10,000	85	10,000	135	10,000
t _{w(RH)} Pulse width, RAS high (precharge time)	t _{RP}	80		100		120	
t _{w(RL)} Pulse width, RAS low ¹	t _{RAS}	120	10,000	150	10,000	200	10,000
t _{w(W)} Write pulse width	t _{WP}	40		45		55	
t _t Transition times (rise and fall) for RAS and CAS	t _T	3	50	3	50	3	50
t _{su(CA)} Column address setup time	t _{ASC}	-5		-5		-5	
t _{su(RA)} Row address setup time	t _{ASR}	0		0		0	
t _{su(D)} Data setup time	t _{DS}	0		0		0	
t _{su(rd)} Read command setup time	t _{RCS}	0		0		0	
t _{su(WCH)} Write command setup time before CAS high	t _{CWL}	50		50		60	
t _{su(WRH)} Write command setup time before RAS high	t _{RWL}	50		50		60	
t _{h(CLCA)} Column address hold time after CAS low	t _{CAH}	40		45		55	
t _{h(RA)} Row address hold time	t _{RAH}	15		20		25	
t _{h(RLCA)} Column address hold time after RAS low	t _{AR}	85		95		120	
t _{h(CLD)} Data hold time after CAS low	t _{DH}	40		45		55	
t _{h(RLD)} Data hold time after RAS low	t _{DHR}	85		95		145	
t _{h(WLD)} Data hold time after W low	t _{DH}	40		45		55	
t _{h(CHrd)} Read command hold time after CAS high	t _{RCH}	0		0		0	
t _{h(RHrd)} Read command hold time after RAS high	t _{RRH}	5		5		5	
t _{h(CLW)} Write command hold time after CAS low	t _{WCH}	40		45		55	
t _{h(RLW)} Write command hold time after RAS low	t _{WCR}	85		95		145	
t _{RLCH} Delay time, RAS low to CAS high	t _{CSH}	120		150		200	
t _{CHRL} Delay time, CAS high to RAS low	t _{CRP}	0		0		0	
t _{CLRH} Delay time, CAS low to RAS high	t _{RSR}	60		100		135	
t _{CLWL} Delay time, CAS low to W low (read-modify-write cycle only)	t _{CWD}	40		60		65	
t _{RLCL} Delay time, RAS low to CAS low (maximum value specified only to guarantee access time)	t _{RCD}	15	50	20	65	25	65
t _{RLWL} Delay time, RAS low to W low (read-modify-write cycle only)	t _{RWD}	85		100		130	
t _{WLCL} Delay time, W low to CAS low (early write cycle)	t _{WCS}	-5		-5		-5	
t _{RF} Refresh time interval	t _{REF}	4		4		4	

Tabel 8/3.3-6

3.3 Type-beschrijving

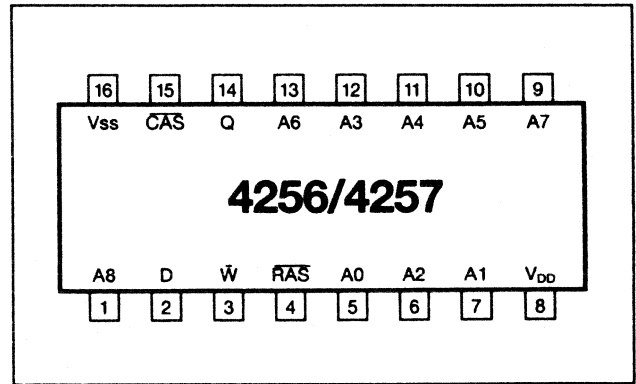
4256,4257
262144 bit (256K*1) DRAM

De 4256/4257 is een 262144 bit (256K*1) DRAM met TTL-compatibele in- en uitgangen en is in vier uitvoeringen te verkrijgen:

	Access time		Read/write	R/Mod/W
	Row add.	Column add.	cycle	cycle
TMS4256/7-10	100	50	200	260
TMS4256/7-12	120	60	230	285
TMS4156/7-15	150	75	260	345

De accesstijden zijn maximum tijden, de andere minimumtijden. Alle tijden zijn gegeven in ns.

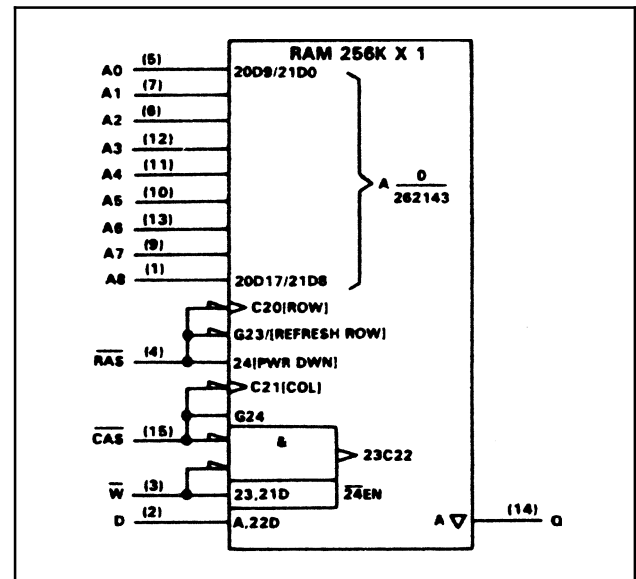
Aansluitingen:



Figuur 8/3.3-6: Aansluitingen.

BENAMING	
A0-A8	Address Inputs
CAS	Column Address Strobe
D	Data-In
Q	Data-Out
RAS	Row Address Strobe
W	Write Enable
VDD	+5-v Supply
VSS	Ground

Tabel 8/3.3-7.



Figuur 8/3.3-7: Logic Symbol.

Het verbruikte vermogen is in standby mode gelijk aan 12.5 mW (max), 'in operation' is dit gelijk aan 225 mW (max).

De refresh-cyclus heeft een lengte van 4 ms, in tegenstelling tot de gebruikelijke 2 ms.

3.3 Type-beschrijving

Nibble mode werking (4257)

In de nibble mode is het mogelijk om een tot vier bits serieel uit het geheugen te halen zonder RAS te schakelen.

Dit levert een aardige tijdwinst op daar de setup tijden voor RAS nu geëlimineerd worden.

Het eerste bit dat uit- of ingelezen wordt, wordt bepaald door bits 8 van de respectievelijke Row en Column adres-lijnen.

Row A8 geldt hier als minst significant bit (LSB). De bits worden in deze volgorde gelezen:

(1,0) (1,1) (0,0) (0,1)

Door nu alleen CAS te schakelen worden de bits een voor een naar buiten gebracht c.q. ingelezen.

In de nibble mode dient met de volgende switching characteristics en timing requirements rekening gehouden te worden:

	-10	-12	-15	-20	
	min.	min.	min.	min.	
ta(CN)	25	30	40	50	ns

Power up

Na power up dient er gedurende 200 μ s niets te gebeuren.

Daarna moeten er minimaal 8 initialisatiecycli uitgevoerd worden.

Voedingsstromen:

	-10		-12		-15		-20	
	typ	max	typ	max	typ	max	typ	max
IDD1	75		65		55		45	
IDD2	2.5	5	2.5	5	2.5	5	2.5	5
IDD3	60		50		45		35	
IDD4	50		40		35		25	
IDD5	45		35		30		20	

waarin geldt:

I1 – Gemiddelde stroom bij read/write

I2 – Standby-stroom

I3 – Gemiddelde refresh-stroom

I4 – Gemiddelde page-mode-stroom

I5 – Gemiddelde nibble-mode-stroom

Switching characteristics:

	-10		-12		-15		-20	
	min	max	min	max	min	max	min	max
ta(CAS)	50		60		75		100	
ta(RAS)		100		120		150		200
tdis(CH)	0	30	0	40	0	30	0	35

waarin geldt:

ta(CAS) – Accesstijd van CAS

ta(RAS) – Accesstijd van RAS

tdis(CH) – Output disable-tijd nadat CAS hoog gemaakt is.

3.3 Type-beschrijving

PARAMETER	ALT. SYMBOL	TMS4257-10		TMS4257-12		TMS4257-15		TMS4257-20	
		MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX
t _{c(N)} Nibble mode cycle time	INC	50		60		75		80	
t _{c(rdWN)} Nibble mode read-modify-write cycle time	INRMW	70		85		105		130	
t _{CLRHN} Nibble mode delay time, CAS low to RAS high	INRSH	25		30		40		50	
t _{CLWLN} Nibble mode delay time, CAS to W delay	INCWD	20		25		30		40	
t _{w(CLN)} Nibble mode pulse duration, CAS low	INCAS	25		30		40		50	
t _{w(CHN)} Nibble mode pulse duration, CAS high	INCP	15		20		25		30	
t _{su(WCHN)} Nibble mode write command setup time before CAS high	INCWL	20		25		35		45	

Tabel 8/3.3-8.

PARAMETER	ALT. SYMBOL	TMS4256-10		TMS4256-12		TMS4256-15		TMS4256-20	
		MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX
t _{CP} Page-mode cycle time (read or write cycle)	IPC	100		120		145		180	
t _{CP(R)} Page-mode cycle time (read-modify-write cycle)	IPCM	135		165		190		245	
t _{CRd} Read cycle time ¹	IRC	200		230		260		330	
t _{CRW} Write cycle time	IWC	200		230		260		330	
t _{CRdWN} Read-write/read-modify-write cycle time	IRMC	235		270		305		370	
t _{w(CHP)} Pulse duration, CAS high (page mode)	ICP	40		50		60		80	
t _{w(CH)} Pulse duration, CAS high (non-page mode)	ICPH	40		50		60		80	
t _{w(CL)} Pulse duration, CAS low ¹	ICAS	50	10,000	60	10,000	75	10,000	100	10,000
t _{w(RH)} Pulse duration, RAS high (precharge time)	IRP	90		100		100		120	
t _{w(RL)} Pulse duration, RAS low ¹	IRAS	100	10,000	120	10,000	150	10,000	200	10,000
t _{w(W)} Write pulse duration	IWP	35		40		45		55	
t _t Transition times (rise and fall) for RAS and CAS	IT	3	50	3	50	3	50	3	50
t _{su(CA)} Column address setup time	IASC	0		0		0		0	
t _{su(RA)} Row address setup time	IASR	0		0		0		0	
t _{su(D)} Data setup time	IDS	0		0		0		0	
t _{su(R)} Read command setup time	IRCS	0		0		0		0	
t _{su(WCL)} Early write command setup time before CAS low	IWCS	0		0		0		0	
t _{su(WCH)} Write command setup time before CAS high	IWCL	30		40		45		60	
t _{su(WRH)} Write command setup time before RAS high	IWRH	30		40		45		60	
t _{su(CLA)} Column address hold time after CAS low	ICAH	20		20		25		45	
t _{su(RA)} Row address hold time	IRAH	15		15		15		20	
t _{su(RLA)} Column address hold time after RAS low	IAR	70		80		100		145	
t _{su(DL)} Data hold time after CAS low	IDH	30		35		45		55	
t _{su(RLD)} Data hold time after RAS low	IDHR	80		95		120		155	
t _{su(WLD)} Data hold time after W low	IDH	30		35		45		55	
t _{su(QH)} Read command hold time after CAS high	IRCH	0		0		0		0	
t _{su(RH)} Read command hold time after RAS high	IRRH	10		10		10		15	
t _{su(CLW)} Write command hold time after CAS low	IWCH	30		35		45		55	
t _{su(RLW)} Write command hold time after RAS low	IWR	80		95		120		155	
t _{BLCHH} Delay time, RAS low to CAS high ¹	ICRH	20		25		30		35	
t _{BLCH} Delay time, RAS low to CAS high	ICSH	100		120		150		200	
t _{BLHL} Delay time, CAS high to RAS low	ICRH	0		0		0		0	
t _{BLWH} Delay time, CAS low to RAS high	IRSH	50		60		75		100	
t _{BLWL} Delay time, CAS low to RAS low ¹	ICSR	20		25		30		35	
t _{CLWL} Delay time, CAS low to W low (read-modify-write cycle only)	ICWD	50		60		70		80	
t _{RLCL} Delay time, RAS low to CAS low (maximum value specified only to guarantee access time)	IRCD	25	50	25	60	25	75	30	100
t _{RLWL} Delay time, RAS low to W low (read-modify-write cycle only)	IWRD	100		120		145		175	
t _{REF} Refresh time interval	IRF		4		4		4		4

Tabel 8/3.3-9.

3.3 Type-beschrijving

4416

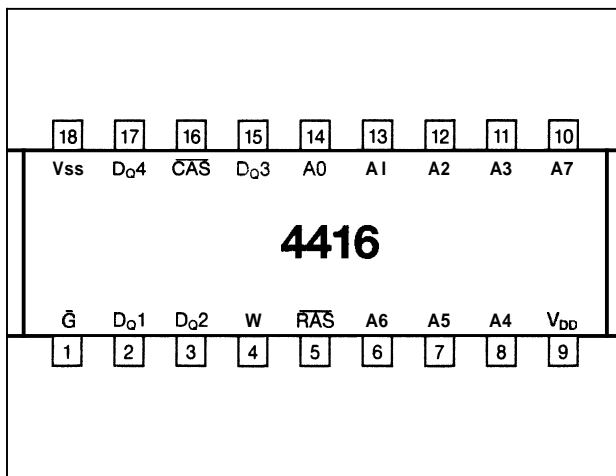
65536 bit (16K*4) DRAM

De 4416 is een 65536 bit (16K*4) DRAM met TTL-compatibele in- en uitgangen en is in drie uitvoeringen te verkrijgen:

	Access time		Read/write	R/Mod/W
	Row add.	Column add.	cycle	cycle
TMS4416-12	120	70	230	320
TMS4416-15	150	80	260	330
TMS4416-20	200	120	330	440

De accesstijden zijn maximum tijden, de andere minimumtijden. Alle tijden zijn gegeven in ns.

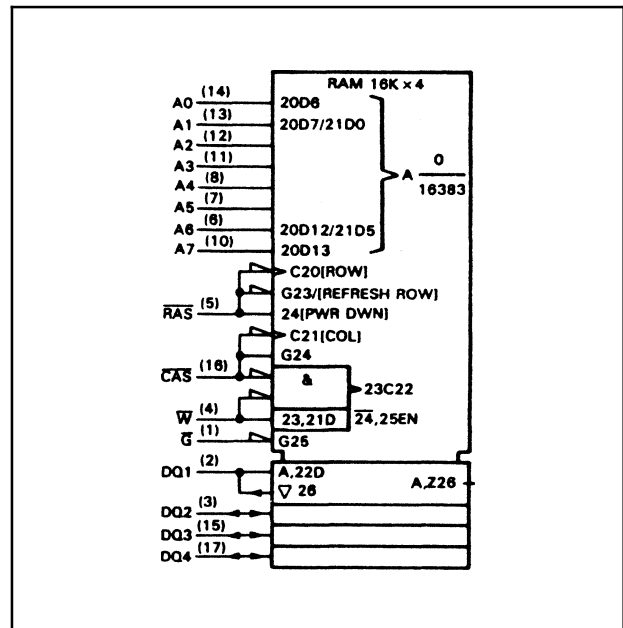
Aansluitingen:



Figuur 813.3-8: Aansluitingen.

BENAMING	
A0-A7	Address Inputs
CAS	Column Address Strobe
DQ1-DQ4	Data In/Data Out
G	Output Enable
RAS	Row Address Strobe
VDD	+5.v Supply
VSS	Ground
W	Write Enable

Tabel 813.3-10.



Figuur 813.3-9: Logic Symbol.

Het verbruikte vermogen is in standby mode gelijk aan 17.5 mW (max), 'in operation' is dit gelijk aan 200 mW (max).

De refresh-cyclus hoeft slechts eenmaal per 4 ms (max) plaats te vinden, dit in tegenstelling tot de gebruikelijke 2 ms.

Werking

De acht row address bits worden op de adreslijnen A0 t/m A7 aangeboden waarna RAS laag gemaakt wordt. Daarop volgend worden de 6 column address bits op de adreslijnen A1 t/m A6 aangeboden waarna CAS laag gemaakt wordt. Wanneer dan G ook nog eens laag gemaakt wordt verschijnt de data aan de output-buffers, in een write-cycle heeft G geen effect.

Power up

Na power up dient de voedingsspanning gedurende 1 ms gelijk te blijven. Daarnaast moet RAS gedurende 100 us voor initialisatie hoog blijven. De initialisatie bestaat uit het uitvoeren van 8 RAS-cycli.

3.3 Type-beschrijving

Voedingsstromen:

	TMS4416-12		TMS4416-15		TMS4416-20		
	typ	max	typ	max	typ	max	
IDD1		54	40	48	35	42	mA
IDD2	3.5	5	3.5	5	3.5	5	mA
IDD3		46	25	40	21	32	mA
IDD4		46	25	40	21	32	mA

waarin geldt.

- I1 – Gemiddelde stroom bij read/write
- I2 – Standby-stroom
- I3 – Gemiddelde refresh-stroom
- I4 – Gemiddelde page-mode-stroom

Switching characteristics:

	-12		-15		-20	
	min	max	min	max	min	max
ta(CAS)		70		80		120
ta(RAS)		120		150		200
tdis(CH)	0	30	0	30	0	40
ta(G)		30		40		50
tdis(G)	0	30	0	30	0	40

waarin geldt:

- ta(CAS) – Accesstijd (ns) van CAS
- ta(RAS) – Accesstijd (ns) van RAS
- tdis(CH) – Output disable-tijd (ns) nadat CAS hoog gemaakt is.
- ta(G) – Accesstijd nadat G laag gemaakt is
- tdis(G) – Output disable-tijd (ns) nadat G hoog gemaakt is.

PARAMETER	ALT. SYMBOL	TMS4416-12		TMS4416-15		TMS4416-20	
		MIN	MAX	MIN	MAX	MIN	MAX
t _{c(P)} Page mode cycle time	t _{PC}	120		140		210	
t _{c(rd)} Read cycle time*	t _{RC}	230		260		330	
t _{c(w)} Write cycle time	t _{WC}	230		260		330	
t _{c(rdW)} Read write/read-modify-write cycle time	t _{RWC}	320		360		440	
t _{w(CH)} Pulse width, CAS high (precharge time)**	t _{CP}	40		50		80	
t _{w(CL)} Pulse width, CAS low†	t _{CAS}	70	10,000	80	10,000	120	10,000
t _{w(RH)} Pulse width, RAS high (precharge time)	t _{RP}	80		100		120	
t _{w(RL)} Pulse width, RAS low†	t _{RAS}	120	10,000	150	10,000	200	10,000
t _{w(W)} Write pulse width	t _{WP}	30		40		50	
t _t Transition times (rise and fall) for RAS and CAS	t _T	3	50	3	50	3	50
t _{su(CA)} Column address setup time	t _{ASC}	0		0		0	
t _{su(RA)} Row address setup time	t _{ASR}	0		0		0	
t _{su(D)} Data setup time	t _{DS}	0		0		0	
t _{su(rd)} Read command setup time	t _{RCS}	0		0		0	
t _{su(WCH)} Write command setup time before CAS high	t _{CWL}	50		60		80	
t _{su(WRH)} Write command setup time before RAS high	t _{RWL}	50		60		80	
t _{h(CLCA)} Column address hold time after CAS low	t _{CAH}	35		40		50	
t _{h(RA)} Row address hold time	t _{RAH}	15		20		25	
t _{h(RLCA)} Column address hold time after RAS low	t _{AR}	85		110		130	
t _{h(CLD)} Data hold time after CAS low	t _{DH}	40		60		80	
t _{h(RLD)} Data hold time after RAS low	t _{DHR}	100		130		160	
t _{h(WLD)} Data hold time after W low	t _{DH}	30		40		50	
t _{h(RHrd)} Read command hold time after RAS high	t _{RRH}	10		10		10	
t _{h(CHrd)} Read command hold time after CAS high	t _{RCH}	0		0		0	
t _{h(CLW)} Write command hold time after CAS low	t _{WCH}	40		60		80	
t _{h(RLW)} Write command hold time after RAS low	t _{WCR}	100		130		160	
t _{RLCH} Delay time, RAS low to CAS high	t _{CSH}	150		150		200	
t _{CHRL} Delay time, CAS high to RAS low	t _{CRP}	0		0		0	
t _{CLRH} Delay time, CAS low to RAS high	t _{RSH}	80		80		120	
t _{CLWL} Delay time, CAS low to W low (read, modify-write-cycle only)***	t _{CWD}	120		120		150	
t _{RLCL} Delay time, RAS low to CAS low (maximum value specified only to guarantee access time)	t _{RCD}	20	50	20	70	25	80
t _{RLWL} Delay time, RAS low to W low (read, modify-write-cycle only)***	t _{RWD}	170		190		230	
t _{WLCL} Delay time, W low to CAS low (early write cycle)	t _{WCS}	-5		-5		-5	
t _{GHD} Delay time, G high before data applied at DQ		30		30		40	
t _{rt} Refresh time interval	t _{REF}	4		4		4	

Tabel 8/3.3-11.

3.3 Type-beschrijving

4464

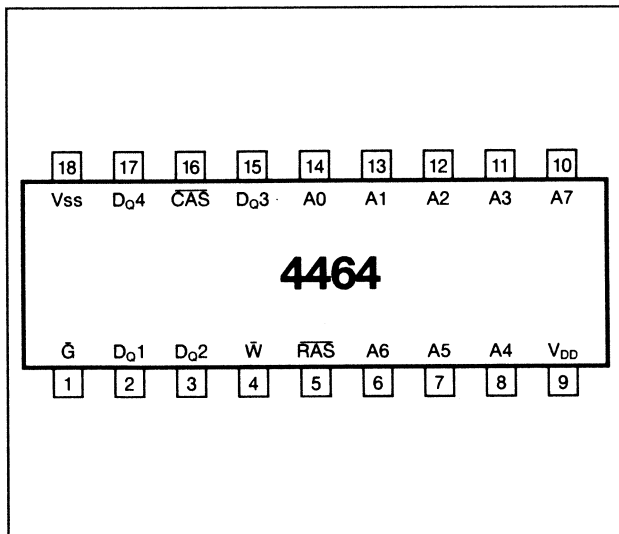
262144 bit (64K*4) DRAM

De 4464 is een 262144 bit (64K*4) DRAM met TL-compatibele in- en uitgangen en is in vier uitvoeringen te verkrijgen:

	Access time		Read/write	R/Mod/W
	Row add.	Column add.	cycle	cycle
TMS4464-10	100	60	200	270
TMS4464-12	120	70	230	310
TMS4464-15	150	85	260	345
TMS4464-20	200	120	330	435

De accesstijden zijn maximum tijden, de andere minimumtijden. Alle tijden zijn gegeven in ns.

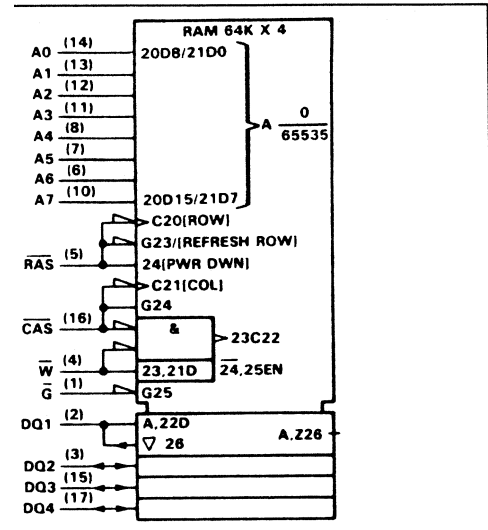
Aansluitingen:



Figuur 8/3.3-10: Aansluitingen.

Het verbruikte vermogen is in standby mode gelijk aan 12.5 mW (max), 'in operation' is dit gelijk aan 250 mW (max).

De refresh-cyclus hoeft slechts eenmaal per 4 ms (max) plaats te vinden, dit in tegenstelling tot de gebruikelijke 2 ms.



Tabel 8/3.3-11: Logic Symbol.

BENAMING	
AO-A7	Address Inputs
CAS	Column Address Strobe
DQ1 D04	Data In/Data Out
G	Output Enable
RAS	Row Address Strobe
VDD	+ 5 v Supply
VSS	Ground
W	Write Enable

Tabel 813.3-12.

Werking:

De acht row address bits worden op de adreslijnen A0 Vm A7 aangeboden waarna RAS laag gemaakt wordt. Daarop volgend worden de 8 column address bits op de adreslijnen A0 Vm A7 aangeboden waarna CAS laag gemaakt wordt. Wanneer dan G ook nog eens laag gemaakt wordt verschijnt de data aan de output-buffers, in een write-cycle heeft G geen effect.

Power up

Na power up dient er gedurende 200 us niets te gebeuren.

Daarna moeten er minimaal 8 initialisatie-cycli uitgevoerd worden.

3.3 Type-beschrijving**Voedingsstromen:**

	-10		-12		-15		-20	
	typ	max	typ	max	typ	max	typ	max
IDD1	80		70		60		50	
IDD2	2.5	5	2.5	5	2.5	5	2.5	5
IDD3	65		55		50		40	
IDD4	55		45		40		30	

waarin geldt:

- I1 – Gemiddelde stroom bij read/write
- I2 – Standby-stroom
- I3 – Gemiddelde refresh-stroom
- I4 – Gemiddelde page-mode-stroom

Switching characteristics:

	-10		-12		-15		-20	
	min.	max.	min.	max.	min.	max.	min.	max.
ta(CAS)		60		70		80		12
ta(RAS)		100		120		150		200
t _{dis} (CH)	0	30		0		30	0	45
ta(G)	30		35		45		55	
t _{dis} (G)	0	30	0	30	0	30	0	35

waarin geldt:

ta(CAS) – Accesstijd (ns) van CAS

ta(RAS) – Accesstijd (ns) van RAS

t_{dis}(CH) – Output disable-tijd (ns) nadat CAS hoog gemaakt is.

ta(G) – Accesstijd nadat G laag gemaakt is

t_{dis}(G) – Output disable-tijd (ns) nadat G hoog gemaakt is.

3.3 Type-beschrijving

PARAMETER	ALT. SYMBOL	TMS4464-10		TMS4464-12		TMS4464-15		TMS4464-20	
		MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX
$t_c(P)$	Page mode cycle time	110		130		155		210	
$t_c(PM)$	Page-mode cycle time (read-modify-write cycle)	180		210		240		315	
$t_c(rd)$	Read cycle time [†]	200		230		260		330	
$t_c(W)$	Write cycle time	200		230		260		330	
$t_c(rdW)$	Read-write/read-modify-write cycle time	270		310		345		435	
$t_w(CH)P$	Pulse duration, \overline{CAS} high (page mode)	40		50		60		80	
$t_w(CH)$	Pulse duration, \overline{CAS} high (non-page mode)	40		50		60		80	
$t_w(CL)$	Pulse duration, \overline{CAS} low [‡]	60	10,000	70	10,000	85	10,000	120	10,000
$t_w(RH)$	Pulse duration, \overline{RAS} high (precharge time)	90		100		100		120	
$t_w(RL)$	Pulse duration, \overline{RAS} low [§]	100	10,000	120	10,000	150	10,000	200	10,000
$t_w(W)$	Write pulse duration	35		40		45		55	
t_t	Transition times (rise and fall) for \overline{RAS} and \overline{CAS}	3	50	3	50	3	50	3	50
$t_{su}(CA)$	Column address setup time	0		0		0		0	
$t_{su}(RA)$	Row address setup time	0		0		0		0	
$t_{su}(D)$	Data setup time	0		0		0		0	
$t_{su}(rd)$	Read command setup time	0		0		0		0	
$t_{su}(WCL)$	Early write command setup time before \overline{CAS} low	0		0		0		0	
$t_{su}(WCH)$	Write command setup time before \overline{CAS} high	30		40		45		60	
$t_{su}(WRH)$	Write command setup time before \overline{RAS} high	30		40		45		60	
$t_h(CLCA)$	Column address hold time after \overline{CAS} low	20		20		25		45	
$t_h(RA)$	Row address hold time	15		15		15		20	
$t_h(RLCA)$	Column address hold time after \overline{RAS} low	60		70		90		125	
$t_h(CLD)$	Data hold time after \overline{CAS} low	30		35		45		55	
$t_h(RLD)$	Data hold time after \overline{RAS} low	70		85		110		135	
$t_h(WLD)$	Data hold time after \overline{W} low	30		35		45		55	
$t_h(CHrd)$	Read command hold time after \overline{CAS} high	0		0		0		0	
$t_h(RHrd)$	Read command hold time after \overline{RAS} high	10		10		10		15	
$t_h(CLW)$	Write command hold time after \overline{CAS} low	30		35		45		55	
$t_h(RLW)$	Write command hold time after \overline{RAS} low	70		85		110		135	
t_{RLCHR}	Delay time, \overline{RAS} low to \overline{CAS} high [†]	20		25		30		35	
t_{RLCH}	Delay time, \overline{RAS} low to \overline{CAS} high	100		120		150		200	
t_{CHRL}	Delay time, \overline{CAS} high to \overline{RAS} low	0		0		0		0	
t_{CLRH}	Delay time, \overline{CAS} low to \overline{RAS} high	60		70		85		120	
t_{CLWL}	Delay time, \overline{CAS} low to \overline{W} low (read-modify-write cycle only) [#]	95		105		120		160	
t_{CLRL}	Delay time, \overline{CAS} low to \overline{RAS} low [†]	20		25		30		35	
t_{RLCL}	Delay time, \overline{RAS} low to \overline{CAS} low (maximum value specified only to guarantee access time)	25	40	25	50	25	65	30	80
t_{RLWL}	Delay time, \overline{RAS} low to \overline{W} low (read-modify-write cycle only) [#]	135		155		185		240	
t_{GHD}	Delay time, \overline{G} high before data applied at DQ	30		30		30		35	
t_{rf}	Refresh time interval	4		4		4		4	

Tabel 8/3.3-13.

9

Perifere schakelingen voor microprocessoren

Inhoud

- 9/1** Encoders voor keyboards
- 9/2** Interface adapters
(aanvulling 4 + 5)
- 9/3** Communicatie-interfaces
- 9/4** **DMA-controllers**
- 9/5** Modems
- 9/6** Video display controllers
- 9/7** Disk controllers
- 9/8** Timers
- 9/9** Diversen

9/2

Interface adapters

Inhoud

9/2.1 Achtergrond-informatie

(aanvulling 4)

9/2.2 Type-beschrijving 65-familie

(aanvulling 4)

6520	PIA
6521	PIA
6522	VIA

9/2.3 Type-beschrijving 68-familie

(aanvulling 5)

6820	PIA
6821	PIA
6822	IIA

9/2.1

Achtergrond-informatie

Bij het koppelen van een (micro)processor aan de buitenwereld ontstaan meestal problemen door afwijkende:

- data-snelheden
- gebruikte codes
- reactietijden
- data-formaten (bijvoorbeeld in serie of parallel)
- besturingssignalen (voor het synchroniseren van de data-overdrachten) en
- statussignalen (om de voortgang van het datatransport en de toestand van de apparatuur aan te geven).

Het in-/uitgangs-gedeelte van een microcomputer is daarom dikwijls ingewikkelder en duurder dan alle andere delen. Bovendien moet het voor elke toepassing weer anders. Veel gebruikte onderdelen zijn latches, flip-flop's, buffers, drivers, schuifregisters, tellers, timers, decoders en multiplexers, waarvoor veel ruimte nodig is.

Als alternatief kan een flinke portie van deze schakelingen worden opgenomen in IC's. Bekende interface-IC's zijn de PIA, de VIA en IIA, die hierna worden behandeld.

2.1 Achtergrond-informatie

9/2.2

Type-beschrijving 65-familie

6520

Peripheral Interface Adapter - PIA

De 6520 werd ontworpen om een eenvoudige koppeling tussen microprocessor en de 'buitenwereld' mogelijk te maken.

Het contact van en naar de omgeving vindt parallel plaats d.m.v. twee 8 bit bidirectionele poorten PA en PB, Elke lijn hiervan kan als ingang of uitgang worden geprogrammeerd.

Bovendien staan vier control/interruptlijnen ter beschikking, waarmee de data-overdracht tussen processor en omgeving bijvoorbeeld op basis van 'hand shaking' kan geschieden.

Kenmerken van de 6520

- uitwisselbaar met 6820
- enkele voedingsspanning: +5 V F 5%
- volledig statisch en TTL compatibel
- controllijnen CMOS compatibel
- automatische 'hand shake' tussen processor en omgeving
- geschikt voor frequenties tot 1 MHz (6520A tot 2 MHz)
- behuizing: 40 pins DIL, P = plastic, C = keramisch
- bedrijfstemperatuurgebied: 0 tot +70°C

(industrieel: -40 tot +85°C)

- fabrikanten: Rockwell, Synertek

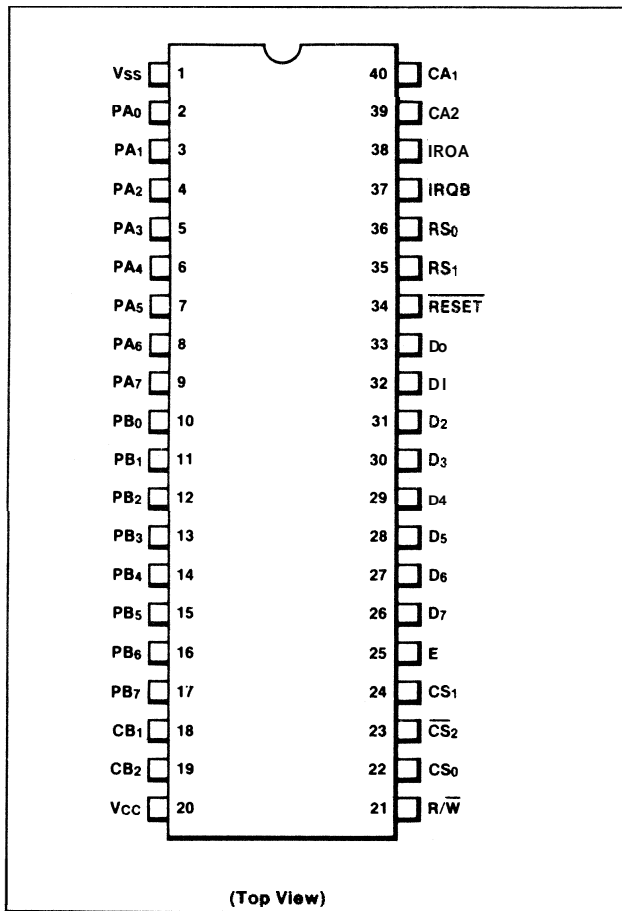
Opbouw en werking

Zoals in figuur 9/2.2-3 te zien is, bevat de PIA 2 maal 3 register.; die elk 8 bits breed zijn. In de peripheral data registers (PDR's) wordt de data gezet die verzonden of ontvangen moet worden. De richting per bit is afhankelijk van de inhoud van de data direction registers (DDR's). Een bit dat op logisch 1 staat is een uitgang; een 0 resulteert in een ingang. Met de control registers (CR's) worden de functies van de controle-lijnen CA1, 2 resp. CB1, 2 geprogrammeerd.

De twee selectlijnen RSO en RS1 werken samen met bit 2 van de controle-registers om onderscheid te maken tussen de diverse aan te wijzen registers, zie ook de tabel voor de interne adressering (tabel 9/2.2-1). De overige taken van de CR's worden duidelijk uit tabel 9/2.2-2: bits 0 t/m 5 worden gelezen of geschreven door de microprocessor; bits 6 en 7 worden alleen gelezen en zijn van buitenaf beïnvloedbaar door CA1, 2 of CB1, 2.

In de tabellen (9/2.2-3, 4, 5 en 6) zijn de functies van CA1, 2 en CB1, 2 te zien.

2.2 Type-beschrijving 65-familie

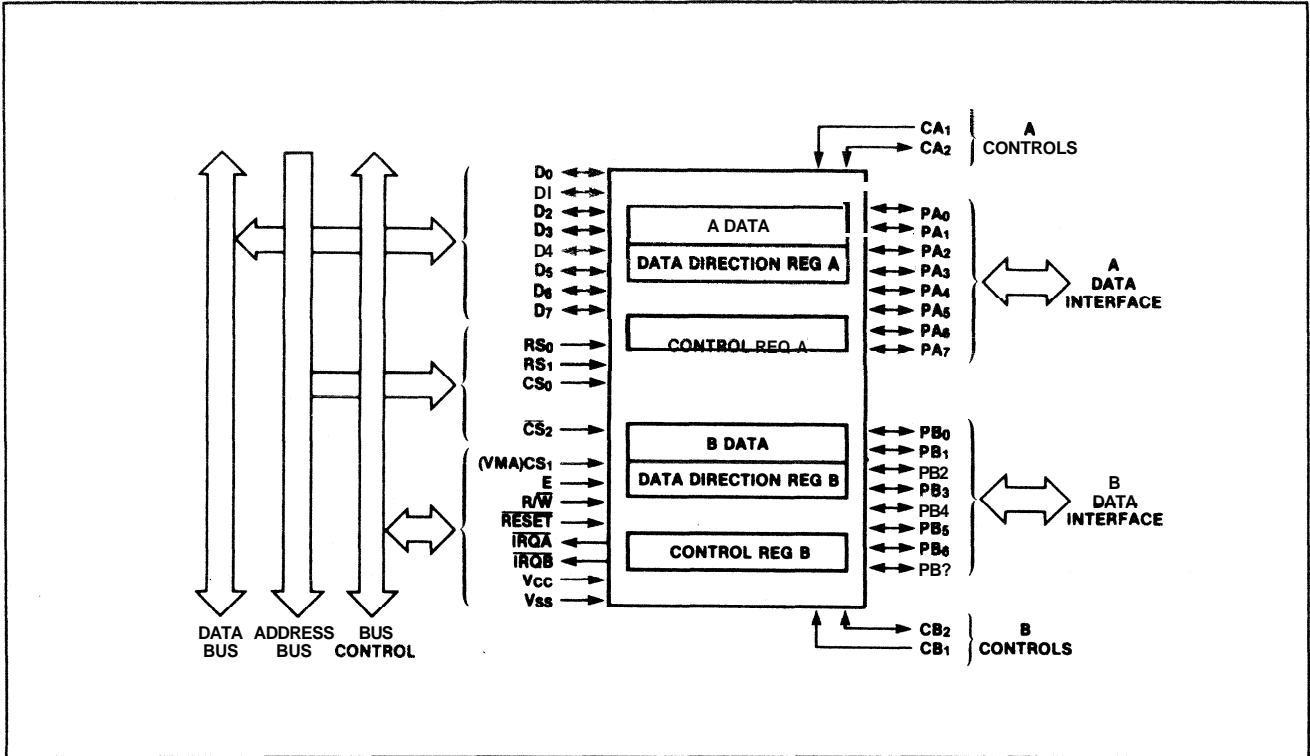


Figuur 9/2.2-1: Aansluitgegevens van de 6520 (ook van 6521, 6820 en 6821).

Bit	CRA	CRB
7	IRQA1	IRQB1
6	IRQA2	IRQB2
5 4 3	CA ₂ Control	CB ₂ Control
2	DDRA Access	DDRB Access
1 0	CA ₁ Control	CB ₁ Control

Tabel 9/2.2-2: Formaat van de controle woorden

2.2 Type-beschrijving 65-familie

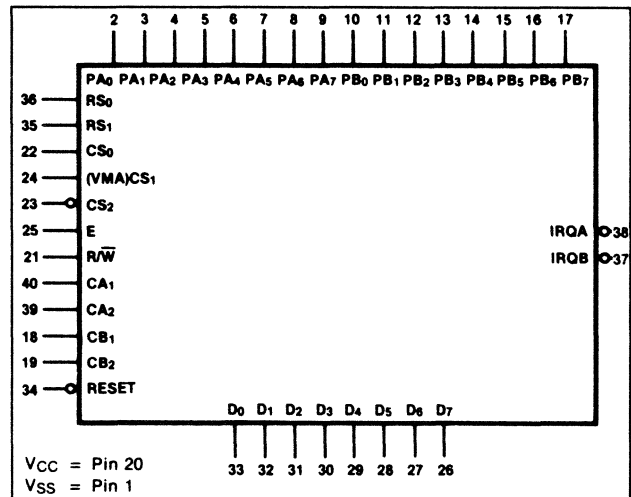


Figuur 9/2.2-3: Blokschema van de 6520 (ook van 6521,6820 en 6821).

RS ₁	RS ₀	Control Register Bit		Location Selected
		CRA-2	CRB-2	
0	0	1	X	Peripheral Register A
0	0	0	X	Data Direction Register A
0	1	X	X	Control Register A
1	0	X	1	Peripheral Register B
1	0	X	0	Data Direction Register B
1	1	X	X	Control Register B

X = Don't Care

Tabel 9/2.2-1: Interne adressering.



Figuur 9/2.2-2: Logisch symbool van de PIA (geldt voor 6520,6820 en 6821).

2.2 Type-beschrijving 65-familie

CRA(CRB)		actieve overgang van ingangssignaal CA1 (CB1)	Interrupt vlag CRA-7 (CRB-7)	IRQA (IRQB) interrupt uitgang
bit 1	bit 0			
0	0	negatief	wordt HOOG gezet /door ↓ van CA1 (CB1)	geblokkeerd - blijft HOOG
0	1	negatief	wordt HOOG gezet door ↓ van CA1 (CB1)	werkzaam - gaat LAAG als bit CRA-7 (CRB-7) HOOG gaat
1	0	positief	wordt HOOG gezet door ↑ van CA1 (CB1)	geblokkeerd - blijft HOOG
1	1	positief	wordt HOOG gezet door ↑ van CA1 (CB1)	werkzaam - gaat LAAG als bit CRA-7 (CRB-7) HOOG gaat

Tabel 912.2-3: Functies van de interruptlijnen CA1 en CB1.

CRA(CRB)			actieve overgang van ingangssignaal CA2 (CB2)	Interrupt vlag CRA-6 (CRB-6)	IRQA (IRQB) interrupt uitgang
bit 5	bit 4	bit 3			
0	0	0	negatief	wordt HOOG gezet door ↓ van CA2 (CB2)	geblokkeerd - blijft HOOG
0		1	negatief	wordt HOOG gezet door ↓ van CA2 (CB2)	werkzaam - gaat LAAG als bit CRA-6 (CRB-6) HOOG gaat
0	1	0	positief	wordt HOOG gezet door ↑ van CA2 (CB2)	geblokkeerd - blijft HOOG
0	1	1	positief	wordt HOOG gezet door ↑ van CA2 (CB2)	werkzaam - gaat LAAG als bit CRA-6 (CRB-6) HOOG gaat

Tabel 912.2-4: Ingangs-(interrupt)-functies van CA2 en CB2.

2.2 Type-beschrijving 65-familie

CRA			modus	functie van CA2
bit 5	bit 4	bit 3		
1	0	0	'handshake' bij inlezen	CA2 wordt HOOG door een actieve overgang van het CA1 interrupt-signalen LAAG door een 'read A data' operatie van een microprocessor
1	0	1	puls-uitgang	CA2 gaat LAAG gedurende één cyclus na een 'read A data' operatie. Deze puls kan door de periferie worden gebruikt voor het ophalen van nieuwe data.
1	1	0	hand uitvoer	CA2 wordt LAAG gezet
1	1	1	hand uitvoer	CA2 wordt HOOG gezet

Tabel 9/2.2-5: Uitgangsfuncties van CA2.

CRB			modus	functie van CB2
bit 5	bit 4	bit 3		
1	0	0	'handshake' bij schrijven	CB2 wordt LAAG gezet door een 'write B data' operatie en HOOG door een actieve overgang van het CB1 interrupt-sigitaal.
1	0	1	puls-uitgang	CB2 gaat LAAG gedurende één cyclus na een 'write B data' operatie. Deze puls kan door de periferie worden gebruikt om de data op te bergen (CB2 = bijv. kloksigitaal).
1	1	0	hand uitvoer	CB2 wordt LAAG gezet
1	1	1	hand uitvoer	CB2 wordt HOOG gezet

Tabel 9/2.2-6: Uitgangsfuncties van CB2.

2.2 Type-beschrijving 65-familie

6521

Peripheral Interface Adapter - PIA

De 6521 is een verbeterde versie van de 6520, waarmee dit IC zowel PIN- als software-compatibel is. De verbetering werd door de fabrikanten nog verder doorgevoerd door een CMOS-versie te vervaardigen die niet alleen sneller is, maar ook aanzienlijk minder vermogen opneemt dan de NMOS-versie. Figuur 9/2.2-4 is het volledige blokschema van zowel de 6520/6820 als de 6521/6821.

Leverbare 6521-typen:

Rockwell: R65C21-A : 2 MHz
 B : 3 MHz
 C : 4 MHz
 dissipatie bij 2 MHz: 20 mW

GTE: G65SC21-1 : 1 MHz
 2 : 2 MHz
 3 : 3 MHz
 4 : 4 MHz
 dissipatie bij 1 MHz: 11 mW

6522

Versatile Interface Adapter - VIA

De VIA (Versatile Interface Adapter = algemeen bruikbare interface) 6522 kan alle functies van de 6520 vervullen en beschikt bovendien nog over twee zeer krachtige interval-timers, een serie-naar-parallel/parallel-naar-serie schuifregister en latches voor de signalen die bij de periferepoorten binnenkomen. Een nog flexibeler handshake maakt bijvoorbeeld datatransport in twee richtingen tussen twee VIA's van een multiprocessor-systeem mogelijk.

Het contact met de randapparatuur vindt voornamelijk plaats d.m.v. twee 8 bits bi-directionele poorten, waarvan elke lijn als ingang of als uitgang kan dienen. Tevens kunnen verscheidene I/O-lijnen direct met de interval-timers worden verbonden voor de opwekking van blokgolven met programmeerbare frequenties en voor het tellen van van buiten komende pulsen.

Alle interne registers van deze chip kunnen vanuit de micro-processor met de Register Selectlijnen RSO t/m RS3 worden bediend. In

tabel 9/2.2-7 is te zien hoe de 16 verschillende mogelijkheden worden uitgevoerd en figuur 9/2.2-5 laat alle signaalaansluitingen en de plaats van de registers in het blokschemazien.

LET OP dat de aansluitingen van de VIA afwijken van die van de PIA, zodat deze NIET onderling verwisselbaar zijn!

De aansluitingen en de omschrijving van de signalen zijn te zien in figuur 9/2.2-6.

Dynamische eigenschappen

De snelheid van de VIA wordt bepaald door drie factoren:

- De leescyclus (data van VIA naar processor): figuur 9/2.2-7
- De schrijfcyclus (data van processor naar VIA): figuur 9/2.2-8 en
- De I/O-cyclus (contact met de periferie): figuur 9/2.2-9

Hieruit blijkt dat de VIA voor de meeste toepassingen snel genoeg is. Bovendien is de randapparatuur dikwijls langzamer dan de microprocessor.

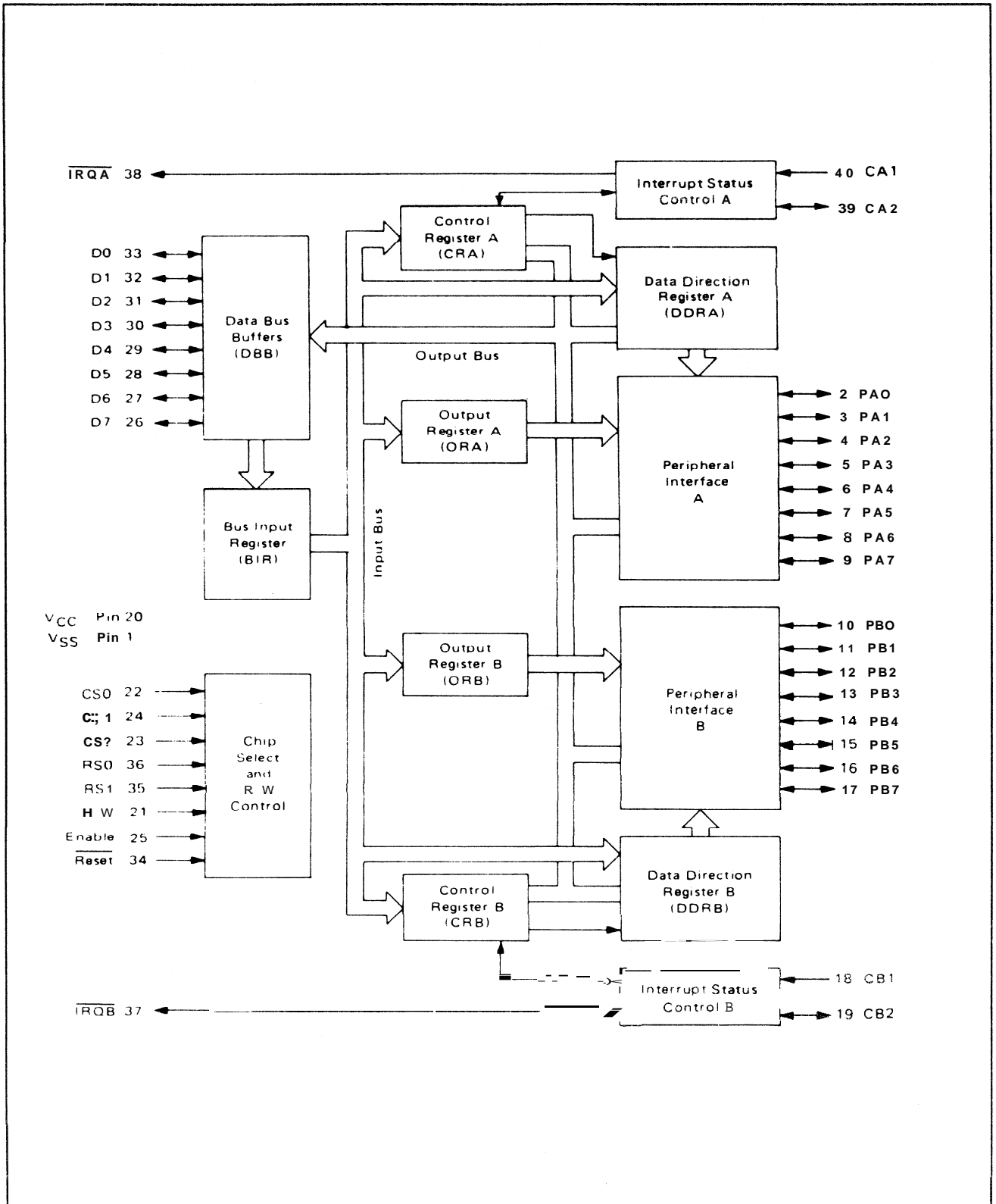
Verder kan nog worden vermeld dat de VIA ook in diverse (snellere) CMOS-uitvoeringen leverbaar is.

Processor-interface

Dit is het gedeelte met de bus- en controllijnen tussen VIA en systeem-processor. Hieronder vallen:

- **Fase-2 klok ($\Phi 2$)**
 Datatransport tussen de VIA en de processor vindt alleen plaats, wanneer Q2 hoog is. Bovendien wordt $\Phi 2$ gebruikt als tijdbasis voor verschillende timers, schuifregisters, enz. op de chip.
- **Chip-selectlijnen (CS1, CS2)**
 Beide chip-selectlijnen worden gewoonlijk (direct of via decoders) met de adreslijnen van de processor verbonden. Het gekozen VIA-register is bereikbaar wanneer CS1 hoog is en CS2 laag.
- **Register-selectlijnen (RSO, RS1, RS2, RS3)**
 De vier register-selectlijnen zijn gewoonlijk met de adreslijnen van de processorbus

2.2 Type-beschrijving 65-familie



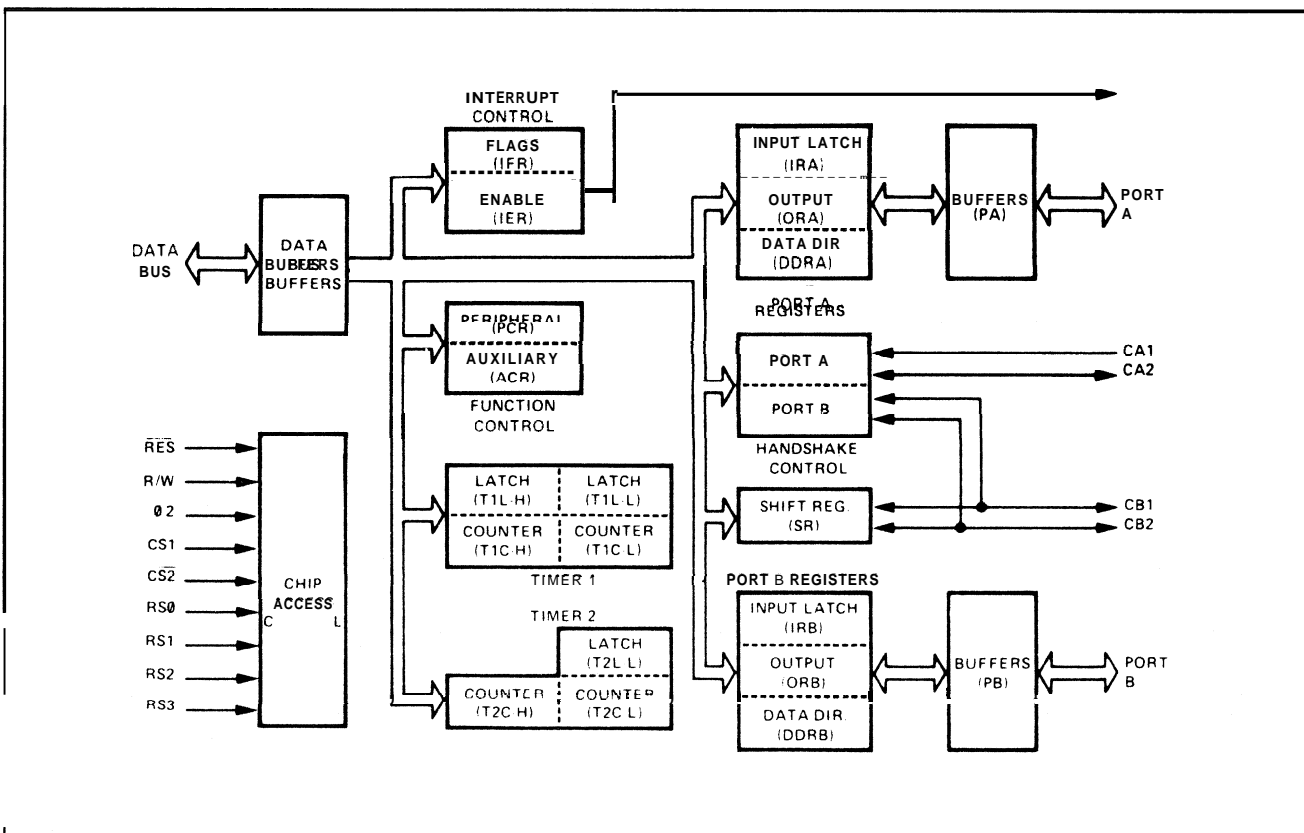
Figuur 9/2.2-4: Volledig blokschema van de PIA (identiek voor zowel de 6520/6820 als de 6521/6821j).

2.2 Type-beschrijving 65-familie

register nummer	RS codering				gekozen register	beschrijving	
	RS3	RS2	RS1	RS0		schrijven	lezen
0	0	0	0	0	ORB/IRB *	uitgangsregister B	ingangsregister B
1	0	0	0	1	ORA/IRA *	uitgangsregister A	ingangsregister A
2	0	0	1	0	DDRB	data richtingsregister B	
3	0	0	1	1	DDRA	data richtingsregister A	
4	0	1	0	0	T1C-L	T1 laagste byte latches	T1 laagste byte teller
5	0	1	0	1	T1C-H	T1 hoogste byte teller	
6	0	1	1	0	T1IL-L	T1 laagste byte latches	
7	0	1	1	1	T1IL-H	T1 hoogste byte latches	
8	1	0	0	0	T2C-L	T2 laagste byte latches	T2 laagste byte teller
9	1	0	0	1	T2C-H	T2 hoogste byte teller	
10	1	0	1	0	SR	schuifregister	
11	1	0	1	1	ACR	hulp controle register	
12	1	1	0	0	PCR	perifere controle register	
13	1	1	0	1	IRR	interrupt vlagregister	
14	1	1	1	0	IER	interruptenable register	
15	1	1	1	1	ORA/IRA	zelfde als register 1, maar dan geen 'handshake'	

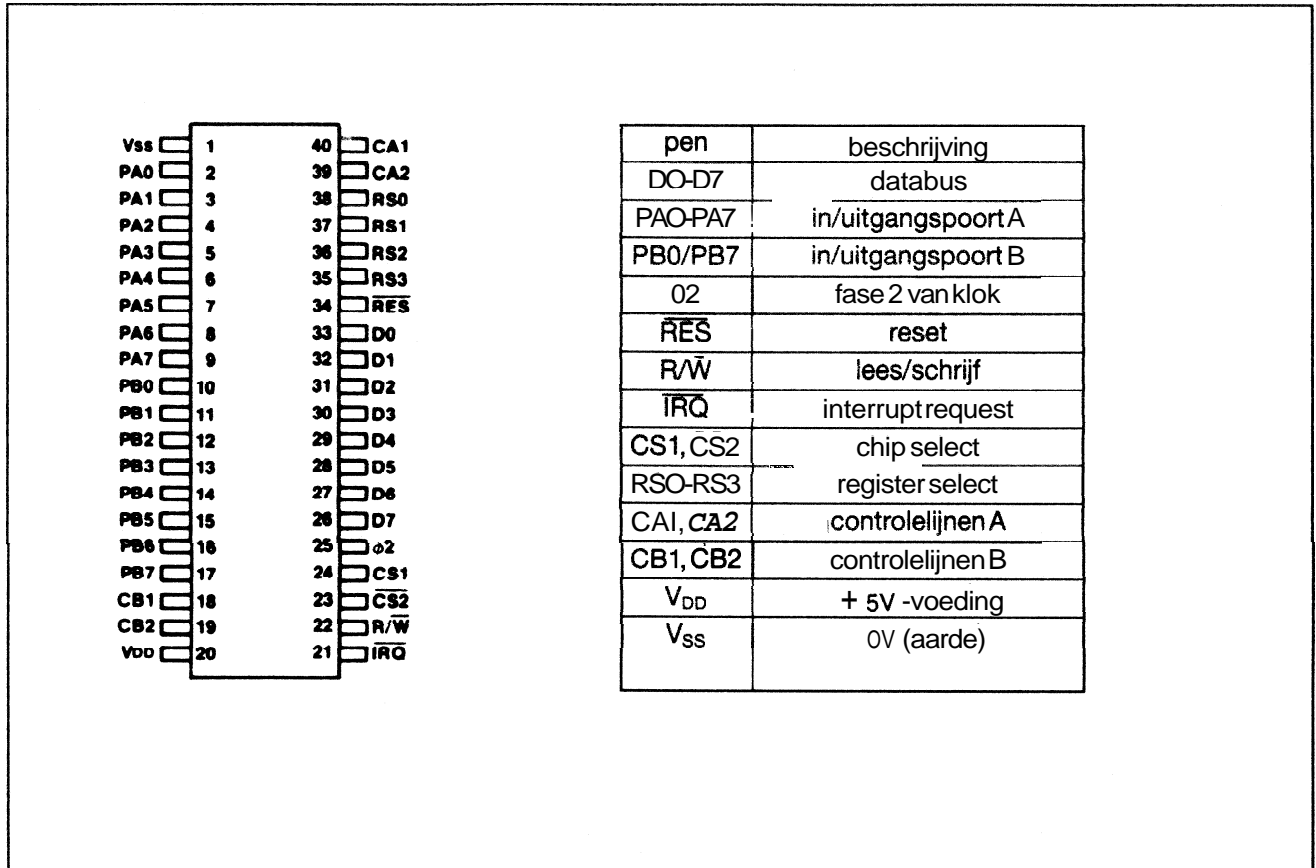
* 'handshake' mogelijk

Tabel 912.2-7: Optredende tijden bij 'lezen'.



Figuur 912.2-5: Blokschema van de VIA 6522.

2.2 Type-beschrijving 65-familie



Figuur 9/2.2-6: Aansluitgegevens van de 6522.

verbonden. De 16 mogelijke combinaties zijn te zien in tabel 9/2.2-7

- **Lees/schrijflijn (W/R)**
De richting van het datatransport tussen VIA en processor wordt geregeld door de $\overline{W/R}$ -lijn. Is $\overline{W/R}$ laag, dan gaat data uit de processor naar het gekozen VIA-register (= schrijven t.o.v. de processor); is $\overline{W/R}$ hoog, dan gaat data van VIA naar processor (= lezen).
- **Databus (DB0 - DB7)**
Het datatransport tussen VIA en processor vindt plaats over de 8 bidirectionele databus-lijnen. De interne drivers blijven in de hoog-impedante toestand staan, behalve wanneer $CS1=$ hoog, $CS2=$ laag, $\overline{W/R}=$ hoog en $\phi 2=$ hoog zijn, omdat dan het geselecteerde register op de databus staat. Is de chip geselecteerd met $\overline{W/R}=$ laag en $\phi 2=$ hoog, dan wordt de

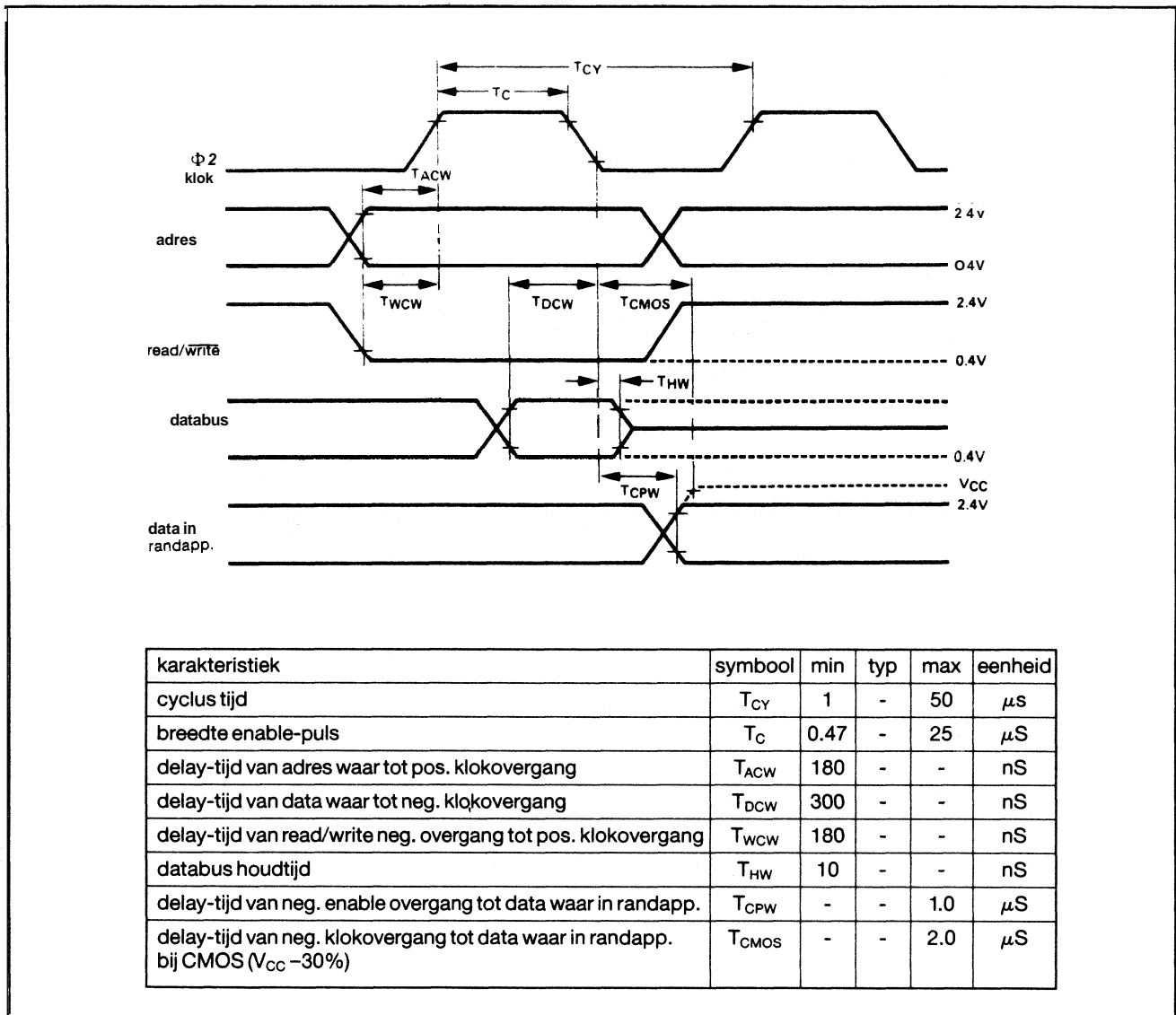
data op de databus overgenomen in het gekozen VIA-register.

- **Reset (RES)**
De reset-ingang maakt alle interne registers leeg, behalve T1, T2 en SR. Hierdoor worden alle interface-lijnen naar de periferie als ingang geschakeld, worden de timers, het schuifregister, enz. uitgezet en wordt een interrupt van de chip afgezet.
- **Interrupt-request (IRQ)**
De interrupt-requestuitgang gaat laag wanneer een interne interrupt-vlag is gezet en het hiermee overeenkomende interrupt-enable bit logisch 1 is. Door de 'open-drain' constructie van de uitgang kan 'wired-or' worden toegepast op het interrupt-requestsignaal.

Periferie-inteaface

Dit gedeelte behandelt de bus- en controllij-

2.2 Type-beschrijving 65-familie



Figuur 9/2.2-8: Optredende tijden bij 'schrijven'.

gangssignaal kan bovendien nog worden geregeld door een van de interval-timers, terwijl de tweede timer geprogrammeerd kan worden om pulsen op de PB6-pen te tellen. De PB-lijnen hebben een fan-in en fan-out van 1 TL-belasting, terwijl ze in staat zijn om 3 mA bij 1,5 V te sourcen (voor directe aansturing van darlington-schakelaars).

● **Perifere B-controllijnen (CB1, CB2)**

Net als CA1 en CA2 kunnen de B-controllijnen werken als interrupt- of handshake-lijnen. Bovendien kunnen ze dienen als

seriële poort onder besturing van het schuifregister. Deze lijnen hebben dezelfde fan-in en fan-out als de PB-lijnen.

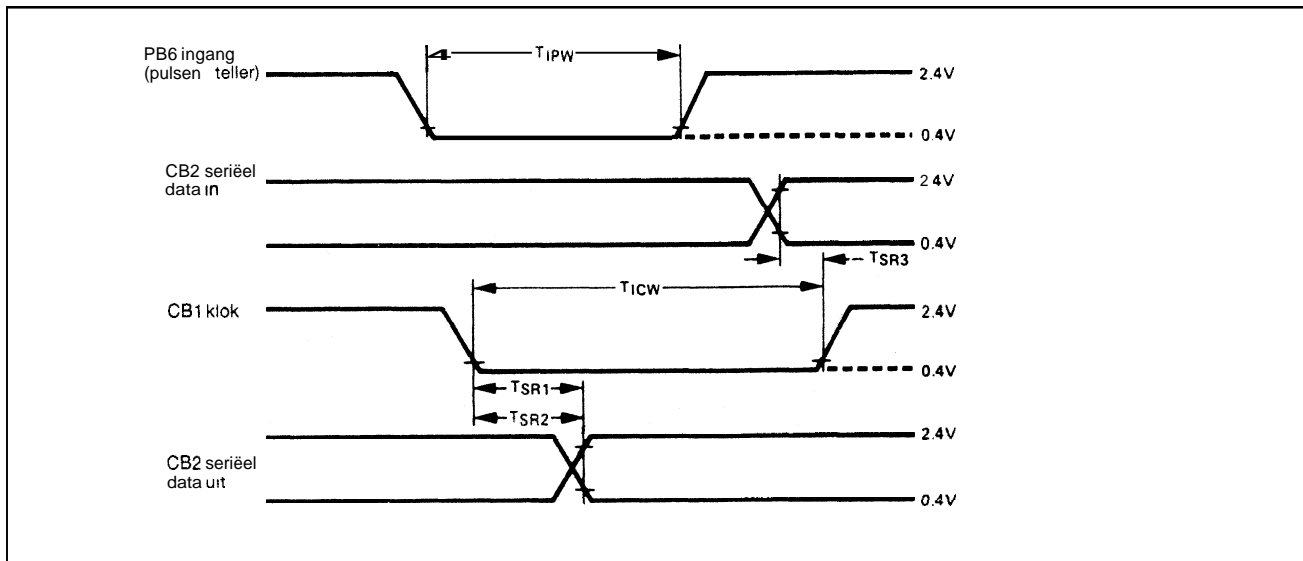
Registers

Zoals in figuur 9/2.2-5 te zien is, zijn de ingangs-, uitgangs- en data-richtingsregisters nauw met elkaar verbonden.

In figuur 9/2.2-10A, B en C wordt deze samenhang verklaard.

Het tijddiagram figuur 9/2.2-11 laat zien wat onder 'handshake' wordt verstaan. In dit ge-

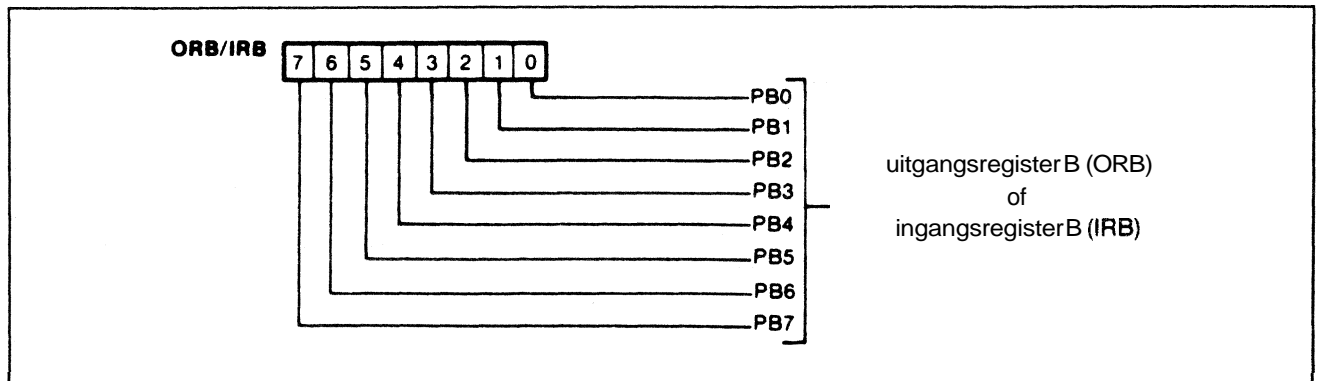
2.2 Type-beschrijving 65-familie



karakteristiek	symbool	min	typ	max	eenheid
stijg- en daaltijd voor CA1, CB1, CA2 en CB2	T_{RF}		-	1.0	μS
delay-tijd van neg. klokovertgang tot neg. CA2 overgang (tees-handshake of pulsmode)	T_{CA2}	-	-	1.0	μS
delay-tijd van neg. klokovertgang tot pos. CA2 overgang (pulsmode)	T_{RS1}	-	-	1.0	μS
delay-tijd van actieve CA1 overgang tot pos. CA2 overgang (handshake)	T_{RS2}	-	-	2.0	μS
delay-tijd van pos. klokovertgang naar neg. CA2 of CB2 overgang (schrijf-handshake)	T_{WHS}	-	-	1.0	μS
delay-tijd van periferie data geldig tot neg. CB2 overgang	T_{DC}	0	-	1.5	μS
delay-tijd van pos. klokovertgang tot pos. CA2 of CB2 overgang (pulsmode)	T_{RS3}	-	-	1.0	μS
delay-tijd van actieve CB1 overgang tot pos. CA2 of CB2 overgang (handshake)	T_{RS4}	-	-	2.0	μS
delay-tijd van periferie data geldig tot actieve CA1 of CB1 overgang (ingangengelatched)	T_{IL}	300	-	-	nS
delay-tijd van neg. CB1 overgang tot CB2 data geldig (interne SR-klok, shift-out)	T_{SR1}	-	-	300	nS
delay-tijd van neg. CB1 ingangsklokovertgang tot CB2 data geldig (externe klok, shift-out)	T_{SR2}	-	-	-	nS
delay-tijd van CB2 data geldig tot pos. CB1 klokovertgang (shift-in, interne- of externe klok)	T_{SR3}	-	-	300	nS
pulsbreedte PB6 ingangspuls				-	μS
pulsbreedte CB1 ingangsklok	T_{ICW}	2	-	-	μS
pulsafstand PB6 ingangspuls	T_{IPS}		-	-	μS
pulsafstand CB1 ingangspuls	T_{ICS}	2	-	-	μS

Figuur 9/2.2-9: Optredende tijden bij I/O (contact met de periferie).

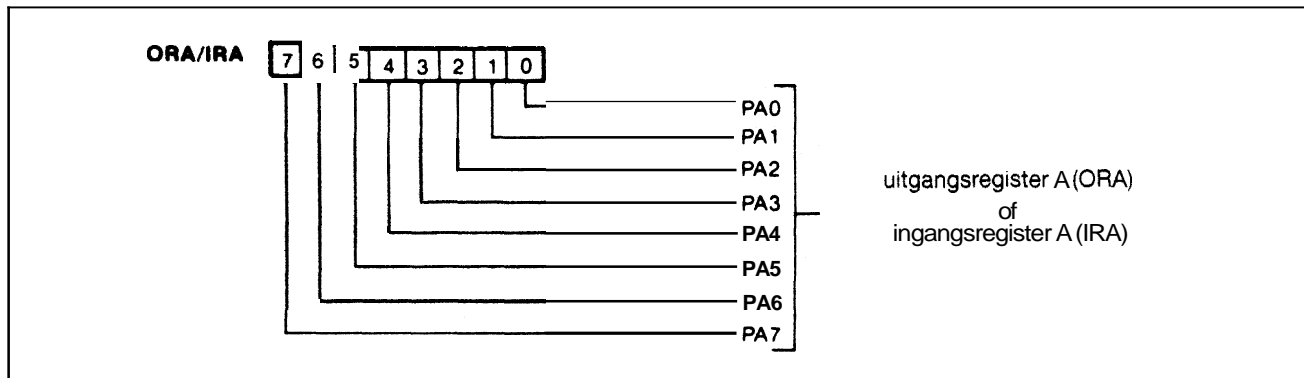
2.2 Type-beschrijving65-familie



data richtingsregister	schrijven	lezen
DDRB = 1 (uitgang)	processor schrijft uitgangsniveau in ORB	processor leest uitgangregister-bit in ORB
DDRB = 0 (ingang) (ingangslatching disabled)	processor schrijft in ORB. Geen effect op pen-niveau tot DDRB verandert	processor leest ingangsniveau op PB-pen
DDRB = 0 (ingang) (ingangslatching enabled)		processor leest IRB-bit dat het niveau heeft van de laatste actieve CB1-overgang

Figuur 9/2.2-10.A: Ingangshitgangsregister B (IRB/ORB).

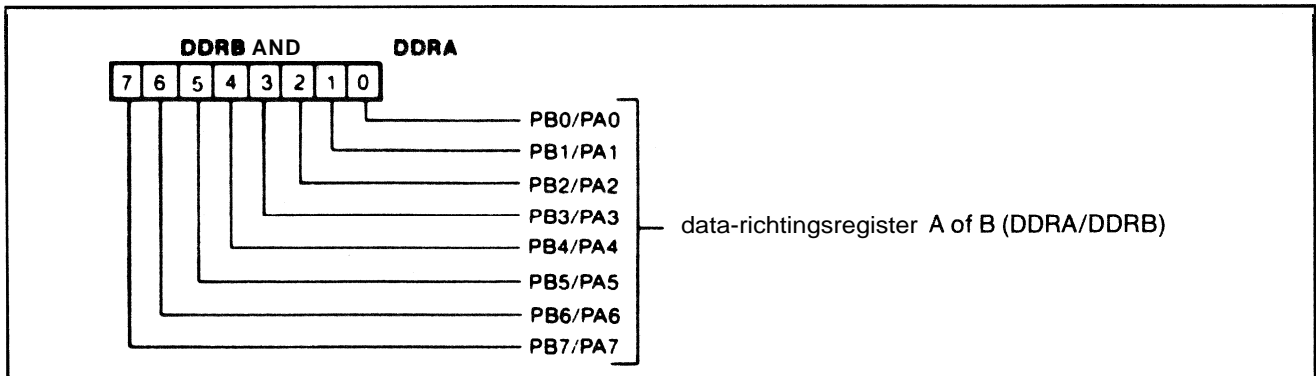
2.2 Type-beschrijving 65-familie



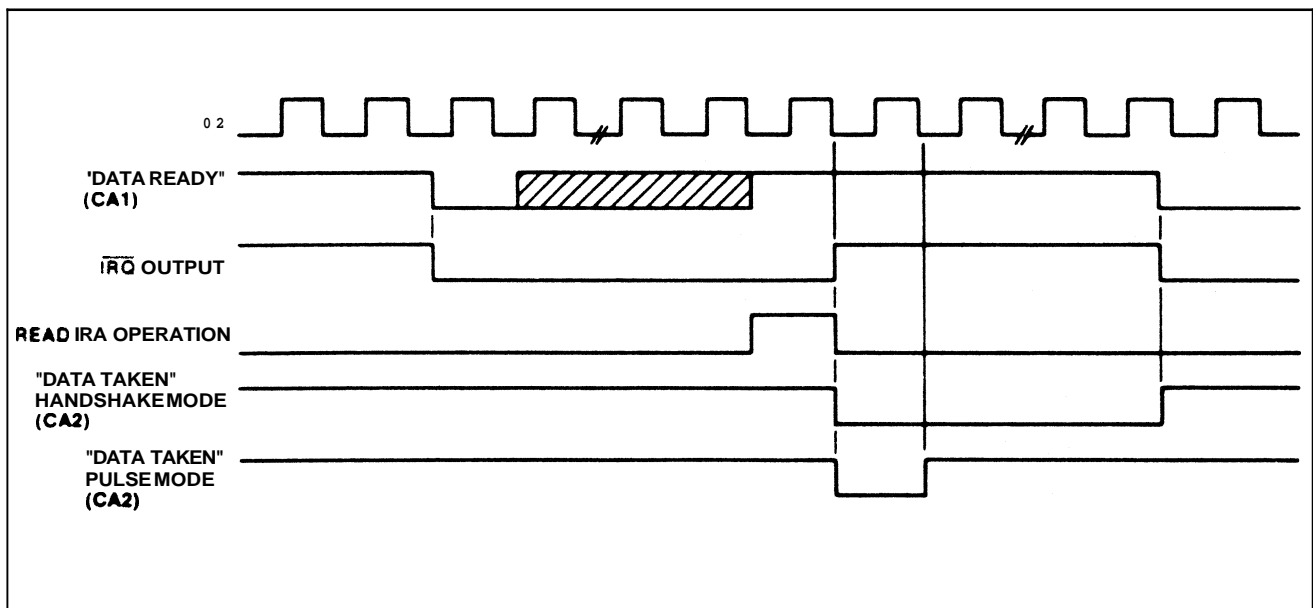
data richtings-register	schrijven	lezen
DDRA = 1 (uitgang) (ingangs-latching disabled)	processorschrijft uitgangsniveau (ORA)	processorleest niveau op PA-pen
DDRA = 1 (uitgang) (ingangs-latching enabled)		processorleest IRA-bit dat het niveau heeft van de laatste actieve CA1-overgang
DDRA = 0 (ingang) (ingangs-latching disabled)	processorschrijft in in ORA. Geen effect op pen-niveau tot DDRA verandert	processorleest niveau op PA-pen
DDRA = 0 (ingang) (ingangs-latching enabled)		processorleest IRA-bit dat het niveau heeft van de laatste actieve CA1-overgang

Figuur 912.2-10.B: Ingangs-uitgangsregister A (IRA/ORA).

2.2 Type-beschrijving 65-familie



Figuur 912.2-10.C: Data-richtingsregister A of B (DDRNDDR B).



Figuur 912.2-11: Volgorde van gebeurtenissen bij lees-handshake (alleen A-poort).

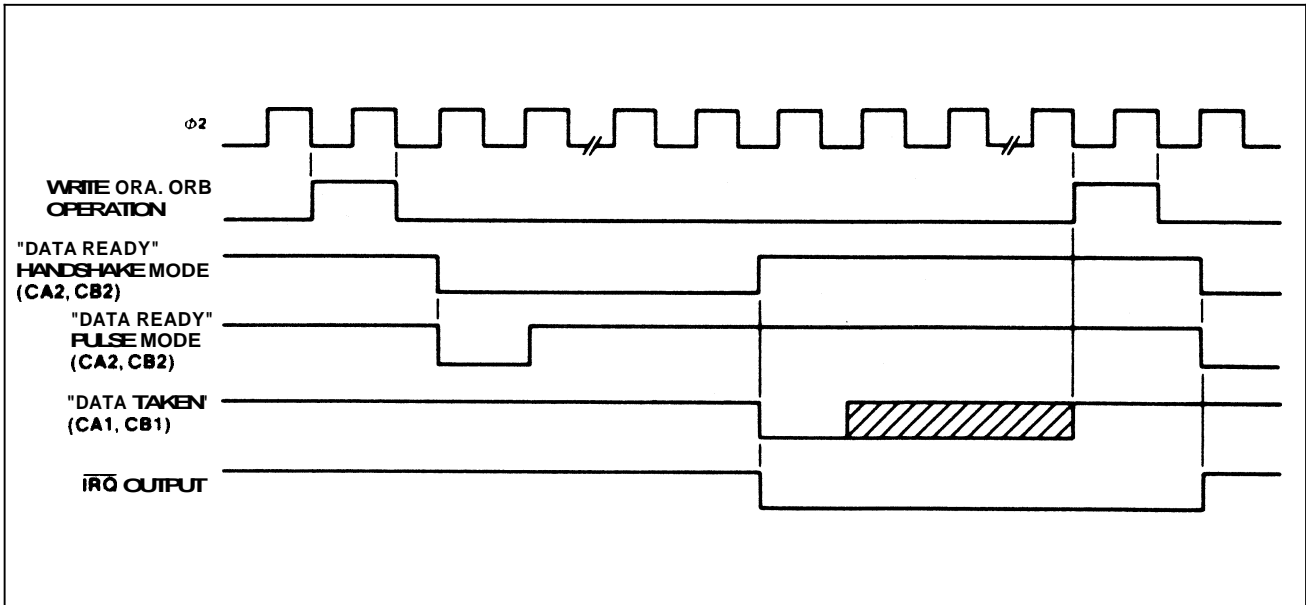
val wordt data aangeboden door de periferie (CA1 laag = interrupt) tot de processor de data overneemt en dat laat merken d.m.v. CA2.

In figuur 9/2.2-12 vindt 'schrijf-handshake' plaats: de data gaat van processor naar periferie, waarbij CA2 of CB2 meldt dat er data wacht en de periferie aan de processor met CA1 of CB1 terugmeldt dat de data is gezien. De verschillende manieren om handshake te bedienen of klokpulsen mee te geven zijn programmeerbaar met het Peripheral Control Register PCR (figuur 9/2.2-13).

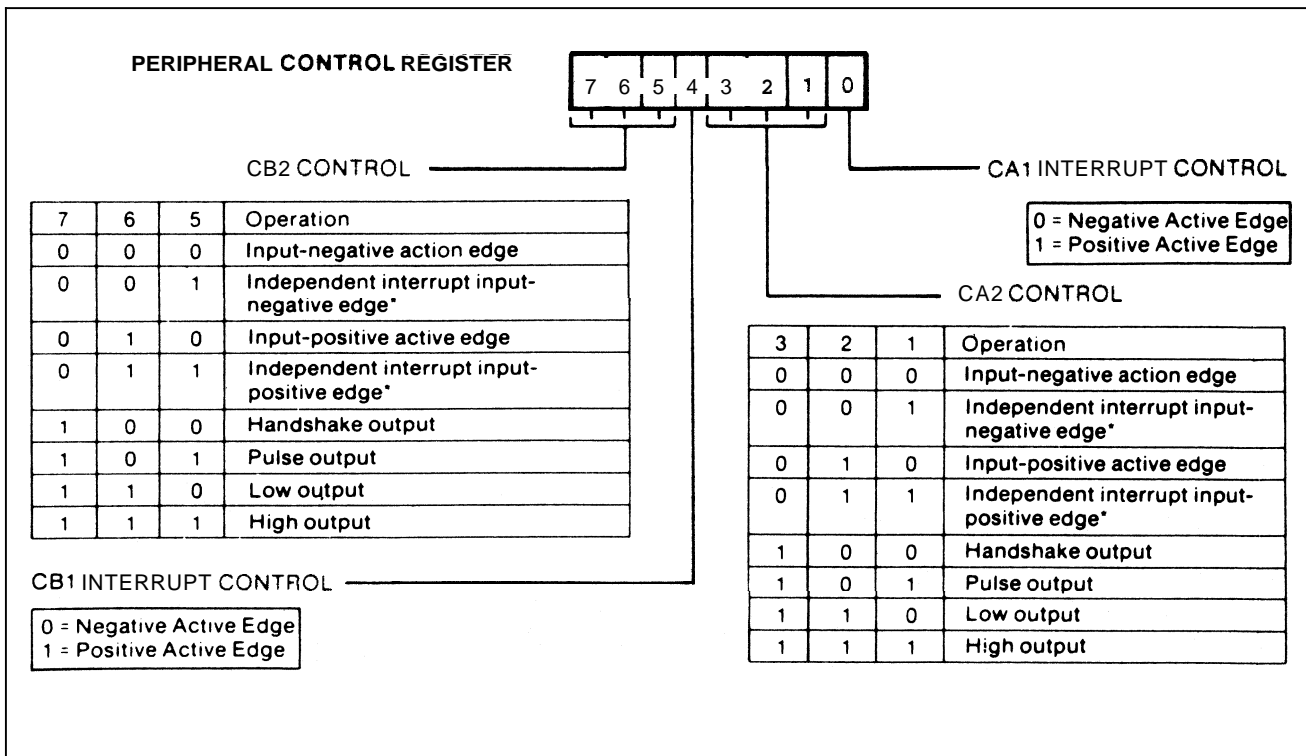
De VIA bevat twee timers, waarvan timer 1 is opgebouwd uit twee 8-bit latches en een 16-bit teller. Wanneer de teller is geladen telt deze af met de $\Phi 2$ -kloksnelheid. Wordt de nulstand bereikt, dan wordt een interrupt-vlag gezet die een $\overline{\text{IRQ}}$ veroorzaakt als het Interrupt Enable bit was gezet. De teller zal dan, afhankelijk van de programmering, stoppen of de inhoud van de latches overnemen en opnieuw aftellen.

Men kan de teller ook telkens bij het bereiken van de nulstand op PB7 een uitgangssignaal laten afgeven. Figuur 9/2.2-14A toont de tel-

2.2 Type-beschrijving 65-familie



Figuur 912.2-12: Volgorde bij schrijf-handshake (A- en B-poort).

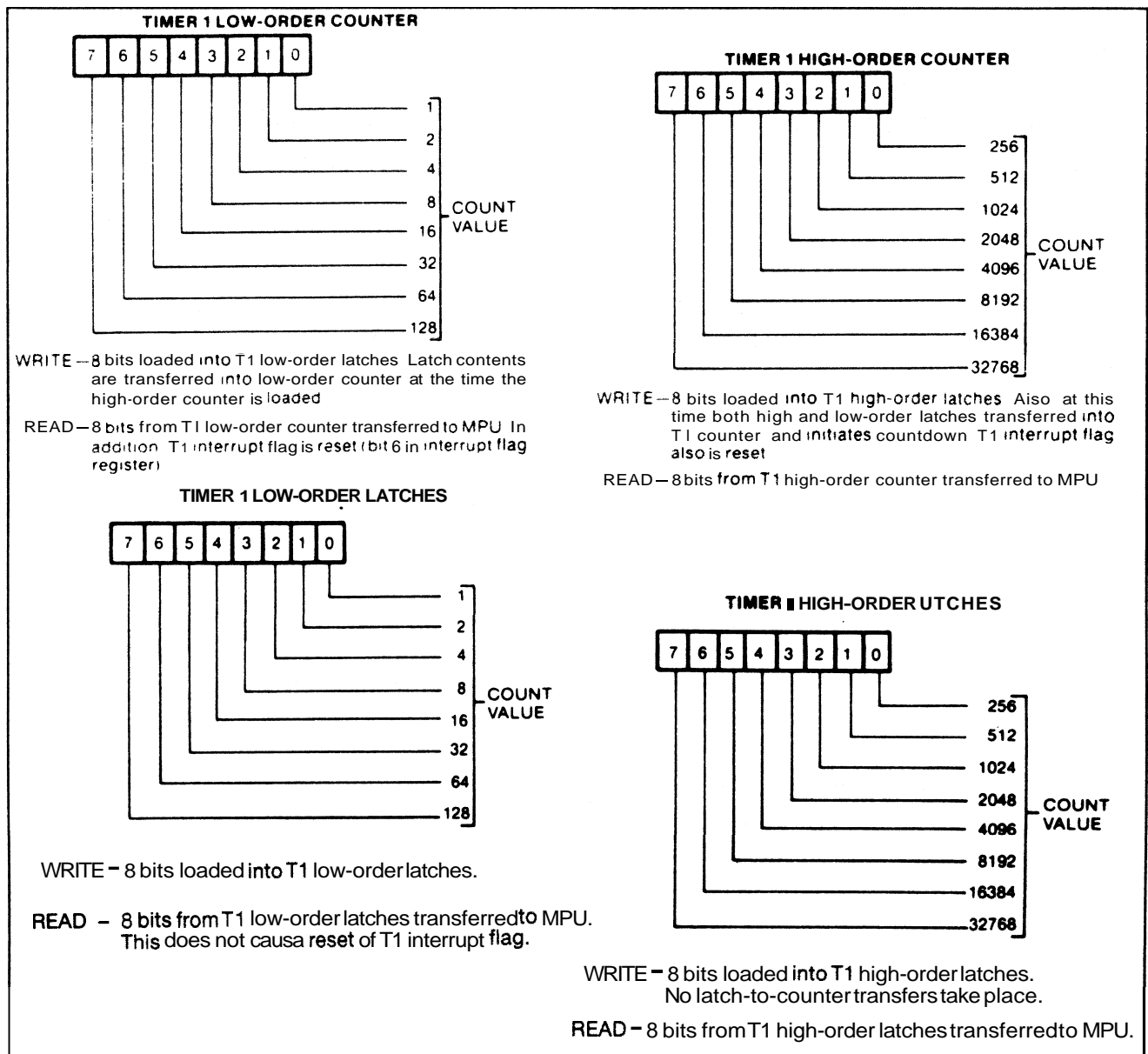


Figuur 912.2-13: Functies van het Peripheral Control Register PCR.

ters en latches van timer 1. Timer 2 (figuur 912.2-14B) kan alleen pulsen afgeven (interval timer) of negatieve pulsen

tellen die op lijn PB6 binnenkomen (figuur 9/2.2-14C). Beide timers worden geprogrammeerd d.m.v.

2.2 Type-beschrijving 65-familie



Figuur 912.2-14.A: Tellers en latches van Timer 1.

bits 5, 6 en 7 van het Auxiliary Control Register (ACR): figuur 9/2.2-15.

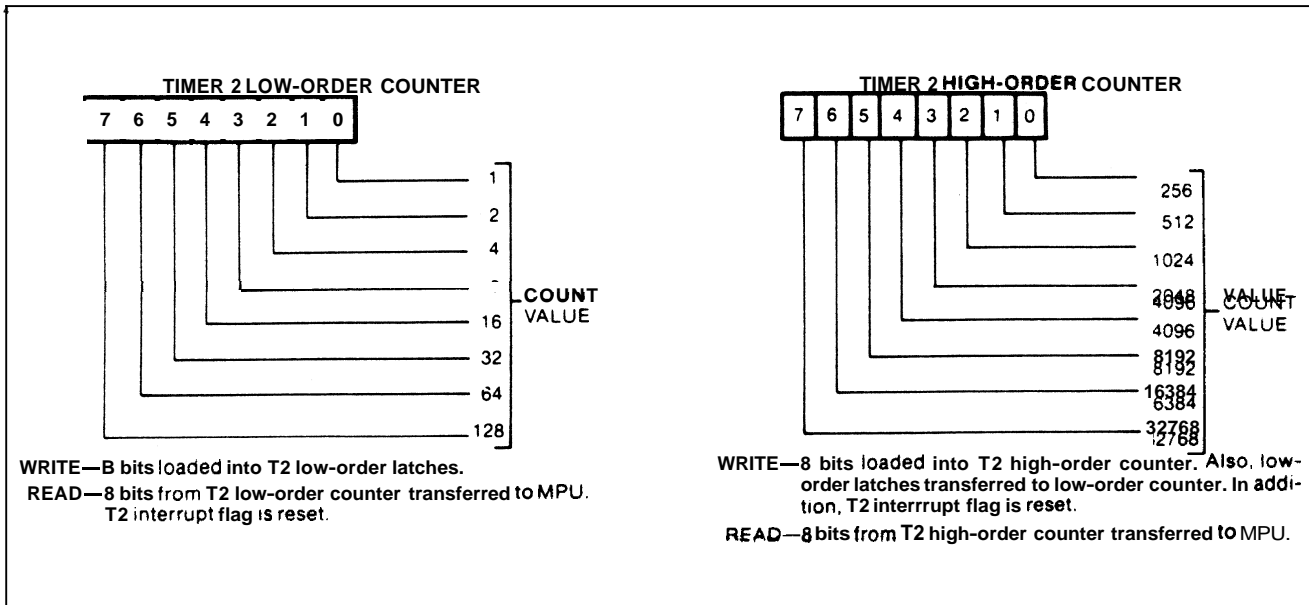
Bits 2, 3 en 4 van het ACR hebben betrekking op de werking van het schuifregister SR (eveneens 8 bit).

In figuur 9/2.2-16A en B zijn tenslotte het Onterrupt-vlagregister IFR, resp. het Interrupt-enableregister IER te zien, waarbij de

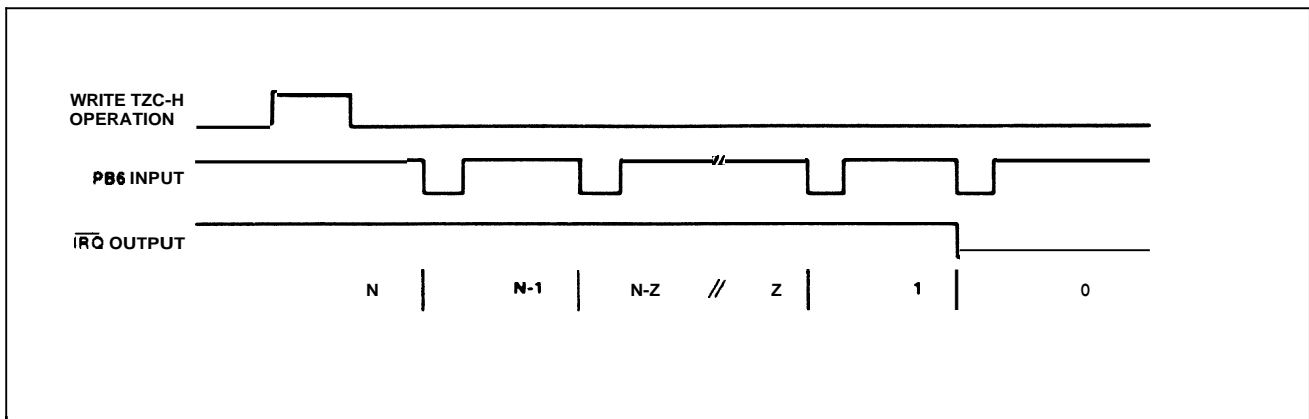
begeleidende tekst voor zich zal spreken: Er wordt alleen een IRQ-sigitaal naar de processor doorgegeven als zowel het betreffende bit in het IER als in het IFR zijn gezet.

Fabrikanten: Rockwell, GTE en Commodore (MOS-divisie)

2.2 Type-beschrijving 65-familie

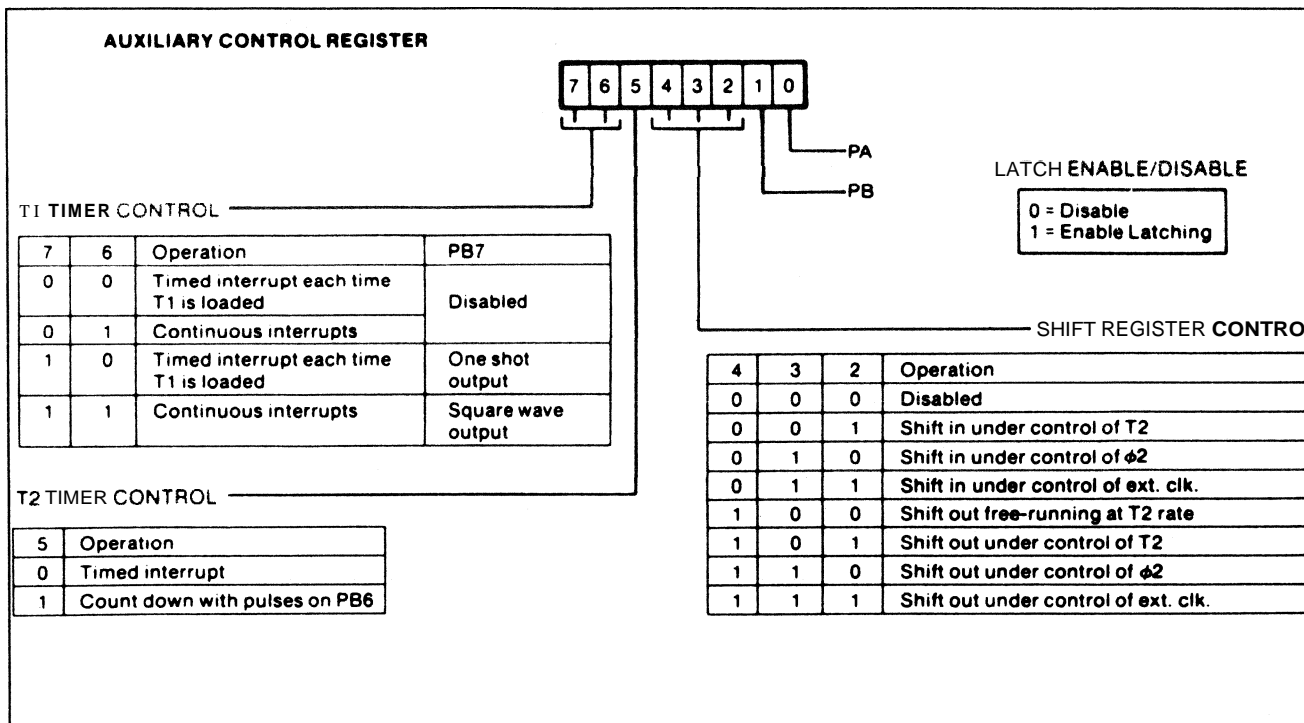


Figuur 9/2.2-14.B: Tellers van Timer 2.

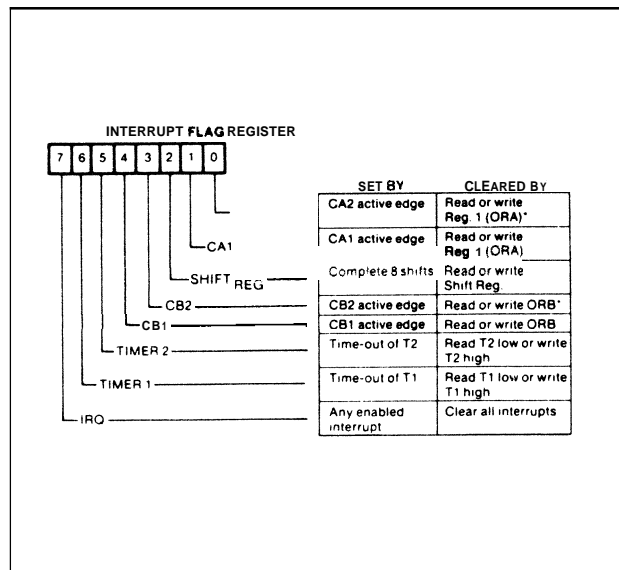


Figuur 9/2.2-14.C: Timer 2 als pulsenteller (binnenkomendop PB6).

2.2 Type-beschrijving 65-familie



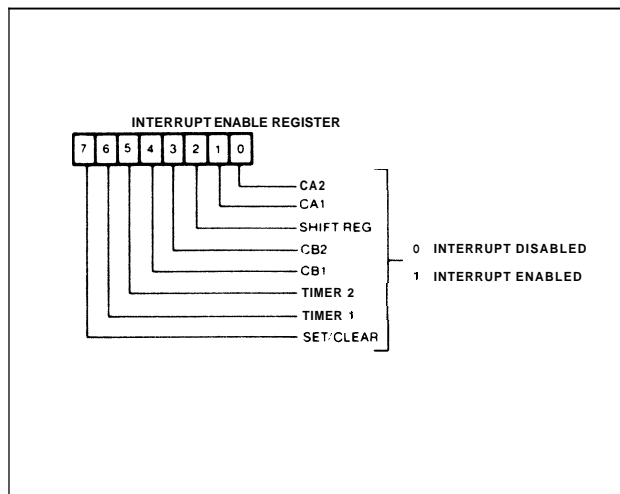
Figuur 912.2-15: Functies van het Auxiliary Control Register ACR.



Figuur 912.2-16.A: Met het Interrupt-vlagregister IFR kunnen verschillende interrupts worden verzameld.

Let op:

- Als bit 7 '0' is, schakelt elke '1' in de bits 0-6 de overeenkomstige interrupt af.
- Als bit 7 '1' is, schakelt elke '1' in de bits 0-6 de overeenkomstige interrupt aan.
- Als het IER is uitgelezen, wordt bit 7 '1' en laten alle andere bits hun enable/dixable status zien.



Figuur 9/2.2-16.B: Het interrupt-request \overline{IRQ} naar de processor wordt echter alleen opgewekt als ook het betreffende bit in het Interrupt-enable-register IER op '1' is gezet.

2.2 Type-beschrijving 65-familie

9/2.3

Type-beschrijving 68-familie

6820

Peripheral Interface Adapter - PIA

De 6820 is een voor de 6800 processor ontwikkelde interface adapter die echter volkomen identiek is aan de 6520. Beide IC's kunnen onderling verwisseld worden.

Alle gegevens van de 6820 zijn dan ook te vinden bij de 6520.

Overige kenmerken

- uitwisselbaar met 6520
- fabrikanten: Motorola, AMI, Mostek, Hitachi, Fairchild, Thomson-CSF

6821

Peripheral Interface Adapter - PIA

De 6821 werd als verbeterde versie van de 6820 en oorspronkelijk voor gebruik met de 6800 processor ontworpen. Net als de 6820 kan dit IC echter ook samenwerken met 6502 processoren.

Van alle vier onderling verwisselbare PIA-typen wordt de 6821 het meest gebruikt.

Voor aansluit- en programmeergegevens: zie 6520.

Overige kenmerken

- uitwisselbaar met 6820 (6520 en 6521)
- leverbare 6821-typen:
Motorola: MC 6821: 1 MHz, dissipatie 550 mW
Fairchild: F6821 : 1 MHz, dissipatie 550 mW

F68A21 : 1,5 MHz

F68B21 : 2 MHz

AMI: S6821 : 1 MHz, dissipatie 550 mW

6822

Industrial Interface Adapter - IIA

Met de 6822 Industriële Interface Adapter (IIA) is het mogelijk om industriële randapparatuur te koppelen aan een microprocessor van het 6800-type. De indeling in registers, besturingslijnen en pen-aansluitingen zijn identiek aan die van de PIA 6821. De periferie-poorten A en B en de besturingslijnen CA112 en CB1/2 hebben een open-drain structuur, waardoor ze kunnen worden opgetrokken tot maximaal 18 volt. De aanbevolen werkspanning ligt tussen 0 en 15V, zodat de IIA direct op 15V CMOS kan worden aangesloten waarbij geen levelshifters nodig zijn.

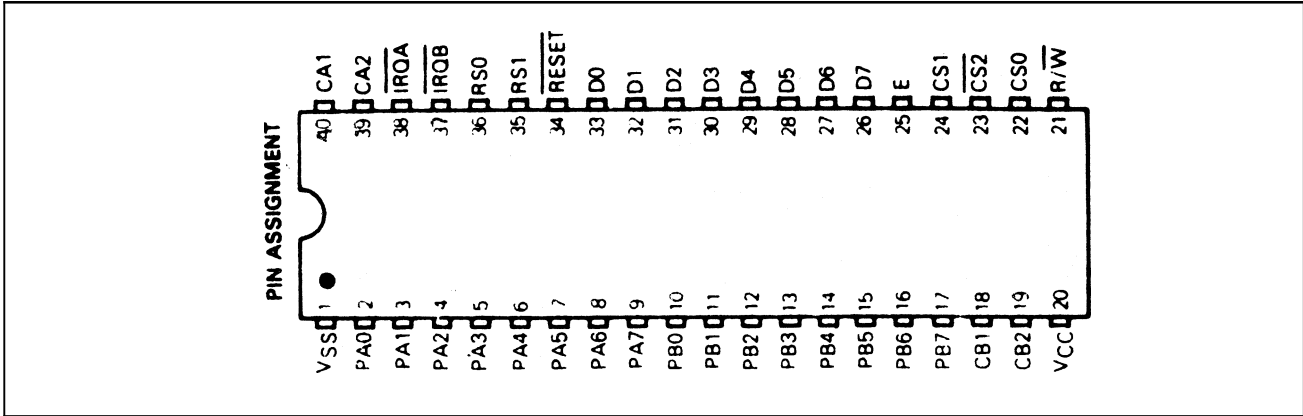
Kenmerken

- 8 bit bidirectionele bus voor communicatie met de processor
- twee bidirectionele 8 bit poorten voor verbinding met de randapparatuur
- twee programmeerbaar richtingsregisters
- vier apart instelbare interruptlijnen
- handshake logica
- open drain periferie-lijnen voor max. 18 V
- pen compatibel met 6821

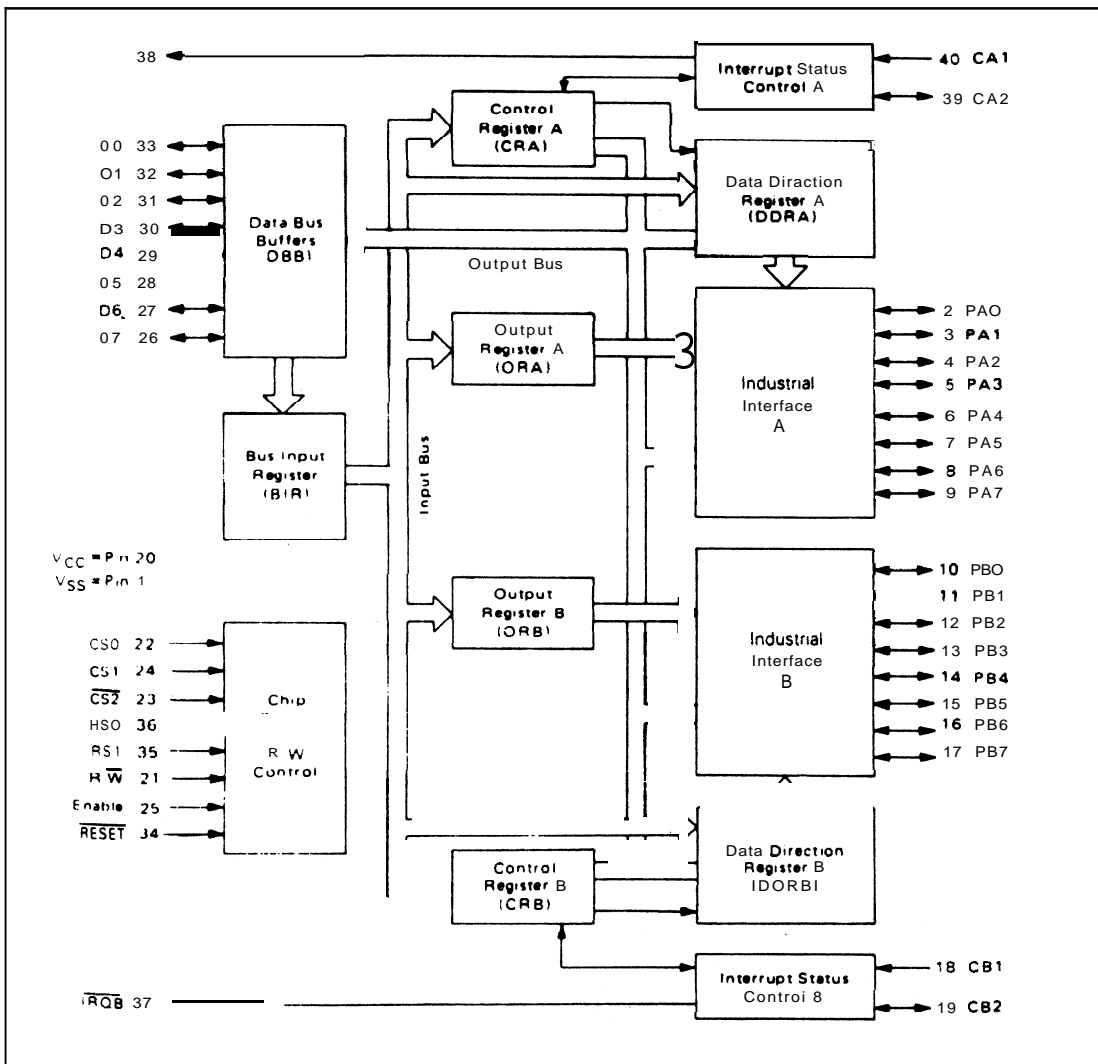
LET OP

De 6822 is NIET verwisselbaar met de 6522!

2.3 Type-beschrijving 68-familie



Figuur 912.3-1: Aansluitingen 6822.



Figuur 912.3-2: Uitgebreid blokschema 6822.

10

Operationele versterkers

Inhoud

- 1011 Eigenschappen en algemene voorbeeld-schakelingen (basis-werk)
- 1012 Bipolaire operationele versterkers
- 1013 Operationele versterkers met FET-ingang
- 10/4 Chopper-versterkers en instrumentatie-versterkers
- 1015 Spanningsvolgers en analoge buffers
- 10/6 Operational transconductance amplifiers (OTA's) (basis-werk)
- 10/7 Norton versterkers
- 1018 Programmeerbare operationele versterkers
- 1019 Operationele versterkers voor hoge uitgangsspanningen en/of -stromen
- 10110 Operationele versterkers met hoge **slew-rate**
- 10/11 Operationele versterkers met balans-uitgangen
- 10112 Diversen

10/1

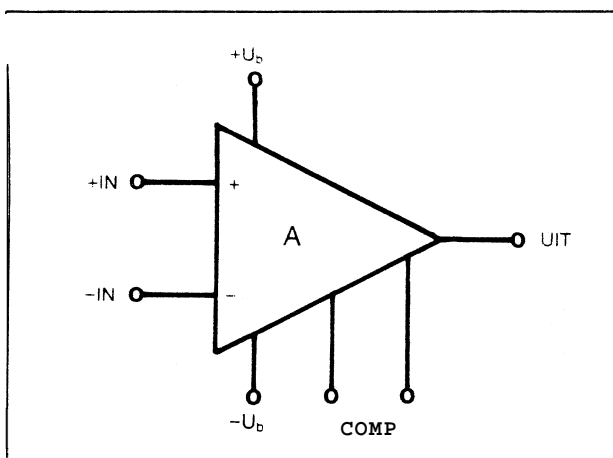
Eigenschappen en algemene voorbeeld-schakelingen

Eigenschappen

Inleiding

Onder de verzamelnaam 'operationele versterkers' worden geïntegreerde schakelingen gegroepeerd waarmee men lineaire bewerkingen (optellen, aftrekken, versterken, verzwakken) op analoge spanningen kan uitvoeren.

In de praktijk is een operationele versterker uitgevoerd als gelijkspannings verschilversterker met zeer hoge open lus versterking, waarbij de specifieke eigenschappen hoofdzakelijk worden bepaald door de terugkoppeling die men tussen de uitgang en een van de ingangen (soms beide) aanbrengt.



Figuur 10/1-1: Standaard-symbool van een operationele versterker met twee ingangen, een uitgang, twee voedings-aansluitingen en twee ingangen voor offset-compensatie.

Het algemene symbool voor operationele versterkers is getekend in figuur 10/1-1. Het drie-

hoekje symboliseert de versterker, de twee ingangen corresponderen met respectievelijk de inverterende (-) en de niet inverterende (+) ingang van de differentiële ingangstrap.

De letter A in de driehoek stelt in de meeste gevallen de open lus spanningsversterking voor.

De uitgangsspanning van een niet teruggekoppelde operationele versterker wordt gegeven door:

$$U_{\text{uit}} = A \cdot (U_{+} - U_{-})$$

Een operationele versterker berekent dus het spanningsverschil tussen het signaal op de positieve ingang ten opzichte van de massa en het signaal op de negatieve ingang ten opzichte van de massa en vermenigvuldigt dit spanningsverschil ΔU met de open lus versterking van de schakeling.

Naast de twee in- en de ene uitgangspennen beschikt een operationele versterker over twee voedingsaansluitingen $+U_b$ en $-U_b$. Hoewel men in praktische op-amp schakelingen meestal werkt met twee symmetrische voedingen kan men op-amp's ook asymmetrisch voeden, waarbij $-U_b$ met de massa wordt verbonden.

Behalve over de genoemde aansluitingen beschikken de meeste schakelingen over minstens twee ingangen voor het aansluiten van offset-compenserende netwerken en/of frequentie-compenserende onderdelen.

Op-amp contra ideale versterker

Een ideale differentiële versterker wordt gekarakteriseerd door de volgende eigenschappen:

- oneindig grote open lus versterking;
- oneindig hoge ingangsweerstanden;

- uitgangsweerstand gelijk aan 0 R ;
- oneindig grote bandbreedte;
- geen offset-verschijnselen;
- oneindig kleine respons-tijd (slew rate);
- ongevoelig voor symmetrische spanningsfluctuaties op de ingangen.

Het zal duidelijk zijn dat een praktische operationele versterker niet aan deze ideale eisen voldoet, niet alleen omdat er technologische beperkingen bestaan, maar ook omdat bepaalde eisen in theoretische tegenspraak zijn. Zo kan een versterker niet tezelfdertijd een oneindig hoge versterking en een oneindig hoge bandbreedte hebben!

In de volgende paragrafen zullen de verschillende eigenschappen afzonderlijk worden besproken.

Open lus spanningsversterking

De meeste types hebben een open lus spanningsversterking van minstens 10.000 (80 dB). Er zijn tegenwoordig zelfs op-amp's op de markt met een gegarandeerde open lus versterking van meer dan 120 dB ($\times 1.000.000!$). Omdat zelfs een versterking van 80 dB veel te groot is voor de meeste schakelingen waarin operationele versterkers worden toegepast zal de open lus versterking vrijwel steeds door middel van tegenkoppelingen worden gereduceerd.

Ingangsweerstanden

De ingangsweerstand van een operationele versterker wordt steeds differentieel opgegeven, dus gemeten tussen beide ingangen in open lus conditie. De waarde van deze grootte hangt af van de manier waarop de differentieële ingangstrap van het onderdeel is vorm gegeven. Als deze versterker met gewone transistoren is uitgevoerd (bipolaire op-amp's) zal de ingangsweerstand niet veel hoger zijn dan enkele $M\Omega$. Operationele versterkers met een Darlington-schakeling in de ingang hebben een ingangsweerstand tussen de 10 en 30 $M\Omega$ en de moderne IC's met FET- of BIFET-ingang hebben een zo goed als oneindige

ingangsweerstand: van 100 tot niet minder dan 1000 GR.

Hierbij moet worden opgemerkt dat deze gegevens gelden voor de 'kale' op-amp. Door gebruik te maken van terugkoppelingstechnieken kan men ook op-amp's met gewone transistor-ingangen wat deze eigenschap betreft oppoppen tot $G\Omega$'s.

Uitgangsweerstand

De uitgangsweerstand van een operationele versterker in open lus ligt meestal tussen de 10 R en 1 $k\Omega$.

Ook deze parameter kan echter door het aanbrengen van een terugkoppeling beïnvloed worden. Er zijn echter speciale op-amp's op de markt die grote uitgangsströmen kunnen leveren en waarvan de uitgangsweerstand in het gebied 0,1 - 1 R ligt.

Bandbreedte

In de praktijk zal de open lus versterking afnemen in functie van de frequentie om bij een welbepaalde frequentie gelijk te worden aan 1 (0 dB). De bandbreedte van een operationele versterker kan op verschillende manieren worden gespecificeerd.

- BW (bandwidth) geeft de frequentie waarbij de open lus versterking tot 0,707 (-3 dB) is gedaald ten opzichte van de versterking bij een bepaalde referentie-frequentie (meestal 1 kHz).
- GBP (gain-bandwidth product) geeft het product van de open lus versterking en de bandbreedte.
- f_t (unity-gain frequency) geeft de frequentie waarbij de open lus versterking tot 1 (0 dB) is gedaald.

De meeste fabrikanten geven de GBP-waarde voor hun producten. In het algemeen kan men uit deze grootte de waarde van de -3 dB frequentie berekenen door het toepassen van de formule:

$$f_{-3 \text{ dB}} = \frac{\text{GBP}}{\text{open lus versterking}}$$

Men zal vaststellen dat het resultaat verrassend laag is, de bandbreedte van een reële op-amp schakeling wordt dan ook voornamelijk bepaald door de terugkoppeling.

Praktische waarden van de GBP-factor lopen uiteen van 75 kHz tot meer dan 75 MHz.

Offset-verschijnselen

uit de principiële overdracht-functie van een op-amp

$$U_{\text{uit}} = A \cdot (U_+ - U_-)$$

kan men afleiden dat als men beide ingangen op dezelfde spanning aansluit de uitgangsspanning gelijk moet zijn aan nul.

In de praktijk zal dat echter niet het geval zijn en zal men een klein spanningsverschil tussen beide ingangen moeten introduceren om de uitgang op nul te krijgen.

Deze kleine spanning noemt men de 'offset' van de schakeling. Deze ingangs-offset-spanning ligt in het gebied tussen enige tienden van een millivolt en enige tientallen mV. Voor het versterken van zeer kleine gelijkspanningen worden speciale op-amp's vervaardigd, de zogenaamde instrumentatie-versterkers of chopper-gestabiliseerde schakelingen. Deze worden gekenmerkt door een extreem lage offset-spanning: enige tientallen μV .

In de praktijk zal het vaak noodzakelijk blijken de offset-spanning te compenseren. De offset-spanning kan worden beschouwd als een kleine gelijkspanning die in serie met het te versterken signaal tussen beide ingangen wordt aangesloten en ook de offset-spanning zal door de schakeling versterkt worden. Een offset van 1 mV leidt bij een schakeling met een gesloten lus versterking van 1000 tot een afwijking van 1 V op de uitgang! Vandaar dat de meeste praktische operationele versterkers zijn voorzien van twee offset-aansluitingen, waartussen men een potentiometer kan aansluiten en waarvan de looper naar de negatieve voedingsspanning gaat. Door het verdraaien van de looper kan men de onbalans in de differentiële ingangs-

versterker, die de oorzaak is van de offset, compenseren. Soms moet men echter de offset compenseren door extern bij het ingangssignaal een kleine instelspanning op te stellen of af te trekken.

Omdat de ingangsweerstand van een op-amp niet oneindig groot is zullen de ingangen stroom vragen van de voorafgaande schakeling. De ingangsstroom wordt gedefinieerd als de gemiddelde waarde van de twee stromen die in de twee ingangen vloeien als de uitgangsspanning gelijk is aan nul.

Deze ingangsstroom varieert van 100 pA (BI-MOS op-amp's) tot meer dan 100 μA (transistor-ingangen).

Door de onbalans in de ingangs-schakelingen ontstaat er een verschil tussen de stromen die in de positieve en de negatieve ingangskringen vloeien.

Het verschil tussen beide stromen met uitgangsspanning gelijk aan nul noemt men de ingangs-offset-stroom. Als vuistregel kan men aannemen dat de offset-stroom ongeveer gelijk is aan 1/5 á 1/10 van de ingangsstroom.

Respons-tijd

In het ideale geval moet de uitgang van een op-amp zonder vertraging reageren op plotselinge spannings-variëaties op de ingangen. Omdat er in een praktische schakeling een groot aantal parasitaire capaciteiten aanwezig zijn, die een bepaalde op- en ontlaadtijd nodig hebben, zal de ideale situatie niet haalbaar zijn.

De reactie-tijd van een operationele versterker wordt gedefinieerd door de slew-rate. Deze factor wordt uitgedrukt in een aantal $\text{V}/\mu\text{s}$ en geeft aan hoe snel de spanning op de uitgang kan variëren. Bij goedkope operationele versterkers ligt de slew-rate tussen de 0,02 en de 25 $\text{V}/\mu\text{s}$. De waarde van deze grootte is echter ook afhankelijk van de externe schakeling rond de op-amp en om enige eenheid te brengen in de specificaties wordt de slew-rate opgegeven bij een op-amp geschakeld als spanningsvolger, dus

als niet inverterende versterker met een spanningsversterker van +1.

Voor speciale toepassingen worden er zogenaamde 'high slew rate' operationele versterkers gefabriceerd, waarbij de $\Delta V/\Delta t$ -factor tussen de 3 en $100 \text{ V}/\mu\text{s}$ ligt.

Ongevoeligheid voor symmetrische spanningsvariaties op de ingangen

In principe zou de uitgang van een op-amp alleen mogen reageren op spanningsverschillen tussen de beide ingangen. In de praktijk zal een op-amp echter ook een uitgangssignaal afleveren als de spanningen op beide ingangen in dezelfde mate variëren.

De mate waarin een schakeling last heeft van dit verschijnsel wordt gedefinieerd door de zogenaamde 'common mode rejection ratio', afgekort tot CMRR. Deze factor geeft de verhouding tussen de veranderingen in de common mode spanning dV_{icm} en de corrigerende ingangsspannings-variatie die noodzakelijk is om de uitgangsspanning weer gelijk te maken aan nul dV_{io} .

De CMRR wordt steeds uitgedrukt in dB volgens de formule:

$$\text{CMRR}_{\text{dB}} = 20 \log_{10} \frac{dV_{icm}}{dV_{10}}$$

De CMRR-factor wordt opgegeven voor gelijkspanningen of voor zeer lage wisselspanningen. De meeste schakelingen hebben een CMRR van meer dan 80 dB, waarden tot 120 dB zijn tegenwoordig geen uitzondering.

Gevoeligheid voor voedingsspanningsvariaties

De theoretische op-amp werkt volledig onafhankelijk van de waarde en de conditie van de voedingsspanning(en). In de praktijk zal men echter vaststellen dat alle schakelingen in min of meerdere mate beïnvloed worden door fluctuaties op de voeding(en). De mate waarin een schakeling reageert op veranderingen op

de voedingsspanning wordt aangegeven door de 'power supply rejection ratio', afgekort tot PSRR. Deze factor wordt gedefinieerd als de in dB uitgedrukte verhouding tussen de verandering in de voedingsspanning dV_b en de daaruit volgende variatie in de offsetspanning dV_{io} . In formule-vorm:

$$\text{PSRR}_{\text{dB}} = 20 \log_{10} \frac{dV_b}{dV_{10}}$$

Soorten operationele versterkers

Omdat de operationele versterker het meest universele schakelement van de analoge elektronica is, zijn er in de loop der jaren diverse uitvoeringen ontworpen voor specifieke toepassingen.

Het grote aanbod aan schakelingen die alle onder de noemer 'operationele versterker' ondergebracht kunnen worden is in dit boek ingedeeld in tien grote groepen.

- bipolaire operationele versterkers: schakelingen met normale transistoren in de ingangstrap, al dan niet in Darlington configuratie.
- operationele versterkers met FET-ingang: ingangs-verschilversterker opgebouwd met FET's of MOS-transistoren, gekenmerkt door zeer hoge ingangs-weerstand en zeer lage ingangs-stromen.
- chopper-versterkers en instrumentatie-versterkers: schakelingen met extreem lage drift-eigenschappen en offset-karakteristieken, ontworpen voor het versterken van zeer lage gelijkspanningen (thermo-koppels!).
- spanningsvolgers en analoge buffers: operationele versterkers waarbij de inverterende ingang intern is verbonden met de uitgang, zodat een niet inverterende versterker met spanningsversterking van exact 1,000 ontstaat. In deze paragraaf worden ook de speciale buffers behandeld, die volgens afwijkende technologieën zijn gefabriceerd maar ook gekarakteriseerd worden door hoge ingangsimpedanties en extreem hoge slew-rates.

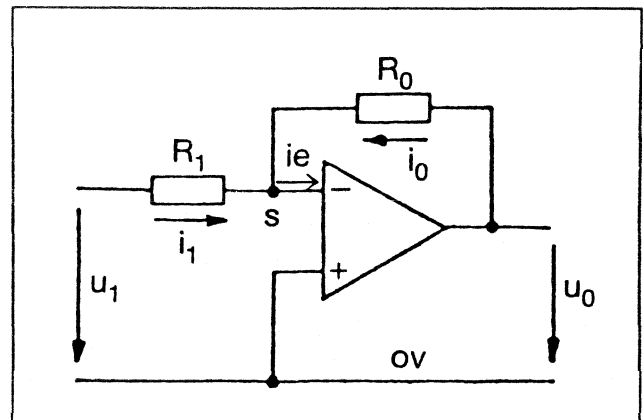
- operational transconductance amplifiers: speciale operationele versterkers (OTA's), die een uitgangsstroom leveren waarvan de waarde wordt bepaald door het spanningsverschil tussen beide ingangen en de grootte van een extern aan te brengen stroom.
- Norton-versterkers: speciale operationele versterkers, ontwikkeld voor schakelingen die uit een lage enkelvoudige voeding gevoed moeten worden, maar die niet als rechtstreeks equivalent van de standaard op-amp opgevat kunnen worden.
- programmeerbare operationele versterkers: schakelingen waarbij de versterkingsfactor extern kan worden ingesteld door het aanleggen van een bepaalde binaire code of spanning.
- operationele versterkers voor hoge uitgangsspanningen en/of -stromen: schakelingen die speciaal ontworpen zijn voor het besturen van motoren of eindversterkers, maar die wel volgens de standaard op-amp schakelingen zijn ontworpen. Speciale IC's voor audio-eindversterkers worden in hoofdstuk 14 behandeld.
- operationele versterkers met hoge slew-rate: speciale schakelingen met een grote $\Delta V/\Delta t$ -verhouding op de uitgang.
- operationele versterkers met balans-uitgangen: schakelingen die twee in plaats van een uitgang hebben en waarbij de uitgangsspanning onder de vorm van een verschilspanning tussen beide uitgangen kan worden afgenomen.

Algemene voorbeeld-schakelingen

De inverterende versterker

De open lus versterking van een operationele versterker is voor de meeste praktische toepassingen veel te groot en bovendien te sterk aan spreiding onderhevig. Door middel

van een terugkoppeling van de uitgang naar de inverterende ingang volgens het schema van figuur 10/1-2 kan men de versterking op een alleen maar door de beide weerstanden bepaalde waarde instellen.



Figuur 1011-2: De inverterende versterker.

De werking kan met de bekende wetten van Ohm en Kirchoff volledig wiskundig beschreven worden.

Voor het punt S geldt:

$$i_1 + i_0 - i_e = 0$$

De drie stromen in deze vergelijking kunnen met de wet van Ohm worden geschreven als:

$$i_1 = \frac{u_1 - u_e}{R_1}$$

$$i_0 = \frac{u_0 - u_e}{R_0}$$

$$i_e = \frac{u_e}{R_e}$$

R_e stelt de ingangsweerstand van de versterker voor.

De uitgangsspanning kan geschreven worden in functie van de ingangsspanning als:

$$u_0 = A \cdot u_e$$

De waarde van de open lus versterking A is zeer groot en men mag stellen dat $A = \infty$.

Uit de vorige formule volgt:

$$u_e = \frac{u_0}{A}$$

Als men $A = \infty$ aanneemt kan men stellen dat $u_1 = 0$. Het gevolg is dat ook $i_1 = 0$.

Men kan deze grootheden dus wegstrepen in de formules, waardoor de wet van Kirchoff zich vereenvoudigt tot:

$$\frac{u_1}{R_1} + \frac{u_0}{R_0} = 0$$

of

$$u_0 = -u_1 \cdot \frac{R_0}{R_1}$$

De uitgangsspanning is dus afhankelijk van de grootte van de ingangsspanning en van de verhouding van de twee weerstanden in de terugkoppeling. Zou men deze twee weerstanden even groot maken, dan wordt de vergelijking gereduceerd tot:

$$u_0 = -u_1$$

De uitgangsspanning is dan even groot als de ingangsspanning, maar heeft de andere polariteit. Vandaar dat men deze schakeling een inverterende versterker noemt. Een positieve spanning aan de ingang wordt omgezet in een al dan niet versterkte negatieve spanning op de uitgang.

Dit verhaal gaat natuurlijk alleen op als men de operationele versterker met twee symmetrische spanningen voedt.

De niet-inverterende versterker

De niet-inverterende versterker is getekend in figuur 10/1-3.

Ook nu kan men voor het sommeer-punt schrijven:

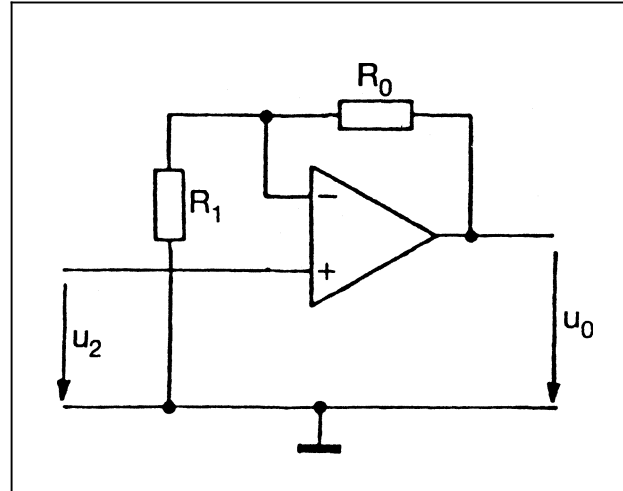
$$\frac{u_2}{R_1} = \frac{u_0 - u_2}{R_0}$$

waaruit de waarde van de uitgangsspanning volgt:

$$u_0 = u_2 \cdot \frac{R_0 + R_1}{R_1}$$

Deze uitdrukking geeft de algemene formule voor een operationele versterker waarbij het teruggekoppeld netwerk is geschakeld tussen de uitgang en de inverterende ingang en waar-

bij de ingangsspanning aan de positieve ingang wordt aangeboden.

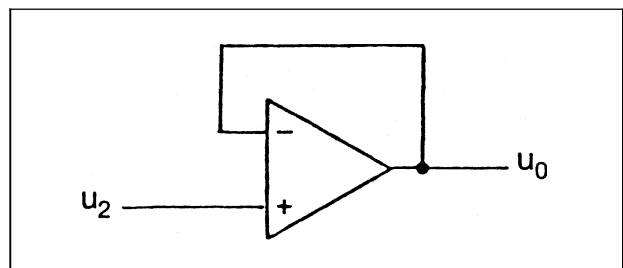


Figuur 1011-3: De niet-inverterende versterker.

Het belangrijkste voordeel van deze schakeling is dat deingangsimpedantie die het ingangssignaal ziet zeer groot is: men kan rustig stellen dat de ingang niet belast wordt.

Als men de waarde van R_0 gelijk stelt aan nul, dus de uitgang volgens het schema van figuur 10/1-4 rechtstreeks doorverindt met de inverterende ingang, dan wordt de formule herleid tot: $u_0 = u_2$.

De spanningsversterking is dan precies gelijk aan de eenheid. Deingangsimpedantie van deze zogenaamde spannings-buffer is zeer hoog (deingangsweerstand van de op-amp zelf vermenigvuldigd met de open lus versterking) en de uitgangsweerstand zeer laag. Men kan deze schakeling dus daar gebruiken waar een hoogohmig punt moet worden aangeslo-



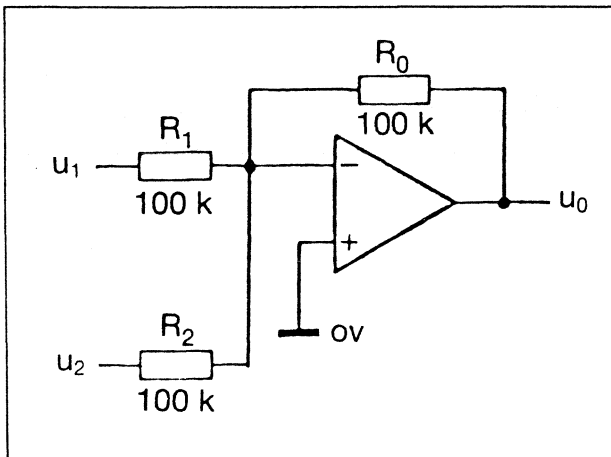
Figuur 1011-4: Een operationele versterker als spanningsbuffer geschakeld.

Deel 10: Operationele versterkers

ten op een laagohmig punt, zoals bijvoorbeeld in de ingangskring van meetapparatuur.

De sommeer-versterker

Men kan het basis-schema van de invertende versterker uitbreiden door op het sommeer-punt verschillende weerstanden aan te sluiten, die met verschillendeingangsspanningen verbonden worden. Figuur 10/1-5 geeft als voorbeeld een sommeer-versterker met twee ingangen.



Figuur 1011-5: Invertende meng-versterker met meng-punt op virtueel massa-potentiaal.

Uit de wet van Kirchoff volgt dat:

$$\frac{u_1}{R_1} + \frac{u_2}{R_2} + \frac{u_0}{R_0} = 0$$

Als met $R_1 = R_2 = R_0$ kiest vereenvoudigt de vergelijking zich tot:

$$u_0 = -(u_1 + u_2)$$

De uitgangsspanning is dus gelijk aan de geïnverteerde waarde van de som van deingangsspanningen. Het aantal te sommeren ingangsspanningen is in principe onbeperkt. Wel moet men er steeds voor zorgen dat de som van alle ingangsspanningen, vermenigvuldigd met de door de weerstanden ingestelde versterkings-factor, niet tot oversturing van de versterker leidt.

Uit de algemene formule volgt dat men aan

iedere ingang een eigen versterkings-factor kan toekennen door de verhouding $\frac{R_0}{R_n}$

R_n

waarbij R_n de serie-weerstand is van de n-de ingang, aan de gewenste versterkingsfactor aan te passen.

Een tweede voordeel van deze techniek is dat de invertende ingang van de versterker op aard-potentiaal staat. Het mengen gebeurt alleen maar door de stroomverdeling in het sommeer-punt. Men noemt deze schakeling dan ook een mengversterker met virtueel massa-punt.

De ingangssignalen kunnen natuurlijk ook wisselspanningen zijn. De uitgangsspanning zal dan op ieder moment gelijk zijn aan de (geïnverteerde en versterkte) som van de momentele groottes van alle ingangsspanningen.

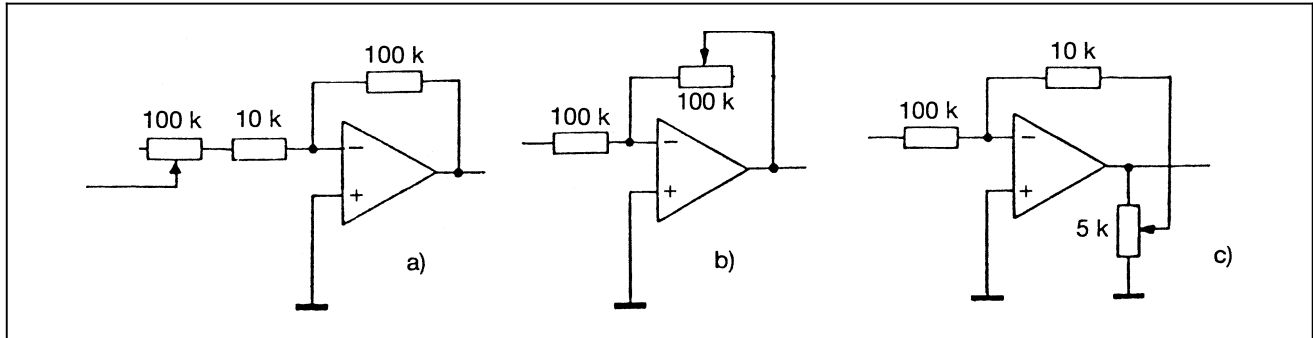
De nauwkeurigheid van het meng-proces is alleen afhankelijk van de nauwkeurigheid van de weerstanden. Gebruikt men weerstanden met een tolerantie van 1%, dan zal de uitgangsspanning binnen 1% gelijk zijn aan de berekende waarde.

Versterker met instelbare versterking

Vaak zal het noodzakelijk zijn versterkers te ontwerpen met regelbare versterkings-factor. Men kan dan een van de schakelingen van figuur 10/1-6 toepassen. Met de schakeling van figuur 2 kan men de versterking van de trap tussen 0,9 en 10 regelen. Nadeel van deze schakeling is dat de ingangswaarde afhankelijk is van de versterkings-factor. De schakeling volgens figuur b heeft een instelbereik van 0 tot 1, met constante ingangswaarde. Het meest universele is de schakeling van figuur c. Met de aangegeven weerstandswaarden kan men de versterking van de trap regelen tussen 0,1 en ∞ .

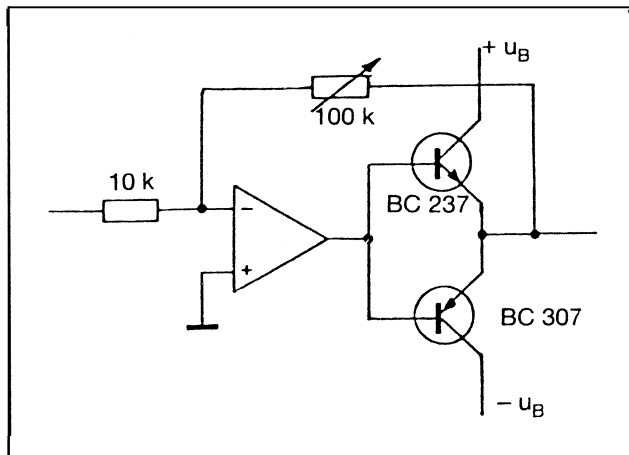
Het verhogen van de uitgangsstroom

De meeste operationele versterkers zijn in staat een uitgangsstroom van ongeveer 5 mA aan de belasting te leveren of van de belasting op te nemen. Vaak is dit te weinig en dan kan men gebruik maken van de scha-



Figuur 1011-6: Het regelbaar maken van de versterkingsfactor van een inverterende versterker.

keling van figuur 1011-7. Door de uitgang van de operationele versterker af te sluiten met een uit twee complementaire transistoren opgebouwde buffer kan men de stroomcapaciteit opvoeren tot ongeveer 100 mA.



Figuur 1011-7: Complementaire uitgangstrap voor het verhogen van de stroomcapaciteit.

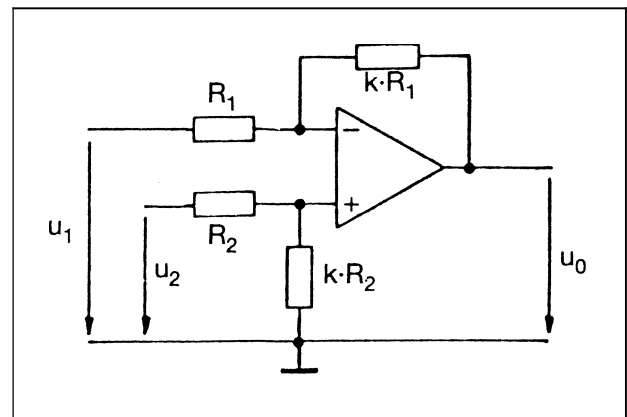
De transistoren zijn als emittewolger geschakeld en verbruiken bijgevolg zeer lage basisstromen. De niet-lineariteiten in de transistor-karakteristieken (overname-vervorming!) worden door de grote open lus versterking van de operationele versterking gecompenseerd. Wil men echter de vervorming van de schakeling minimaliseren, dan is het toch wel nodig een bepaalde instelstroom voor de basissen aan te brengen.

Verschilversterker

Vaak moet men de spanning tussen twee 'he-

te' punten van een schakeling meten, zodat het onmogelijk is de massa als nul-referentie te gebruiken. Denk bijvoorbeeld aan het meten van een stroom door de spanningsval over een stroom-sensor weerstand te meten of het meten van de balans van een brug-schakeling.

Voor dit soort toepassingen kan men gebruik maken van de verschilversterker van figuur 1011-8.



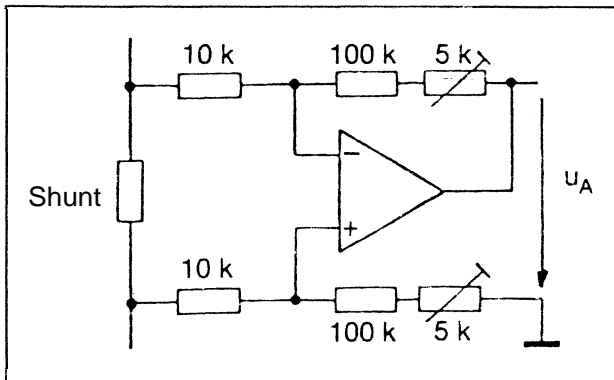
Figuur 1011-8: Verschil-versterker.

Men kan berekenen dat de uitgangsspanning gelijk is aan:

$$u_0 = k \cdot (u_2 - u_1)$$

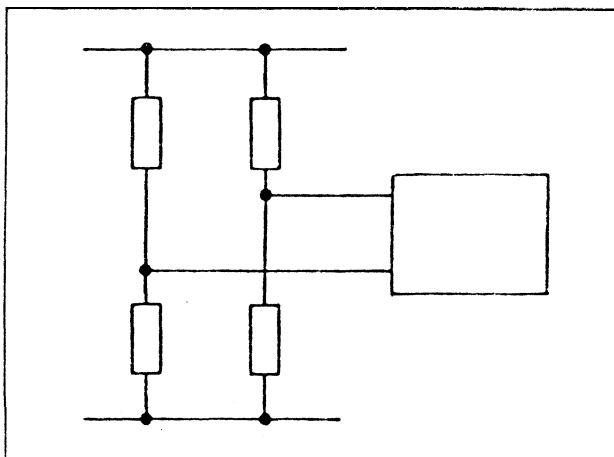
De nauwkeurigheid van de schakeling is volledig afhankelijk van de tolerantie van de weerstanden. De schakeling kan afgeregeld worden door de twee ingangen met eenzelfde spanning te verbinden en bijvoorbeeld de k -weerstand af te regelen tot de uitgangsspanning precies gelijk is aan nul.

Figuur 10/1-9 geeft een voorbeeld van het gebruik van een verschilversterker bij het meten van de spanningsval over een shuntweerstand R_{sh} . De spanning over dit onderdeel moet tien maal versterkt worden. De terugkoppelingsweerstand zijn zijn samengesteld uit een vaste weerstand en een instelpotentiometer. De versterkte uitgangsspanning staat ter beschikking tussen de uitgang van de operationele versterker en de massa en kan dus op de normale manier verder verwerkt (bijvoorbeeld gemeten) worden.



Figuur 10/1-9: Het gebruik van een verschil-versterker voor het meten van de spanningsval over een weerstand.

Een tweede voorbeeld van het gebruik van een verschil- of differentiële versterker geeft figuur 10/1-10.



Figuur 10/1-10: Meten van een brug-spanning met een verschil-versterker.

De versterker moet de spanning tussen twee diagonale punten van een weerstandsbrug versterken. Dit soort schakeling kan van pas komen als men bijvoorbeeld een temperatuur-meter wil bouwen met een temperatuurs-afhankelijke weerstand in een brug-schakeling als sensor.

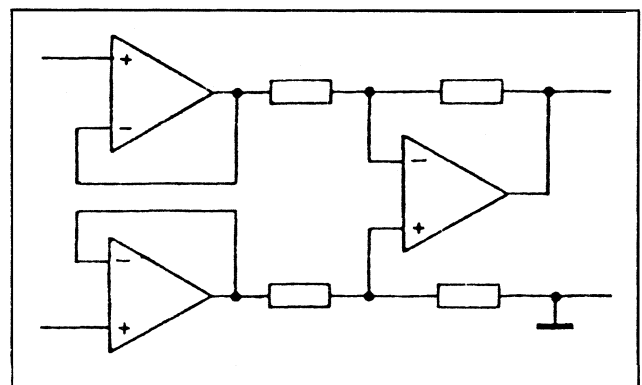
Instrumentatie-versterker

De verschilversterker volgens figuur 10/1-8 heeft een tamelijk lage ingangsweerstand, die wordt bepaald door de waarde van de weerstanden R_1 en R_2 . In de meeste gevallen mag de versterker de schakeling waarin wordt gemeten echter zo min mogelijk belasten (brug-metingen!).

Vandaar dat de eigenlijke verschilversterker wordt voorafgegaan door twee buffers volgens het schema van figuur 10/1-11.

De twee ingangen van de schakeling worden verbonden met twee operationele versterkers, geschakeld als spanningsvolger (niet-inverterende versterker met een spanningsversterking van 1).

Deze combinatie noemt men instrumentatie-versterker en wordt als volledig geïntegreerd geheel aangeboden.



Figuur 10/1-11: Een instrumentatie-versterker is samengesteld uit twee spannings-buffers en een verschil-versterker.

Schmitt-triggeren comparator

Een Schmitt-trigger wordt gebruikt voor het omzetten van een analogo ingangssignaal in een mooie digitale puls met kleine stijg- en daaltijden. Een Schmitt-trigger wordt door

twee parameters gedefinieerd:

- de bovenste drempel, een spanning aan de ingang waarbij de uitgang van het ene naar het andere niveau omklapt;
- de hysteresisch, het spanningsverschil tussen de bovenste en de onderste drempel, de spanning waarbij de uitgang weer terug gaat naar de uitgangs-toestand.

Een operationele versterker is, vanwege zijn zeer grote open lus versterking, een ideale schakeling voor het samenstellen van Schmitt-triggers en comparatoren. Zelfs een spanningsverschil van enige mV tussen de twee ingangen zal zo sterk versterkt worden dat de uitgangsspanning vastloopt tegen een van de voedingsspanningen. De hysteresisch is zo goed als nul.

De meest eenvoudige comparator bestaat uit een 'open' operationele versterker zonder extra schakelingen. Legt men een van de ingangen rechtstreeks aan de massa en voert men op de tweede ingang een symmetrische wisselspanning toe, dan zal de uitgang tussen de twee waarden van de voedingsspanning heen en weer schakelen als het signaal enige mV positief of enige mV negatief wordt.

Digitale schakelingen hebben echter geen boodschap aan blokgolven die tussen +15V en -15V schakelen. In de meeste gevallen moet het uitgangssignaal van de comparator TTL-compatible zijn, dus in de ene toestand 0 zijn en in de andere minstens +2,4 V. Een comparator met TTL-uitgangsniveau is getekend in figuur 10/1-12.

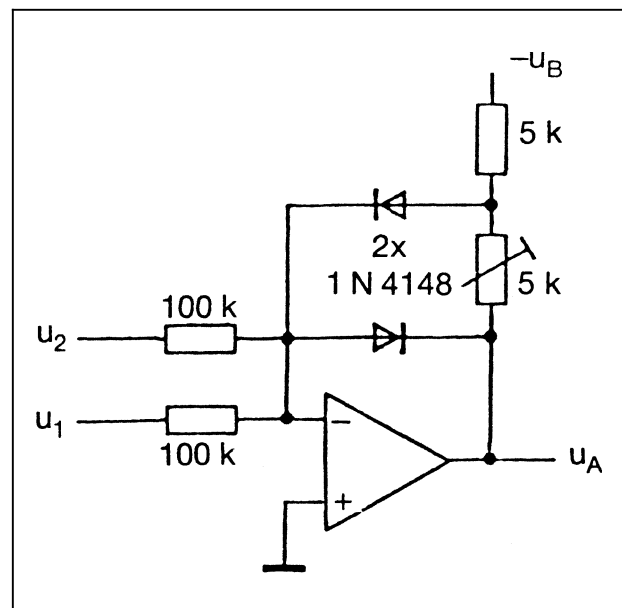
Als op een van de ingangen u_1 of u_2 een positieve spanning wordt aangelegd zal de uitgang van de operationele versterker negatief willen worden. De onderste diode gaat geleiden en verbindt de uitgang rechtstreeks met de inverterende ingang. Deze staat op virtuele massa, de uitgang wordt begrensd op $-0,65$ V, de geleidingsspanning van de diode.

Bij het aanleggen van een negatieve spanning op de ingangen wordt de uitgang van de op-amp positief. De bovenste diode gaat geleiden, er ontstaat tussen de uitgang en de in-

gang een spanningsdeler samengesteld uit de geleidende diode en de potentiometer. Men kan dit onderdeel nu zo afregelen, dat de uitgang precies gelijk is aan +5 V.

Een negatieve ingang levert een 'H' aan de uitgang, een positieve ingangsspanning een 'L'. De schakeling werkt dus als inverterende comparator.

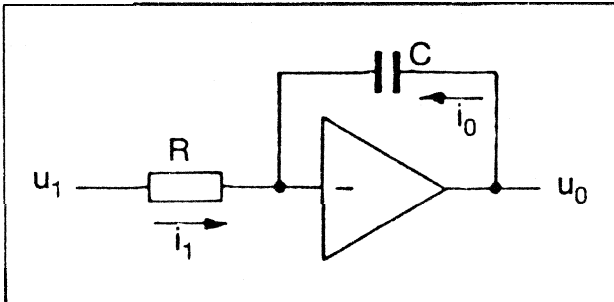
De schakeling heeft twee ingangen, men kan dus onderzoeken of de som van beide signalen kleiner of groter is dan nul. Het is mogelijk een van de ingangen op een constante referentiespanning aan te sluiten. De schakeling onderzoekt dan of de andere ingang op een spanning staat die groter of kleiner is dan deze referentie.



Figuur 10/1-12: Een comparator met twee ingangen en TTL-uitgangssignalen.

De integrator

Een van de belangrijkste toepassingen van een operationele versterker is de integrator. De basis-schakeling is getekend in figuur 10/1-13. De schakeling bestaat in feite uit de basisschakeling van de inverterende versterker, waarbij de terugkoppelweerstand tussen uitgang en inverterende ingang is vervangen door een condensator.



Figuur 10/1-13: Basis-schakeling van de integrator,

Men kan ook nu de wet van Kirchoff toepassen op het sommeer-punt:

$$i_1 + i_0 = 0$$

De te verwaarlozen ingangsstroom die naar de operationele versterker vloeit is weggelaten.

Vervangt men volgens de wet van Ohm de stromen door de verhouding van spanning tot weerstand, dan ontstaat:

$$\frac{u_1}{R} + C \cdot \frac{du_0}{dt} = 0$$

of, omgerekend:

$$\frac{du_0}{dt} = -\frac{u_1}{RC}$$

Na integratie:

$$u_0 = \frac{1}{RC} u_1 dt + u_a$$

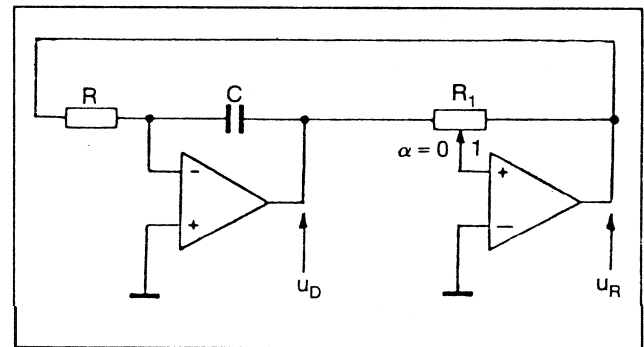
Uit deze vergelijking volgt dat de uitgangsspanning gelijk is aan de integraal van de ingangsspanning.

Men kan dus operationele versterkers, geschakeld als integrator, gebruiken voor het oplossen van differentiaal-vergelijkingen. Dit klinkt tamelijk ingewikkeld en dat is het voor de niet wiskundig geschoolde leek in feite ook. Het enige dat van belang is de wetenschap dat operationele versterkers in zogenaamde analoge computers worden gebruikt voor het elektronisch simuleren van fysische processen door de differentiaal-vergelijkingen waarmee men deze processen kan beschrijven om te zetten naar een netwerk van integratie- en sommeer-versterkers.

De integrator wordt ook in de 'normale' elektronica vaak gebruikt en vormt in feite het hart van iedere functie-generator.

Functie-generator

Een functie-generator is een schakeling die diverse spanningvormen, zoals sinus, driehoek, zaagtand en blok kan genereren. Het hart van iedere functie-generator is een schakeling met twee operationele versterkers, die driehoeken en vierkanten opwekt. Het basis-schema van deze eenvoudige functie-generator is getekend in figuur 10/1-14.

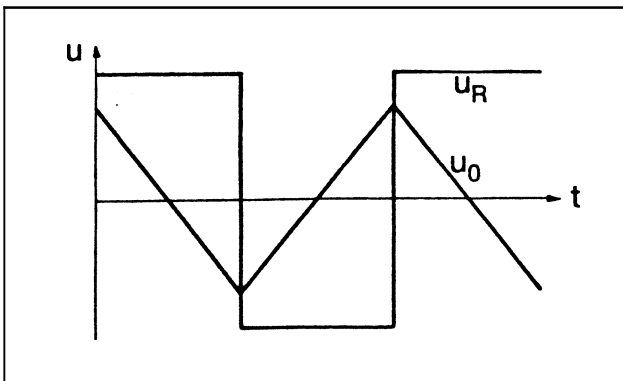


Figuur 10/1-14: Functie-generator.

Als men een constante gelijkspanning aan de ingang van een integrator legt zal de uitgangsspanning lineair stijgen of dalen, afhankelijk van de polariteit van de ingangsspanning. Een symmetrische blok bestaat in feite uit niets anders dan een cyclische opeenvolging van positieve en negatieve gelijkspanningen. Als men zo'n spanning integreert moet er dus een driehoek ontstaan. De schakeling bestaat uit de serie-schakeling van een integrator en een comparator, waarbij de uitgangsspanning van de comparator wordt aangesloten op de ingang van de integrator.

Stel dat de uitgangsspanning van de comparator positief is. Deze positieve spanning wordt geïntegreerd en als gevolg van de inverterende werking van de integrator zal de uitgangsspanning U_D lineair gaan dalen. Op een bepaald moment wordt deze spanning zo laag dat de comparator omklapt. De uitgangsspanning U_R wordt negatief, deze spanning wordt

geïntegreerd, de uitgang van de integrator U_D gaat weer stijgen. Op de uitgang van de integrator ontstaat een symmetrische driehoek U_D , op de uitgang van de comparator een symmetrische blok U_R . Het verband tussen beide spanningen is getekend in figuur 10/1-15.



Figuur 1011-15: Verband tussen driehoek en vierkant bij de functie-generator.

De frequentie van deze signalen wordt bepaald door de waarde van de elementen R en C in de integrator. Zij bepalen immers de snelheid waarmee de spanning U_D daalt of stijgt. Het product $R \cdot C$ heeft de dimensie seconde en men noemt dit product dan ook de tijd-constante van de schakeling.

Deze tijd-constante geeft de tijd aan die de uitgang van de integrator nodig heeft om gelijk te worden aan de ingangsspanning.

De frequentie van de uitgangssignalen wordt gegeven door:

$$f = \frac{1}{4 \cdot \tau} \left(\frac{1 - \alpha}{\alpha} \right)$$

waarin:

$$\tau = R \cdot C$$

en

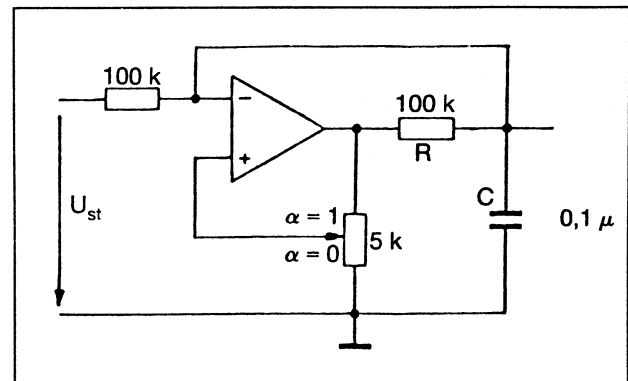
a = de deelverhouding van de potentiometer R_1 , een factor tussen 0 en 1.

Astabele multivibrator

De schakeling van figuur 10/1-16 vormt een zeer eenvoudige rechthoek-generator met instelbare duty-cycle (= de verhouding tussen uitgang 'H' en uitgang 'C').

Als geen externe stuur-spanning U_{st} wordt aangelegd zal de schakeling vrijlopend gaan oscilleren met een frequentie die wordt gegeven door:

$$f = \frac{1}{4 a RC}$$



Figuur 1011-16: Schakeling van het astabele multivibrator.

Door het aanleggen van een stuur-spanning U_{st} kan men de duty-cycle en de frequentie van de schakeling beïnvloeden.

In principe kan men deze schakeling gebruiken als eenvoudige pulsbreedte-modulator.

Sinus-generator

Met drie reeds behandelde basis-schakelingen die in serie worden geschakeld en waarvan de uitgang van de laatste schakeling de ingang van de eerste vormt is het mogelijk een zeer stabiele en uiterst vervormings-arme sinusgenerator te ontwerpen. Deze kan in het laboratorium worden toegepast als referentie-generator voor vervormings-metingen.

De schakeling is getekend in figuur 10/1-17 en bestaat uit een inverterende versterker en twee integratoren. De werking berust op enige eenvoudige wiskundige vergelijkingen:

$$\text{Jsin } x = -\cos x$$

$$\int -\cos x = -\sin x$$

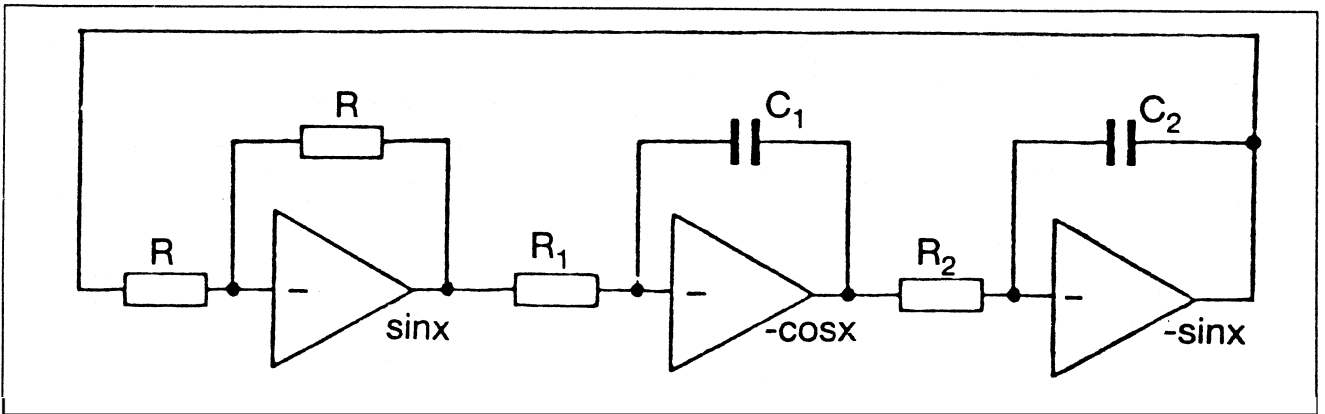
$$-(-\sin x) = \sin x$$

Deze schakeling is een uitstekend voorbeeld

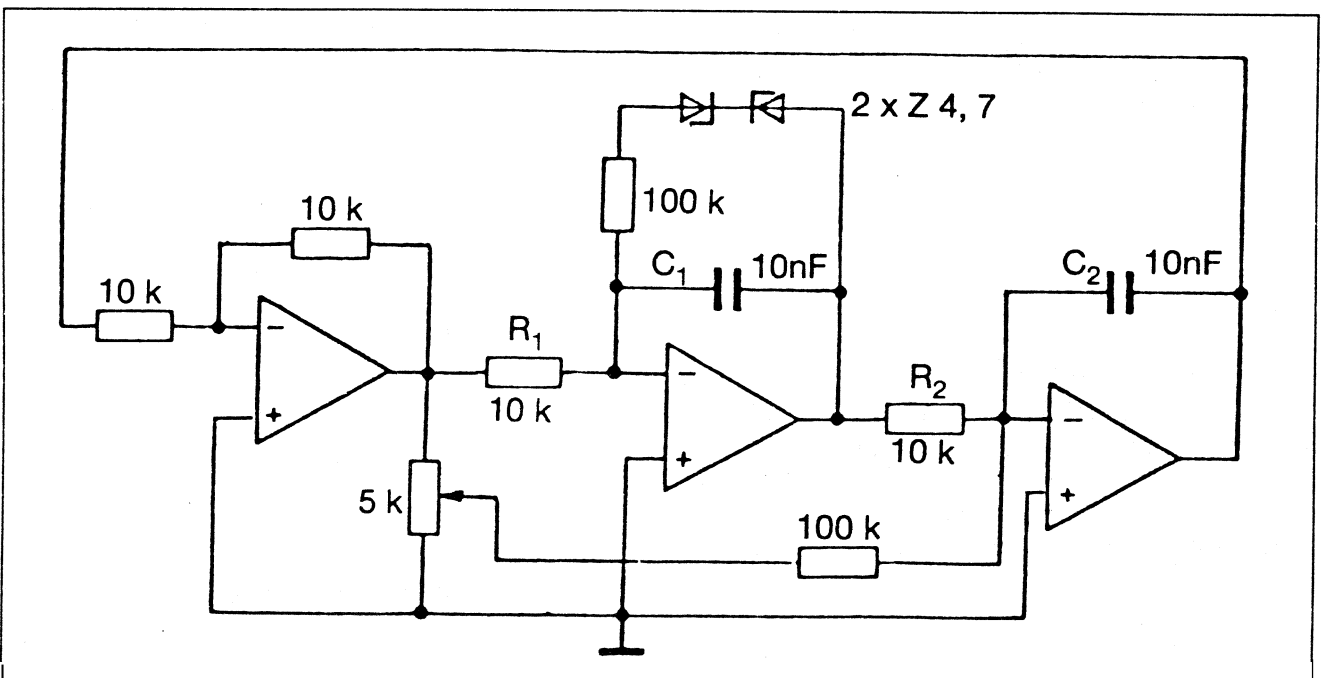
van hoe men wiskundige vergelijkingen rechtstreeks door middel van operationele versterkers kan omzetten in een schakeling. De twee integratie-functies worden uitgevoerd door de twee integratoren, de invertie-functie door een invertierende versterker.

Helaas zal de schakeling van figuur 10/1-17 in de praktijk niet werken. Dit wordt veroorzaakt door de tolerantie op de onderdelen. Twee situaties kunnen zich voordoen:

- de inverter heeft vanwege de weerstandstoleraties een versterking die iets groter is dan -1 , de rondgaande versterking is dan te groot en het uitgangssignaal zal langzaam maar zeker groter worden tot de operationele versterkers vastlopen tegen de voedingsspanningen;
- de inverter heeft vanwege dezelfde tolerantie-problemen een versterking die iets kleiner is dan -1 , de rondgaande versterking is dan te klein en de oscillaties sterven uit.



Figuur 10/1-17: Principe-schakeling van een sinus/cosinus-generator.



Figuur 10/1-18: Praktisch schema van een sinus/cosinus-generator met begrenzings-schakeling.



Men kan deze problemen oplossen door de basis-schakeling uit te breiden tot het schema van figuur 10/1-18.

Om er zeker van te zijn dat de schakeling na het aanzetten van de voedingsspanningen gaat oscilleren wordt een klein gedeelte van de uitgangsspanning van de inverterende versterker opgeteld bij de ingangsspanning van de tweede integrator.

Om er zeker van te zijn dat de schakeling niet zal vastlopen wordt er rond de tweede integrator een begrenziings-schakeling aangebracht. De uitgangsspanning van deze trap kan niet groter worden dan de som van de zenerspanning + de geleidingsspanning van de tweede diode.

De schakeling wordt afgeregeld door de loper van de potentiometer met de massa te verbinden. De schakeling kan nu niet oscilleren. De trimmer wordt nu langzaam verdraaid tot men via de scoop vaststelt dat de schakeling begint te oscilleren. Nadien zal men in de meeste gevallen de loper weer iets meer naar de massa moeten verplaatsen om de schakeling te stabiliseren.

De frequentie van de uitgangssignalen (men kan zowel een sinus als een cosinus aftakken) wordt gegeven door de vergelijking:

$$f = \frac{1}{2\pi\tau}$$

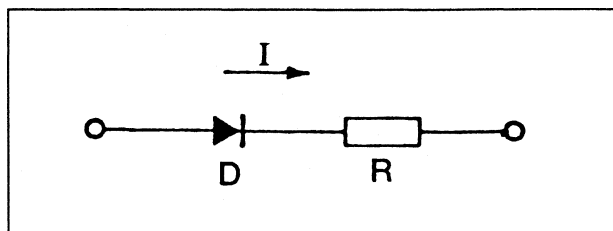
met

$$\tau = RC$$

Nauwkeurige gelijkrichter

In de meettechniek wordt men vaak geconfronteerd met het probleem dat kleine wisselspannings-signalen nauwkeurig moeten worden omgezet in een gelijkspanning die recht evenredig is met de amplitude van de wisselspanning.

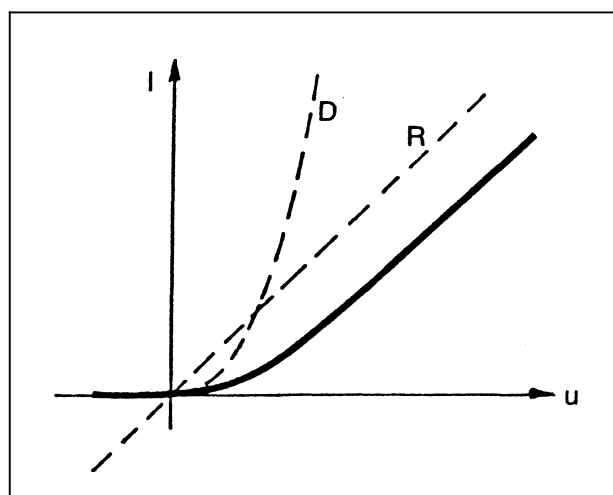
De meest fundamentele gelijkrichter is getekend in figuur 10/1-19. De diode D zal de stroom in slechts één richting doorlaten, deze



Figuur 10/1-19: Eenvoudige gelijkrichter.

stroom wekt over de weerstand R een gelijkspanning op die proportioneel stijgt met de amplitude van de wisselspanning. Door de niet ideale eigenschappen van de diode is deze schakeling in de praktijk echter volledig onbruikbaar.

Het verband tussen de in- en de uitgang is getekend in figuur 10/1-20. De gestippelde lijn R toont het lineaire verband tussen de stroom i en de spanning u over de weerstand. De gestippelde lijn D geeft de diode-karakteristiek. Uit deze curve volgt dat de weerstand van de diode niet constant is maar afhankelijk is van de spanning over het onderdeel. Voor kleine spanningen heeft het onderdeel een zeer grote weerstand (horizontaal verlopende lijn), naarmate de spanning stijgt zal de inwendige weerstand afnemen (gebogen deel van de lijn) om tenslotte constant te blijven (rechte onder een bepaalde hoek).



Figuur 10/1-20: Transfer-karakteristiek van eenvoudige gelijkrichter.

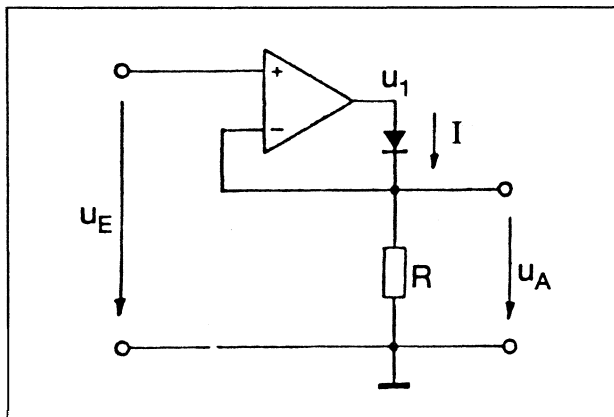
De transfer-karakteristiek van de serie-schakeling van diode en weerstand is door de volle

lijn gedefinieerd, Daaruit volgt dat de gelijkricht-karakteristiek voor kleine spanningen niet lineair is.

De nadelen van deze schakeling kunnen worden opgeheven door de diode op te nemen in de terugkoppeling van een operationele versterker, zoals getekend in figuur 10/1-21.

Voor positieve waarden van deingangsspanning vormt de schakeling een spanningsvolger, de diode gaat immers geleiden en de zeer hoge open lus versterking van de op-amp zal er voor zorgen dat de niet-lineaire inwendige weerstand van de diode voor kleine signalen volledig gecompenseerd wordt. Men kan dus rustig stellen dat:

$$u_a = u \text{ als } u > 0.$$



Figuur 10/1-21: Niet-inverterende precisie-gelijkrichter voor positieve alternanties.

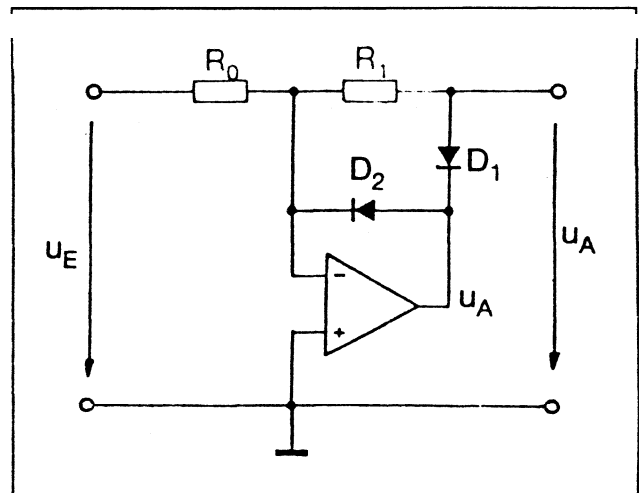
Voor negatieve ingangsspanningen gaat de diode sperren. De terugkoppeling is onderbroken en de operationele versterker werkt in open-lus. De uitgangsspanning van de op-amp loopt vast tegen de negatieve voedingspanning maar de sperrende diode zorgt ervoor dat dit signaal niet doordringt tot de uitgang u_a van de schakeling. De uitgangsspanning is bijgevolg gelijk aan nul.

De schakeling werkt niet-inverterend. Wil men om de een of andere reden een inverterende gelijkrichter, dan kan men gebruik maken van de schakeling van figuur 10/1-22. Bij een positief ingangssignaal vloeit es een stroom door

de kring R_0 , R_1 , D_1 , naar de uitgang van de versterker.

De diode D_2 spert, de katode staat immers op een positieve spanning ten opzichte van de anode. De schakeling gedraagt zich als een inverterende versterker, de niet-lineaire karakteristieken van de diode worden ook nu gecompenseerd door de hoge versterkingsfactor van de op-amp. De uitgangsspanning wordt gegeven door:

$$u_a = - \left(\frac{R_1}{R_0} \right) \cdot u_e \text{ voor } u_e > 0.$$

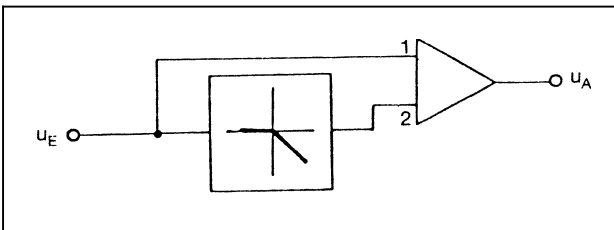


Figuur 10/1-22: Inverterende gelijkrichter voor negatieve alternanties.

Bij een negatieve spanning op de ingang zal D_1 sperren en D_2 geleiden. De uitgangsspanning is gelijk aan nul.

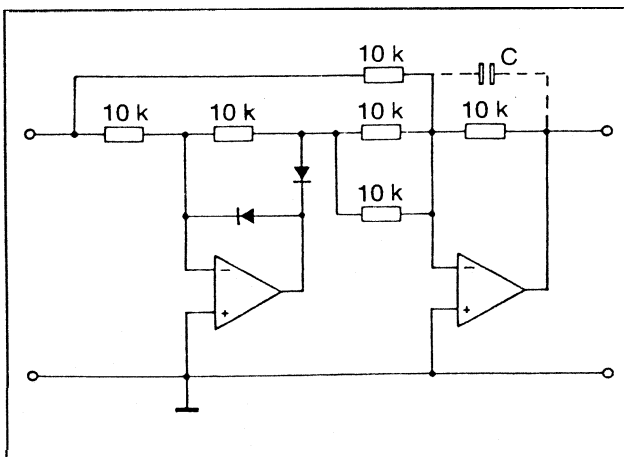
De tot nu toe behandelde gelijkrichters werken slechts gedurende de positieve of negatieve alternantie van de wisselspanning op de ingang. Het principiële schema van een schakeling die zowel reageert op de positieve als op de negatieve signaalhelft is getekend in figuur 10/1-23. Deze schakeling is opgebouwd uit een van de reeds besproken gelijkrichters, gevolgd door een inverterende sommeer-versterker. De twee ingangsweerstanden van deze mengversterker verhouden zich als 1 tot 2. De enkel-alternantie gelijkrichter is voorgesteld door een blokje,

ingangssignalen is $u_A = -(u_E + 2 \cdot u_G)$ en omdat $u_G = -u_E$ volgt dat $u_A = u_E$. De uitgangsspanning is in beide gevallen positief en gelijk aan de momentele waarde van de absolute grootte $|u_E|$.



Figuur 101-1-23: Het principe van de dubbele alternantie gelijkrichter.

Een praktische schakeling wordt geopenbaard in figuur 10/1-24. De gestippeld ingetekende condensator kan worden toegevoegd voor het afvlakken van de gelijkgerichte spanning. In niet belaste toestand (bijvoorbeeld door het afsluiten met een spanningsvolger) levert de uitgang een spanning af die gelijk is aan de top-waarde van de wisselspanning aan de ingang. Voor zuiver sinusoidale signalen aan de ingang kan de schakeling op effectieve waarde worden afgeregeld door het afsluiten van de buffer met een instelbare spanningsdeler.



Figuur 1011-24: Praktijk-schema van een gelijkrichter voor positieve en negatieve alternaties.

Frequentie-compensatie

In principe behoort de frequentie-compensatie ook tot de standaard-schakelingen rond operationele versterkers. De frequentie-compensatie heeft tot opdracht de schakeling te stabiliseren tegen eigen oscillaties. In de meeste gevallen bestaat deze compensatie uit een kleine condensator, geschakeld tussen de uitgang en de inverterende ingang. Bij sommige types is deze condensator in de chip geïntegreerd, zoals bij de 741.

De waarde van de condensator en de overige onderdelen die voor de frequentie-compensatie worden gebruikt zijn afhankelijk van de specifieke eigenschappen van de operationele versterker.

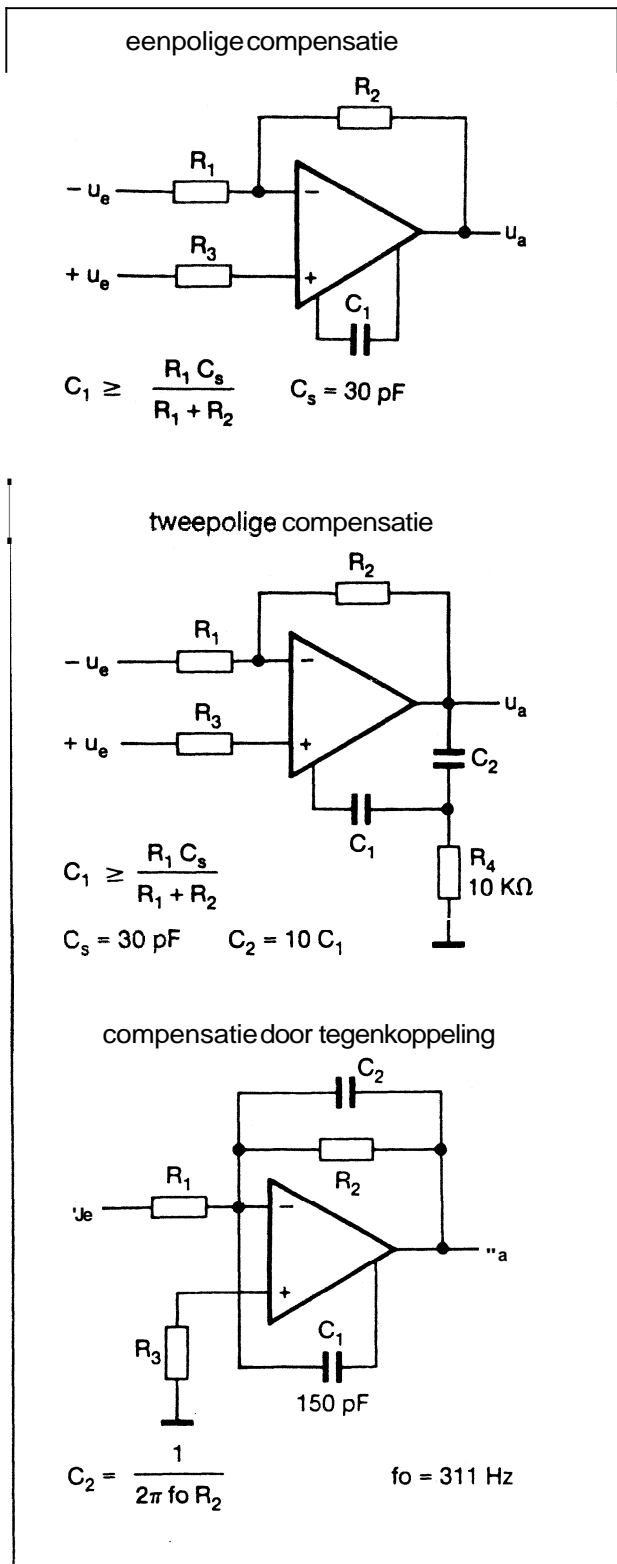
Figuur 10/1-25 geeft enige voorbeelden van in de praktijk bruikbare compensatie-schakelingen.

Offset-compensatie

Gebruikt men een operationele versterker voor het 100 x versterken van een wisselspannings-sigitaal, dan zal het in de meeste gevallen niet noodzakelijk zijn de offset te compenseren. De ingangsoffset wordt weliswaar ook 100 x versterkt, hetgeen een verschuiving van het instelpunt op de uitgang veroorzaakt, maar deze verschuiving is zo klein dat deze niet tot gevolg heeft dat de uitgang kan vastlopen. Door het tussenschakelen van een scheidingscondensator kan men de versterkte offset-spanning op de uitgang scheiden van het versterkte signaal.

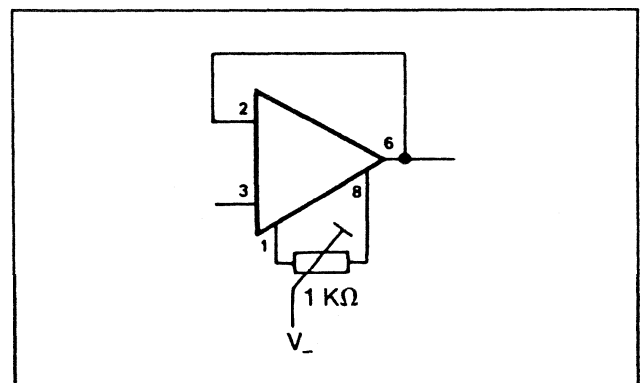
De offset-verschijnselen moeten wel gecompenseerd worden als men operationele versterkers gebruikt in nauwkeurige meet-schakelingen of versterkers voor kleine gelijkspanningen.

De meeste types hebben twee extra aansluitingen voor het compenseren van de offset en deze kunnen volgens het schema van figuur 10/1-26 verbonden worden met de uiteinden van een trimmer, waarvan de looper naar de negatieve voeding gaat. De offset wordt gecompenseerd door beide ingangen met elkaar



Figuur 10/1-25: Frequentie-compensatie technieken.

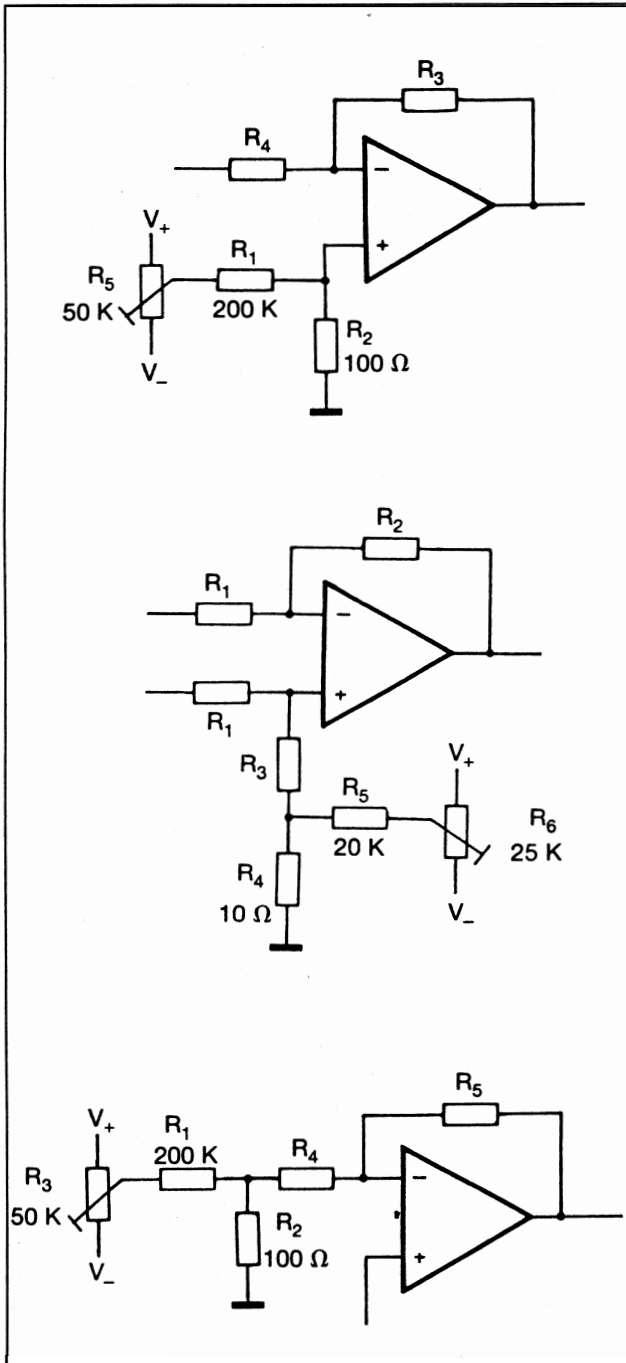
te verbinden en de trimmer af te regelen tot de uitgangsspanning gelijk is aan nul. Bij sommige exemplaren kan men weerstanden van 10 kΩ tussen de potentiometer en de twee IC-aansluitingen opnemen, waardoor het regelbereik wordt verkleind en de nauwkeurigheid van de afregeling toeneemt.



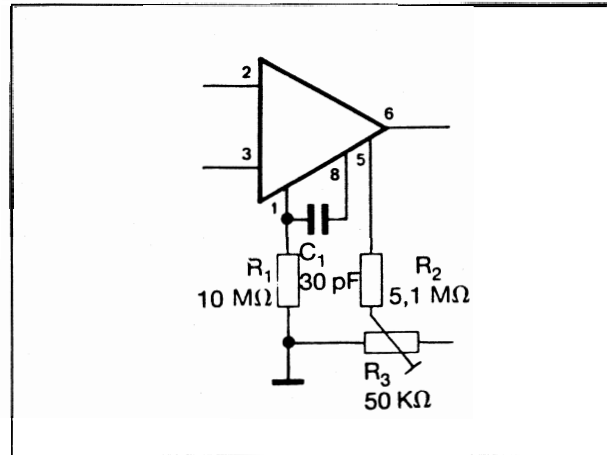
Figuur 10/1-26: Offset-compensatie met de speciaal daarvoor aanwezige aansluitingen.

Figuur 10/1-27 geeft enige voorbeelden van externe offset-compensatie. In principe komt het er steeds op neer dat men een zeer kleine spanning mengt met de signalen op een van de op-amp ingangen. De bovenste schakelingen is bruikbaar bij inverterende versterkers, de offset wordt gecompenseerd door aan de niet-inverterende ingang een kleine spanning aan te leggen die even groot is als de offset van de op-amp, maar de tegengestelde polariteit heeft.

De middelste figuur geeft het schema voor niet-inverterende versterkers. Nu wordt de compensatie-spanning aangeboden aan de inverterende ingang. De versterkings-factor van de schakeling wordt echter door deze compensatie beïnvloed, omdat de kleine weerstand R₂ in serie geschakeld is met de versterkings-bepalende weerstand R₄. Verschilversterkers kunnen volgens het onderste schema worden gecompenseerd. Ook nu wordt de verschil-versterking beïnvloed door de waarde van de compensatie-weerstand R₄.



Figuur 1011-27: Externe offset-compensatie.



Figuur 1011-28: Gecombineerde offset- en frequentie-compensatie.

Figuur 10/1-28 geeft tot slot het schema van een gecombineerde offset- en frequentie-compensatie dat bij sommige op-amp's uit de LM...-serie kan worden toegepast.

10/6

Operational transconductance amplifiers (OTA's)

Inhoud

1016.1 Achtergrond-informatie

1016.2 Type-beschrijving

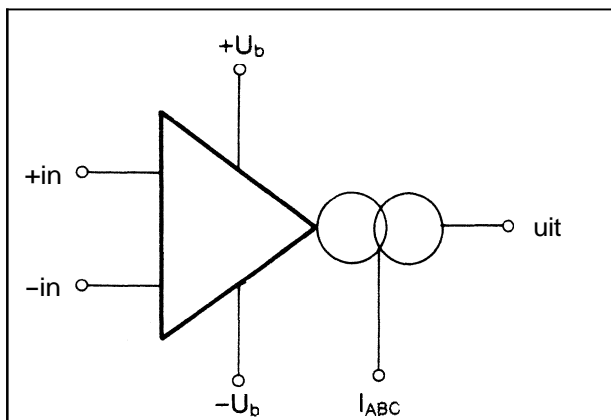
CA 3080	single, 50 V/ μ s slew-rate
CA 3080 A	zie CA 3080
CA 3060	triple, 8 V/ μ s slew-rate
HA23080	CA 3080 compatible
LM 13600	dual met lineariserings-diodenen buffers
LM 13700	vergelijkbaar met LM 13600
NE 5517	vergelijkbaar met LM 13600
LM 11600	zie LM 13600
LM 11700	zie LM 13600
CA 3280	dual met lineariserings-dioden
CA 3280 A	zie CA 3280
CA 3094	vermogens-OTA
CA 3094 A	zie CA 3094
CA 3094 B	zie CA 3094

10/6.1

Achtergrond-informatie

Kennismaking

De operational transconductance amplifier, kortweg OTA genoemd en in het Nederlands steilheidsversterkers, behoort tot de familie der operationele versterkers en het zal dan ook wel geen verbazing opwekken dat sommige eigenschappen identiek zijn aan deze die in hoofdstuk 10/1 beschreven zijn voor de 'gewone' op-amp.



Figuur 10/6.1-1: Symbool van een OTA.

Het symbool van een OTA is getekend in figuur 10/6.1-1. Men herkent dezelfde ingangssymboliek als bij een gewone op-amp en een OTA heeft inderdaad een differentiële ingangs-versterker die wat werking betreft te vergelijken is met de ingangstrap van de op-amp. Na deze verschilversterker volgt echter een programmeerbare stroombron. De grootte van de stroom die door deze bron vloeit is afhankelijk van het spanningsverschil ΔU dat gemeten wordt tussen de beide ingangen, maar ook van de grootte

van een besturings-stroom I_{ABC} . Deze stroom noemt men de 'amplifier bias control'. Het verband tussen uitgangsstroomen ingangsspannings-verschil wordt gegeven door de formule:

$$I_o = g_m \cdot \Delta U.$$

De factor g noemt men geleidings-overdracht of transconductantie van de schakeling en deze wordt uitgedrukt in mho of Siemens. Tussen de waarde van g en de grootte van de I_{ABC} bestaat een lineair verband.

Uit de algemene transfer-formule van de OTA volgt dat de polariteit van de uitgangsstroom I_o afhankelijk is van de polariteit van het spanningsverschil ΔU . Is de spanning op de niet-inverterende ingang groter dan de spanning op de inverterende ingang, dan is ΔU positief en zal de uitgangsstroom uit de stroombron naar de belasting vloeien. Men zegt dat de OTA als 'current source' werkt. Is de spanning op de niet-inverterende ingang kleiner dan de spanning op de inverterende ingang, dan is ΔU negatief en de uitgangsstroom zal van de belasting naar de OTA vloeien. De OTA neemt stroom op, men zegt dat de schakeling als 'current sink' werkt.

Uit het feit dat de OTA een stroomleverancier of -verbruiker is kan men afleiden dat de uitgangsweerstand van de schakeling niet constant is, maar afhankelijk van de grootte van de stroom en dus afhankelijk van de waarde van g . Een tweede belangrijke gevolgtrekking is dat men de OTA moet afsluiten met een Ohmse belasting om de uitgangsstroom om

6.1 Achtergrond-informatie

te zetten in een bruikbare uitgangsspanning.

Het verband tussen i_0 en g_m is lineair, maar er zijn natuurlijk grenzen aan dit lineaire verband. Een belangrijke eigenschap van iedere OTA is het aantal decaden in g -variatie waarbij dit lineaire verband geldig blijft. Bij de CA 3080 kan I_{ABC} gevarieerd worden tussen $1 \mu\text{A}$ en 1mA , waaruit men kan besluiten dat deze OTA een regelbereik van 1/1000 of drie decaden heeft.

De specifieke eigenschappen van een OTA worden in belangrijke mate bepaald door de grootte van de stroom I_{ABC} . Bij de reeds genoemde CA 3080 wordt de relatie tussen de stroom en de geleidbaarheid gegeven door de eenvoudige formule:

$$g_m \approx 19,2 \cdot I_{ABC}$$

Een stroom van $10 \mu\text{A}$ heeft dus een g van ongeveer $200 \mu\text{S}$ tot gevolg. Bij deze stroom is de ingangsweerstand ongeveer gelijk aan $800 \text{k}\Omega$ en de uitgangsweerstand $700 \text{M}\Omega$.

Bij een I_{ABC} van 1mA wordt $g_m = 20 \text{mS}$, $R_i = 15 \text{k}\Omega$ en $R_o = 7 \text{M}\Omega$.

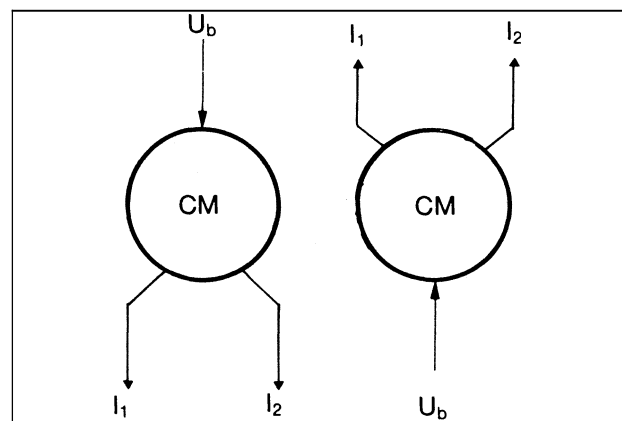
Uit deze gegevens kan men afleiden dat men zeer voorzichtig met de uitgang van een OTA moet omgaan. In de meeste gevallen zal men de uitgang zo dicht mogelijk bij de uitgangspen moeten afsluiten met een buffer. Doet men dat niet en gebruikt men de schakeling voor het bewerken van wisselspannings-signalen, dan zal de zeer hoge R_o met de paracitaire capaciteiten van de print een laagdoorlaat-filter vormen dat niets heel laat van de frequentie doorlaat-band.

De stroomspiegel

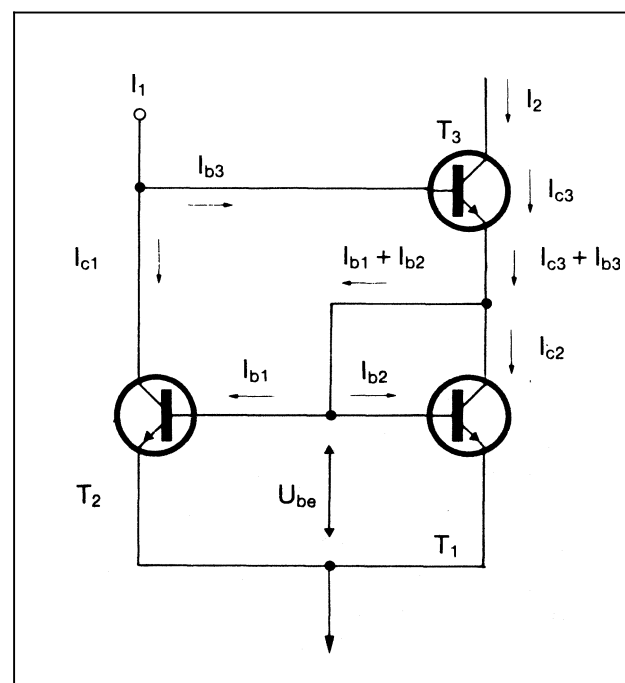
Alvorens in te gaan op de fundamentele opbouw van een OTA moet de werking van een voor OTA's zijn belangrijke elektronische basis-schakeling worden besproken: de stroomspiegel.

Zoals uit figuur 10/6.1-2 volgt is een stroomspiegel een schakeling met één ingang en

één uitgang. De schakeling zal de extern aangeboden stroom i_1 'spiegelen' naar zijn uitgang en een exact gelijke stroom i_2 aan een andere schakeling aanbieden. Niet alleen de grootte, maar ook de richting waarin beide stromen vloeien zijn identiek en men kent zowel 'sink' als 'source' stroomspiegels.



Figuur 1016.1-2: Symbool van een stroomspiegel of current mirror.



Figuur 1016.1-3: Praktisch schema van een stroomspiegel.

6.1 Achtergrond-informatie

Het basis-schema van een stroomspiegel is getekend in figuur 10/6.1-3. De drie transistoren worden volledig identiek verondersteld hetgeen dank zij de moderne integratietechnieken niet zo ver bezijden de waarheid is!

Er bestaat een bepaald exponentieel verband tussen de spanning U_{be} van een transistor en de stroom I , die als gevolg van deze spanning door het onderdeel gaat vloeien. Naast de genoemde grootheden zijn er in de formule een aantal parameters aanwezig, waarvan de grootte afhankelijk is van de temperatuur en van materiaal-constanten. Als twee of meerdere transistoren uit hetzelfde materiaal zijn vervaardigd en op dezelfde temperatuur staat (hetgeen men bij geïntegreerde transistoren zonder meer kan aannemen) kan men besluiten dat gelijke U_{be} 's gelijke I_c 's tot gevolg hebben.

In het schema van figuur 10/6.1-3 hebben de transistoren T1 en T2 dezelfde basis-emitter spanning, men kan dus aannemen dat de collector-stromen ook identiek zijn, dus $I_{c1} = I_{c2}$. Te bewijzen is dat de grootte van de uitgangstroom van de stroomspiegel (I_2) gelijk is aan de grootte van de stuurstroom I_1 . Men kan een aantal stroom-vergelijkingen opstellen:

$$I_{c1} = I_1 - I_{b3}$$

$$I_{c2} = I_{c3} + I_{b3} - I_{b1} - I_{b2}$$

$$I_{c3} = I_2$$

Men weet dat verondersteld mag worden dat $I_{c1} = I_{c2}$, dus:

$$I_1 - I_{b3} = I_2 + I_{b3} - I_{b1} - I_{b2}$$

Vanwege de volledig identieke karakteristieken van de transistoren kan men alle basisstromen aan elkaar gelijk stellen:

$$I_{b1} = I_{b2} = I_{b3} = I_b$$

De formule wordt vereenvoudigd tot:

$$I_1 - I_b = I_2 + I_b - I_b - I_b$$

$$I_1 - I_b = I_2 - I_b$$

$$I_1 = I_2$$

Het meest eenvoudige principiële schema van een OTA is getekend in figuur 10/6.1-4.

De schakeling is samengesteld uit een differentiële ingangstrap T1/T2 en vier stroomspiegels CM-a tot en met CM-d.

De besturings-stroom I_{ABC} wordt aan de onderste spiegel CM-c aangeboden.

De uitgangsstroom van deze spiegel verdeelt zich als I_{c1} en I_{c2} tussen de twee transistoren, waarbij de verhouding afhankelijk is van de spanning U_+ en U_- op de basissen. Als beide spanningen aan elkaar gelijk zijn ($\Delta U = 0$) dan kan men stellen dat $I_{c1} = I_{c2}$. Uit de fundamentele werking van de stroomspiegels kan men bovendien afleiden dat $I_{c1} = I'_c = I'_{c1}$ en dat $I_{c2} = I'_{c2}$.

Als aan de spanningsgelijkheid op de ingangen is voldaan zal $I_{c1} = I_{c2}$ en dus ook $I'_{c1} = I'_{c2}$.

De stroom I'_{c2} die door de stroomspiegel CM-b wordt geleverd, vloeit volledig af via de identieke stroom I'_{c1} door de stroomspiegel CM-d.

De uitgangsstroom I_{uit} is gelijk aan nul.

Als er echter een spanningsverschil ontstaat tussen de twee ingangen zal $I_{c1} >$ of $<$ I_{c2} . De gelijkheid $I'_{c1} = I'_{c2}$ gaat dan niet meer op en afhankelijk van de onderlinge verhouding zal een deel van I'_{c2} afvloeien naar de uitgang via I_{uit} of zal een deel van I'_{c1} via de uitgang aangevoerd worden uit de belasting. De uitgangsstroom I_{uit} is dus afhankelijk van het spanningsverschil ΔU tussen beide ingangen en de richting waarin deze stroom vloeit afhankelijk van de polariteit van deze ΔU .

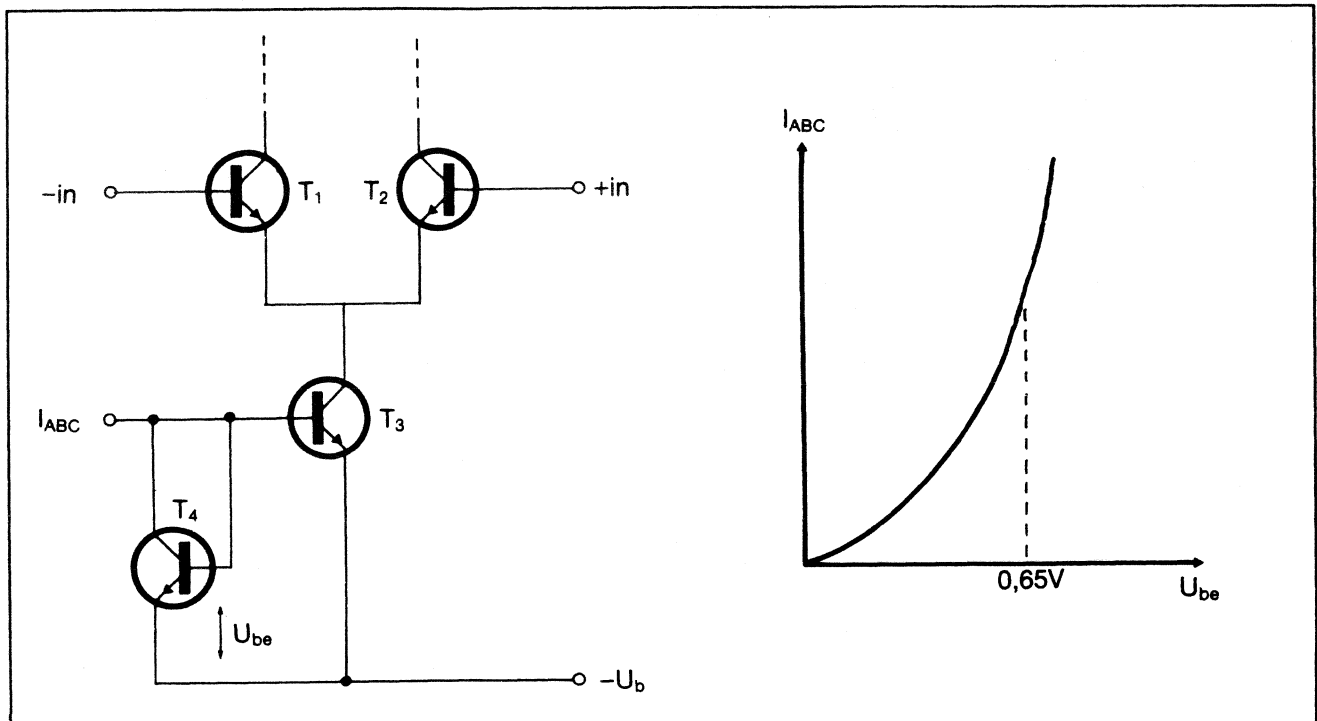
De invloed van de besturings-stroom I_{ABC} is overduidelijk. Als deze stroom nul is worden alle stromen die in de schakeling vloeien gelijk aan nul en de OTA is als het ware in een soort tri-state toestand.

Stijgt de waarde van I_{ABC} , dan nemen alle stromen proportioneel in waarde toe en dus ook de uitgangsstroom I_{uit} .

Voornaamste eigenschappen van OTA's

De lineaire werking van de schakeling berust op de verdeling van de stroom I_{ABC} (via de spiegel) tussen beide transistoren. De stroomverdeling tussen I_{c1} en I_{c2} in functie

6.1 Achtergrond-informatie



Figuur 10/6.1-6: Samenstelling van de stroomspiegel die de I_{ABC} omzet in een externe stroom.

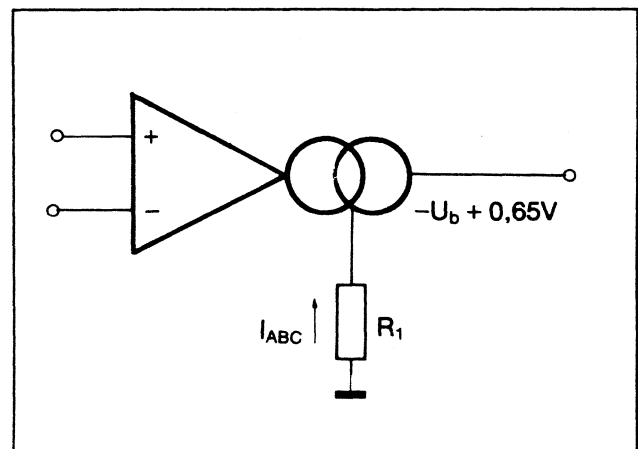
ver zijn dan de negatieve voedingsspanning. Het niet-lineaire verband tussen de U_{be} en de I_{ABC} , getekend in de grafiek in genoemde figuur, noodzaakt tot het gebruik van een stroombron als men de I_{ABC} door middel van een stuurspanning lineair over een groot gebied wil instellen.

De stroom-besturing

Er bestaan verschillende systemen voor het opwekken van de voor de goede werking van het IC noodzakelijke stroom I_{ABC} . Deze worden in deze paragraaf in het kort besproken.

- vaste weerstand

Deze in figuur 10/6.1-7 getekende manier is ideaal als men I_{ABC} eenmalig op een bepaalde waarde wil instellen. Over de weerstand R_1 valt een spanning van $(-U_b + 0,65V)$ en met de wet van Ohm kan men de waarde van de weerstand berekenen voor een bepaalde grootte van I_{ABC} .

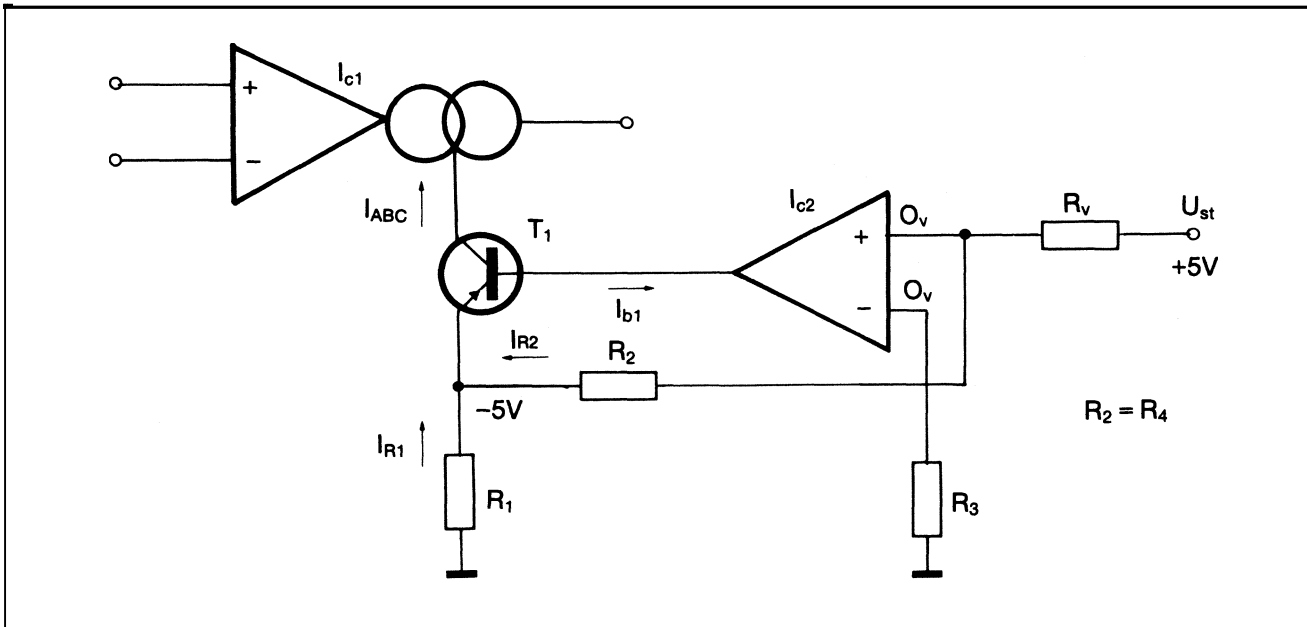


Figuur 10/6.1-7: Instelling I_{ABC} op vaste waarde.

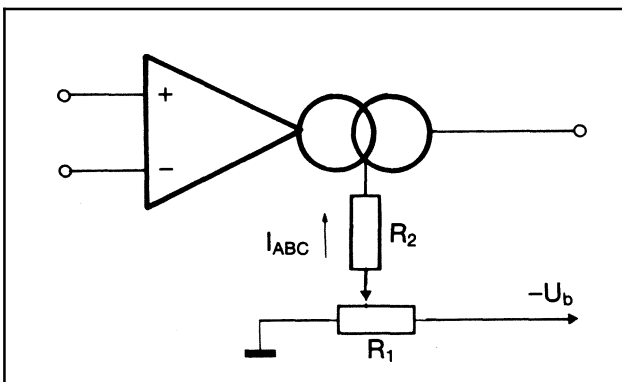
- potentiometer-besturing

Volgens het schema van figuur 10/6.1-8 kan men de spanning over R_2 regelbaar maken door deze weerstand aan te sluiten op de looper van een potentiometer. Door het verdraaien van de looper neemt de spanning over R_2 toe en dus ook de waarde van I_{ABC} .

6.1 Achtergrond-informatie



Figuur 1016.1-10: Het opwekken van een met U_{st} proportionele I_{ABC} door middel van een stroombron.



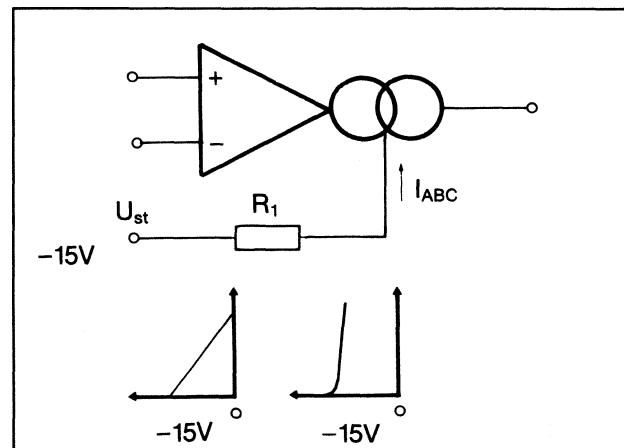
Figuur 1016.1-8: Regelbare I_{ABC} met potentiometer.

- externe stuur-spanning

Volgens het schema van figuur 10/6.1-9, men moet er echter wel rekening mee houden dat het verband tussen de stuur-spanning en niet I_{ABC} niet lineair is! De spanning op de linker aansluiting van R_1 verloopt lineair van -15 V naar 0, de spanning op de rechter aansluiting verloop echter van -15 V naar -14.3V!

De waarde van deze stroom wordt gegeven door:

$$I_{ABC} = \frac{U_b - 0,65V - U_{stuur}}{R_1}$$



Figuur 1016.1-9: Regelspanning U_{st} wekt I_{ABC} op.

-besturing uit een stroom-bron

Het meest ideale systeem is getekend in figuur 10/6.1-10. De stuur-spanning wordt aangeboden aan een spanning-naar-stroom omzetter IC_2 en de uitgangsstroom van deze omzetter levert de I_{ABC} voor de OTA.

De waarde van de stroom wordt bepaald door:

$$I_{ABC} = \frac{U_{stuur}}{R_1}$$

en het lineaire verband tussen I_{ABC} en de

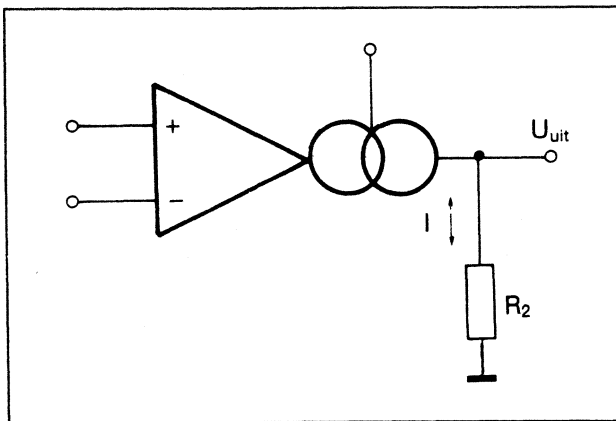
6.1 Achtergrond-informatie

spanning kan over verschillende decaden gehandhaafd blijven.

De belasting van een OTA

De **OTA** is een stroombron met een zeer hoge uitgangsimpedantie en dit heeft tot gevolg dat men de uitgangsstroom moet omzetten in een uitgangsspanning.

De verschillende mogelijkheden:

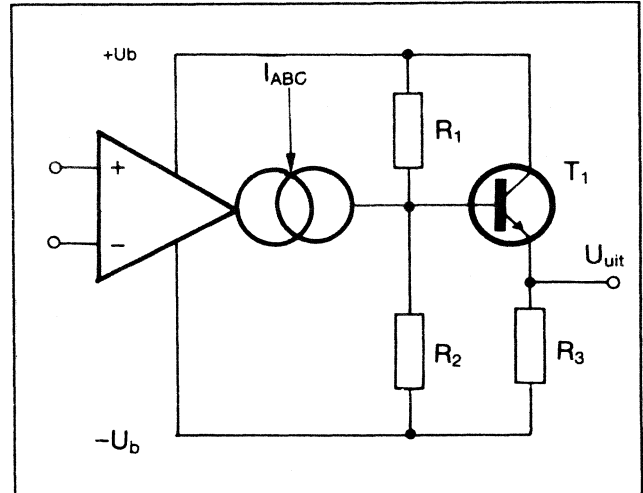


Figuur 10/6.1-11: Uitgangsstroom omzetten in uitgangsspanning met behulp van belastings-weerstand.

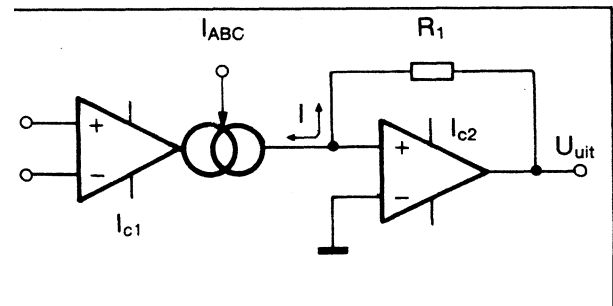
– vaste belastings-weerstand
Volgens het schema van figuur 10/6.1-11 kan men de uitgang van de **OTA** belasten met een weerstand. De uitgangsstroom van de **OTA** zal over dit onderdeel een spanning opwekken die volgens de wet van Ohm recht evenredig is met de stroom. Deze schakeling heeft als groot nadeel dat de waarde van de uitgangsspanning afhankelijk wordt van de impedantie van de volgende schakeling, omdat deze schakeling parallel-belasting vormt voor R_L .

– emittervolger-uitgang
Men kan een **OTA** afsluiten met een emittervolger volgens het schema van fig. 10/6.1-12. Deze oplossing is echter niet geschikt voor nauwkeurige toepassingen.

– stroom-naar-spanningomzetter
Figuur 10/6.1-13 geeft een schakeling waarbij de uitgangsstroom van de OTA wordt om-



Figuur 10/6.1-12: OTA afgesloten met emittervolger.



Figuur 10/6.1-13: Stroom-naar-spanning omzetter met een operationele versterker.

gezet in een spanning met behulp van een operationele versterker.

In feite vormt deze schakeling een inverterende versterker, waarvan de spanningsversterking wordt gegeven door de verhouding van de terugkoppel-weerstand R_1 en de inwendige weerstand van de **OTA**. Deze laatste varieert met ΔU en I_{ABC} en dus zal ook de uitgangsspanning van de schakeling deze variatie volgen.

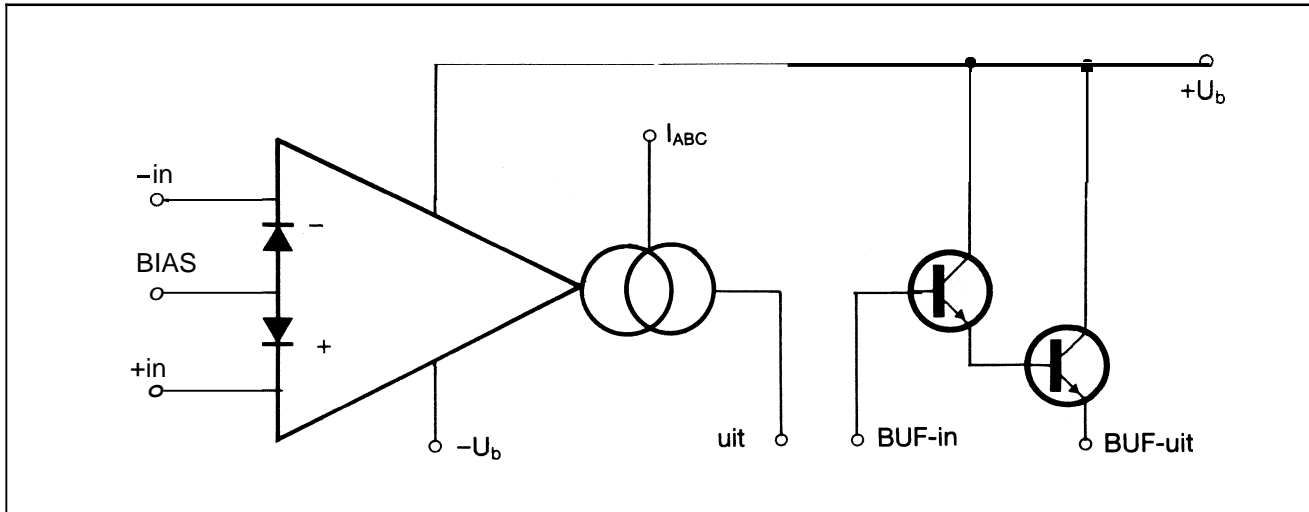
Men moet er echter wel rekening mee houden dat de schakeling inverterend werkt!

OTA's van de nieuwste generatie

Klassieke OTA's hebben twee nadelen: het uitsturingsbereik aan de ingang is beperkt tot enige tientallen mV en de uitgang is zeer hoog-impedant.

Diverse fabrikanten hebben verbeterde versies op de markt gebracht waarbij deze nadelen zijn

6.1 Achtergrond-informatie



Figuur 10/6.1-14: De interne structuur van een OTA van de tweede generatie.

gezet in een spanning met behulp van een operationele versterker.

In feite vormt deze schakeling een invertierende versterker, waarvan de spanningsversterking wordt gegeven door de verhouding van de terugkoppel-weerstand R_1 en de inwendige weerstand van de OTA. Deze laatste varieert met AU en I_{ABC} en dus zal ook de uitgangsspanning van de schakeling deze variatie volgen.

Men moet er echter wel rekening mee houden dat de schakeling inverterend werkt!

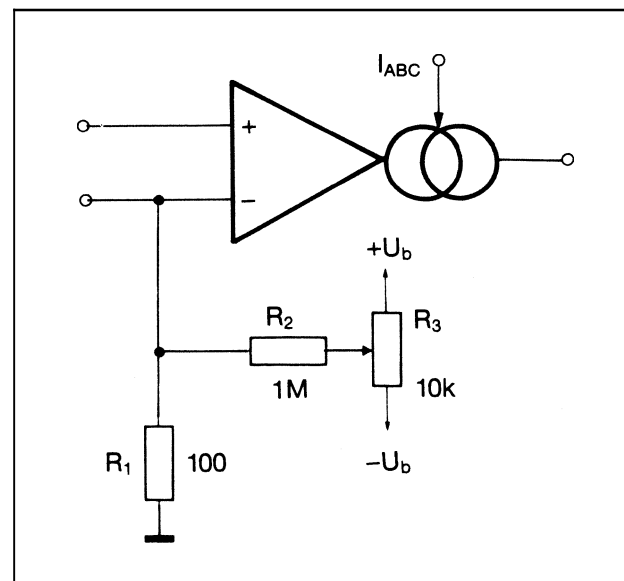
OTA's van de nieuwste generatie

Klassieke OTA's hebben twee nadelen: het uitsturingsbereik aan de ingang is beperkt tot enige tientallen mV en de uitgang is zeer hoogimpedant.

Diverse fabrikanten hebben verbeterde versies op de markt gebracht waarbij deze nadelen zijn verholpen. Men noemt deze schakelingen 'gelineariseerde OTA's met uitgangsbuffers'. De blokschematische interne structuur van zo'n schakeling is getekend in figuur 1016.1-14.

Het dynamisch bereik aan de ingang wordt vergroot door een speciale diode-schakeling tussen de twee ingangen op te nemen. Deze diodes moeten via een weerstand, geschakeld naar de $+U_b$, in geleiding worden

gestuurd. Deze bias-stroom wordt aan de extra BIAS-ingang aangeboden. Door deze lineariserings-dioden wordt het uitsturingsbereik gemiddeld met een factor 10 vergroot.



Figuur 1016.1-15 Offset-compensatie bij een OTA.

Het nadeel van de zeer hoge uitgangsimpedantie wordt ondervangen door in de schakeling een Darlington te integreren met naar buiten gevoerde in- en uitgangen. Men kan de stroombron van de OTA met een zo kort mogelijk verbinding aansluiten op een

6.1 Achtergrond-informatie

belastingsweerstand naar de massa en hetzelfde punt koppelen met de ingang van de Darlington.

Offset-compensatie van OTA's

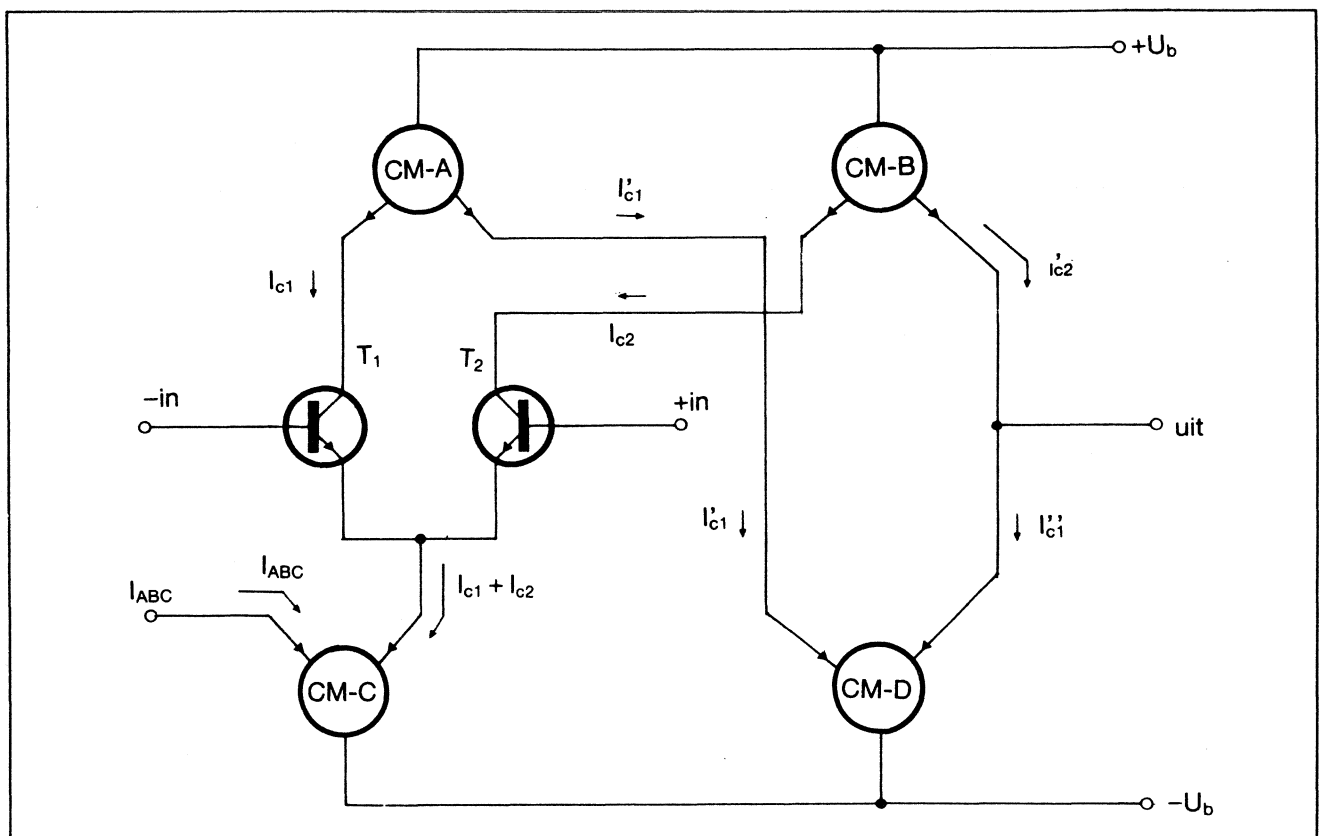
De ingangstrap van een OTA is te vergelijken

met de ingangstrap van een gewone operationele versterker. De schakeling heeft **du**s ook last van offset-verschijnselen en deze spanning moet extern worden gecompenseerd door gebruik te maken van een schakeling volgens figuur 10/6.1-15.

6.1 Achtergrond-informatie

10/6.2

Type-beschrijving



Figuur 10/6.1-4: Interne structuur van een OTA van de eerste generatie.

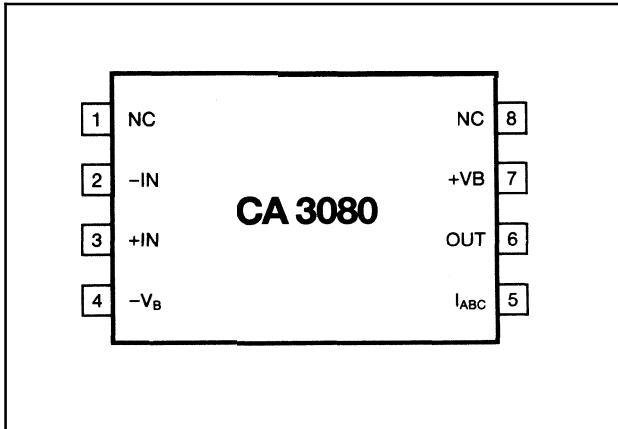
CA 3080
single, 50 V/ μ s slew rate

OTA van de eerste generatie, opgebouwd volgens het schema van figuur 10/6.1-4. De hoge slew-rate maakt deze schakeling uitermate geschikt voor toepassing als snelle buffer of als gestuurde versterker in sample-and-hold schakelingen.

Technische gegevens

- fabrikant: RCA
- behuizing: DIL-8
- aansluitgegevens: figuur 10/6.2-1
- voedingsspanning: ± 2 tot ± 18 V
- maximal ΔU : ± 5 V
- maximal I_{ABC} : 2 mA
- lineariteit g 3 decaden

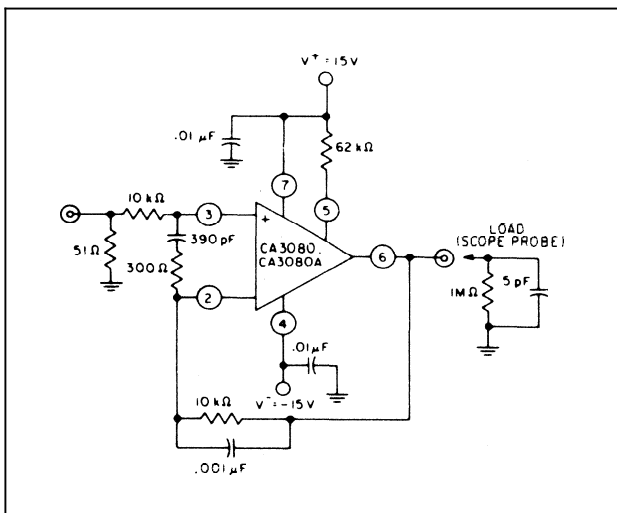
6.2 Type-beschrijving



Figuur 1016.2-1: CA 3080, HA 23080

- maximale spreiding op g 2/1
- maximale offset-spanning: 5 mV
- common mode rejection ratio: 110 dB
- slew-rate (gecompenseerde buffer): $50 \text{ V}/\mu\text{s}$
- open lus bandbreedte: 2 MHz
- $g_m: \approx 19,2 \times I_{ABC}$

Geselecteerde exemplaren worden onder codering CA 3080 A aangeboden met maximale offset van 2 mV en maximale spreiding op g van 1,6/1.



Figuur 1016.2-2: Buffer-versterker, gecompenseerd voor maximale slew-rate.

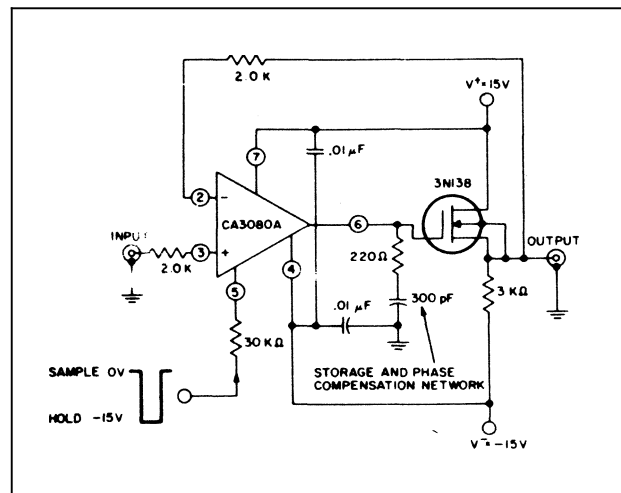
Voorbeeld-schakelingen

-figuur 10/6.2-2:

Gecompenseerde spannings-volger met maximale slew-rate.

- figuur 10/6.2-3:

Sample-and-hold schakeling met een slew-rate in sampling-mode van $1,3 \text{ V}/\mu\text{s}$ en een acquisitie-tijd van $3 \mu\text{s}$, dit is de tijd die verstrekt alvorens de spanning op de uitgang binnen $\pm 3 \text{ mV}$ gelijk wordt aan de ingangsspanning van $\pm 4 \text{ V}$.



Figuur 1016.2-3: Eenvoudige sample and hold schakeling.

-figuur 10/6.2-4:

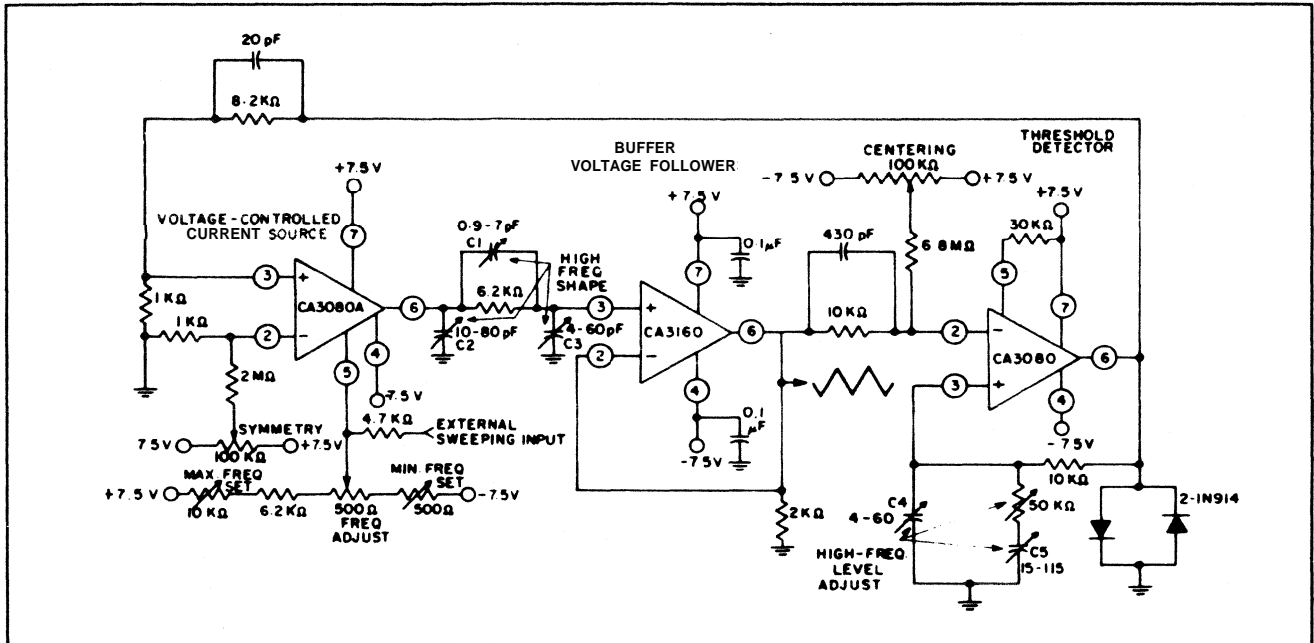
Sweep functie-generator met een sweep-be-reik van 1 Hz tot 1 MHz. De uitgangsstroom van de eerste OTA wordt gebruikt voor het lineair op- en ontladen van de condensatoren C_2 en C_3 . De CA 3160 op-amp is geschakeld als buffer, de tweede OTA als comparator.

CA 3060

triple, $8 \text{ V}/\mu\text{s}$ slew-rate

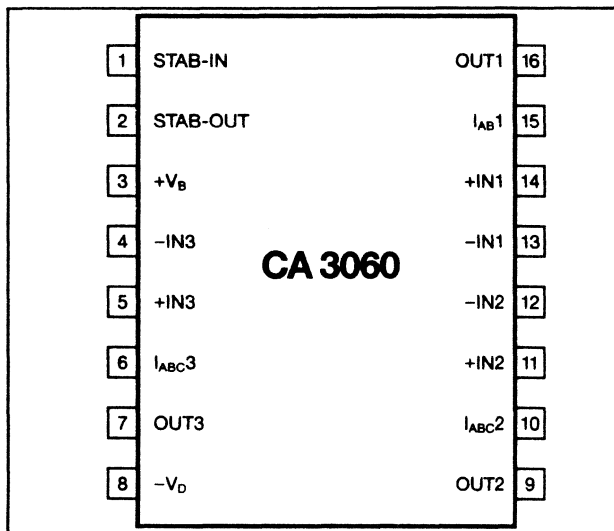
Drie identieke OTA's van de eerste generatie met als extra een in het IC geïntegreerde zener-diode stabilisator, die een gestabiliseerde spanning levert van ongeveer 6,7 V positiever dan de negatieve voeding en die gebruikt kan worden voor het opwekken van de I_{ABC} . De zeer lage slew-rate beperkt de toepassingen van dit type tot DC- en LF-sig-naalverwerking.

6.2 Type-beschrijving



Figuur 10/6.2-4: Functie-generatormet driehoek en vierkant uitgangen en met groot sweep-bereik.

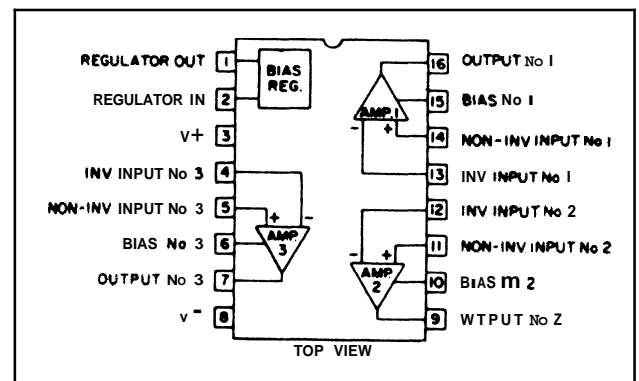
- maximale spreiding op g 4/1
- maximale offset-spanning: 5 mV
- common mode rejection ratio: 90 dB
- slew-rate (gecompenseerdebuffer): $8V/\mu s$
- open lus bandbreedte: 110 kHz
- $g_m \approx 1000 \times I_{ABC}$
- zener-spanning: 6,2 - 7,9 V boven $-U_b$
- Impedantie stabilisator: 300Ω
- intern blok-schema: figuur 10/6.2-6



Figuur 10/6.2-5: CA 3060.

Technische gegevens

- fabrikant: RCA
- behuizing: DIL-16
- aansluitgegevens: figuur 10/6.2-5
- maximale voedingsspanning: $\pm 18 V$
- maximale AU: $\pm 5 V$
- maximale I_{ABC} : 2 mA
- lineariteit g 2,5 decaden

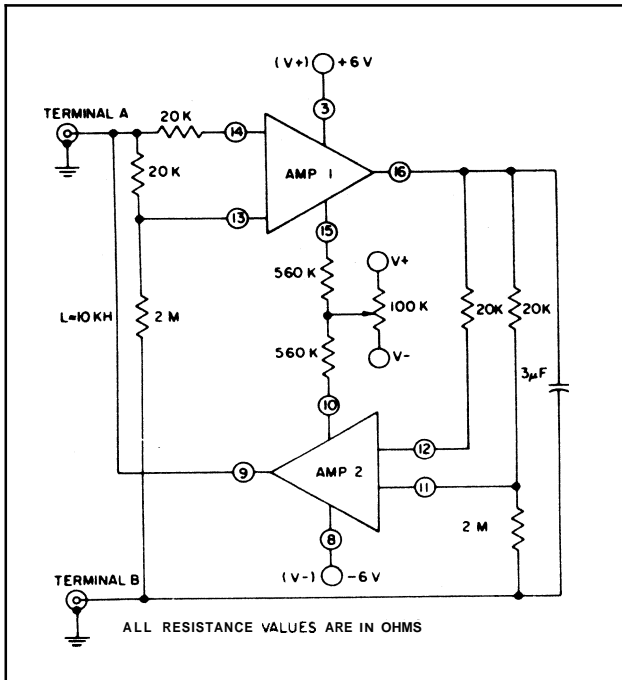


Figuur 10/6.2-6: Intern blokschema CA 3060.

Voorbeeld-schakelingen:

- figuur 10/6.2-7:
- Gyrator-schakeling, waarmee men een inductantie kan simuleren. Tussen de pennen

6.2 Type-beschrijving



Figuur 1016.2-7: Gyrator met twee OTA's.

-figuur 10/6.2-8:

De drie OTA's uit een CA 3060 kunnen volgens het schema van figuur 10/6.2-8 worden samengevoegd tot een vier-kwadrant analoge vermenigvuldiger. De uitgangsspanning is gelijk aan:

$$U_{uit} = \epsilon \cdot U_x \cdot U_y.$$

De twee potentiometers van 100 kΩ worden gebruikt voor het compenseren van de offset-spanningen van OTA-1 en OTA-2. De overige trimmers dienen voor het lineariseren van de schakeling.

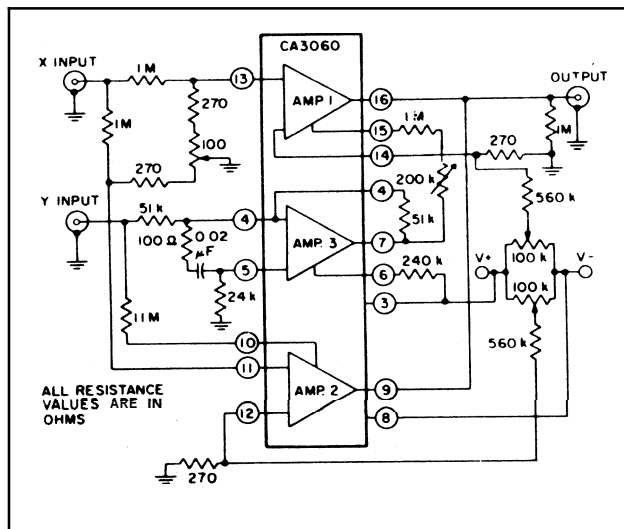
HA 23080

CA 3080 compatible

Pin- en functie-compatible met de CA 3080.

Technische gegevens

- fabrikant: Harris
- voor de overiges gegevens wordt verwezen naar de CA 3080.



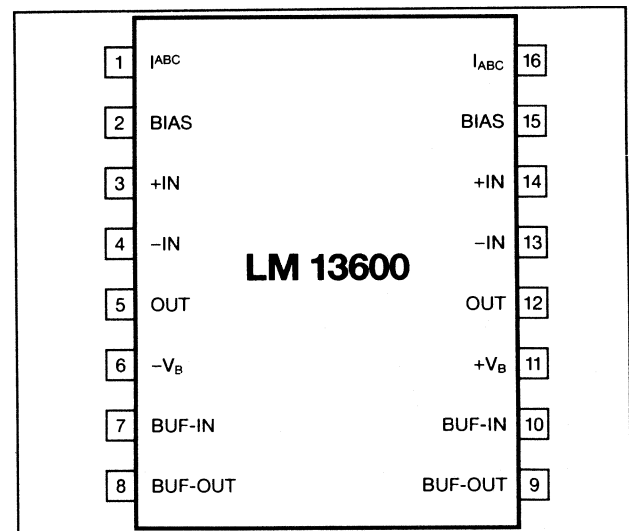
Figuur 1016.2-8: Analoge vermenigvuldiger.

A en B staat een 'spoel', waarvan de waarde afhankelijk is van de grootte van de rechter condensator. Het verband tussen L en C wordt gegeven $C \approx 3 \cdot 10^9 L$. Met de trimmer van 100 kΩ kan men de waarde van de spoel enigszins variëren.

LM 13600

dual met lineariserings-dioden en buffer-uitgang

Twee identieke OTA's van de tweede generatie met verhoogd dynamisch bereik en een lineaire werking over 6 decaden.

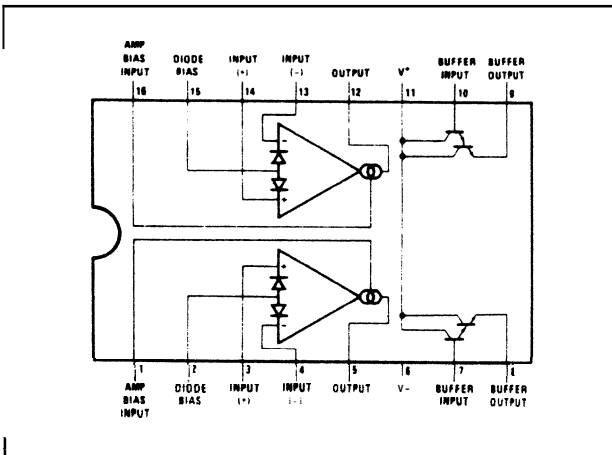


Figuur 1016.2-9: LM 13600, LM 13700, NE 5517.

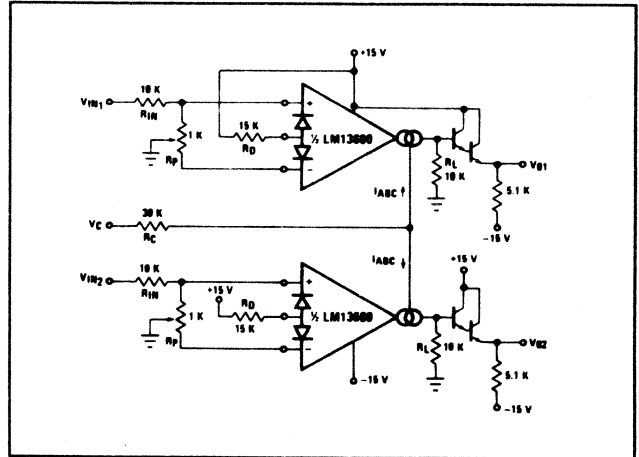
6.2 Type-beschrijving

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-16
- aansluitgegevens: figuur 10/6.2-9
- voedingsspanning: ± 2 tot ± 18 V
- maximale ΔU : ± 5 V
- maximale I_{ABC} : 2 mA
- lineariteit g 6 decaden
- maximale spreiding op g 1,5/1
- maximale offset-spanning: 2 mV
- common mode rejection ratio: 110 dB



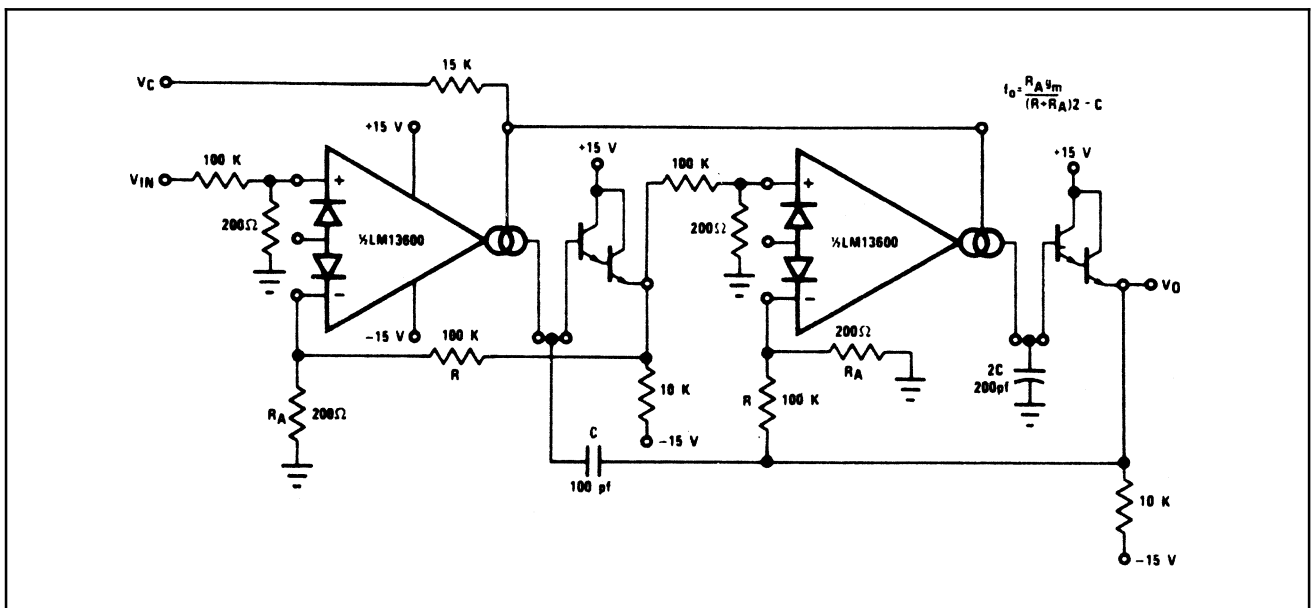
Figuur 10/6.2-10: Intern blokschema LM 13600, LM 13600, NE 5517.



Figuur 10/6.2-11: Stereo volume-regeling.

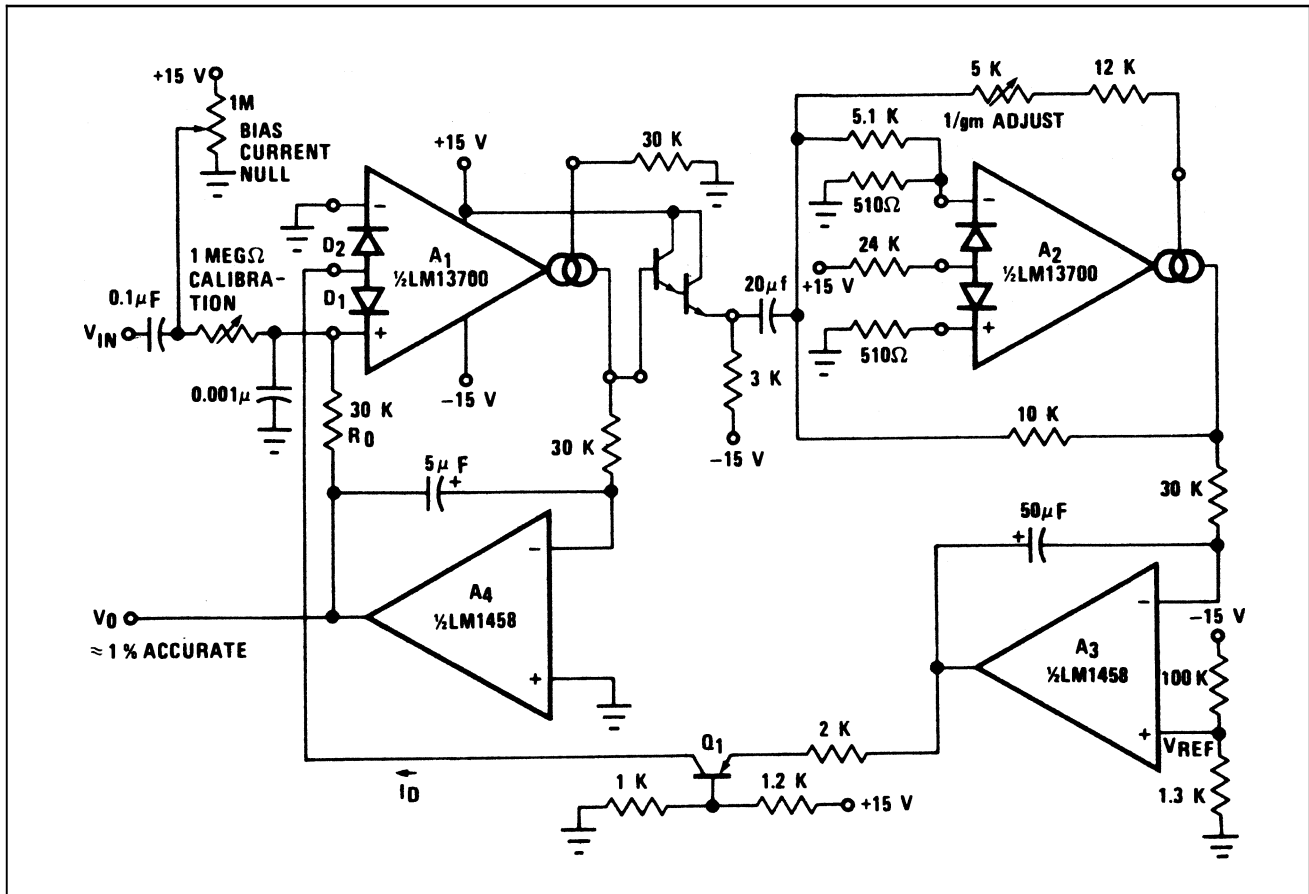
- slew-rate (gecompenseerde buffer): $50 \mu\text{s}$
- open lus bandbreedte: 2 MHz
- $g_m \approx 19,2 \times I_{ABC}$
- lineariteit g 0,3 dB
- maximale ingangsstroom buffer: $0,4 \mu\text{A}$
- intern blok-schema: figuur 10/6.2-10

Van dit type bestaat een LM 13600 A uitvoering, met als enige afwijking een voedingsbereik tot ± 22 V.



Figuur 10/6.2-12: Afstembaar laagdoorlaat-filter.

6.2 Type-beschrijving



Figuur 1016.2-13: Echte effectieve-waarde gelijkrichter.

Voorbeeld-schakelingen:

–figuur 10/6.2-11:

Stereo volume-regeling met een binnen 0,3 dB blijvende onderlinge afwijking in de versterkers-instelling (veel beter dan een stereo-potentiometer!). De versterking wordt gegeven door:

$$\frac{U_{\text{uit}}}{U_{\text{in}}} = 940 \times I_{\text{ABC}}$$

–figuur 10/6.2-12:

Spanningsgestuurd tweepolig laagdoorlaatfilter met Butterworth-karakteristiek, f_0 over twee decaden instelbaar met de spanning U_c .

–figuur 10/6.2-13:

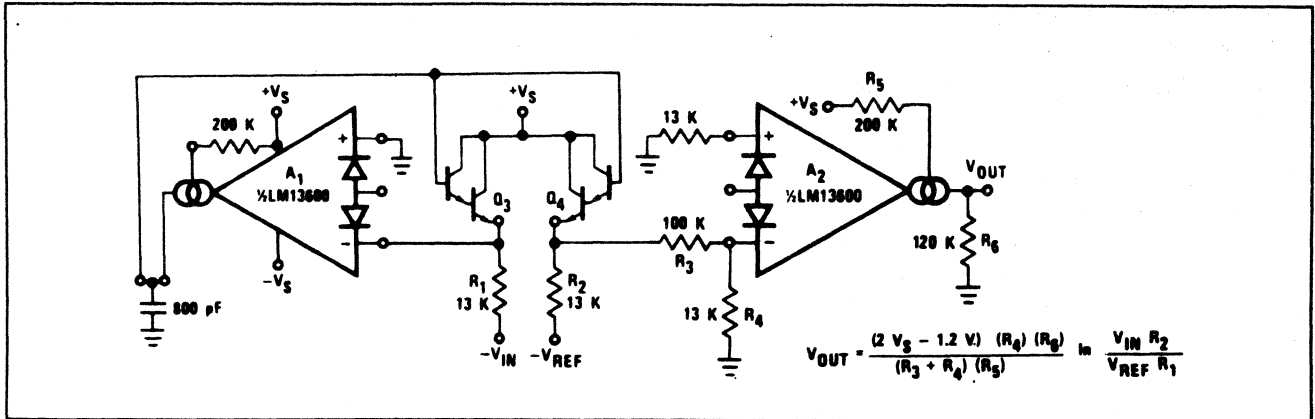
True RMS-gelijkrichter met een nauwkeurigheid van ongeveer 1%. De schakeling is een automatische VCA die haar eigen versterking zo instelt die het wisselspanningsver-

mogen aan de uitgang van A_1 constant blijft. De tweede versterker kwadrateert de uitgang van A_1 en de gemiddelde waarde wordt vergeleken met een referentie in A_3 . De uitgang van deze versterker stuurt de als spanningsgestuurde versterker geschakelde A_1 , zodat de signaal-verzwakking recht evenredig is met de RMS-waarde van het ingangssignaal. De calibratie-potentiometer kan worden afgereld op $U_0 =$ effectieve waarde van U_{in} .

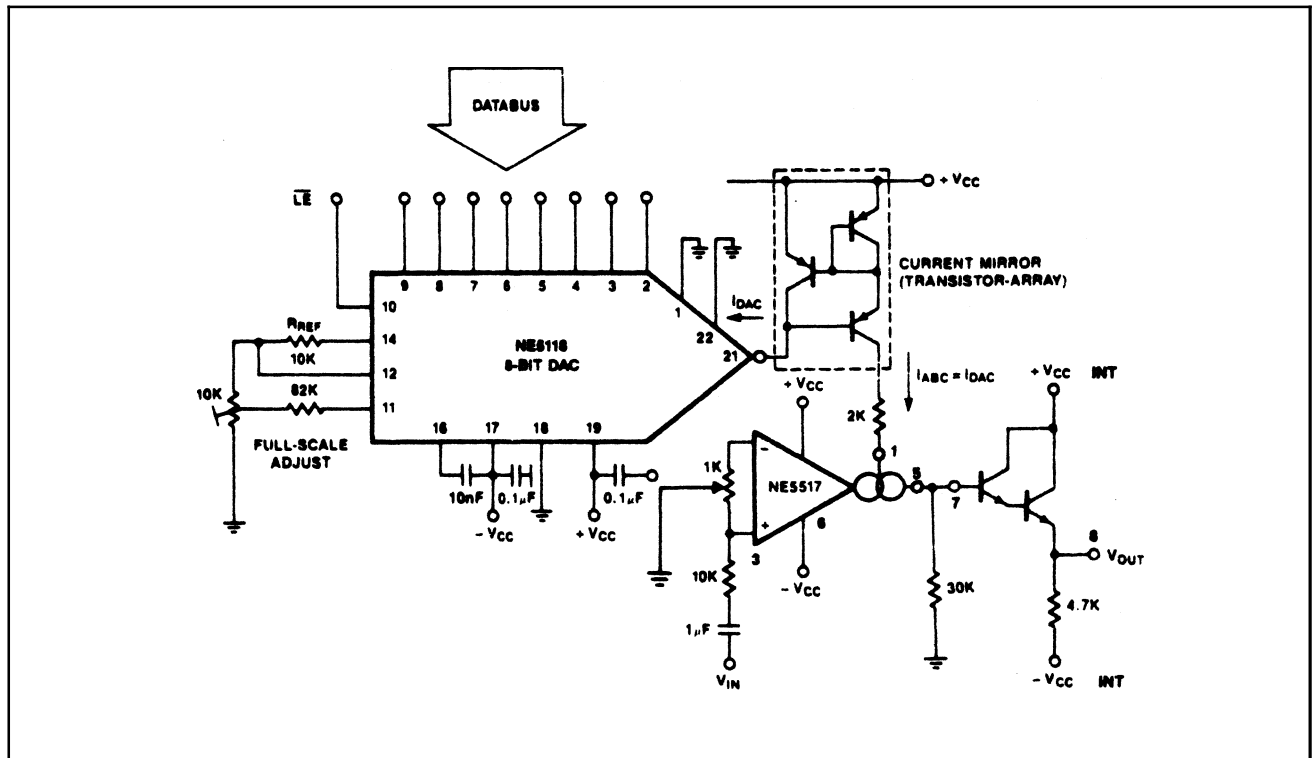
–figuur 10/6.2-14:

Logaritmische versterker gebruikt de stroom-verhouding tussen beide in het IC geïntegreerde buffers als omvormer. De schakeling heeft een uitstekende temperatuurs-coëfficiënt omdat de temperatuursinvloed op de buffers wordt gecompenseerd door de temperatuursinvloed op de OTA's.

6.2 Type-beschrijving



Figuur 10/6.2-14: Logaritmische versterker.



Figuur 10/6.2-15: Spanningsversterker met door middel van acht-bits code in te stellen versterking.

LM 13700

vergelijkbaar met LM 13600

De LM 13700 is volledig identiek aan de LM 13600, op de ingangsstroom van de buffers na, die maximaal 2 μA bedraagt.

Technische gegevens

- fabrikant: National Semiconductors

- voor de overige gegevens wordt verwezen naar de LM 13600.

NE 5517

vergelijkbaar met LM 13600

Dit IC is pin- en functie-compatible met de LM 13600, op de ingangsstroom van de buffers na die maximaal 5 μA bedraagt.

6.2 Type-beschrijving

Technische gegevens

- fabrikant: Signetics
- voor de overige technische gegevens wordt verwezen naar de LM 13600.

Voorbeeld-schakeling

Figuur 1016.2-15 geeft een spanningsversterker, waarvan de versterkingsfactor door een acht bits digitale code instelbaar is. De databus stuurt een digitaal naar analog omzetter, de uitgangsstroom wordt door middel van een stroom-spiegelomgezet in een identieke besturingsstroom I_{ABC} voor de OTA. De OTA zelf is als eenvoudige spanningsgestuurde versterker geschakeld.

CA 3280

dual met lineariserings-dioden

Twee identieke OTA's van de tweede generatie, echter zonder buffers maar met zeer grote slew-rate van $125 \text{ V}/\mu\text{s}$ en een extra ingang I_{EM} waarmee men een polarisatie-spanning op de emitter van de ingangs-verschilversterker kan aanbrengen.

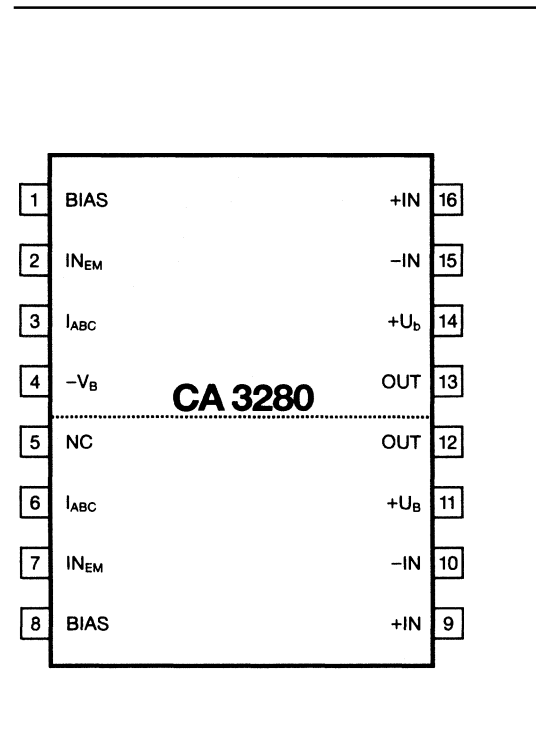
Technische gegevens

- fabrikant: RCA
- behuizing: DIL-16
- aansluitgegevens: figuur 1016.2-16
- voedingsspanningen: $\pm 18 \text{ V max}$
- maximale ΔU : $\pm 5 \text{ V}$
- maximale I_{ABC} : 10 mA
- lineariteit g niet gespecificeerd
- maximale spreiding op g 1/1,5
- maximale offset-spanning: 4 mV
- common mode rejection ratio: 100 dB
- slew-rate (gecompenseerde buffer): $125 \text{ V}/\mu\text{s}$
- open lus bandbreedte: 9 MHz
- g_m : $\approx 16 \times I_{ABC}$
- intern blokschema: figuur 1016.2-17

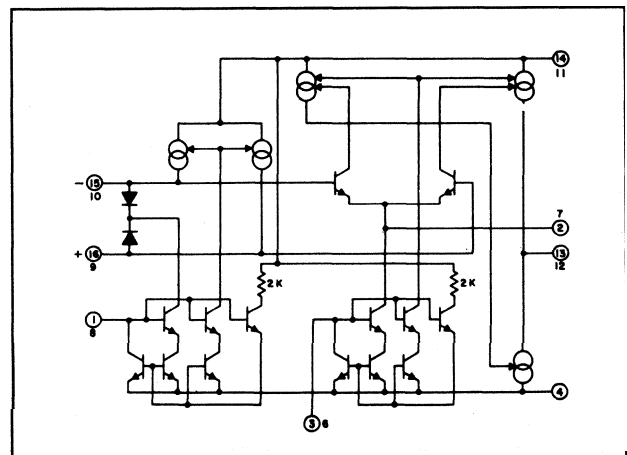
Van dit type bestaat een CA 3280 A uitvoering, met als enige afwijkingen een offset-spanning van $0,5 \text{ mV}$ en een offset-drift van maximaal $5 \mu\text{V}/^\circ\text{C}$.

Voorbeeld schakelingen

- figuur 1016.2-18:



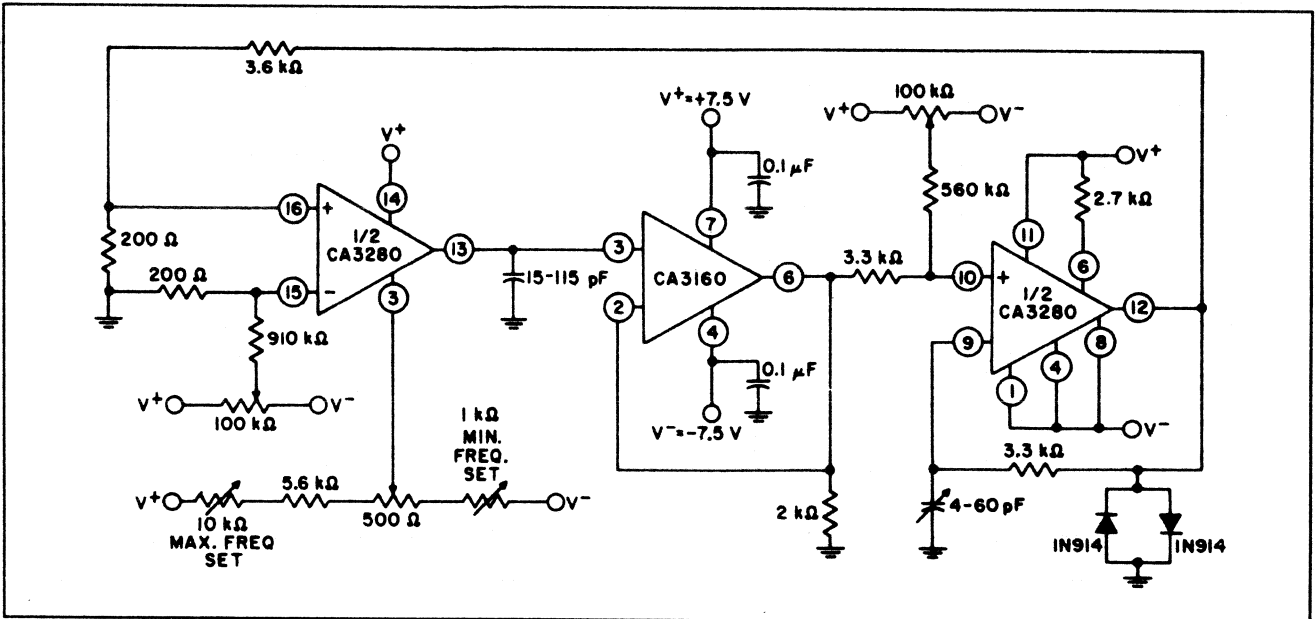
Figuur 1016.2-16: CA 3280.



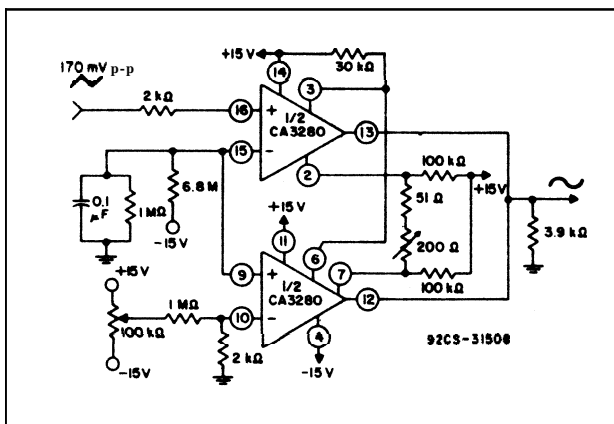
Figuur 1016.2-17: Intern schema.

Functie-generator met een sweep-bereik van 2 Hz tot 1 MHz . De eerste helft van de dual OTA is geschakeld als stroombron die de condensator van $15 \text{ á } 115 \text{ PF}$ op- en ontlad. Deze condensator wordt afgesloten met een op-amp met grote slew-rate. De tweede helft van de CA 3280 is geschakeld als comparator.

6.2 Type-beschrijving



Figuur 10/6.2-18: Functiegeneratormet □- en A-uitgang.

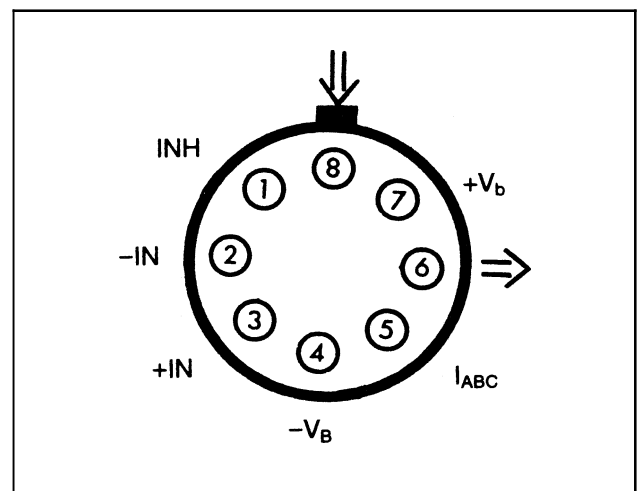


Figuur 10/6.2-19: A → □ omzetter.

-figuur 10/6.2.-19: Driehoek naar sinus omzetter met, na afregeling, een maximale vervorming van 0,37%. De IN₁-ingangen zijn via 100 kΩ weerstanden met de +15 V voeding verbonden, waardoor het stroomverbruik van de differentiële ingangstrap daalt.

CA 3094
vermogens-OTA

OTA met een uitgangstrap die 100 mA stroom kan leveren of opnemen en die voorzien is van een inhibit-ingang.

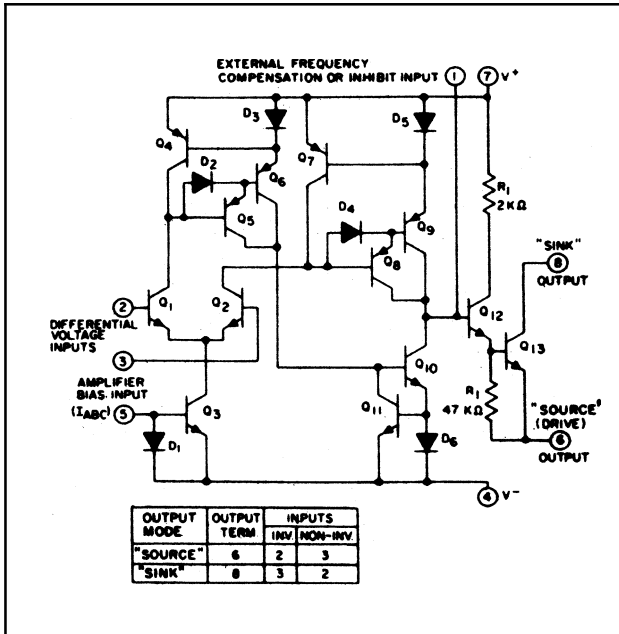


Figuur 10/6.2-20: CA 3094.

Technische gegevens

- fabrikant: RCA
- behuizing: DIL-8, TO-5
- aansluitgegevens: figuur 10/6.2-20
- voedingsspanningen: ±12 V
- maximale ΔU: ±5 V
- maximale I_{ABC}: 2 mA
- maximale spreiding op g 1/1,66
- maximale offset-spanning: 7 mV
- common mode rejection ratio: 110 dB
- slew-rate (gecompenseerdebuffer):

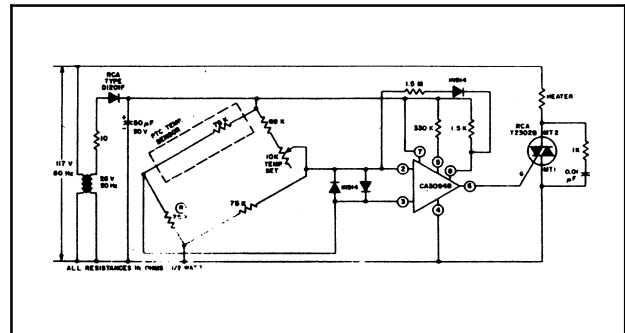
6.2 Type-beschrijving



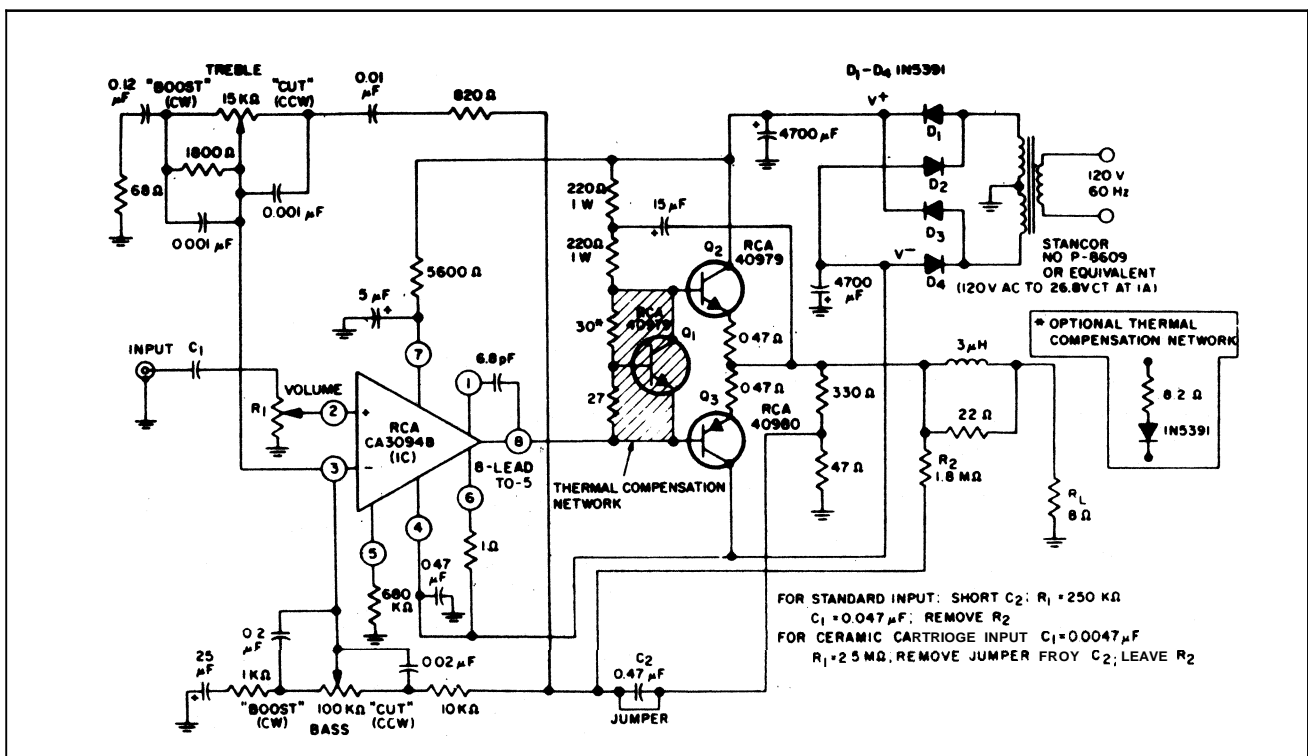
Figuur 1016.2-21: Intern schema.

- 0,7 V/ μ s
- open lus bandbreedte: 4 kHz
- g_m : 1000 \times I_{ABC}

- max. uitgangsvermogen: 0,6 W
 - max. uitgangsstroom:
 - 100 mA gemiddeld
 - 300 mA piek
 - max. spanning over eindtrap: 30 V
 - intern schema: figuur 10/6.2-21.
- Van dit type bestaat een CA 3094 A uitvoering met een maximale voedingsspanning van ± 36 V en een CA 3094 B uitvoering met een maximale voedingsspanning van ± 22 V. De overige gegevens zijn identiek.



Figuur 1016.2-22: Verwarmings-regeling.



Figuur 1016.2-23: LF-eindversterker

6.2 Type-beschrijving**Voorbeeld-schakelingen**

–figuur 10/6.2-22:

Verwarmingsregeling met een PTC-weerstand als sensor en een triac die rechtstreeks uit de uitgang van de OTA gestuurd wordt.

–figuur 10/6.2-23:

LF-eindversterker met een vermogen van 12 W_{eff} , een vervorming van 0,57% en een spanningsversterking van 40 dB voor een luidspreker van 8Ω .

6.2 Type-beschrijving

11

Analoge rekenkundige schakelingen

Inhoud

- 11/1 Logaritmische versterkers
- 11/2 Analoge vermenigvuldigers
- 11/3 Gyatoren
- 11/4 RMS-omzetters
(basiswerk)
- 11/5 Diversen

11/4

RMS-omzeters

Inhoud

1114.1 Achtergrond-informatie

11/4.2 **Type-beschrijving**

AD 636 J	1,0% - 1 MHz
AD 636 K	0,5% - 1 MHz
LH 0091	0,5% - 800 kHz
AD 536 AJ	0,5% - 300 kHz
AD 536 AK	0,2% - 300 kHz
442	0,15% - 8 MHz
AD 637 AJ	0,5% - 8 MHz
AD 637 AK	0,2% - 8 MHz

11/4.1

Achtergrond-informatie

Fysische benadering van de effectieve waarde

Wisselspanningen, al dan niet symmetrisch, al dan niet periodisch, al dan niet gesuperponeerd op een gelijkspanning, hebben één basis-eigenschap gemeen. De momentele grootte van de spanning is niet constant, maar afhankelijk van het moment waarop men de meting uitvoert.

Zuiver sinusoidale symmetrische spanningen kunnen worden gedefinieerd door de maximale waarde U en door de periode τ . Kent men deze twee gegevens, dan kan men wiskundig het verloop van de spanning in functie van de tijd omschrijven door de formule:

$$U_t = U \sin \omega t$$

met

$$\omega = 2 \pi f$$

en

$$f = \frac{1}{\tau}$$

Er bestaan echter in de elektronica-praktijk vele niet sinusoidale wisselspanningen en zelfs niet periodieke signalen, zoals ruis.

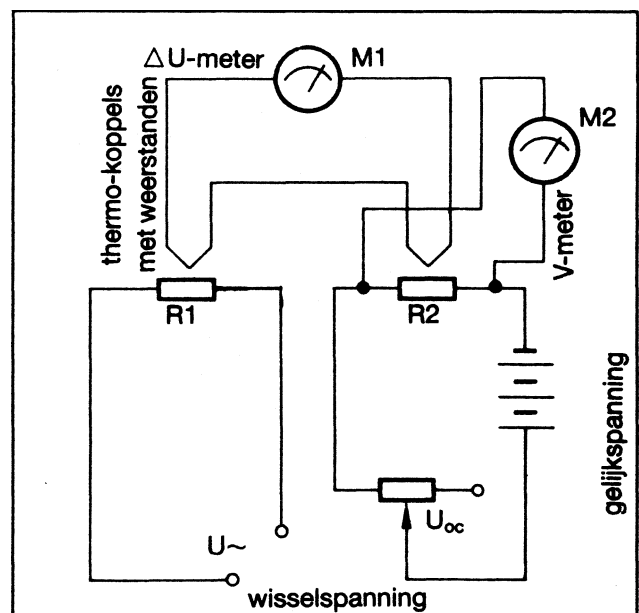
Hoewel het in theorie mogelijk is iedere spanningsvorm vast te leggen in een wiskundige formule middels de theorie van Fourier is toch de behoefte ontstaan de grootte van een willekeurige wisselspanning fysisch tastbaar te maken.

Men heeft gekozen voor het invoeren van de definitie van de effectieve waarde van een wisselspanning.

De effectieve waarde van een wisselspanning is gelijk aan de waarde van een gelijk-

spanning die in een bepaalde zuiver ohmse weerstand hetzelfde thermische vermogen opwekt als de wisselspanning waarvan men de effectieve waarde wil weten.

De basis meetopstelling voor het meten van de effectieve waarde van een wisselspanning is getekend in figuur 11/4.1-1.



Figuur 11/4.1-1: Fysische verklaring van de effectieve waarde van een wisselspanning.

Twee volledig identieke weerstanden $R1$ en $R2$ zijn thermisch gekoppeld aan twee identieke thermo-koppels. De thermo-koppels zijn in serie geschakeld (+ van het ene verbonden met - van het andere) en aangesloten op een gevoelige nul-detector.

De te definiëren wisselspanning wordt aan-

4.1 Achtergrond-informatie

gesloten op de ene weerstand, over de andere weerstand staat een instelbare gelijkspanning. Deze laatste wordt met een zeer nauwkeurige gelijkspanningsmeter gemeten.

De twee spanningen veroorzaken stromen door de weerstanden, het gevolg is dat de weerstanden gaan opwarmen. Men kan de gelijkspanning nu zo afregelen dat beide weerstanden even warm worden (nuldetector op nul) en beide spanningen dus gelijke thermische vermogens opwekken. De effectieve waarde van de te definiëren wisselspanning wordt dan gelijkgesteld aan de gemeten thermisch-equivalente gelijkspanning.

Het belang van de effectieve waarde

De kennis van de effectieve waarde of de 'thermische inhoud' van een niet zuiver sinusoidale wisselspanning is vaak onontbeerlijk. Als voorbeeld kan de manier aangehaald worden waarop men tegenwoordig de gloeidraadspanning van de beeldbuis in televisietoestellen verzorgt. Vroeger gebruikte men daarvoor een dure 6,3 V gloeistroom-trafo. In moderne toestellen wordt de gloeidraadspanning echter gehaald uit de lijn-trafo. Deze trafo levert een alles behalve zuiver sinusvorming signaal met een frequentie van 15.625 Hz. Alleen door het meten van de effectieve waarde van deze pulsen kan men er zeker van zijn dat het thermisch vermogen dat aan de gloeidraad van de beeldbuis wordt aangeboden overeen komt met de thermische capaciteit van een $6,3V_{\text{eff}}$ sinusspanning.

Wiskundige benadering

Wiskundig definiëert men de effectieve waarde van een periodieke grootte als de vierkantswortel uit het gemiddelde van het kwadraat van deze grootte, gemeten over één periode.

Onder formule-vorm:

$$U_{\text{eff}} = \sqrt{\frac{1}{\tau} \int_0^{\tau} E^2(t) dt}$$

Voor zuiver sinusoidale spanningen kan men deze formule herleiden tot:

$$U_{\text{eff}} = \sqrt{\frac{1}{\tau} \int_0^{\tau} U_m^2 \sin^2 \omega t dt}$$

of

$$U_{\text{eff}} = \sqrt{\frac{1}{\tau} U_m^2 \frac{\tau}{2}} = \frac{U_m}{\sqrt{2}} = 0,70711 U_m$$

Voor zuiver sinusoidale signalen kan men een gewone topgelijk-richter gebruiken en de factor 0,0707 invoegen door het aanpassen van de versterking van de schakeling na de detector. Gewone wisselspanningsvoltmeters zijn dan ook geijkt in de effectieve waarde van sinusoidale spanningen.

Het begrip crest-factor

De verhouding 0,70711 tussen de effectieve waarde van een wisselspanningssignaal en de top-waarde geldt alleen voor sinussen.

De verhouding voor alle signaal vormen wordt gegeven door de crest-factor, die wordt gedefinieerd als:

$$C_r = \frac{U_m}{U_{\text{eff}}}$$

Uit deze formule volgt dat de crest-factor van een sinus gelijk is aan 1,414.

Voor een zaagtand is de crest-factor gelijk aan 1,732, voor een mooie symmetrische blok 1.

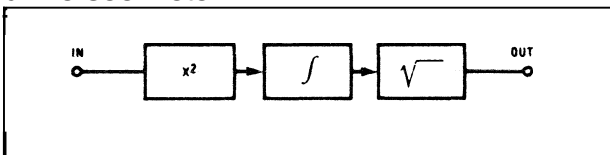
RMS-omzeters

RMS-omzeters zijn geïntegreerde schakelingen die de echte effectieve waarde berekenen van periodieke wisselspanningen. In principe zetten deze schakelingen de wiskundige effectieve waarde uitdrukking om in een elektrisch analoog.

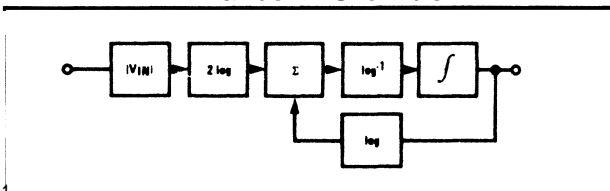
In principe zou men het schema van figuur 11/41-2 kunnen toepassen, waarbij het signaal eerst wordt gekwadrateerd, het resultaat geïntegreerd en er tot slot de vierkantswortel van wordt berekend. Aan deze methode kleven echter enige praktische bezwaren en vandaar dat alle true-RMS omzeters werken volgens het blokschema van figuur 11/41-3. Het kwadrateren en worteltrekken worden met behulp van enige logaritmische netwerken uitgevoerd, die tamelijk eenvoudig zijn te integreren.

4.1 Achtergrond-informatie

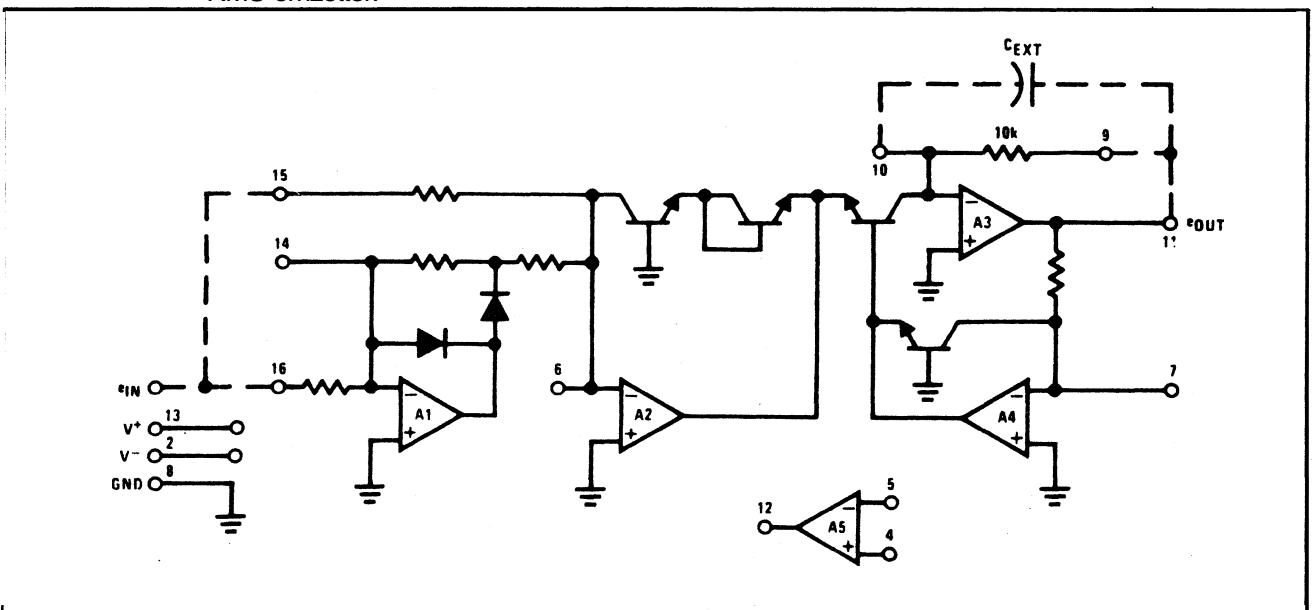
Het blokschema kan tot een (vereenvoudigd) schema vertaald worden volgens figuur 11/4.1-4. Het blokje $|U_{in}|$ wordt uitgevoerd met een rond A1 opgebouwde gelijkrichter, A2 vormt de dubbele log-functie en A3 en A4 de geïnverteerde log-functie en de terugkoppeling. Bij sommige typen is een extra operationele versterker ingebouwd, die kan worden gebruikt voor het samenstellen van een afvlakfilter of als buffer aan de ingang. Uit de structuur van het IC volgt immers zeer duidelijk dat de ingangsweerstand vrij laag is hetgeen tot problemen kan leiden als met de omzetter gebruikt als RMS-gelijkrichter in een digitale universeelmeter.



Figuur IIM.1-2: Principiële elektronische vertaling van de RMS-formule.



Figuur 11/4.1-3: Praktisch blokschema van een RMS-omzetter.



Figuur 11/4.1-4: Basis-schema van een RMS-omzetter.

Uit het blokschema kan men afleiden dat er in de schakeling een spanning ontstaat, die zich logaritmisch verhoudt tot de ingangsspanning. Van dit gegeven wordt door enige fabrikanten dankbaar gebruik gemaakt om het IC te voorzien van een zogenoemde dB-uitgang. Op deze uitgang ontstaat een gelijkspanning waarvan de waarde verdubbelt voor iedere decadische stijging van de ingangsspanning. Men kan deze uitgang aansluiten op enige extra onderdelen en de RMS-omzetter gebruiken als echte decibel-meter.

Eigenschappen van RMS-omzetters

De ideale RMS-omzetter heeft een oneindig grote bandbreedte, geen lineariteitsfouten en een nauwkeurigheid die onafhankelijk is van de crest-factor van het ingangssignaal. Praktische schakelingen voldoen uiteraard niet aan dit ideaal. De meest belangrijke eigenschappen die iets zeggen over de kwaliteit van de schakeling zijn:

– de nauwkeurigheid en lineariteit:

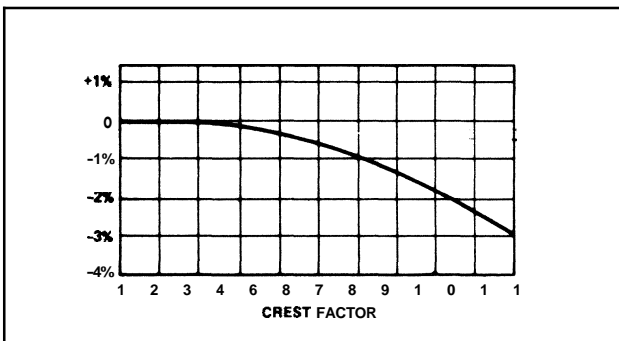
Ook omzetting-fout genoemd, geeft aan hoe de reële uitgangsspanning zich verhoudt tot de theoretisch berekende. De meeste IC's worden tijdens de fabricage door laser-trim-

4.1 Achtergrond-informatie

ming afgeregeld op een gespecificeerde nauwkeurigheid. De nauwkeurigheid wordt meestal opgegeven door de combinatie van een vast aantal mV's offset en een procentuele fout op de omzetting: bijvoorbeeld $20 \text{ mV} \pm 0,5\%$. Zowel de offset als de omzettingfout kunnen door externe compensatie- en afregel-schakelingen verkleind worden.

– de invloed van de crest-factor:

De meeste periodieke signalen hebben een crest-factor tussen de 1 en 2. Deze veroorzaken geen extra fouten. Hoe groter de crest-factor echter wordt, hoe groter de onnauwkeurigheid van de omzetting. Signalen met crest-factoren tot 10 komen bijvoorbeeld voor in geschakelde voedingen en triac-gestuurde wisselspanningsbelastingen. Figuur 11/4.1-5 geeft het verband tussen de crest-factor van hetingangssignaal en de stijging van de onnauwkeurigheid bij een typische RMS-omzetter.



Figuur 11/4.1-5: Invloed van de crest-factor op de nauwkeurigheid.

– bandbreedte:

De bandbreedte van de schakeling wordt aan de lage kant begrensd door de waarde van de afvlak-condensator die men over de uitgang moet schakelen (C_{ext} in figuur 11/4.1-4) en aan de hoge kant door de interne schakelingen van het IC.

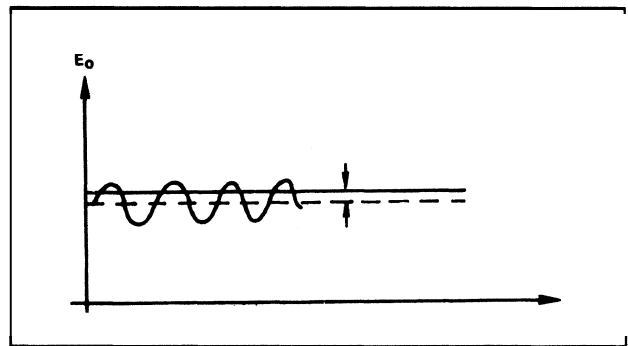
De tijdconstante van het RC-filter moet minstens 10 keer groter zijn dan de periode van het signaal met de laagste frequentie die men wil meten.

Aan de hoge kant wordt de grensfrequentie op verschillende manieren gedefinieerd.

Soms neemt men namelijk het -3 dB punt als grens, soms de frequentie waarbij de fout op de uitgang tot 1% is gestegen. Beide gegevens zijn bovendien nog afhankelijk van de grootte van hetingangssignaal.

Uitgangsfitering

Een RMS-omzetter berekent de effectieve waarde van deingangswisselspanning. Op de uitgang zal men echter een rimpel aantreffen met de dubbele signaal-frequentie en een kleine DC-afwijking. In figuur 11/4.1-6 is de ideale effectieve waarde voorgesteld door de volle lijn, de DC-afwijking door het verschil tussen de volle lijn en de gestippelde en de rimpel door de sinus-kurve.



Figuur 11/4.1-6: Gelijkspanningsdrift en wisselspanningsrimpel op de uitgang.

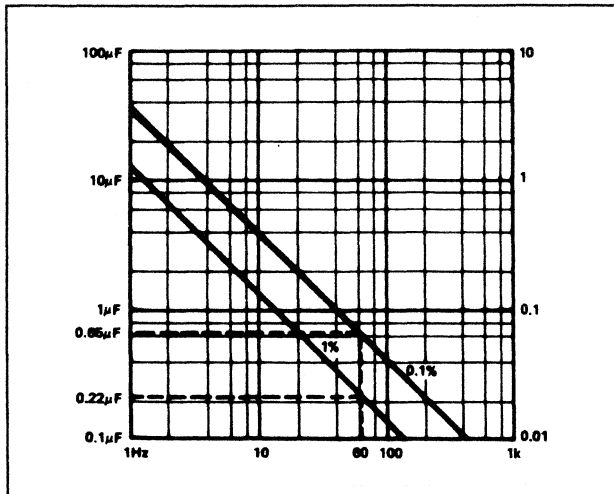
De DC-fout is afhankelijk van de signaal-frequentie en van de waarde van de afvlak-condensator C_{ext} . Uit figuur 11/4.1-7 kan men de minimale waarde voor C_{ext} afleiden in functie van de frequentie en voor fouten van 0,1 en 1%.

Uit deze grafiek volgt voor 60 Hz een waarde van $0,66 \mu\text{F}$ voor een fout van 0,1% en een minimale waarde van $0,22 \mu\text{F}$ als een DC-fout van 1% toelaatbaar is.

De rimpel kan worden gereduceerd door het vergroten van de waarde van C_{ext} . Een tienvoudige vergroting van deze condensator heeft een tien keer kleinere rimpel tot gevolg. Hoe groter deze condensator, hoe trager de schakeling zal reageren op plotse spannings-sprongen aan de ingang. De rechter as van de

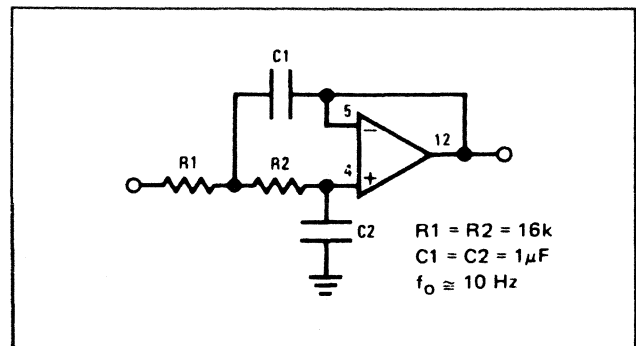
4.1 Achtergrond-informatie

grafiek in figuur 11/4.1-7 geeft de reactie-tijd in seconde tot 99% van de eindwaarde,



Figuur 11/4.1-7: Invloed van de waarde van C_{ext} op de DC-drift.

Een veel beter systeem is de omzetter af te sluiten met een actief laagdoorlaat-filter. Dit filter kan volgens het schema van figuur 11/4.1-8 samengesteld worden rond de extra operationele versterker in het IC.



Figuur 11/4.1-8: Tweede orde laagdoorlaatfilter.

11/4.2

Type-beschrijving

AD 636 J**1,0% - 1 MHz**

Low cost RMS-omzetter vooringangsspanningen tot 200 mV, intern laser-getrimd tot op een nauwkeurigheid van 1,0%, met een -3 dB bandbreedte van 1 MHz en een dB-uitgang over vijf decaden.

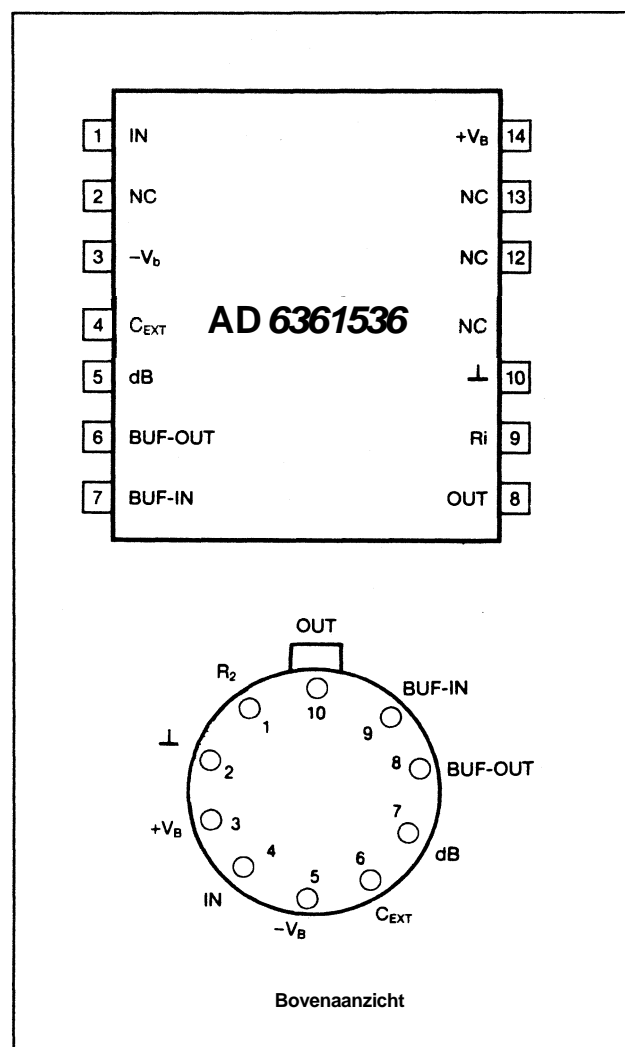
Technische gegevens

- fabrikant: Analog Devices
- behuizing: DIL-14, TO-100
- aansluitgegevens: figuur 11/4.2-1
- voedingsspanningen: $\pm 2,5$ tot ± 12 V
- eigen nauwkeurigheid: $\pm 0,5$ mV $\pm 1,0\%$
- externe ijking tot: $\pm 0,3$ mV $\pm 0,3\%$
- bandbreedte:
 - 10 mV in, 1% fout: 12 kHz
 - 100 mV in, 1% fout: 80 kHz
 - 200 mV in, 1% fout: 130 kHz
 - 10 mV in, -3 dB fout: 80 kHz
 - 100 mV in, -3 dB fout: 800 kHz
 - 200 mV in, -3 dB fout: 1,3 MHz
- invloed crest-factor op nauwkeurigheid:
 - $C_r = 3 \rightarrow -0,2\%$
 - $C_r = 6 \rightarrow -0,5\%$
- ingangs-weerstand: 6,7 k Ω
- max.ingangsspanning: ± 5 V
- dB-uitgang: -3 mV/dB
- dB-fout: $\pm 0,5$ dB ($7 \text{ mV} < U_{in} < 300 \text{ mV}$)
- dB temp-coëf: $+0,3\%/^{\circ}\text{C}$
- intern blokschema: figuur 11/4.2-2

Voorbeeld-schakelingen

- figuur 11/4.2-3:

Standaard-schakeling voor het berekenen van de effectieve waarde van AC + DC signalen waarbij genoeg wordt genomen met



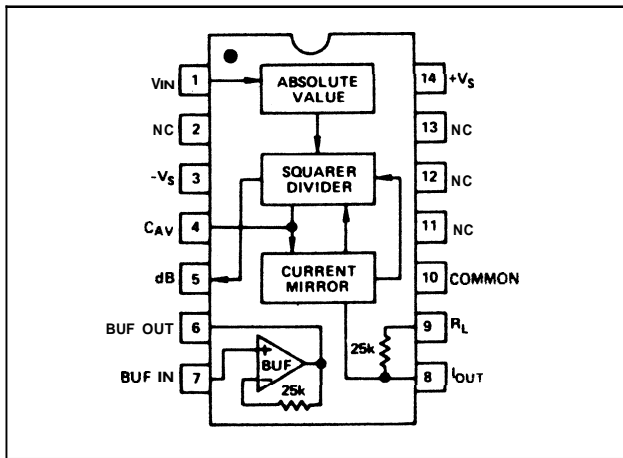
Figuur 11/4.2-1: AD 636 J/K.

de interne nauwkeurigheid en offset-compensatie. Wil men alleen wisselspanningssignalen toelaten, dan moet tussen de ingang en pen 1 een niet-gepoolde condensator

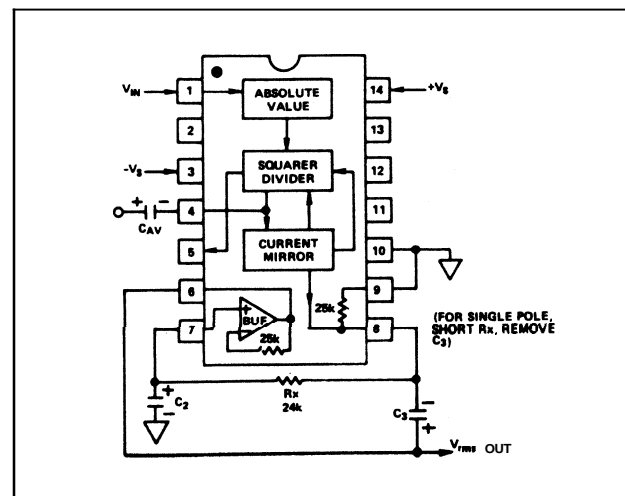
4.2 Type-beschrijving

tor van minimaal 3,3 μF worden opgenomen. De condensator C_F kan worden toegevoegd als extra rimpel-onderdrukker.

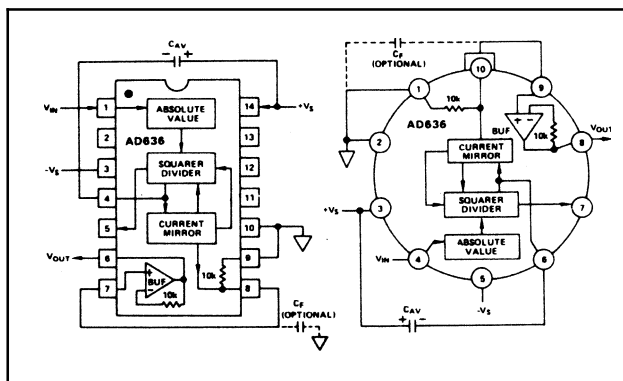
– figuur 11/4.2-4: Schakeling voor maximale nauwkeurigheid met extra extern aangebrachte instelpotentio-meters voor het compenseren van de offset en de omzettings-fout. Afregel-procédure: verbindt de ingang met de massa en verdraai R4 tot 0 V op de uitgang. Zet op de ingang een sinusvormige wisselspanning van precies 200 mV effectief en 1 kHz en regel R2 af op 200 mV gelijkspanning op de uitgang.



Figuur 1114.2-2: Intern blokschema AD 636 J/K.

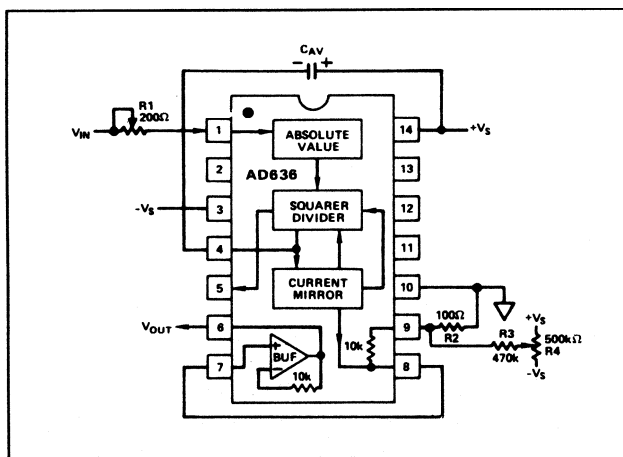


Figuur 1114.2-5: Extern tweede orde filter.



Figuur 11/4.2-3: Basis-schakeling.

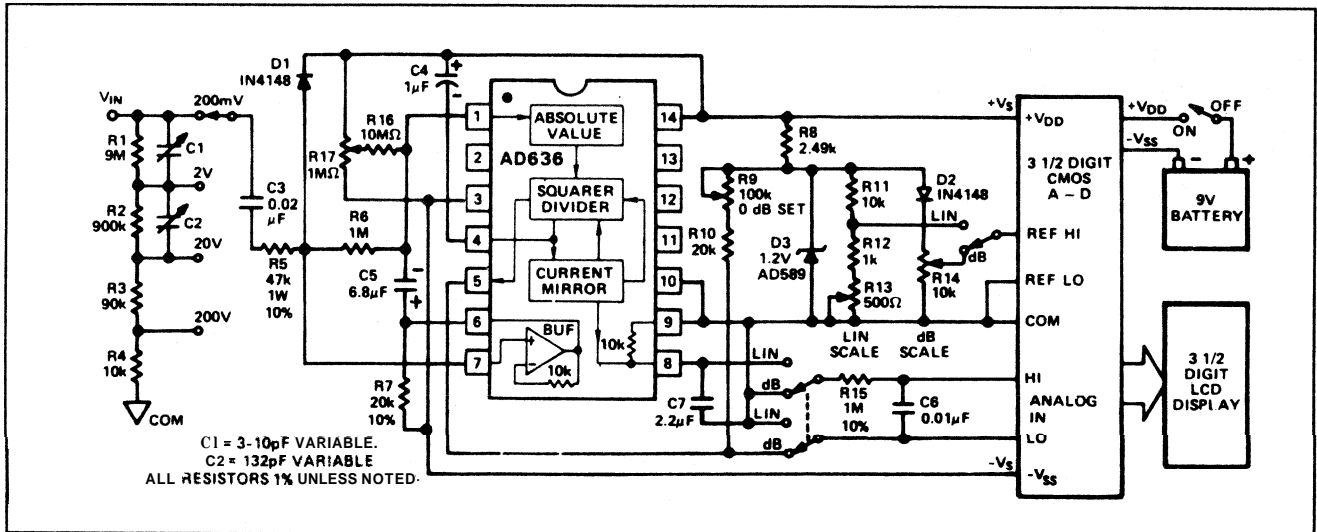
– figuur 11/4.2-5: Reductie van de rimpel met behoud van snelle respons door het opbouwen van een tweede-orde laagdoorlaatfilter rond de buffer-op-amp.
 – figuur 11/4.2-6: Volledig schema van een dB/RMS digitale universeelmeter met ingangsimpedantie van 10 $\text{M}\Omega$ en meetbereiken van 200 mV, 2 V, 20 V en 200 V effectief en 50 dB logaritmis.



Figuur 1114.2-4: Externe ijking en compensatie.

De ingang is capacitef gekoppeld met de buffer-op-amp van de AD 636, zodat de lage ingangsweerstand van de RMS-omzetter de hoogimpedante ingangsdeler niet kan belasten. Een 1,2 V spanningsreferentie wordt gebruikt voor het generen van een stabiele 100 mV referentie voor de $3\frac{1}{2}$ decade ADC in de lineaire mode. In de log-mode wordt een siliciumdiode 1 N 4148 in serie opgenomen als temperatuurs-compensatie van de dB-uitgang. De meter wordt afgeregeld door eerst

4.2 Type-beschrijving



Figuur 11/4.2-6: RMS/dB digitale meter.

de offset weg te regelen met R17 (uitlezing 0000) en nadien R13 voor volle schaal met $200\text{ mV}_{\text{eff}}$ op de ingang. Met R9 kan men het gewenste 0 dB referentie-punt instellen, met R14 de omzettingfactor afregelen op 10 mV/dB .

AD 636 K

0,5% - 1 MHz

Vergelijkbaar met AD 636 J, echter intern afgeregeld op een maximale fout van 0,5%.

Technische gegevens

Zie AD 636 J behalve:

- eigen nauwkeurigheid: $\pm 0,2\text{ mV} \pm 0,5\%$
- externe ijking tot: $\pm 0,1\text{ mV} \pm 0,2\%$
- dB-fout: $\pm 0,2\text{ dB}$ ($7\text{ mV} < U_{\text{in}} < 300\text{ mV}$)

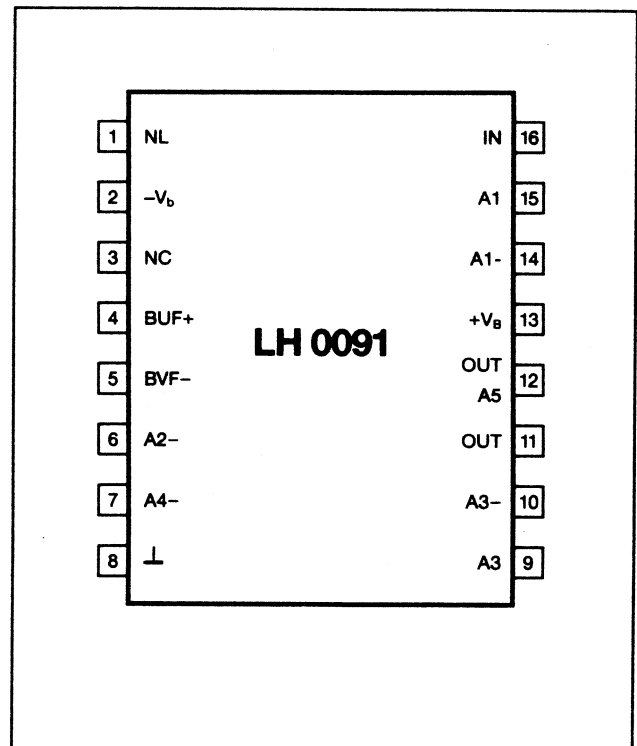
LH 0091

0,5% - 800 kHz

Intern afgeregeld op 0,5% vooringangsspanningen tot 11 V top-tot-top en -3 dB bandbreedte van 800 kHz.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-16
- aansluitgegevens: figuur 11/4.2-7
- voedingsspanningen: k 5 tot k 22 V
- eigen nauwkeurigheid: $\pm 0,2\text{ mV} \pm 0,5\%$
- externe ijking tot: $\pm 0,5\text{ mV} \pm 0,05\%$

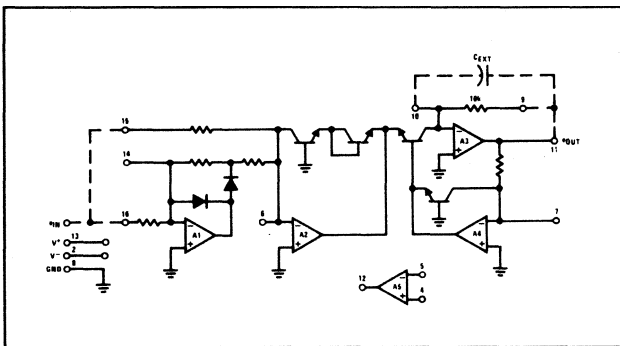


Figuur 11/4.2-7: LH 0091

- bandbreedte:
 - 100 mV in , 1% fout: 50 kHz
 - 700 mV in , 1% fout: 75 kHz
 - 7 V in , 1% fout: 200 kHz
 - 100 mV in , -3 dB fout: 800 kHz
 - 700 mV in , -3 dB fout: 1,5 MHz

4.2 Type-beschrijving

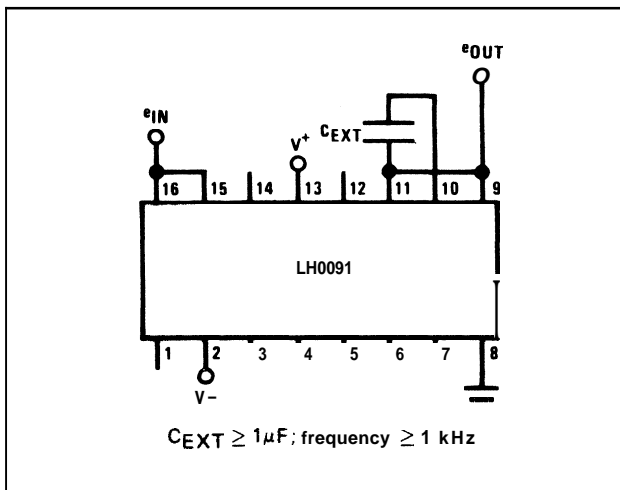
- 7 Vin, 1% fout: 200 kHz
- invloed crest-factor: met speciale externe schakeling geen invloed tot $C_r = 10$
- ingangs-weerstand: $5\text{ k}\Omega$
- max.ingangsspanning: 1-11 V top-tot-top
- intern blokschema: figuur 11/4.2-8.



Figuur 1114.2-8: Intern blokschema.

Voorbeeld-schakelingen

- figuur 11/4.2-9:

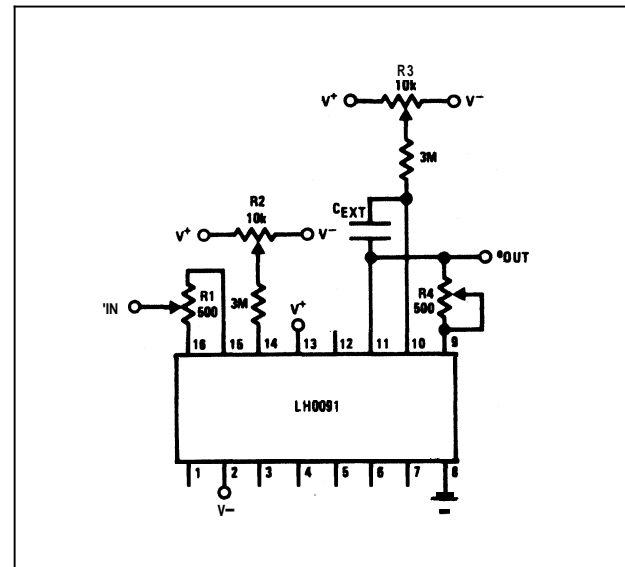


Figuur 1114.2-9: Basis-schakeling.

Basis-schema zonder externe offset-compensatie en ijking

- figuur 11/4.2-10:

Externe trimmers voor nauwkeurigheid van $\pm 0,5\text{ mV} \pm 0,05\%$ vooringangsspanningen tussen 50 mV en 10 V top-tot-top.



Figuur 1114.2-10: Externe ijking en compensatie.

Afregel-procedure:

- 50 mV DC op de ingang, noteer uitgangsspanning;
- -50 mV DC op de ingang, regel R2 af op identieke uitgang;
- 50 mV DC op ingang, regel R3 af op 50 mV uitgang;
- -50 mV DC op ingang, regel R2 af op 50 mV uitgang;
- afwisselend + en - 10 V DC op de ingang, regel R1 af op identieke uitgangsspanningen (niet per definitie 10 V!);
- 10 V DC op de ingang, regel R4 af op 10 V op uitgang;
- herhaal de beschreven procedure enige malen.
- figuur 11/4.2-11:

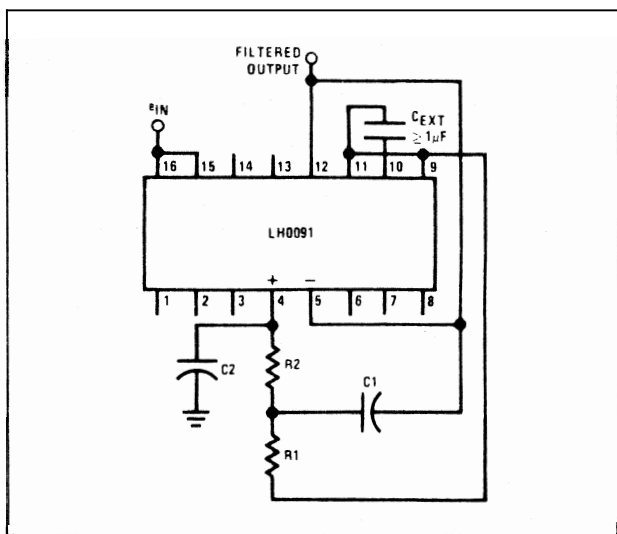
Toepassing van de ingebouwde operationele versterker als tweede orde laagdoorlaatfilter voor het reduceren van de rimpel met behoud van snelle reactie-tijd.

- figuur 11/4.2-12:

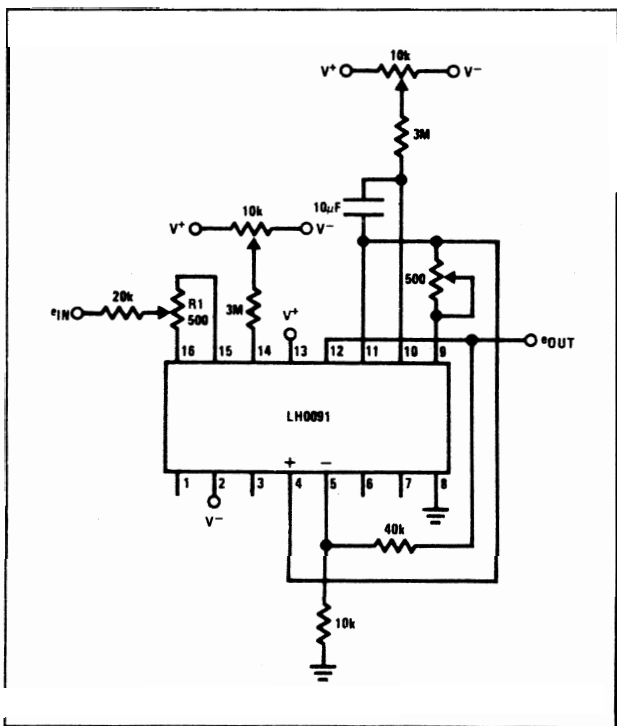
Speciale schakeling voor het verwerken van signalen met een crest-factor van meer dan 2. De ingangsstroom wordt door het toevoegen van de ingangswaerstand van $20\text{ k}\Omega$ met een factor 5 gereduceerd, de uitgang op-amp kan als $\times 5$ versterker worden geschakeld voor

4.2 Type-beschrijving

het compenseren van deze verzwakking.



Figuur 11/4.2-11: Uitgang met tweede orde filter.



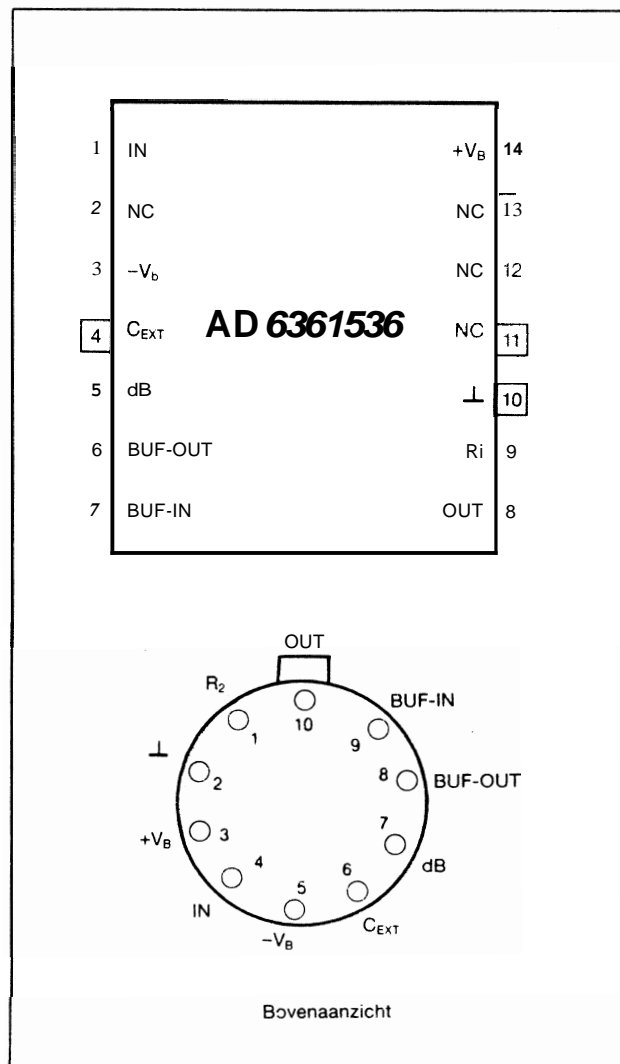
Figuur 11/4.2-12: Schakeling voor signalen met grote crest-factor.

AD 536 AJ
0,5% - 300 kHz

RMS-omzetter tot ingangsspanningen van $7V_{eff}$ met een dB-uitgang over zes decaden.

Technische gegevens

- fabrikant: Analog Devices
- behuizing: DIL-14, TO-100
- aansluitgegevens: figuur 11/4.2-13
- voedingsspanningen: k 3 tot $\pm 18V$
- eigen nauwkeurigheid: $\pm 5 mV \pm 0,5\%$
- externe ijking tot: $\pm 3 mV \pm 0,3\%$

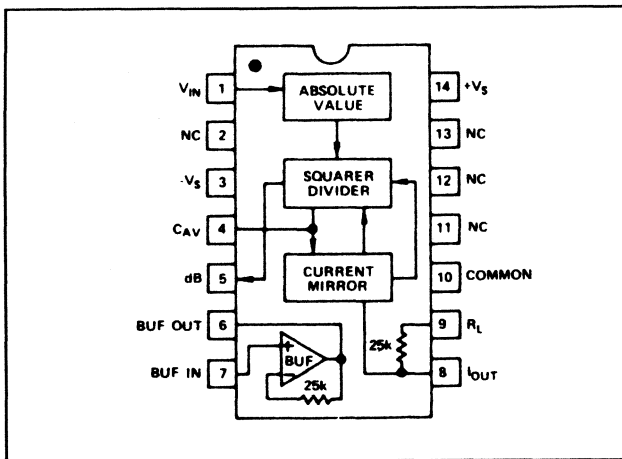


Figuur 11/4.2-13: AD 536 AJ/AK.

- bandbreedte:
 - 100 mV in, 1% fout: 6 kHz
 - 1 V in, 1% fout: 40 kHz
 - 7 V in, 1% fout: 100 kHz
 - 100 mV in, -3 dB fout: 50 kHz
 - 1 V in, -3 dB fout: 300 kHz
 - 7 V in, -3 dB fout: 2 MHz

4.2 Type-beschrijving

- invloed crest-factor op nauwkeurigheid:
 - $C_r = 3 \rightarrow -0,1\%$
 - $C_r = 7 \rightarrow -1\%$
- ingangs-weerstand: $16,7 \text{ k}\Omega$
- max.ingangsspanning: $\pm 20 \text{ V}$
- dB-uitgang: -3 mV/dB
- dB-fout: $\pm 0,5 \text{ dB}$ ($7 \text{ mV} < U_{in} < 7 \text{ V}$)
- dB temp-coëf: $-0,3\%/^\circ\text{C}$
- intern blokschema: figuur 11/4.2-14



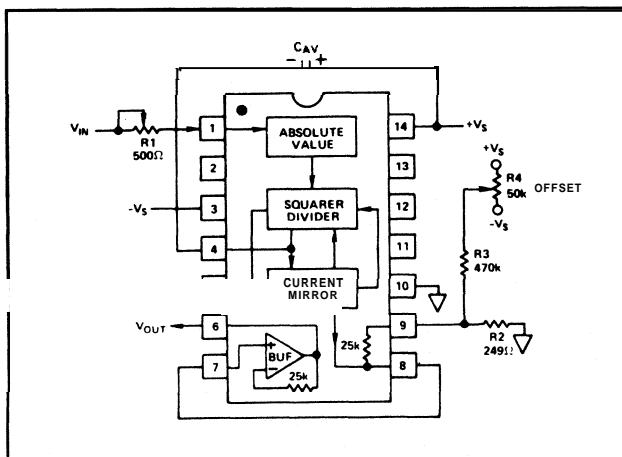
Figuur 11/4.2-14: Intern blokschema.

Voorbeeld-schakelingen

- figuur 11/4.2-15:

Externe trimmers voor het ijken van de omzetter tot op $\pm 0,3\%$.

Afregel-procedure: Ingang aan massa, regel R4 af tot 0 V op de uitgang. Zet 1,000 V DC op de ingang, regel R1 af tot 1,000 V op de uitgang.

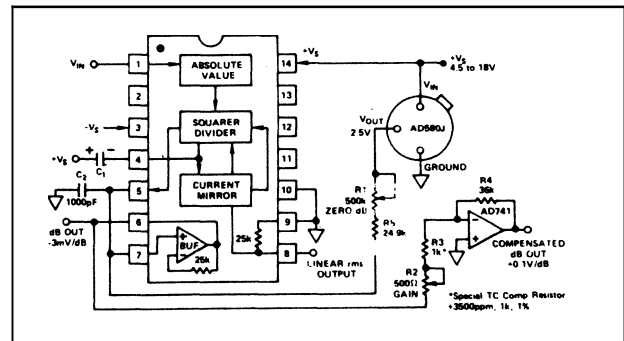


Figuur 11/4.2-15: Externe ijking en compensatie.

- figuur 11/4.2-16:

Schakeling uitgebreid met dB-uitgang. Met R1 kan men het referentie nulpunt van de dB-schaal instellen, de externe operationele versterker verhoogt de omzetting-factor tot $0,1 \text{ V/dB}$. Afregel-procedure:

Zet 1,00 VDC op de ingang, regel R1 af op 0 V op de dB-uitgang. Zet 100 mV DC op de ingang, regel R2 tot $-2,00 \text{ V}$ op de uitgang. De temperatuurs-drift van de omzetter wordt gecompenseerd door een weerstand R3 met gedefinieerde temperatuurs-coëfficiënt.



Figuur 11/4.2-16: dB-uitgangsschakeling.

AD 536 AK 0,2% - 300 kHz

Geselecteerde versie van de AD 536 AJ.

Technische gegevens

Zie AD 536 AJ behalve:

- eigen nauwkeurigheid: $k 2 \text{ mV} \pm 0,2\%$
- externe ijking tot: $k 2 \text{ mV} \pm 0,1\%$
- -dB-fout: $\pm 0,2 \text{ dB}$ ($7 \text{ mV} < U_{in} < 7 \text{ V}$)

442 0,15% - 8 MHz

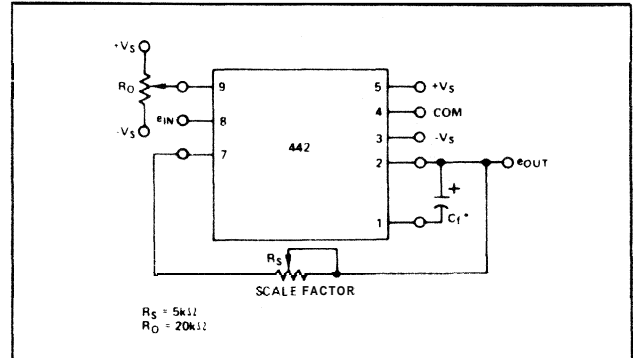
Professionele RMS-converter met gegarandeerde fout van minder dan $\pm 1\%$ tot 800 kHz en extreem lage drift van $\pm 35 \mu\text{V} \pm 0,01\%$. Af te regelen tot $\pm 1 \text{ mV} \pm 0,05\%$.

Technische gegevens

- fabrikant: Analog Devices
- behuizing: module, zie figuur 11/4.2-17
- aansluitgegevens: figuur 11/4.2-18
- voedingsspanningen: ± 6 tot $\pm 18 \text{ V}$
- eigen nauwkeurigheid: $\pm 2 \text{ mV} \pm 0,15\%$

4.2 Type-beschrijving

- externe ijking tot. $\pm 11, V \pm 0,05\%$
- bandbreedte:
 - 100 mV in, 1% fout: 80 kHz
 - 1 V in, 1% fout: 800 kHz
 - 7 V in, 1% fout: 500 kHz
 - 100 mV in, -3 dB fout: 2 MHz
 - 1 V in, -3 dB fout: 7 MHz
 - 2 V in, -3 dB fout: 8 MHz
- invloed crest-factor op nauwkeurigheid:
 - $C_r = 7 \rightarrow \pm 0,2\%$
 - $C_r = 10 \rightarrow \pm 0,5\%$
- ingangsweerstand: 2,5 k Ω
- max.ingangsspanning: $\pm 10 V$
- uitgangsweerstand: 0,1 R



Figuur 1114.2-19: Basis-schema met externe ijking en compensatie.

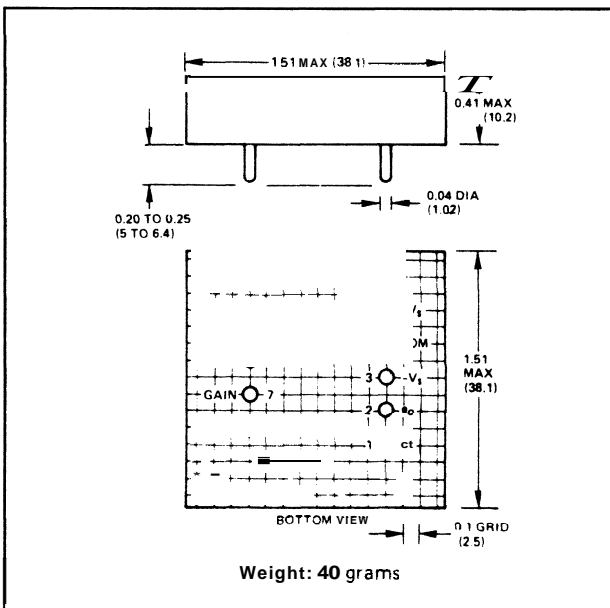
AD 637 AJ
0,5% - 8 MHz

Kwaliteits RMS-omzetter met zeer grote bandbreedte en dB-uitgang. Dit IC heeft een chip-select input, waarmee men de chip kan uitschakelen ($Z_O = \infty$, ruststroom ongeveer 350 μA) en de mogelijkheid wordt geboden diverse identieke schakelingen parallel te schakelen. De schakeling heeft een extra zogenaamde 'denominator'-ingang, die de werking van de omzetter beïnvloedt volgens de wet:

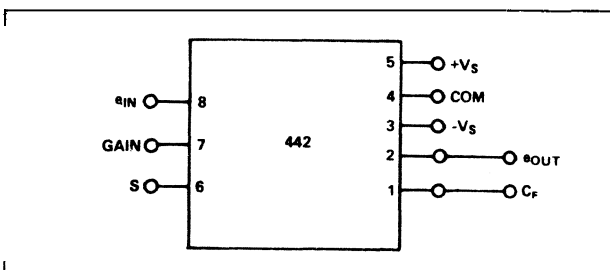
$$U_{uit} = \frac{V_{in}^2}{\sim DEN}$$

Technische gegevens

- fabrikant: Analog Devices
- behuizing: DIL-14
- aansluitgegevens: figuur 11/4.2-20
- voedingsspanningen: ± 3 tot $\pm 18 V$
- eigen nauwkeurigheid: $\pm 1 mV \pm 0,5\%$
- externe ijking tot: $\pm 0,5 mV \pm 0,1\%$
- bandbreedte:
 - 20 mV in, 1% fout: 11 kHz
 - 200 mV in, 1% fout: 66 kHz
 - 2 V in, 1% fout: 97 kHz
 - 20 mV in, -3 dB fout: 150 kHz
 - 200 mV in, -3 dB fout: 1 MHz
 - 2 V in, -3 dB fout: 8 MHz
- invloed crest-factor op nauwkeurigheid:
 - $C_r = 3 \rightarrow \pm 0,1\%$
 - $C_r = 10 \rightarrow \pm 1,0\%$
- ingangsweerstand: 8 k Ω
- max.ingangsspanning: F 15 V



Figuur 1114.2-17: 442-behuizing.



Figuur 1114.2-18: Aansluitgegevens 442.

Voorbeeldschakeling

Figuur 11/4.2-19 geeft het basis-schema met externe ijking en offset-compensatie.

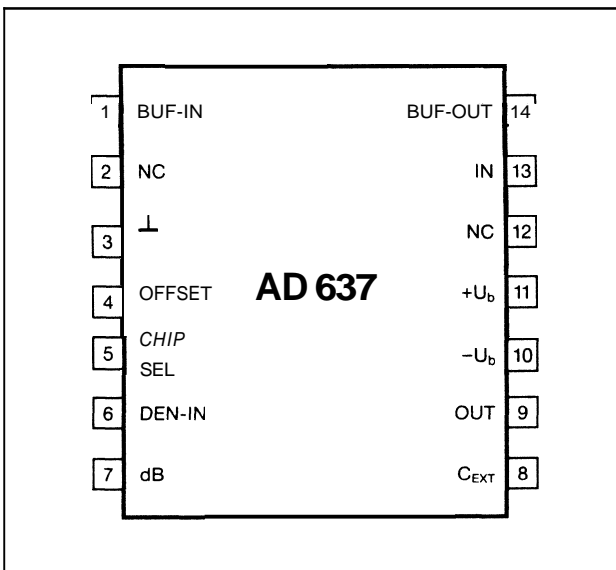
4.2 Type-beschrijving

- uitgangs-impedantie: $0,5\Omega$ 'H', $100\text{ k}\Omega$ 'L'
- dB-uitgang: -3 mV/dB
- dB-fout: $\pm 1\text{ dB}$ ($7\text{ mV} < U_{in} < 7\text{ V}$)
- DEN-ingangsspanning: 0 tot 2 V
- DEN-ingangsweerstand: $25\text{ k}\Omega$
- chip-select: ON \rightarrow open
OFF \rightarrow $< 0,2\text{ V}$
- intern blokschema: figuur 1114.2-21

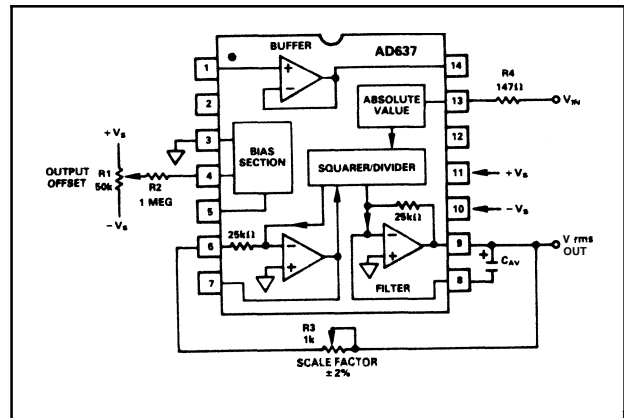
in, de op-amp voert de omzettingfactor op tot $+100\text{ mV/dB}$.

Afregel-procedure:

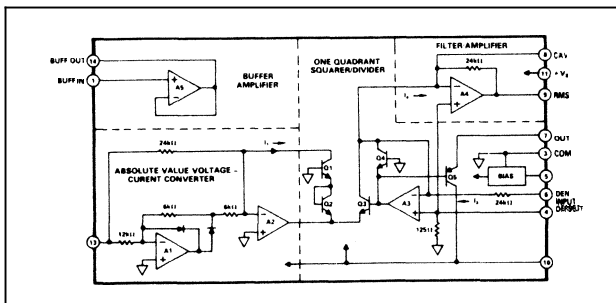
Zet $1,000\text{ V DC}$ op ingang en regel R1 af op 0 V op de uitgang. Zet 100 mV DC op ingang en regel R2 af op $2,00\text{ V}$ op uitgang.



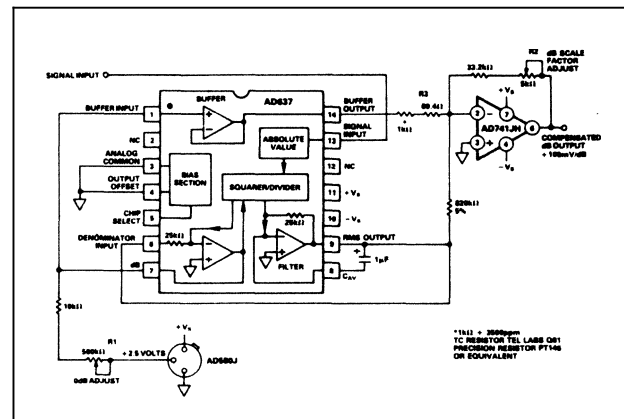
Figuur 1114.2-20: AD 637 AJ/AK.



Figuur 11/4.2-22: Externe ijking en compensatie.



Figuur 1114.2-21: Intern blokschema.



Figuur 11/4.2-23: dB-uitgangsschakeling.

Voorbeeld-schakelingen

- figuur 11/4.2-22: Externe afregeling en offset-compensatie. Regel R1 af op 0 V op uitgang met 0 V aan ingang, zet $1,000\text{ V DC}$ op ingang en regel R3 af op $1,000\text{ V}$ op uitgang.
- figuur 11/4.2-23: Externe schakeling voor dB-uitgang. Met R1 stelt men het gewenste 0 dB referentie-punt

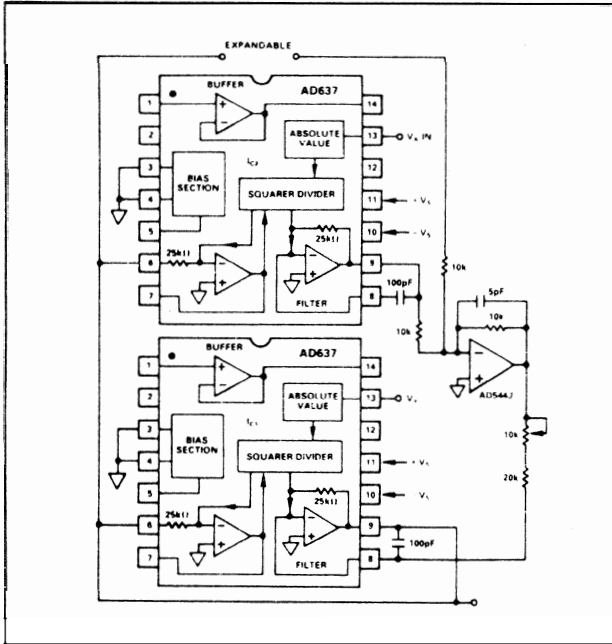
- figuur 1114.2-24: Vector-rekenen met diverse parallel geschakelde AD 637's.

De uitgangsspanning wordt gegeven door:

$$U_{uit} = \sqrt{U_x^2 + U_y^2}$$

De schakeling kan worden uitgebreid door meerdere IC's parallel te schakelen met ieder een weerstand van $10\text{ k}\Omega$ naar het sommeer-punt van de op-amp.

4.2 Type-beschrijving



Figuur 11/4.2-24: Vector-schakeling.

AD 637 AK

0,2-% - 8 MHz

Geselecteerde versie van de AD 637 AJ.

Technische gegevens

Zie AD 637 AJ behalve:

- eigen nauwkeurigheid: $\pm 0,5 \text{ mV} \pm 0,2\%$
- externe ijking tot: $\pm 0,25 \text{ mV} \pm 0,05\%$

4.2 Type-beschrijving

12

Analooq naar digitaal en digitaal naar analooq omzettera

Inhoud

- 12/1** Eigenschappen en algemene voorbeelden ADC's en DAC's
- 12/2** Comparatoren
- 12/3** Analooq naar digitaal omzettera, binaire uitgangen
- 12/4** Analooq naar digitaal omzettera, zeven-segments uitgangen
(aanvullingen 1 + 2 + 3)
- 12/5** Successive approximation registers (SAR's)
- 12/6** Sample and hold schakelingen
- 12/7** Digitaal naar analooq omzettera
- 12/8** Flash-omzettera
(aanvulling 4 + 5)
- 12/9** Delta-modulatora
- 12/10** Frequentie naar spanning en spanning naar frequentie omzettera
- 12/11** Data acquisitie systema
- 12/12** Diversa

Deel 12: Analooq naar digitaal en digitaal naar analooq omzettaars

12/4

Analoog naar digitaal omzetters, zeven-segments uitgangen

Inhoud

12/4.1 Achtergrond-informatie (aanvulling 1)

12/4.2 Type-beschrijving resolutie tot ± 999 (aanvulling 1)

CA3161/3162 E	-99 tot +999	LED INT
TL 502/505 C	± 999	LED INT

12/4.3 Type-beschrijving resolutie tot ± 1999 (aanvulling 2)

LD 110/111 A	EXT DRIVE
LD 110/111	EXT DRIVE
ICL 7106	LCD INT
ICL 7107	LED INT
ICL 7116	LCD INT met HOLD
ICL 7117	LED INT met HOLD
ICL 7126	LCD INT, laag vermogen
ICL 7136	LCD INT, verbeterde uitvoering 7126
ICL 7137	LED INT, verbeterde uitvoering 7107
MP 7138	EXT DRIVE met HOLD
ICL 805217101	EXT DRIVE met START en BUSY
ICL 805218053	EXT DRIVE
TSC 805	LCD INT, auto-range universeel meter
TSC 815	LCD INT, idem met HOLD
TSC 8750	EXT DRIVE
TSC 8751	EXT DRIVE
TSC 14433	EXT DRIVE
TSC 14433 A	EXT DRIVE
TSC 14433 B	EXT DRIVE
MC 1405114435	EXT DRIVE
MC 14433	EXT DRIVE

Inhoud

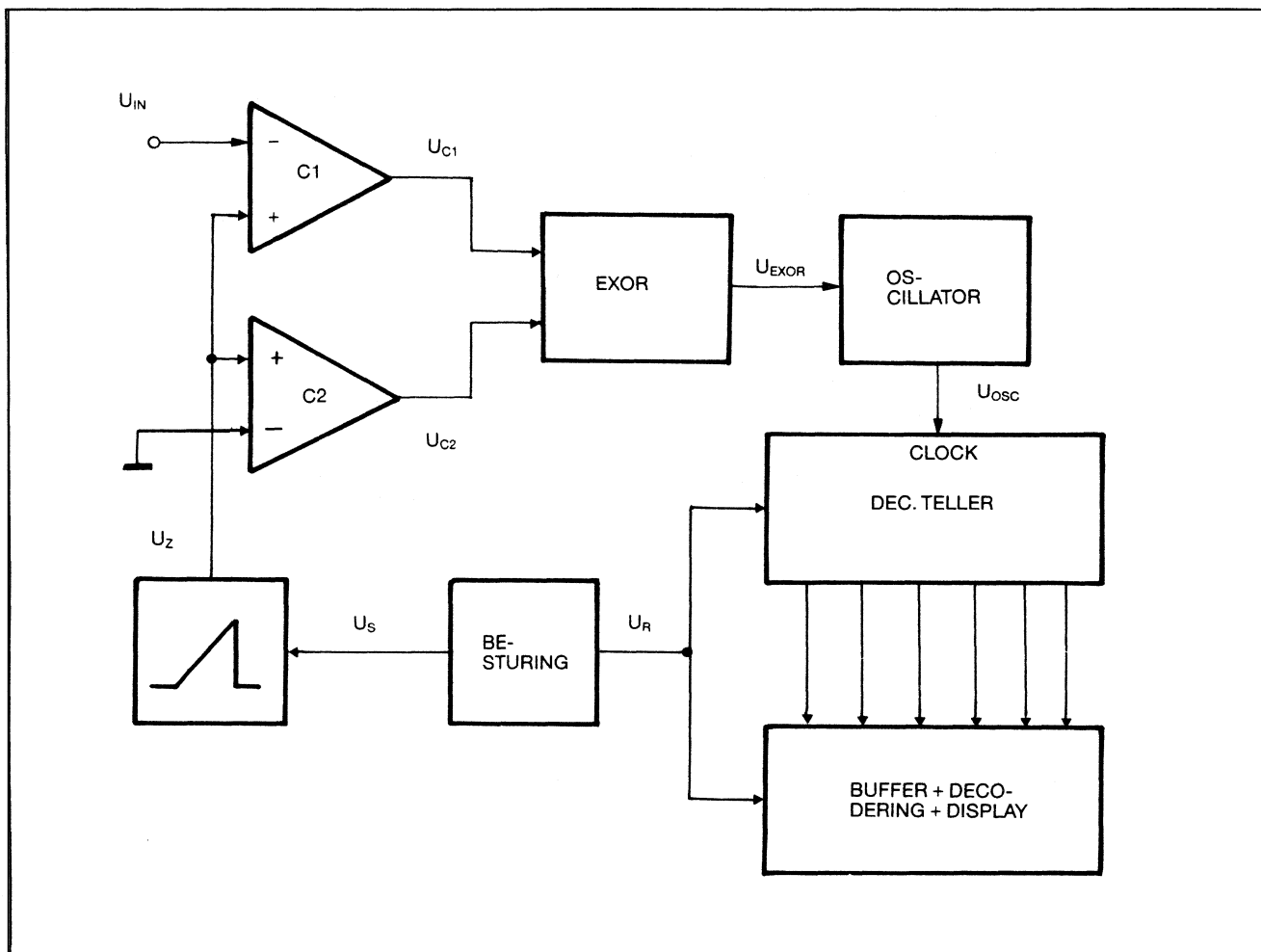
12/4.4 Type-beschrijving resolutie tot ± 19999

(aanvulling 3)

LD 120/121	EXT DRIVE
LD 122/121	EXT DRIVE
TL 500/502	LED INT
ICL 7129	LCD INT
ICL 7135	EXT DRIVE
SI 7135	LED INT
ICL 8052/71C03	EXT DRIVE
ICL 8052A/8053	EXT DRIVE
ICL 8068/71C03	EXT DRIVE

12/4.1

Achtergrond-informatie



Figuur 1214.1-1: Het principe van de enkelvoudige zaagtand-omzetter.

Werkings-principe

Analoog naar digitaal omzetters met zeven-segments uitgangen zetten een analoge ingangsspanning, meestal tussen $-1,999$ en $+1,999$ V, om in digitale stuursignalen waarmee de grootte van de ingangsspanning op

zeven-segments indicatoren kan worden voorgesteld. Deze uitlezingen kunnen zowel zijn samengesteld uit LED-segmenten als uit vloeibare kristallen (LCD's).

Soms is de volledige, vrij gecompliceerde elektronica die nodig is voor het omzettings-

4.1 Achtergrond-informatie

systeem geïntegreerd in één IC, maar er zijn ook schakelingen op de markt waarbij de elektronica is verdeeld over twee IC's. Het ene IC, de analoge processor, bevat dan de eigenlijke omzetter, het tweede IC wordt digitale processor genoemd en bevat de besturings-schakelingen, de tellers, buffergeheugens en decodering voor het opwekken van de segment- en display-signalen.

De twee IC's worden steeds als paar toegepast en zijn volledige op elkaar afgestemd. Deze paren worden in de type-beschrijving dan ook als geheel behandeld.

Alle bekende schakelingen werken volgens hetzelfde principe, namelijk dat van de "dual slope conversion". De fundamentele werking van dit procédé zal nu in drie logische opeenvolgende stappen worden verklaard.

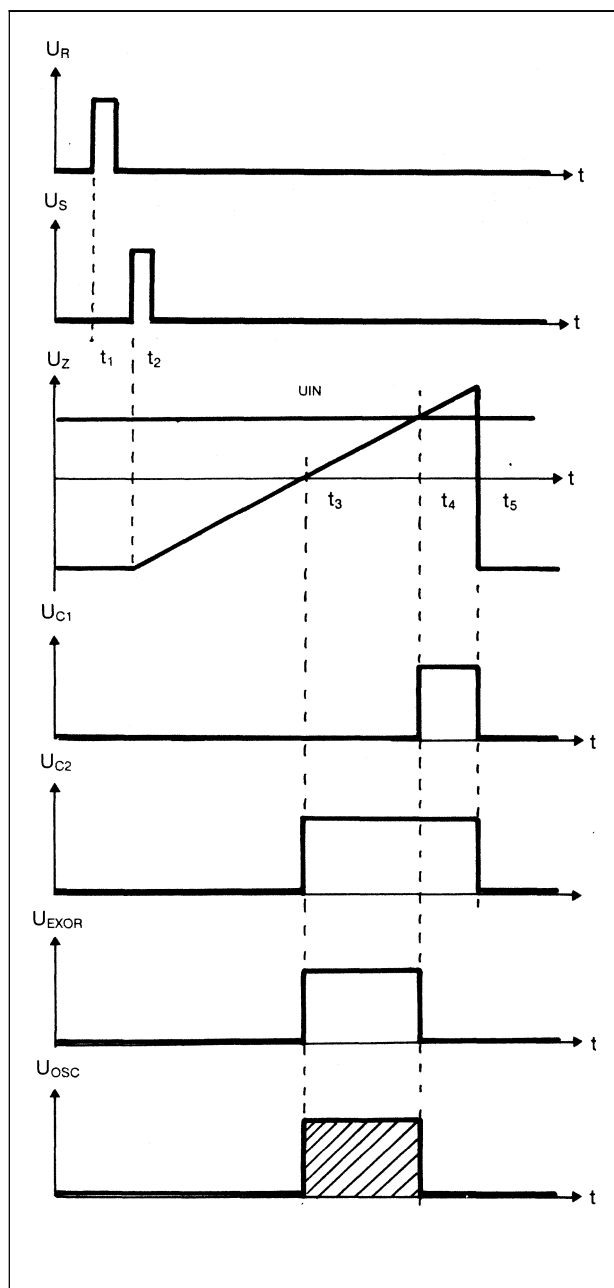
De enkelvoudige zaagtand-omzetter

Bij de enkelvoudige zaagtand-omzetter, in het engels single slope convertor genoemd, wordt de momentele waarde van de te meten ingangsspanning omgezet in een puls waarvan de breedte (of tijdsduur) recht evenredig is met de absolute waarde van de te meten spanning.

Door deze puls wordt een klok-oscillator verbonden met een uit verschillende decaden opgebouwde decimale teller. Het aantal pulsen dat wordt geteld is afhankelijk van de breedte van de puls en dus ook van de grootte van de ingangsspanning. De inhoud van de teller wordt opgeslagen in een buffergeheugen en de inhoud van dit geheugen gedecodeerd en naar de display's gestuurd.

Het blokschema van het systeem is getekend in figuur 12/4.1-1, de werking wordt toegelicht aan de hand van het pulsen-diagram van figuur 12/4.1-2.

De schakeling wordt tot leven gebracht door de besturing, die twee pulsen opwekt. De eerste puls U_R wordt gebruikt voor het resetten van de teller en voor het inlezen van de teller-informatie in het buffer-geheugen. De tweede puls U_S start een nieuwe meet-cyclus.



Figuur 12/4.1-2: De spanning-vormen bij de enkelvoudige zaagtand-omzetter van figuur 12/4.1-1.

De voorflank van de reset-puls wordt gebruikt voor het overdragen van de teller-informatie naar het buffer-geheugen, de achterflank reset de inhoud van de teller naar 0000. Op deze manier wordt het resultaat van de vorige meting tijdens de nieuwe meting op

4.1 Achtergrond-informatie

de uitlezing vastgehouden, zodat een rustige en stabiele uitlezing wordt verkregen.

Op het tijdstip t_2 start de slope-generator met het opwekken van een lineair stijgende spanning U_z . Deze spanning start op een negatieve waarde die groter is dan de maximaal toelaatbare negatieve ingangsspanning en zal stijgen tot een even grote positieve waarde. De momentele waarde van deze zaagtand-periode wordt in twee comparatoren vergeleken met de massa (comparator 2) en met de momentele waarde van de ingangsspanning (comparator 1). Beide schakelingen leveren een positieve uitgangsspanning als de zaagtand groter wordt dan de comparatie-spanning. De uitgang van de onderste comparator wordt dus positief op tijdstip t_3 (zaagtand wordt gelijk aan de nulreferentie), de uitgang van de bovenste comparator op tijdstip t_4 (zaagtand gelijk aan ingangsspanning). Beide uitgangsspanningen worden aangeboden aan een EXOR-poort. De uitgang van deze poort zal "H" worden als het logische niveau op beide ingangen complementair is. Uit de grafiek van figuur 12/4.1-2 volgt duidelijk dat dit gebeurt tussen de tijdstippen t_3 en t_4 .

De uitgang van de poort, U_{EXOR} , wordt aan de enable-ingang van een bestuurbare stabiele oscillator aangeboden. De klok-pulsen van deze oscillator worden verbonden met de tellingang van de decimale teller. Het aantal pulsen dat door deze teller wordt geteld is recht evenredig met de breedte van de EXOR-puls en dus ook met de grootte van de te meten ingangsspanning.

Door nu een van de parameters van het systeem (de helling van de zaagtand of de klok-frequentie) instelbaar te maken kan men het systeem ijken. Men kan de klok-frequentie bijvoorbeeld zo instellen dat een ingangsspanning van precies 1,000 V tot gevolg heeft dat de EXOR 1000 klok-pulsen doorkoppelt naar de teller. Door de lineaire werking van het systeem zal een ingangsspanning van 1,234 V precies 1234 pulsen naar de teller sturen.

In de meeste gevallen wordt het systeem uitgebreid met een automatische polariteits-detector en -indicator. Deze schakeling kan uit de volgorde van de twee comparator-pulsen afleiden of de ingangsspanning positief of negatief is.

Hoewel dit procédé relatief eenvoudig in een werkende schakeling is om te zetten, zal men in de praktijk geen analoog naar digitaal omzetters aantreffen die volgens het single slope principe werken. Het procédé heeft als voornaamste nadeel dat de nauwkeurigheid door een groot aantal factoren beïnvloed wordt. Iedere variatie op de helling van de zaagtand of de frequentie van de klok-oscillator zal onmiddellijk tot een afwijking op de uitlezing en dus tot een meet-fout leiden. Bovendien beïnvloeden de offset's van de comparatoren de meetnauwkeurigheid.

De dual slope omzetter

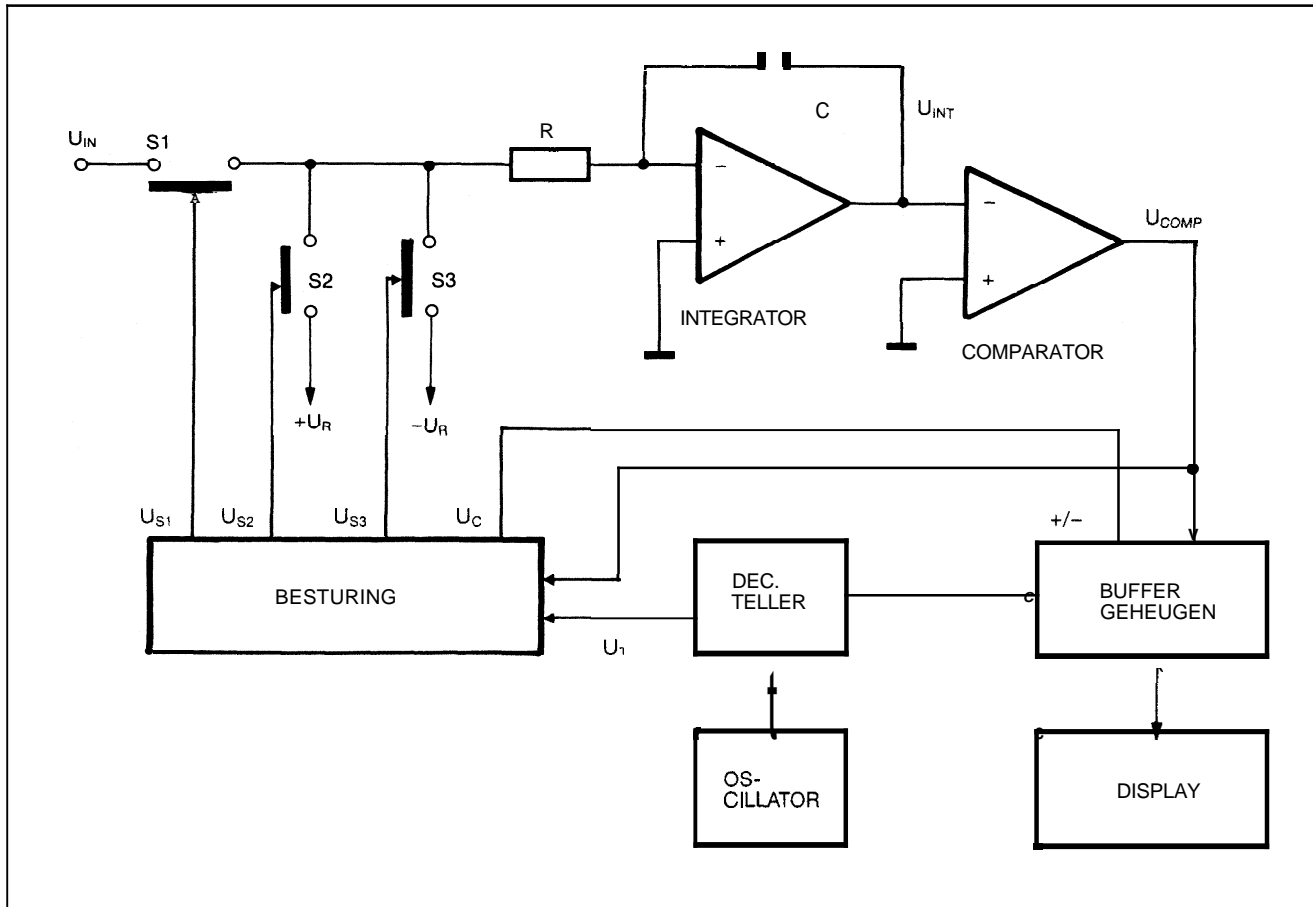
Zoals de naam reeds doet vermoeden komen er bij dit principe twee zaagtand-hellingen aan te pas om de ingangsspanning om te zetten in een ermee proportioneel aantal pulsen.

In het kort gezegd wordt een condensator gedurende één volle syclus van de ook nu aanwezige decimale teller lineair opgeladen door de ingangsspanning. Nadat de teller een syclus heeft doorlopen en dus van "1999" naar "0000" springt, wordt de condensator lineair ontladen door een zeer constante interne referentie-spanning. De tijd die daarvoor nodig is wordt geregistreerd door de teller te sturen met pulsen. Nadat de condensator volledig ontladen is wordt de inhoud van de teller overgedragen op de buffer en op de display's gezet.

De werking wordt iets gedetailleerder besproken aan de hand van het blokschema van figuur 12/4.1-3 en het pulsen-diagram van figuur 12/4.1-4.

De decimale teller wordt continu gestuurd met de pulsen van de klok-oscillator. Op een bepaald moment zal de teller "overlopen",

4.1 Achtergrond-informatie

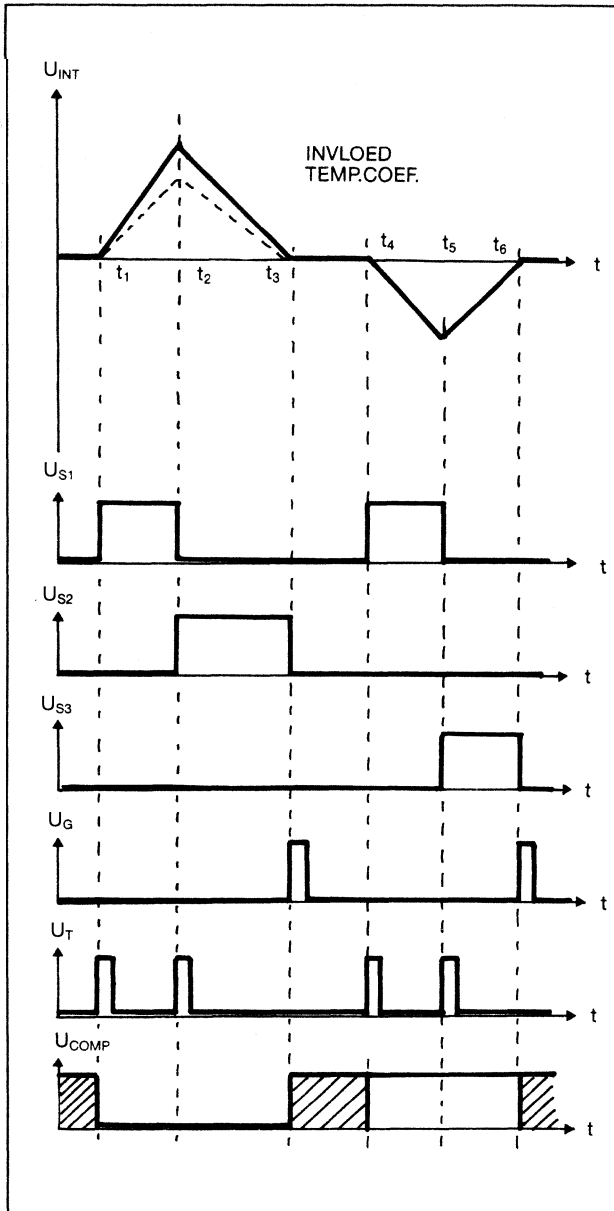


Figuur 12/4.1-3: Het principe van de dual slope omzetter.

dus van inhoud "1999" naar "0000" springen. Dit moment is in figuur 12/4.1-4 gedefinieerd door t_1 . Op dat moment stuurt de teller een overloop-puls U_T naar de besturing. Dit blok bestuurt de aanhit-toestand van drie elektronische schakelaars S_1 , S_2 en S_3 . Deze schakelaars worden gesloten als de spanning op de stuur-ingang positief is. De besturing wekt als gevolg van het ontvangen van een overloop-puls van de teller een positieve puls U_{S1} op, die de schakelaar S_1 sluit. Deingangsspanning wordt via deze schakelaar aangeboden aan de ingang van een integrator. In de veronderstelling dat de polariteit van deingangsspanning negatief is, zal de integrator-condensator C lineair stijgend opgeladen worden met een helling die recht evenredig is met de grootte van deingangsspanning. Hoe groter deze span-

ning, hoe sneller de condensator wordt opgeladen. Na 2000 pulsen springt de teller opnieuw van "1999" naar "0000". De overloop-puls U_T die daarvan het gevolg is geeft de besturing opdracht de elektronische schakelaar S_1 te openen en zijn soortgenoot S_2 te sluiten. Wij zijn ondertussen aanbeland op tijdstip t_2 in het timing-diagram. Opdat moment is de spanning op de uitgang van de integrator een maat voor de grootte van de spanning op de ingang van de schakeling. Door het sluiten van S_2 wordt de ingang van de integrator verbonden met een zeer stabiele en (in de meeste gevallen in het IC zelf opgewekte) referentie-spanning $+U_R$. Deze referentie heeft dus de tegengestelde polariteit van deingangsspanning. Het gevolg is dat de condensator van de integrator nu gaat ontladen. De helling waarmee dit

4.1 Achtergrond-informatie



Figuur 12/4.1-4: De spanningvormen van de dual slope omzetter van figuur 12/4.1-3.

gebeurt is alleen afhankelijk van de waarde van de condensator en van de grootte van de referentie. De tijd ($t_3 - t_2$) die verstrijkt totdat de condensator tot nul ontladen is, uiteraard afhankelijk van de beginspanning over de condensator en dus van de grootte van de ingangsspanning. Het gelijk worden aan nul van de uitgangsspanning van de integrator wordt gedetecteerd door de op de

integrator aangesloten comparator. De uitgangsspanning, U_{INT} stuurt de besturing, waardoor deze een uitgangspuls, U_{COMP} opwekt die het buffer-geheugen activeert. De momentele teller-inhoud wordt in het geheugen opgeslagen en verschijnt op de uitlezing.

Het is vrij eenvoudig aan te tonen dat het getal op de uitlezing de numerieke presentatie is van de grootte van de op de ingang aanwezige spanning. De spanning op de uitgang van de integrator op moment t_2 is recht evenredig met de grootte van de ingangsspanning. Omdat de integratie-condensator steeds uit een constante spanning wordt ontladen zal het duidelijk zijn dan ook het tijd-interval $t_3 - t_2$ recht evenredig is met de grootte van de ingangsspanning. De teller staat automatisch op "0000" bij de aanvang van het ontlad-proces. Het is dus logisch dat het aantal getelde pulsen afhankelijk is van de grootte van de ingangsspanning. Ook nu kan de schakeling worden geijkt door een van de parameters van het systeem variabel te maken. In de meeste gevallen kiest men daarvoor de referentie-spanning.

Wij zijn er van uitgegaan dat de te meten spanning negatief was en dat de condensator na de laad-syclus werd ontladen door een positieve referentie-spanning. De referentie moet dus steeds de tegengestelde polariteit hebben van de spanning op de ingang.

Vandaar dat de schakeling voorzien moet zijn van een systeem dat de polariteit van de ingangsspanning kan bepalen en aan de hand van deze informatie een negatieve of in absolute waarde even grote positieve referentie kan selecteren. De informatie over de polariteit van de ingang kan worden afgeleid uit de uitgangsspanning van de comparator. Als de ingang positief is zal de integratie-condensator immers negatief worden opgeladen en deze negatieve uitgang zal een positieve uitgang van de comparator tot gevolg hebben. Zie ook de rechtse grafieken van figuur 12/4.1-4. Uit het logische niveau op de

4.1 Achtergrond-informatie

comparator-uitgang tijdens de eerste fase van het omzettings-proces (t_1 tot en met t_2) kan de besturing afleiden of men een positieve dan wel een negatieve spanning aanlegt en in het ene geval een negatieve en in het andere geval een positieve referentie inschakelen. Vandaar dat er een derde elektronische schakelaar in de ingang aanwezig is, die de tweede referentie inschakelt. Het systeem kan dus zonder enige extra schakelingen ook de polariteit van de meten spanning op de display's zetten.

Het grote voordeel van het dual slope procédé is dat de nauwkeurigheid niet wordt beïnvloed door spreiding op de onderdelen of de frequentie van de oscillator. Deze afwijkingen werken immers zowel in op het laden als nadien weer ontladen van de condensator en de fouten zullen elkaar compenseren. Een en ander is grafisch voorgesteld in de linker grafiek van figuur 12/4.1-4.

De nauwkeurigheid en de stabiliteit van het systeem wordt alleen bepaald door de stabiliteit en precisie van de referentie-spanning. Vandaar dat de referentie-generator in IC's voor zeer nauwkeurige omzetters nooit in het IC zelf is geïntegreerd, maar extern moet worden aangesloten. Men kan dan gebruik maken van de speciaal voor dit doel op de markt gebrachte zeer nauwkeurige en stabiele spannings-referenties.

Auto zero uitbreiding

Hoewel dual slope omzetters in theorie zeer nauwkeurig en stabiel zijn, zouden de resultaten van volgens het beschreven systeem opgebouwde schakelingen toch erg tegenvallen. Een van de voornaamste redenen van deze discrepantie tussen theorie en praktijk is het feit dat tot nu toe geen rekening is gehouden met de invloed van de offset van de voor de integrator en comparator noodzakelijke operationele versterkers. Deze offset is niet te compenseren, omdat deze factor beïnvloed wordt door de temperatuur.

De offset heeft tot gevolg dat de uitlezing iets anders dan "0000" aanwijst als men de

ingangen van de omzetter kortsluit. Deze offset-fout uit zich natuurlijk ook als men een spanning aan de ingang aanlegt en deze niet nauwkeurig bekende afwijking zal dus de zeer hoge nauwkeurigheid, waar de dual slope omzetter in theorie toe in staat is, volledig teniet doen.

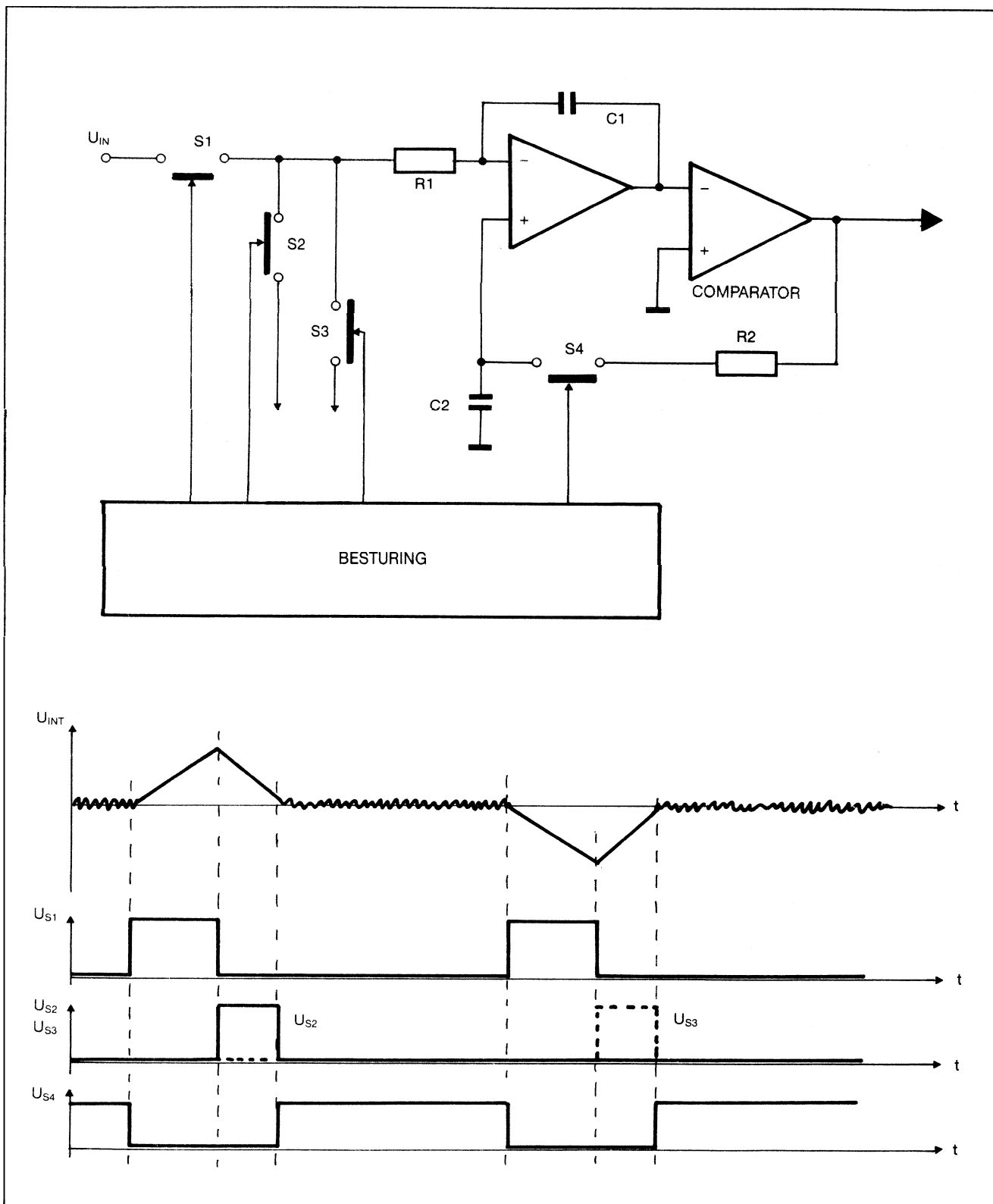
Vandaar dat alle moderne geïntegreerde analoog naar digitaal omzetters, die werken volgens het dual slope systeem, zijn voorzien van een automatische offset-correctie. In de vakliteratuur wordt deze voorziening "auto zero" genoemd.

Het werkings-principe van het systeem is getekend in figuur 12/4.1-5.

De positieve ingang van de operationele versterker van de integrator gaat nu niet naar de massa, maar naar een condensator C2. Deze condensator wordt via een vierde elektronische schakelaar en een weerstand R2 verbonden met de uitgang van de comparator.

Stel dat men de ingang van de omzetter kortsluit en dat de eerste operationele versterker een kleine negatieve offset-spanning heeft. Deze kleine spanning staat in serie met de kortgesloten ingang en wordt dus door de elektronica geïnterpreteerd als een kleine negatieve ingangsspanning. De integrator-condensator C1 gaat opladen, de uitgang van de integrator wordt positief. De comparator reageert op deze positieve spanning, de uitgang wordt negatief. Deze negatieve uitgangsspanning zal via de weerstand R2 en de gesloten elektronische schakelaar S4 de condensator C2 opladen. De spanning op de positieve ingang van de integratie-op-amp wordt dus negatief, waardoor de negatieve offset wordt gecompenseerd. Op het moment dat de spanning over C2 negatiever wordt dan de waarde van de offset zal het systeem omklappen. De condensator van de integrator gaat zich nu weer ontladen, op het moment dat de spanning op de uitgang van de integrator kleiner wordt dan nul schakelt de comparator om. De condensator C2 wordt dus verbonden met een

4.1 Achtergrond-informatie



Figuur 12/41-5: De extra schakelingen die nodig zijn voor de auto-zero cyclus van het systeem.

4.1 achtergrond-informatie

positieve spanning en de spanning over het onderdeel gaat stijgen.

Men kan dus besluiten dat het systeem zal oscilleren rond een evenwichts-toestand, namelijk spanning over C2 gelijk aan de waarde van de offset van de operationele versterker. Bij vergelijking van de blokschema's van de figuren 1214.1-3 en 1214.1-5 blijkt dat de schakeling rond de comparator voor de meet- en zero nul fases tamelijk verschillend is. Het is dus niet mogelijk de auto-zero tijdens het meten van een ingang te compenseren.

Vandaar dat een zogenaamde auto-zero syclus tussen twee meetsyclus wordt tussengevoegd, waarbij de besturing de schakelers S1, S2 en S3 opent en S4 sluit. De waarde van de condensator C2 is tamelijk groot (470 nF), zodat de offset-compensatiespanning over dit onderdeel vrijwel constant blijft gedurende de meetsyclus (S4 open) en de offset toch wordt gecompenseerd tijdens een meting.

Uitvoeringsvormen

Analoog naar digitaal omzetters met zeven-segments uitgangen zijn in diverse stadia van integratie in de handel.

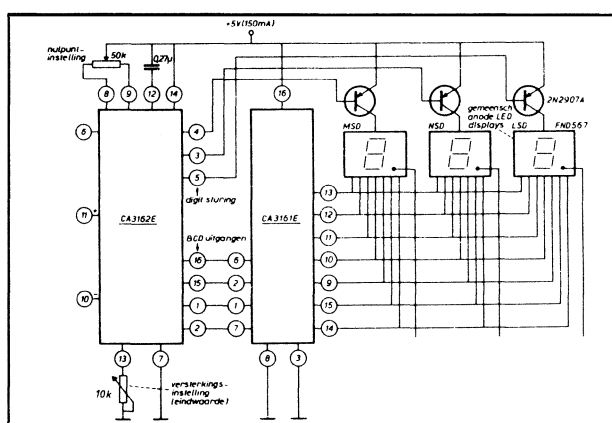
De minst geïntegreerde versie bestaat uit een IC, waarin slechts de elektronische schakelaars met hun besturing zijn ondergebracht. De rest van de schakeling (integrator, comparator, teller, geheugen en decodering) moet dan met discrete onderdelen worden uitgevoerd. Deze IC's, de zogenaamde subsystemen, zullen in hoofdstuk 1214.5 besproken worden.

Bij de tweede versie zit het volledige analoge deel in één IC en het volledige digitale deel in een twee IC. Deze IC's zijn volledig op elkaar afgestemd en worden als paar besproken in hoofdstuk 1214.2 tot en met 12/4.4.

Het enige dat men op deze IC-paren moet aansluiten zijn de integratie- en zero-condensatoren, een condensator of RC-netwerk voor het instellen van de klok-freque-

tie en uiteraard de display's. In de meeste gevallen is het echter wel mogelijk een externe referentie-spanningen klok-signaal te gebruiken.

Een typisch voorbeeld van zo'n paar is de CA 316113162 E combinatie van RCA. Een voorbeeld-schakeling van een digitale voltmeter opgebouwd met deze IC's is getekend in figuur 12/4.1-6.



Figuur 1214.1-6: Voorbeeld van een IC-paar, samengesteld uit een analoge en een digitale processor.

Bij de derde versie zitten alle blokken van de omzetter in één IC. Op dit ene IC moet men dezelfde externe componenten aansluiten als op de paren. Ook deze digitale voltmeter IC's worden behandeld in hoofdstuk 12/4.2 tot en met 12/4.4. Hoewel het gebruik van deze IC's productie-technische voordelen biedt (minder onderdelen op de print) moet men er toch rekening mee houden dat deze IC's een groot nadeel hebben, althans de uitvoeringen die zeven-segments uitlezingen met LED's sturen. Deze display's verbruiken, zoals bekend, tamelijk veel stroom en dit heeft tot gevolg dat er tamelijk veel vermogen wordt gedissipeerd in de segment- en display selectie-schakelingen. Het IC wordt dus vrij warm en dit komt de stabiliteit van de ingebouwde spannings-referentie niet ten goede! Het is dus aan te bevelen bij deze IC's steeds gebruik te maken van een externe referentie-spanning. Vandaar dat er een aantal enkelvoudige

4.1 achtergrond-informatie

ADC's op de markt zijn, waarbij de besturing van de display's door middel van externe IC's moet worden gerealiseerd. Ook deze exemplaren worden in hoofdstuk 12/42 tot en met 12/4.4 behandeld, met de toevoeging "EXT. DRIVE".

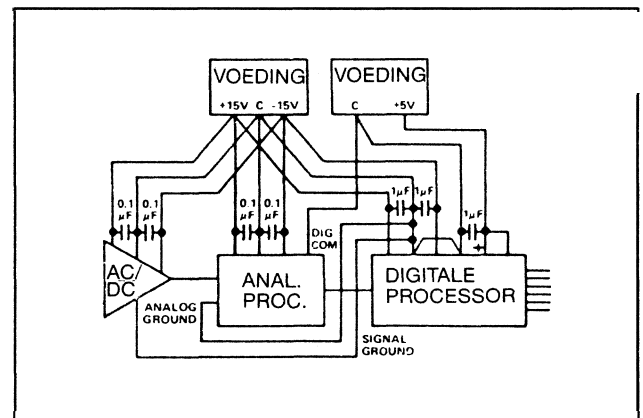
Schakeltechniek

De meeste ADC's hebben een differentiële ingang. Dat betekent dat de schakeling het spanningsverschil berekent tussen de spanning op de positieve en de spanning op de negatieve ingang. De negatieve ingang zal bij de meeste toepassingen met de massa van het systeem worden verbonden. Toch is het door deze differentiële ingang mogelijk vrij van massa te meten, zodat men bijvoorbeeld een stroom kan meten door de spanning over een stroomsensor-weerstand aan de ADC aan te sluiten. Bij het realiseren van meet-schakelingen met negatieve ingang aan de massa moet men echter zeer zorgvuldig te werk gaan bij het kiezen van het punt waarop men het IC met de massa verbindt. Het is absoluut verboden dat er stroom door deze massaverbinding loopt. Een stroom wekt immers over de inwendige weerstand van het koperspoortje op de print een (zeer kleine) spanningsval op en deze spanning staat in serie met de te meten spanning. Een systeem met een uitlezing tot 1,9999 V heeft een resolutie van eentiende millivolt en zelfs een spanningsval van 0,1 mV zal dus het meetresultaat beïnvloeden.

Men doet er verstandig aan de negatieve ingang van de verschil-versterker rechtstreeks met de negatieve of COMMON in-

gang van de schakeling te verbinden. Moet men om de een of andere reden de ingang met de systeem-massa verbinden, dan soldeert men een afzonderlijke draad tussen de negatieve ingang en het centrale massapunt, bijvoorbeeld de negatieve pool van de elko van de afvlakking in de voeding.

Sommige paren hebben twee massa-aansluitingen, een analoge en een digitale. Ook dan is het verboden deze twee punten zomaar met elkaar te verbinden. Beide IC-aansluitingen moeten via afzonderlijke koper-sporen met het centrale massapunt worden verbonden.



Figuur 1214.1-7: Het verbinden van de analoge en digitale processoren, samen met een eventueleingangsschakeling, op de voedingsspanningen door middel van afzonderlijkekopersporen op de print.

Figuur 12/4.1-7 geeft een voorbeeld aan van een volgens het boekje uitgevoerde massa- en voedings-bedrading rond een vierenhalf digitaal ADC.

4.1 achtergrond-informatie

12/4.2

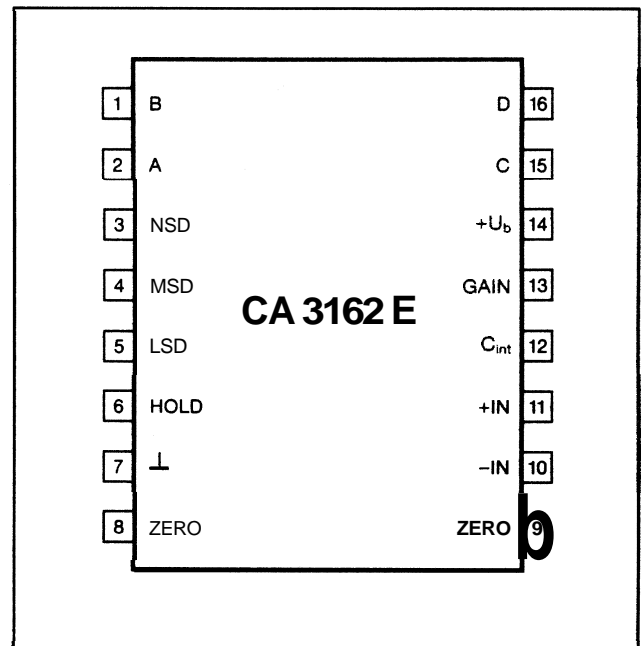
Type-beschrijving resolutie tot +/-999

CA 3161/3162E -99 → +999 LED INT

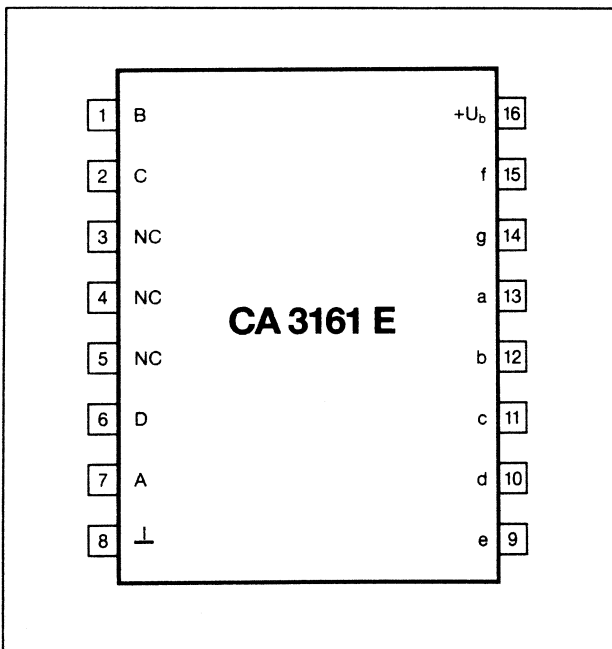
Eenvoudigste ADC met uitlezing tot +999 mV, rechtstreekse LED-besturing (common anode, 25 mA segmentstroom), overbereik-indicatie (EEE) en enkelvoudige +5 V voeding voor beide IC's.

Technische gegevens

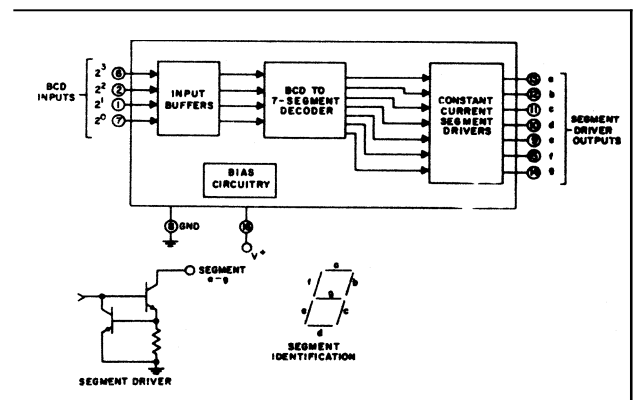
- fabrikant: RCA
- behuizing: 2 x DIL-16
- aansluitgegevens: figuur 12/4.2-1 (CA 3161 E)
figuur 12/4.2-2 (CA 3162 E)



Figuur 12/4.2-2: CA 3162 E analoge processor.

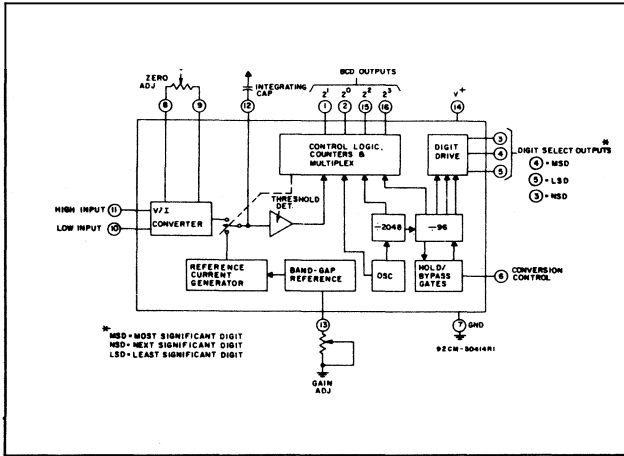


Figuur 12/4.2-1: CA 3161 E digitale processor.



Figuur 12/4.2-3: Intern blokschema CA 3161 E.

4.2 Type beschrijving resolutie tot +/-999



Figuur 12/4.2-4: Intern blokschema CA 3162 E.

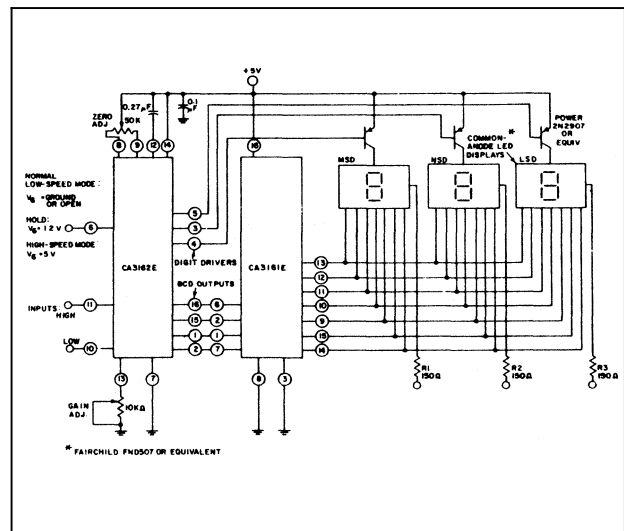
- intern blokschema: figuur 12/4.2-3 (CA 3161 E)
figuur 12/4.2-4 (CA 3162 E)
- max. voedingsspanning: +7 V
- aanbevolen voedingsspanning: +5 V; ±0,5 V
- CA 3161 gegevens (digitale processor)
 - ingangen: TTL-compatible
 - segment-stromen: 25 mA stroombron
 - waarheidstabel uitlezing: figuur 12/4.2-5
- CA 3162 gegevens (analoge processor)
 - ingangs-impedantie: 100 MR
 - ingangs-offset: ±12 mV max.
 - interne referentie: band-gap
10 μV/°C temp.coëf.
 - omzettingssnelheid: pen 6 open: 4 Hz
pen 6 + 5 V: 96 Hz
 - lineariteit: ±1 eenheid
 - hold-mode: +1,2 V op pen 6
 - overbereik-indicatie: > +999 mV: "EEE"
< -99 mV: "---"
 - max. ingangsspanning: ±15 V

Voorbeeld-schakelingen

- Figuur 12/4.2-6:
Basis-schema met common-anode display's. De +1,2 V op pen 6 voor de hold-mode kan men realiseren door een weerstand van 12 kΩ tussen de +5 V en pen 6 te schakelen. De schakeling wordt afgeregeld door bij kortgesloten ingangen de uitlezing op "000" af

BINARY STATE	INPUTS				OUTPUTS								DISPLAY
	2 ³	2 ²	2 ¹	2 ⁰	a	b	c	d	e	f	g		
0	L	L	L	L	L	L	L	L	L	L	L	H	0
1	L	L	L	H	H	L	L	H	H	H	H	H	1
2	L	L	H	L	L	L	H	L	L	L	H	L	2
3	L	L	H	H	L	L	L	L	H	H	L	L	3
4	L	H	L	L	H	L	L	H	H	L	L	L	4
5	L	H	L	H	L	H	L	L	H	L	L	L	5
6	L	H	H	L	L	H	L	L	L	L	L	L	6
7	L	H	H	H	L	L	L	H	H	H	H	H	7
8	H	L	L	L	L	L	L	L	L	L	L	L	8
9	H	L	L	H	L	L	L	L	H	L	L	L	9
10	H	L	H	L	H	H	H	H	H	H	L	L	-
11	H	L	H	H	L	H	H	L	L	L	L	L	E
12	H	H	L	L	H	L	L	H	L	L	L	L	H
13	H	H	L	H	H	H	H	L	L	L	H	L	L
14	H	H	H	L	L	L	H	H	L	L	L	L	P
15	H	H	H	H	H	H	H	H	H	H	H	H	BLANK

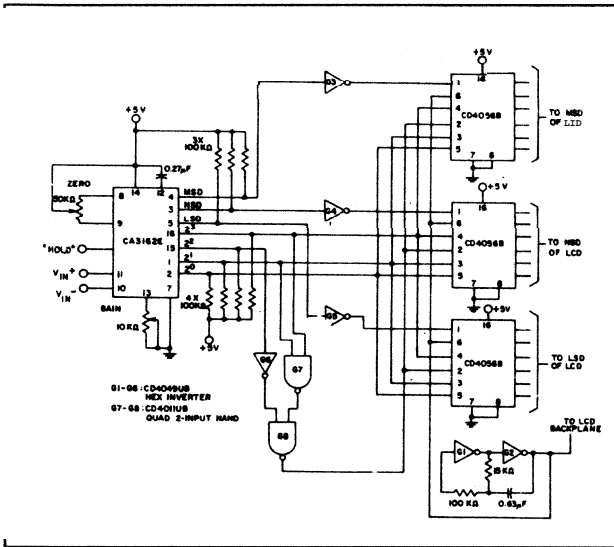
Figuur 12/4.2-5: Waarheids-tabel uitlezing.



Figuur 12/4.2-6: Basis-schema met common-anode display's.

4.2 Type-beschrijving resolutie tot +/-999

te regelen met de ZERO ADJ.-potentiometer en nadien de schaal te ijken met de GAIN ADJ.-potentiometer bij een ingangsspanning van +900 mV.
 - Figuur 12/4.2-7:



Figuur 12/4.2-7: De CA 3162 E stuurt met enige extra elektronica ook vloeibare kristallen aan!

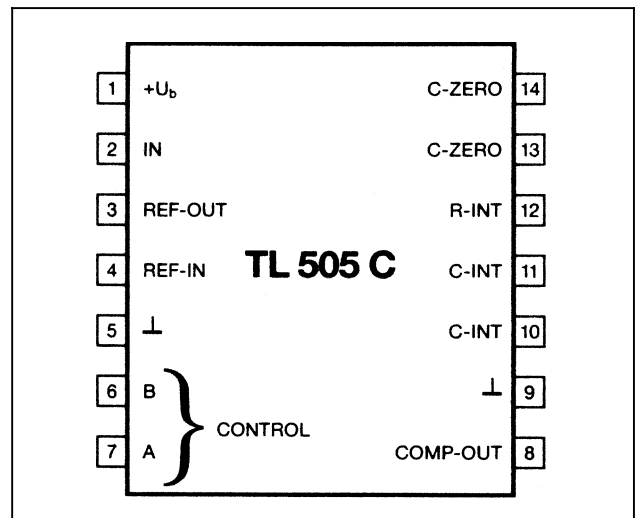
De analoge processor CA 3162 E met een uitlezing met vloeibare kristallen. De LCD's worden aangestuurd met CD 4056 B displaydrivers. De twee inverters G1 en G2 vormen een oscillator die het back-plane signaal voor de display's genereert. De decoders interpreteren de overbereik-signalen van de analoge processor als "HHH" en "LLC".

TL 505/502 C
\$1999LED INT

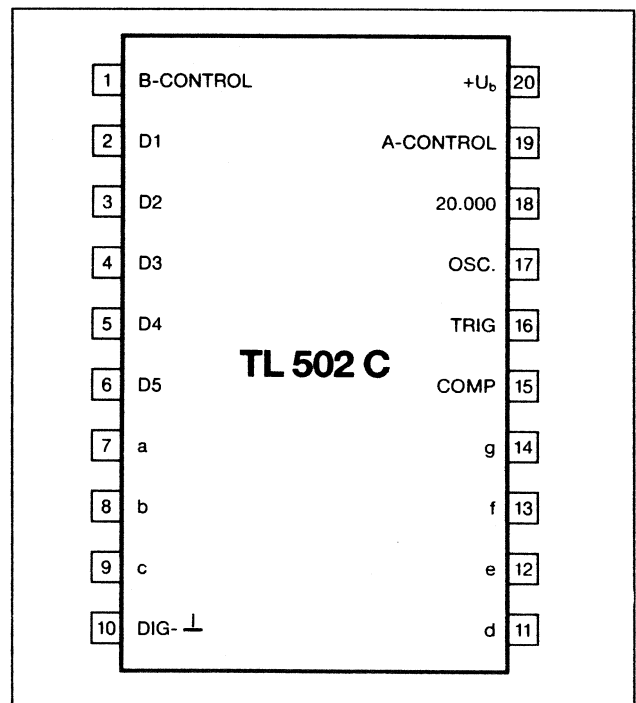
De TL 505 analoge processor heeft een resolutie van 10 bits en kan daardoor gebruikt worden in systemen met drie digits. De schakeling is speciaal ontworpen om als analoog naar digitaal interface te dienen voor microprocessors van de TMS 1000 serie. De digitale processor TL 502 C kan vijf digits aansturen, is in principe ontworpen voor het besturen van de vijf digits analoge processor TL 500 C, maar kan ook met succes gebruikt worden voor het controleren van de TL 505 C.

Technische gegevens

- fabrikant: Texax Instruments
- behuizing: TL 505 C: DIL-14
 TL 502 C: DIL-20
- aansluitgegevens: figuur 12/4.2-8 (TL 505 C)
 figuur 12/4.2-9 (TL 502 C)



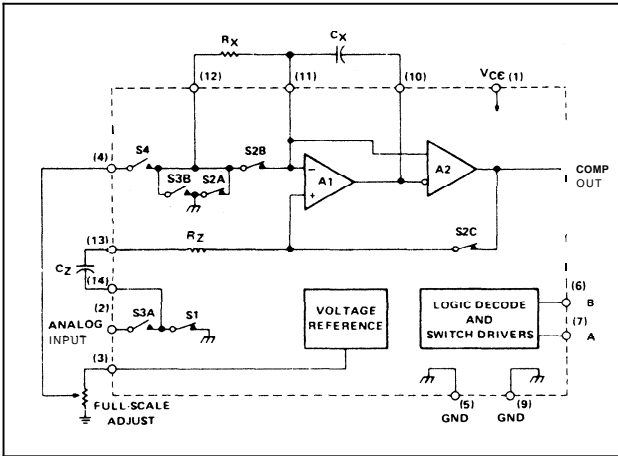
Figuur 12/4.2-8 : TL 505 C analoge processor.



Figuur 12/4.2-9 : TL 502 C digitale processor.

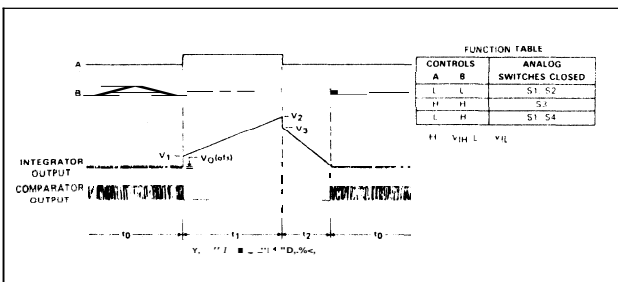
4.2 Type-beschrijvingresolutie tot +/-999

- intern blokschema: figuur 12/4.2-10 (TL 505 C)



Figuur 1W4.1-10: Intern blokschema TL 505 C.

- TL 502 C gegevens (digitale processor) Dit IC wordt besproken bij de TL 500/502 C combinatie
- TL 505 C gegevens (analoge processor)
 - voedingsspanning: $+7\text{ V} < U_b < +15\text{ V}$
 - max. ingangsspanning: 4 V
 - max. referentiespanning: 3 V
 - minimaal "H"-niveau op control-ingangen: 3,6 V
 - maximaal "C"-niveau op control-ingangen: 1,8 V
 - timing van de control-signalen: figuur 12/4.2-11



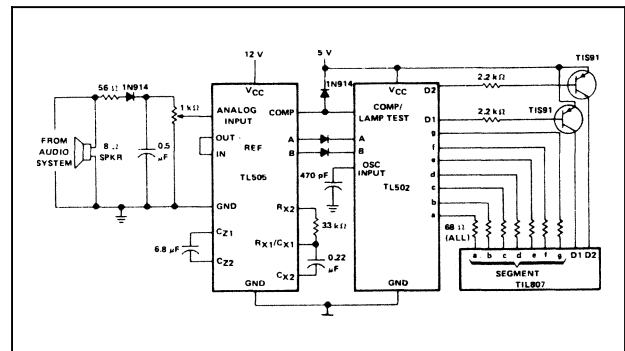
Figuur 1W4.2-11: Timing van de controle-signalen.

- interne referentie-spanning: 1,15 á 1,35 V
- temp.coëf. referentie-spanning: $\pm 100\text{ ppm}/^\circ\text{C}$
- zero-fout: max. 0,4 mV
- lineariteit: max. 0,1 % volle schaal

- volle schaal afwijking bij $U_{REF} = 1000\text{ mV}$: $\pm 2\text{ mV}$
- aanbevolen integrator-tijdconstante: 16,6 á 500 ms
- max. waarde R_x : 2 M Ω
- max. ingangsstroom: $\pm 200\text{ pA}$

Voorbeeld-schakelingen

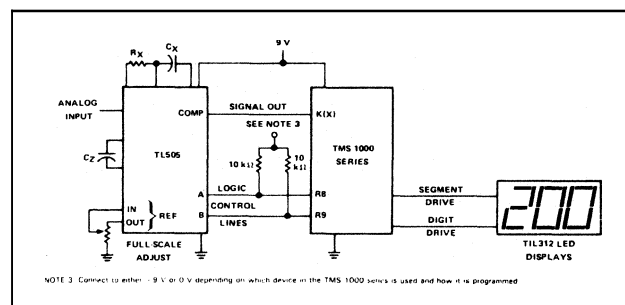
- figuur 12/4.2-12:



Figuur 12/4.2-12: Digitale gelijkspannings-meter met een resolutie van 99 of 999.

TL 505 C in combinatie met de TL 502 C in de basis-configuratie voor het opbouwen van een digitale gelijkspanningsmeter. In dit specifieke voorbeeld wordt de combinatie gebruikt voor het meten van het uitgangsvermogen van een LF-versterker. Er worden slechts twee display's gebruikt, maar het systeem kan tot drie display's worden uitgebreid door de D3-uitgang van de TL 502 via een transistor en weerstand met de anode-leiding van een derde display te verbinden.

- figuur 12/4.2-13:



Figuur 12/4.2-13: Basis-schema voor het besturen van de TL 505 C uit een micro-processor.

4.2 Type-beschrijvingresolutie tot +/-999

Basisschema voor het besturen van de TL 505 C uit een micro-processor. De control-ingangen A en B zijn open-collector en moeten dus met pull-up weerstanden met de voeding ver-

bonden worden. De noodzakelijke besturingssoftware kan afgeleid worden uit het timing-schema van figuur 12/4.2-11 en de achtergrond-informatie uit hoofdstuk 12/4.1.

Deel 12: Analoog naar digitaal en digitaal naar analoog omzeters

4.2 Type-beschrijving resolutie tot +/-999

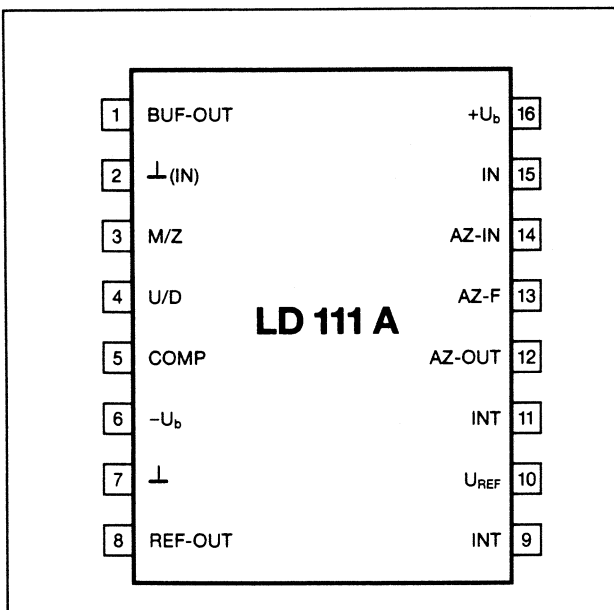
12/4.3

Type-beschrijving resolutie tot ± 1999

LD 110111 A ± 1999 EXT DRIVE

Omzetter-paar met een nauwkeurigheid van 0,05%, twee ingangsgevoeligheden ($\pm 199,9$ mV en $\pm 1,999$ V), FET-ingang met hoge impedantie en met BCD-code op de uitgang, die met behulp van een externe BCD naar zevens-segments decoder naar informatie voor het sturen van de display's moet worden omgezet.

Externe klok noodzakelijk! NE \$\$\$

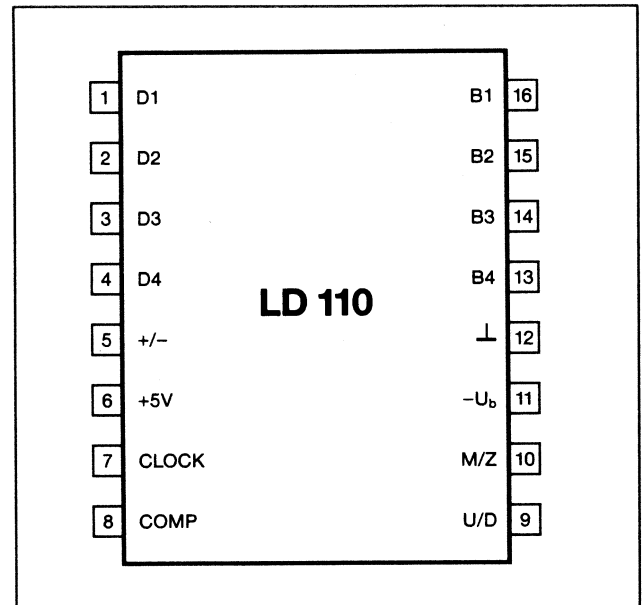


Figuur 12/4.3-1: Aansluitgegevens LD 111 A.

Technische gegevens

- fabrikant: Intersil, Siliconix
- behuizing: 2 x DIL-16
- aansluitgegevens: figuur 12/4.3-1 (LD 111 A)

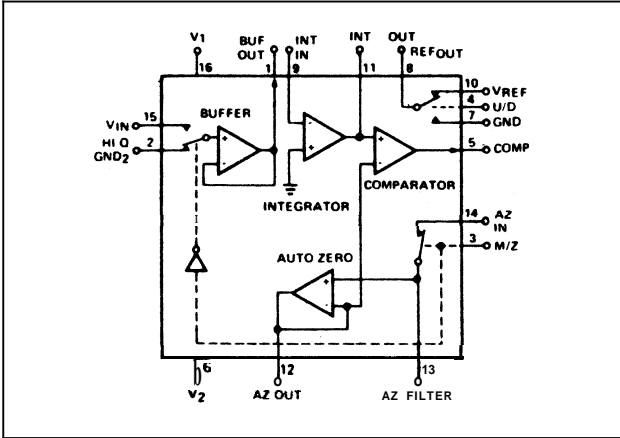
figuur 12/4.3-2
(LD 110)



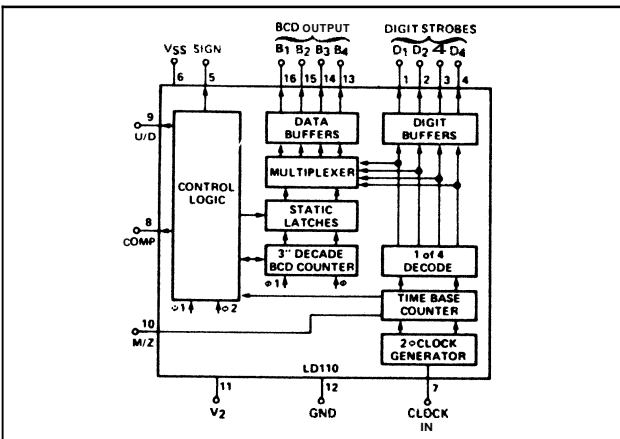
Figuur 12/4.3-2: Aansluitgegevens LD 110.

- intern blokschema: figuur 12/4.3-3 (LD 111 A)
figuur 12/4.3-4 (LD 110)
- voedingsspanning: ± 12 V, +5 V extra voor LD 110
- LD 111 A gegevens (analoge processor)
 - ingangsspanning: ± 2 V
 - ingangsimpedantie: 1000 MR
 - lineariteit: 0,02%
 - ruis en nulpunt-drift: 0,1 eenheid
 - max. referentie-spanning: +12 V
 - temp. coëf.: 5 ppm/°C
- LD 110 gegevens (digitale processor)

4.3 Type beschrijving resolutie tot ±1999



Figuur 1W4.3-3: Intern blokschema LD 111 A.



Figuur 1W4.3-4: Intern blokschema LD 110.

- klok-frequentie: 250 kHz max.
- klok-sigitaal: TTL, 50% duty-sytle
- uitgangen: BCD-multiplexed, TTL polariteits-indicatie, TTL display-selectie, TTL
- polariteits-indicatie: "L" → negatief "H" → positief

Voorbeeld-schakeling

Figuur 12/4.3-5 geeft het standaard-schema van de omzetter met common anode LED-display's, een 9374 BCD naar zevens-segments decoder en vier buffer-transistoren als display-besturing.

De klok wordt gegeneereerd door een als a-stabiele multivibrator geschakelde 555 timer. De referentie-spanning wordt opgewekt

door een J 507 stroombron en een invers gepolariseerde transistor Q1. Het bereik van de schakeling is ±199,9 mV.

Opmerkingen

- voedingsspanningen: Het systeem kan in principe werken met symmetrische voedingen vanaf ±9 V. Men kan dan echter alleen de ±199,9 mV range gebruiken. De maximale voedingsspanning bedraagt ±15 V, maar dan zal de LD 110 erg warm worden. Het IC moet worden gekoeld of men kan een 150 Ω weerstand in serie met pin 11 opnemen.
- klok-frequentie: Men kan in principe een klok-sigitaal met een frequentie tussen 2 en 259 kHz gebruiken. De beste resultaten worden verkregen als de frequentie gelijk is aan:

$$f_{cl} = \frac{2048 \cdot f_{net}}{n}$$

waarbij n een geheel getal is en f_{net} gelijk is aan de netfrequentie.

- meetbereik: Het meetbereik wordt bepaald door de waarde van de weerstand R2 uit figuur 12/4.3-5:

- R2 = 100 kΩ → 2,000 V schaal
- R2 = 10 kΩ → 200,0 mV schaal
- R2 = 1 kΩ → 20,00 mV schaal

De waarde van de weerstand R1 is afhankelijk van de toegepaste referentie-spanning en wel volgens de relatie:

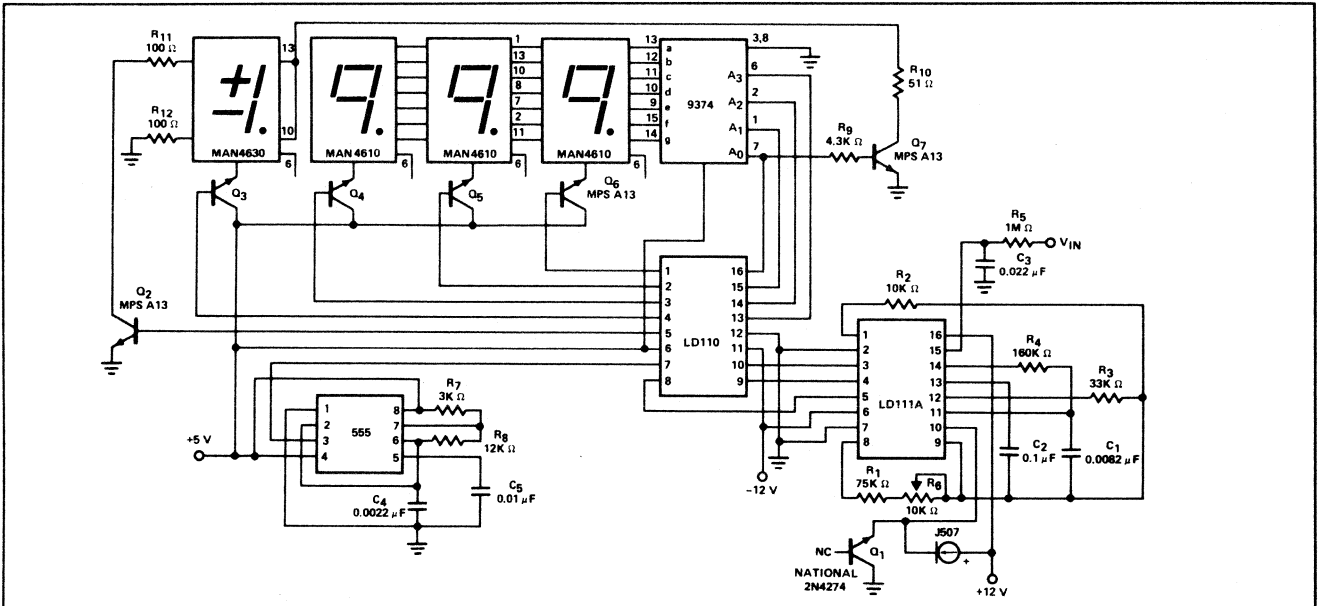
$$R1 = \frac{U_{ref}}{81.92} M\Omega$$

- ratio-metingen:

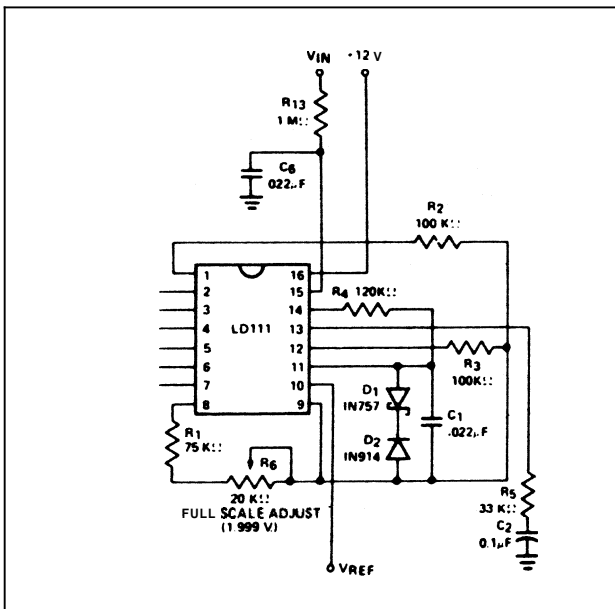
Men kan het systeem gebruiken als verhouding-meter tussen U_{in} en U_{ref} (belangrijk bij weerstands-metingen!), waarbij het meet-resultaat wordt gegeven door de formule:

$$uitlezing = \frac{U_{in}}{U_{ref}} \cdot \frac{R1}{R2} \cdot 8192$$

4.3 Type-beschrijving resolutie tot ±1999



Figuur 12/4.3-5: Basis-schema van de LD 110/111 Acombinatie in een digitale voltmeter met ±199,9 mV bereik en nauwkeurige referentiespanningsgenerator.



Figuur 1W4.3-6: LD 111: verschil met LD 111 A.

LD 110/111
±1999 EXT DRIVE

Voorganger van de LD 111 A is in wezen schakeltechnisch identiek, maar heeft minder goede eigenschappen. Een belangrijk verschil is echter dat bij de LD 111 analoge processor er een clampkring over de integrator-

condensator moet worden aangebracht. Zie figuur 12/4.3.6 voor nadere gegevens. De LD 111 kan zonder meer vervangen worden door de LD 111 A, omgekeerd geldt dit dus niet! Zie voor overige gegevens, zie de bespreking van de LD 110/LD 111 A combinatie.

ICL 7106

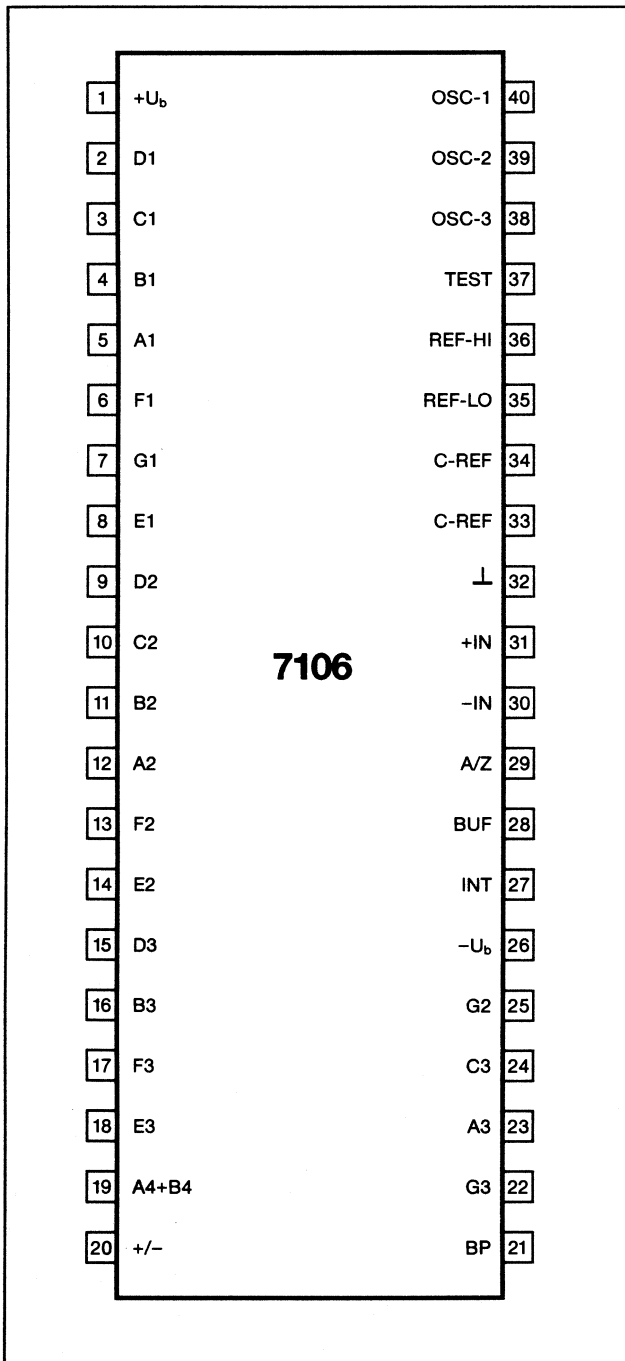
±1999, LCD INT

Enkel-chip digitale voltmeter voor LCD-display en voor voeding uit één 9 V batterij. Basis meetbereiken zijn, afhankelijk van de grootte van de referentie-spanning, ±199,9 mV en ±1,999 V.

Dit IC heeft zich ontwikkeld tot een industriële standaard en is de basis geworden van een hele reeks voltmeter-IC's met vergelijkbare eigenschappen.

Technische gegevens

- fabrikant: diverse
- behuizing: DIL-40
- aansluitgegevens: figuur 12/4.3-7
- voedingsspanning: 15 V max. tussen +Ub en -Ub pennen

4.3 Type beschrijving resolutie tot ± 1999 

Figuur 12/4.3-7: Aansluitgegevens 7106.

- analoge ingang: tussen +U_b en -U_b
- referentie-spanning: tussen +U_b en -U_b
- klok-sigitaal: +U_b max.
- vermogen dissipatie: 1000 mW max.
- temperatuur-bereik: 0 tot +70 °C

Onderstaande specificaties gelden voor 9 V voeding

- uitlezing bij 0 V ingang: gegarandeerd 000.0
- uitlezing bij U_{in} = U_{ref}: 999 tot 1001
- max. afwijking uitlezing bij ompolen ingangen: ± 1 digit
- lineariteit: ± 1 digit
- common mode rejection ratio: 50 $\mu V/V$
- ruis (bereik 199,9 mV): 15 μV ttt
- ingangsstroom: 10 pA max.
- temp. coëf.: 5 ppm/°C
- voedingsstroom: 1,8 mA
- backplane spanning: 6 V max
- segment spanning: 6 V max.

Intern schema en werking

Figuur 12/4.3-8 geeft het blokschema van het analoge deel van het IC.

De werk-syclus bestaat uit drie fasen:

- auto-zero fase:

De ingangen worden losgekoppeld van de ingangs-pennen van het IC en verbonden met de analoge massa. De referentie-condensator wordt opgeladen tot de referentie-spanning. Een terugkoppeling wordt opgebouwd, die de auto-zero condensator C_{AZ} oplaadt en die de offset van de schakeling compenseert.
- ingangs-integratiefase:

De auto-zero lus wordt geopend, de ingangen worden doorverbonden met de ingangs-pennen. Het spanningsverschil tussen beide ingangen wordt geïntegreerd over een constante tijd. De polariteit van het ingangssignaal (+IN ten opzichte van -IN) wordt bepaald.
- de-integratiefase:

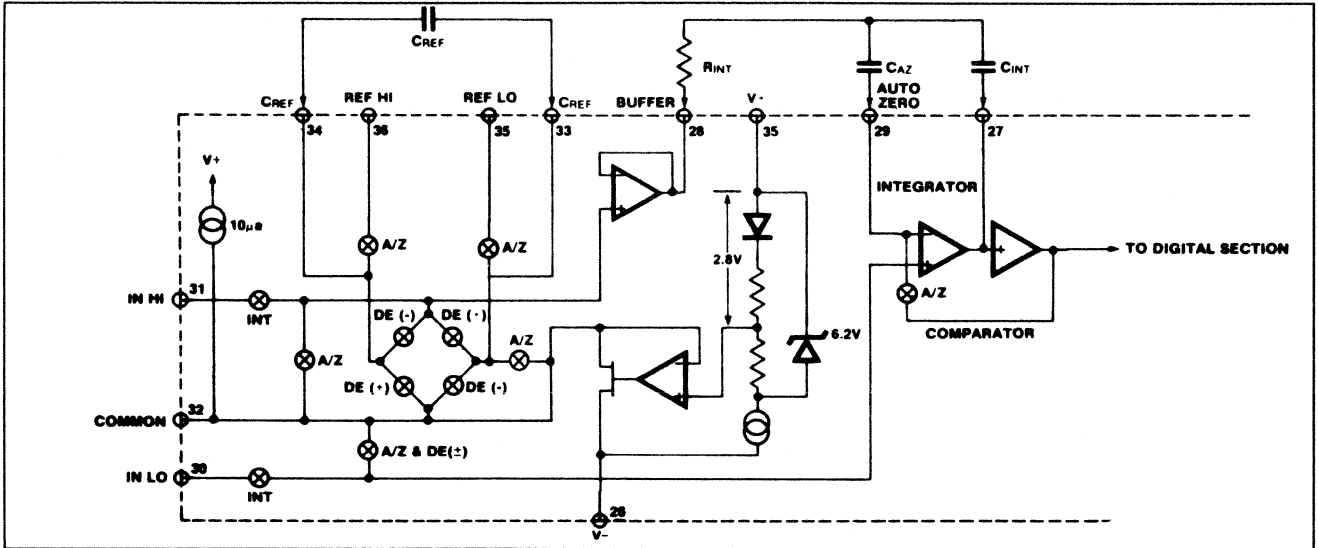
-IN wordt verbonden met de analoge massa en +IN wordt verbonden met de referentie-condensator. De integratie-condensator wordt ontladen tot analoge massa.

Figuur 12/4.3-9 geeft het blokschema van de digitale processor in het IC.

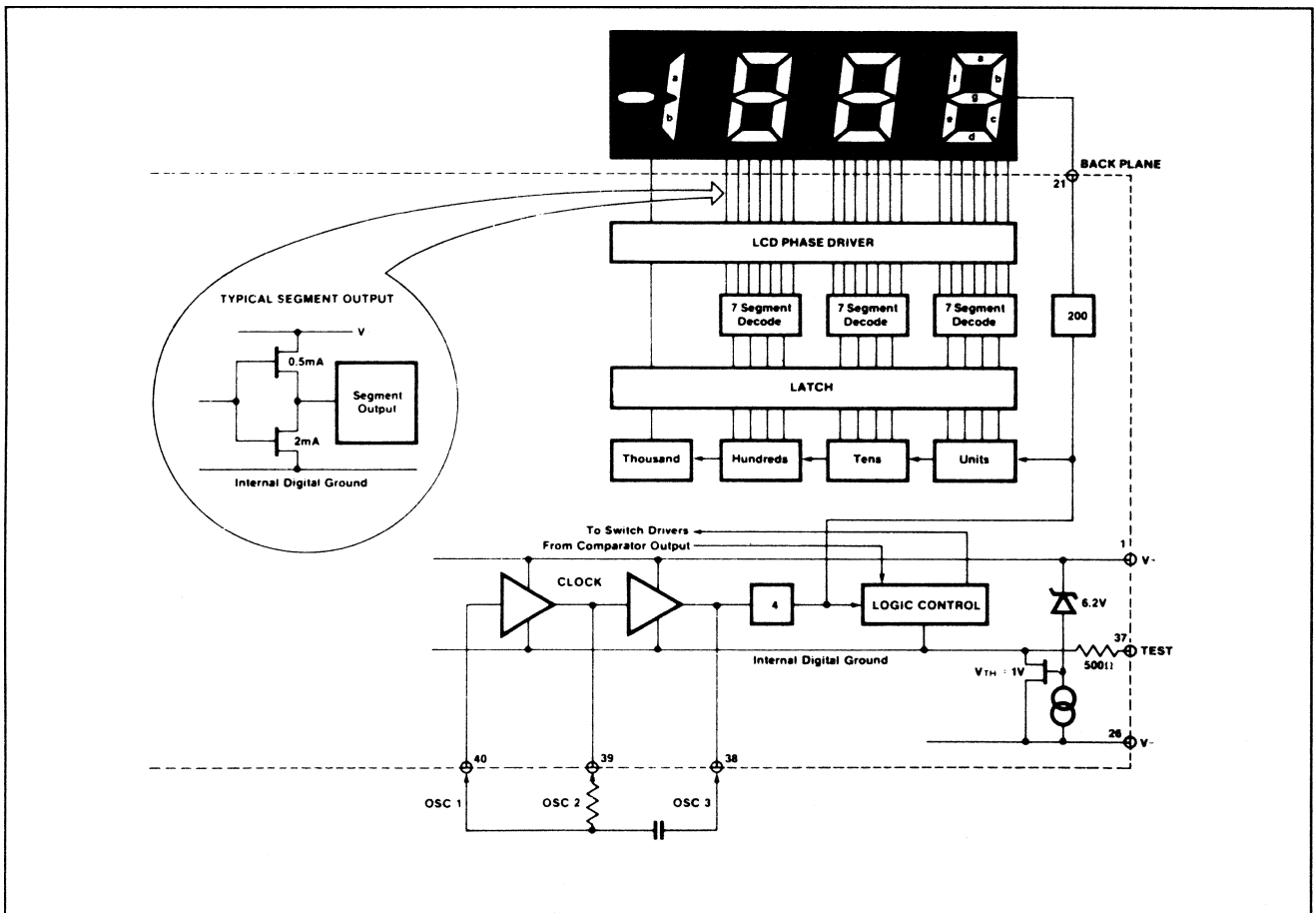
Een digitale massa wordt opgebouwd door middel van een 6 V zener en een als spanningsvolger geschakelde P-kanaals FET.

Deel 12: Analoog naar digitaal en digitaal naar analoog omzetters

4.3 Type-beschrijvingresolutie tot ±1999



Figuur 12/4.3-8: Intern blokschema van het analoge gedeelte van de 7106 en van de meeste overige IC's uit de 71.-familie.



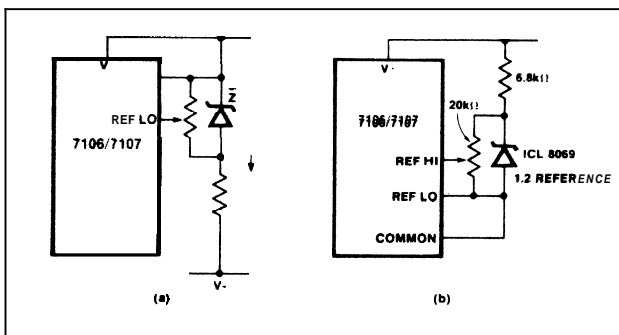
Figuur 12/4.3-9: Digitaal deel van de 7106.

4.3 Type beschrijving resolutie tot k1999

Het back-plane signaal wordt afgeleid uit de klok door de klok-frequentie te delen door 800. De segmenten worden uiteraard met dezelfde frequentie gestuurd en het stuursignaal is in fase met het BP-signaal. Als een segment "uitgedoofd" is en 180° gedraaid als een segment "oplicht". Deze sturing heeft tot gevolg dat de gemiddelde gelijkspanning over de display-segmenten te verwaarlozen is.

Nadere gegevens

- differentiële ingang:
De twee ingangen +IN en -IN zijn differentiële en de spanning op iedere ingang kan liggen tussen de grenzen $+U_b - 0,5\text{ V}$ en $-U_b + 1,0\text{ V}$. Bij een te groot spanningsverschil tussen +IN en -IN zal de integratie condensator echter in verzadiging worden gestuurd.
- differentiële referentie:
De referentie-ingangen zijn differentiële. In de meeste gevallen zal men de REF-LO ingang verbinden met de analoge massa van het systeem. Bij gebruik van een externe referentie kan men echter gebruik maken van de differentiële eigenschappen, zie figuur 12/4.3-10.

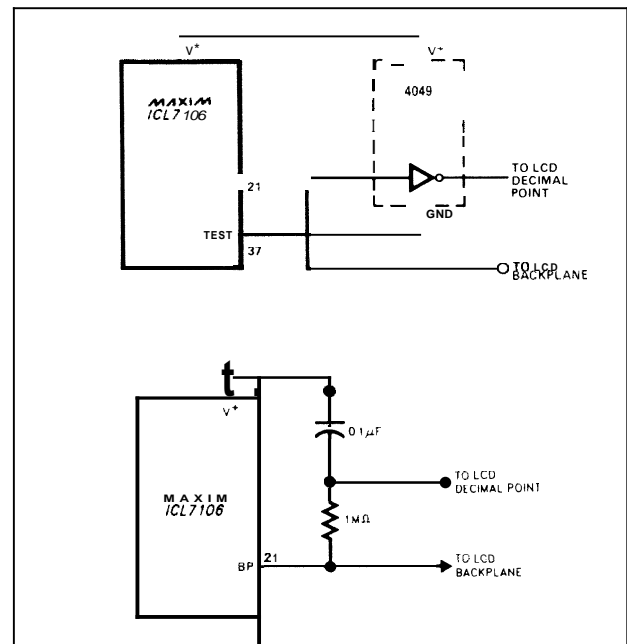


Figuur 12/4.3-10: Externe referentie.

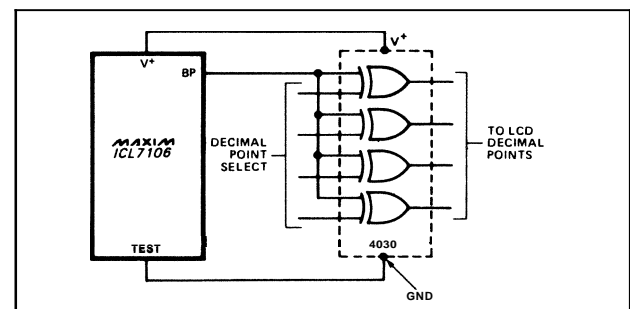
- TEST-uitgang:
De TEST-uitgang is intern doorverbonden met de digitale voeding via een weerstand van 500 Ω. Men kan deze uitgang gebruiken als negatieve voeding voor externe segment-drivers die noodzakelijk zijn voor het aansturen van de digitale punten.

Figuur 12/4.3-11 geeft het schema voor de aansturing van een vaste decimale punt in de uitlezing. Figuur 12/4.3-12 geeft een schema voor het aansturen van alle decimale punten via "DECIMAL POINT SELECT"-signalen.

De TEST-uitgang kan ook worden gebruikt voor het testen van de werking van de uitlezing. Schakelt men deze pen aan de $+U_b$, dan worden alle segmenten aangestuurd (uitlezing -1888) maar er staat dan een gelijkspanning over het LCD. De kans bestaat dat de segmenten inbranden als men deze TEST-modus te lang inschakelt. (meerdereminuten).



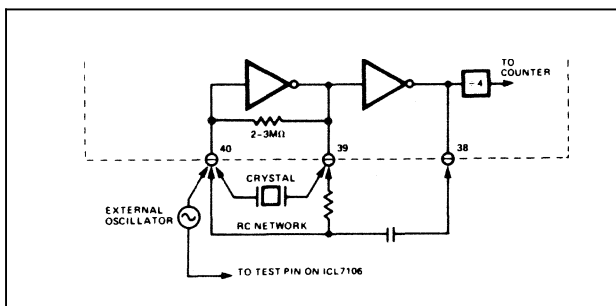
Figuur 12/4.3-11: Aansturen van de decimale punt in een LCD-uitlezing.



Figuur 12/4.3-12: Selectie van de digitale punt.

4.3 Type-beschrijvingresolutie tot ±1999

- externe klok: De klok-frequentie kan zowel intern als extern worden opgewekt. De interne schakeling bestaat uit twee in serie geschakelde inverters (figuur 12/4.3-13) en men kan deze schakeling tot oscillator omvormen door tussen de pennen 40, 39 en 38 een weerstand en een condensator op te nemen. Externe klok-besturing is mogelijk door tussen de pennen en 39 een kristal aan te sluiten of door een extern kloksignaal aan pen 40 aan te bieden. De "massa" van deze externe schakeling moet met TEST verbonden worden. De volledige syclus van de omzetter neemt 16.000 klok-pulsen in beslag. Voor drie metingen per seconde moet de klok-frequentie dus gelijk zijn aan 48 kHz.



Figuur 12/4.3-13: Klok-schakelingen.

Komponenten-selectie

- integratie-weerstand: De buffer-versterker en de integrator kunnen ongeveer 20 μA leveren met behoud van een lineaire werking. De integratieweerstand moet groot genoeg zijn om onder deze stroom te blijven. Voor 41,999 V bereik wordt een weerstand van 470 kΩ aanbevolen, voor een ±199,9 mV bereik 47 kΩ.
- integratie-condensator: Voor drie metingen per seconde en een maximale integratie-spanning van 2 V moet de waarde van C_{INT} tussen 220 nF en 10 μF liggen. Het gebruik van polypropylene condensatoren wordt aanbevolen.
- auto-zero condensator:

De waarde van dit onderdeel heeft invloed op de maximale ruisspanning van het systeem en op de snelheid waarmee het systeem herstelt van een oversturing. Voor 200 mV bereik wordt een waarde van 470 nF aanbevolen, voor 1,999 V 47 nF.

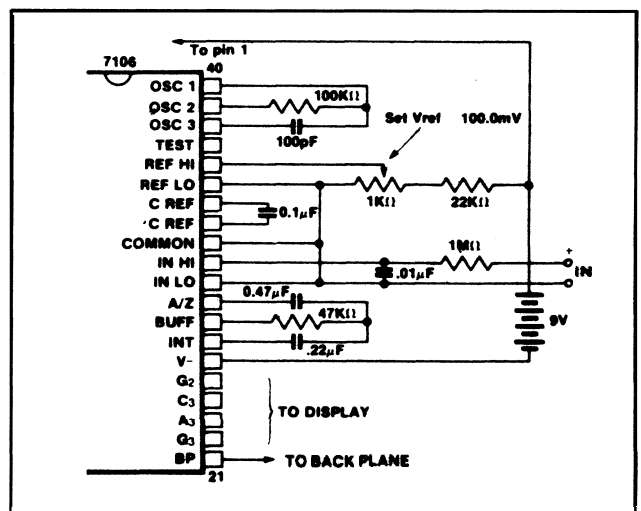
- oscillator-komponenten: De weerstands-waarde wordt gestandaardiseerd op 100 kΩ, de waarde van de condensator volgt uit:

$$f_{\text{klok}} = \frac{0,45}{RC}$$

- referentie-spanning: De waarde van de referentie-spanning moet gelijk zijn aan de helft van het meetbereik. Dus 100 mV voor 199,9 mV bereik 1 V voor het 1,999 V bereik.

Voorbeeld-schakelingen

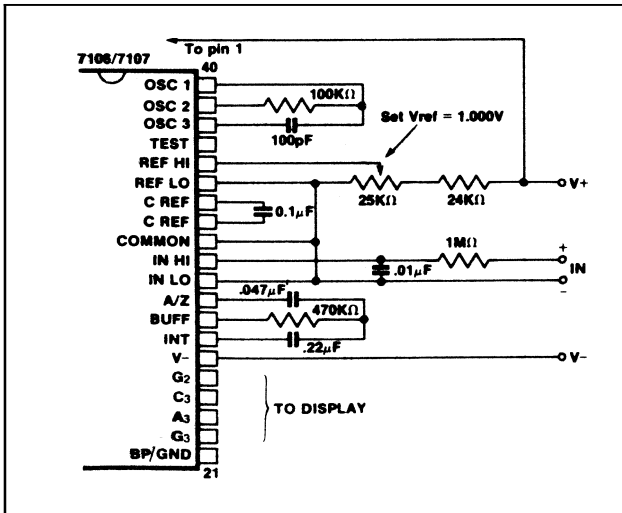
- figuur 12/4.3-14: Basis-schakeling met gebruik van de interne referentie, 9 V voeding (vlottend van de massa), 199,9 mV bereik en drie metingen per seconde.



Figuur 12/4.3-14: Basis-schakeling met interne referentie en 199,9 mV bereik.

- figuur 12/4.3-15: Aanbevolen waarde van de externe componenten voor een bereik van ±1,999 V.

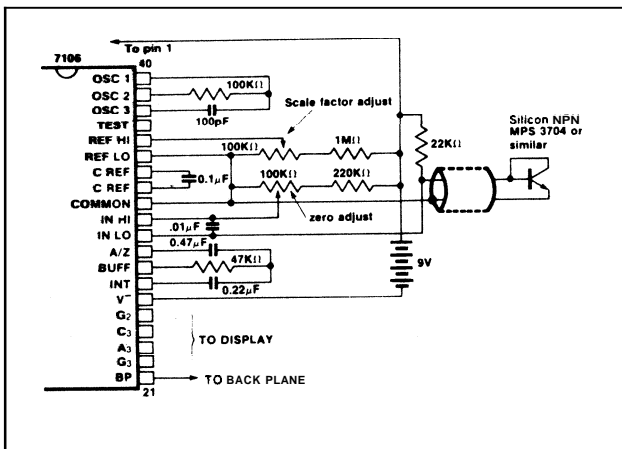
4.3 Type beschrijving resolutie tot 11999



Figuur 12/43-15: Basis-schakeling voor 1,999V bereik.

- figuur 12/4.3-16:

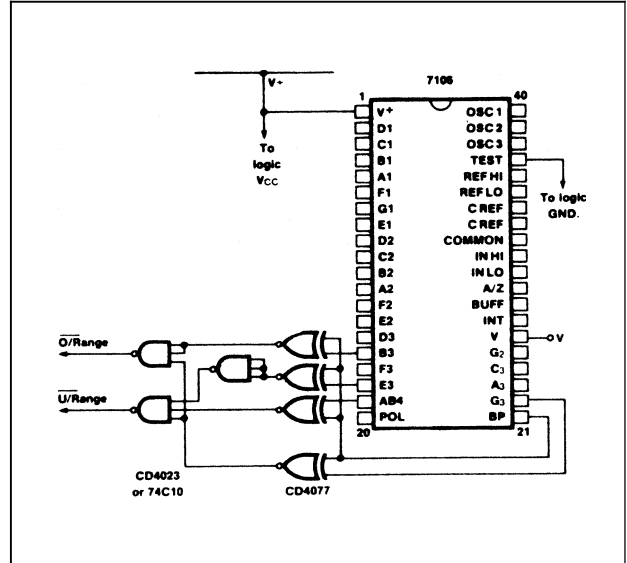
Digitale thermometer met de basis-emitter overgang van een silicium transistor als sensor. Deze heeft een temperatuurscoëfficiënt van ongeveer $-2 \text{ mV}/^\circ\text{C}$. De "ZERO ADJUST" wordt afgeregeld op uitlezing van 000,0 bij 0°C , De "SCALE FACTOR ADJUST" zet de uitlezing op 100,0 bij 100°C .



Figuur 12/4.3-16: Digitale thermometer.

- Figuur 12/4.3-17:

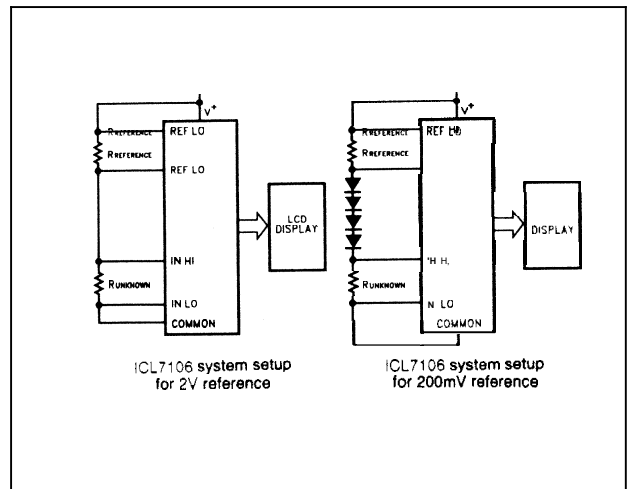
Deze schakeling genereert over- en onderbereik signalen en deze kunnen worden gebruikt voor het besturen van een automatische bereik-schakelaar in digitale universelmeters.



Figuur 1U4.3-17: Het opwekken van stuursignalen voor een automatische bereik-selectie.

- figuur 12/4.3-18:

Weerstandsmetingen volgens het ratio-systeem. De schakeling berekent de verhouding tussen de bekende en de onbekende weerstand.

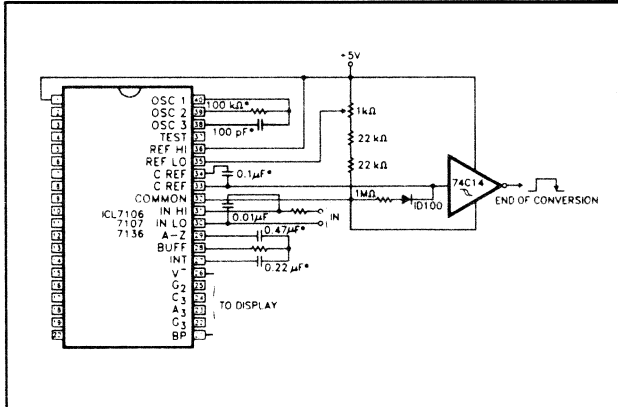


Figuur 12/4.3-18: Weerstandsmetingen volgens het verhoudings-principe.

- figuur 12/4.3-19:

Schakeling die een positieve puls opwekt na het beëindigen van een meet-cyclus.

4.3 Type-beschrijving resolutie tot ±1999



Figuur 12/4.3-19: Externe schakeling voor het genereren van een einde syclus puls.

ICL 7107
±1999, LED INT

LED-uitvoering van de 7106, die voor het overige dezelfde specificaties heeft. In deze paragraaf worden alleen de specifieke 7107 eigenschappen besproken. Voor de overige gegevens en voor talrijke voorbeeld-schakelingen wordt verwezen naar de bespreking van de 7106.

Belangrijk verschil is echter dat dit IC gevoed moet worden uit een symmetrische voedingsspanning.

Technische gegevens

- fabrikant: diverse
- behuizing: DIL-40
- aansluitgegevens: figuur 12/4.3-20
- voedingsspanningen: +U_b: +6 V max.
-U_b: -9 V max.

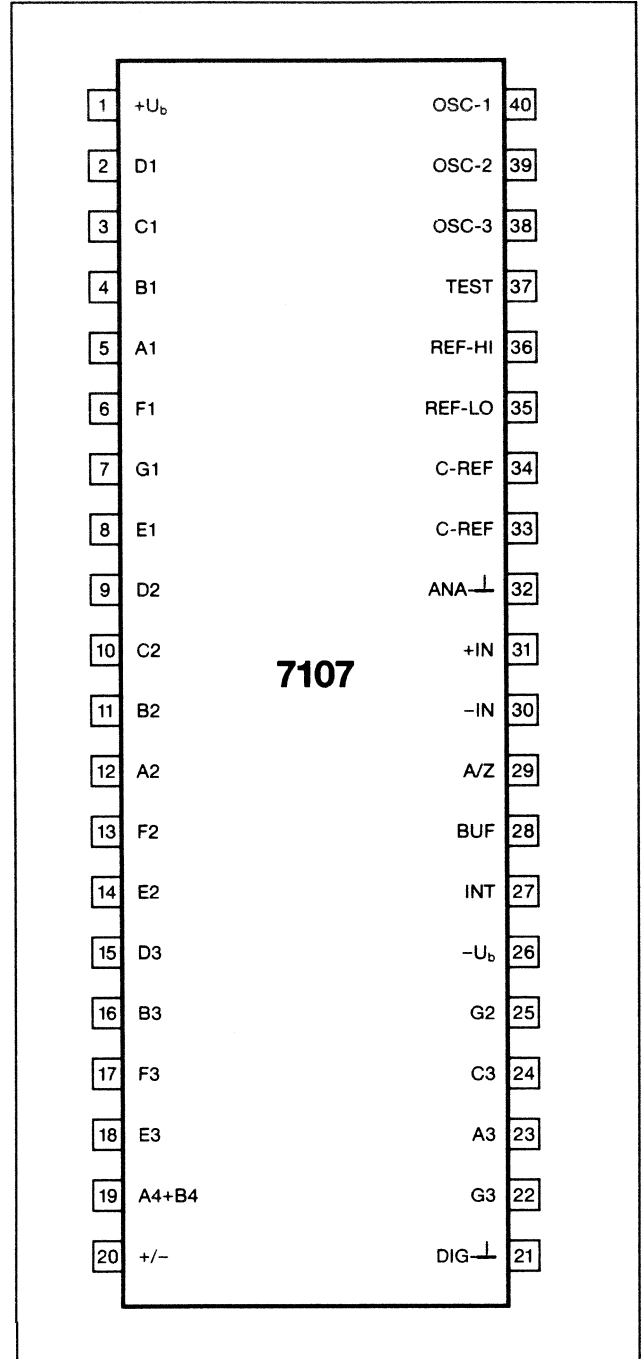
Onderstaande gegevens gelden voor +U_b = 5 v

- segment stroom: 8,0 mA voor alle enkele segment-aansluitingen
16,0 mA voor pen 19

Intern schema en werking

Het analoge deel is gelijk aan dat van de 7106. Het blokschema van de digitale schakeling is getekend in figuur 12/4.3-21.

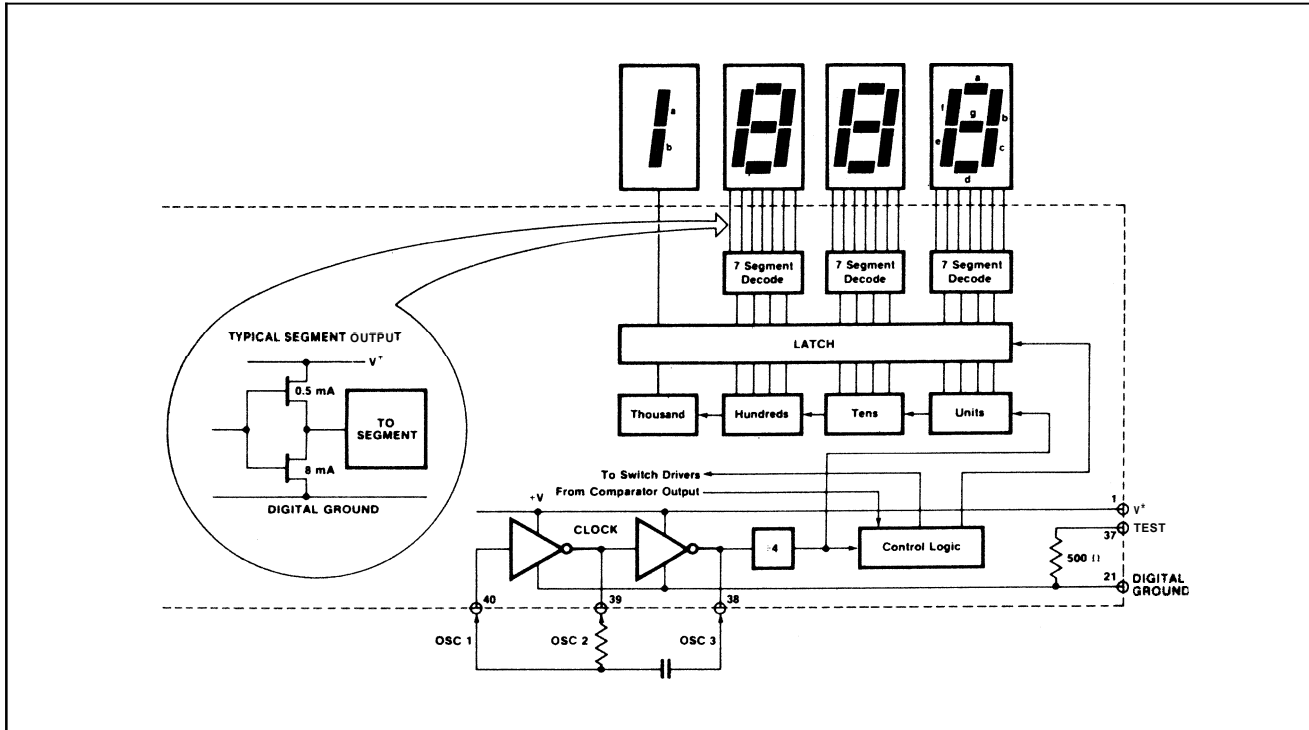
De gestabiliseerde interne voeding en de back-plane drive zijn nu overbodig. De uitgangstrappen kunnen nu 8 mA leveren.



Figuur 12/4.3-20: Aansluitgegevens 7107.

Nadere gegevens

- voeding: De 7107 moet worden gevoed met symmetrische spanningen van ±5 V. Is er in het systeem geen negatieve voeding aanwezig, dan kan deze worden genereerd

4.3 Type beschrijving resolutie tot ± 1999 

Figuur 12/4.3-21: Blokschema digitaal deel van de 7107.

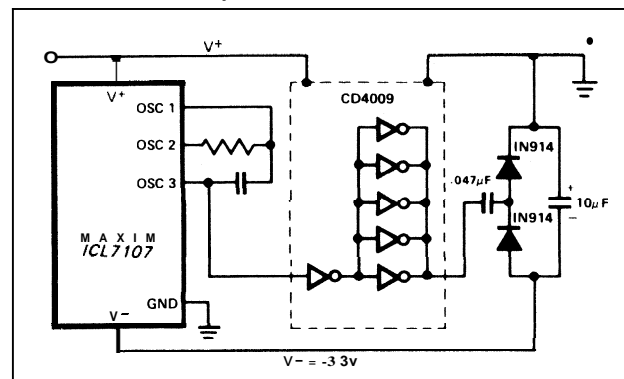
uit het klok-sigitaal van het IC. In het schema van figuur 1214.3-22 wordt het klok-sigitaal gebufferd in vijf parallel geschakelde CMOS-inverters en nadien via een clamp-kring en een gelijkrichter omgevormd tot een gelijkspanning van ongeveer $-3,3$ V. Onder bepaalde voorwaarden is het mogelijk zonder negatieve voeding te werken:

- een externe referentie wordt gebruikt;
- het ingangsbereik ligt rond het midden van het common mode bereik van het IC;
- de ingangsspanning is kleiner dan $\pm 1,5$ V.

- referentie:

De 7107 verbruikt veel meer stroom dan de 7106, dit vanwege de LED-uitleiding en zal dus ook veel meer vermogen dissiperen. Vermogen dat bovendien afhankelijk is van het aantal segmenten dat op een bepaald moment wordt aangestuurd. Het IC zal dus opwarmen en weer afkoelen, hetgeen de stabiliteit van de interne referentie niet ten goede komt. Er wordt dan ook dringend geadviseerd dit IC alleen te gebruiken in

combinatie met een externe referentiespanning. Men kan de schema's van figuur 1314.3-10 toepassen.



Figuur 12/4.3-22: Opwekken van een negatieve voedingsspanning uit de beschikbare +5V.

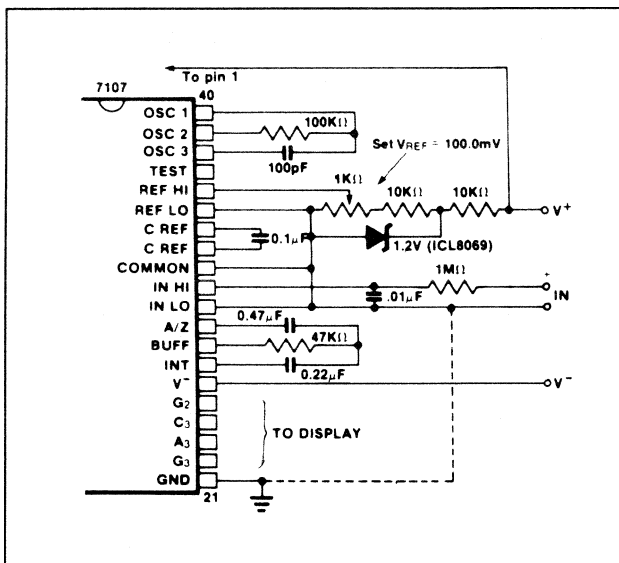
Voorbeeld-schakelingen

- figuur 1214.3-23:

Basis-schakeling van de 7107 met externe bandgap-referentie van 1.2 V. Verbindt men COMMON met GND, dan werkt de schakeling met gearde ingang. Zonder deze verbinding

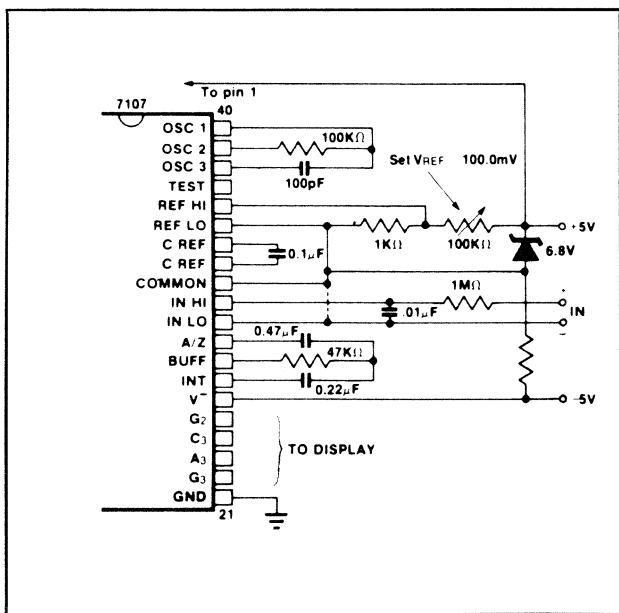
4.3 Type-beschrijving resolutie tot ±1999

(gestippeld getekend) kan men de schakeling vlottend ten opzichte van de massa gebruiken.



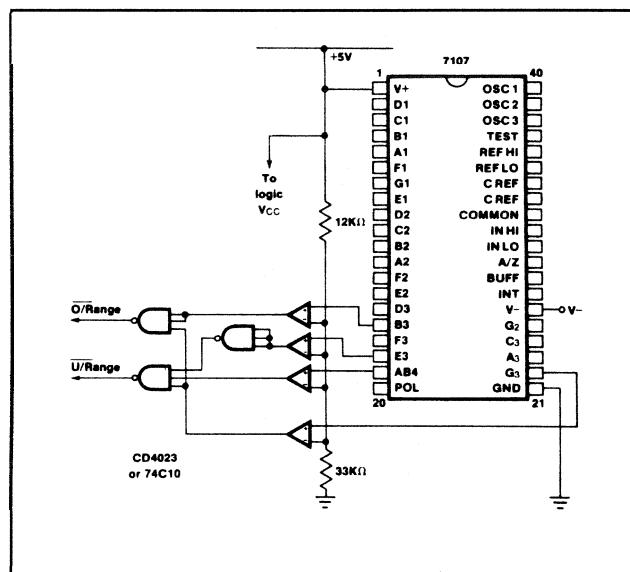
Figuur 1W4.3-23: Basis-schakeling met externe referentie van het bandgap-principe.

- figuur 1214.3-24: Externe referentie met een gewone 6,8 V zenerdiode. Deze moet over de totale voedingsspanning van 10V worden geschakeld.



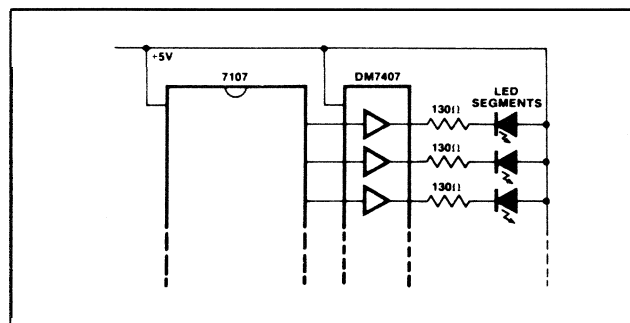
Figuur 12/4.3-24: Idem, nu met een gewone zenerdiode.

- figuur 12/4.3-25: Het genereren van over- en onderbereik signalen. Om ook bij zware LED-belasting TTL-compatibele signalen te kunnen garanderen, moeten er tussen de uitgangen van het IC en de ingangen van de poorten comparators geschakeld worden. Deze zetten de niet in alle gevallen TTL-compatibele uitgangen van de 7107 om in TL-signalen.



Figuur 1W4.3-25: Onder- en overbereik signalen.

- figuur 12/4.3-26: Het vergroten van de stroom-capaciteit van het IC door het tussenschakelen van buffers. Deze schakeling kan segmentstromen van 40 mA verwerken en kan worden gebruikt bij toepassingen met jumbo-uitlezingen.



Figuur 12/4.3-26: Vergroten van de stuur-capaciteit van een 7107 voor het werken met grote uitlezingen.

4.3 Type beschrijving resolutie tot ± 1999

ICL 7116

± 1999 , LCD INT met HOLD

Een met de 7106 vergelijkbaar IC. Het enige verschil is dat deze schakeling is uitgerust met een "HOLD"-faciliteit, waarmee de momentele waarde van de uitlezing kan worden vast gehouden.

Om dit met de beschikbare 40 pennen mogelijk te maken is de interne referentie nu niet differentieel uitgevoerd. De REF-LO ingang van de 7106 is niet aanwezig, deze pen voert nu de $+U_b$. De pen 1 wordt gebruikt voor het besturen van de HOLD-faciliteit.

Technische gegevens

- fabrikant: diverse
- behuizing: DIL-40
- aansluitgegevens: figuur 12/4.3-27
- spanning op HOLD: TEST + 1,5 V max.
- weerstand HOLD-ingang: 70 k Ω

Voor de overige gegevens wordt verwezen naar de bespreking van de 7106.

Nadere gegevens

- HOLD-faciliteit:
Het interne blokschema van het digitale deel van het IC is gedeeltelijk getekend in figuur 12/4.3-28.
De HOLD-ingang is via een weerstand van 70 k Ω verbonden met de TEST-lijn. Een "H" op deze ingang zal de werking van de latch bevriezen, zodat de inhoud niet ververst wordt. De rest van de schakeling blijft echter wel werken. Een open "HOLD" of een doorverbinding tussen HOLD en TEST leest de laatste meerwaarde weer in de latch in.

ICL 7117

± 1999 , LED INT met HOLD

Vergelijkbaar met de 7107, echter uitgebreid met HOLD-faciliteit, waardoor het mogelijk wordt de momentele meetwaarde op de uitlezing te bevriezen.

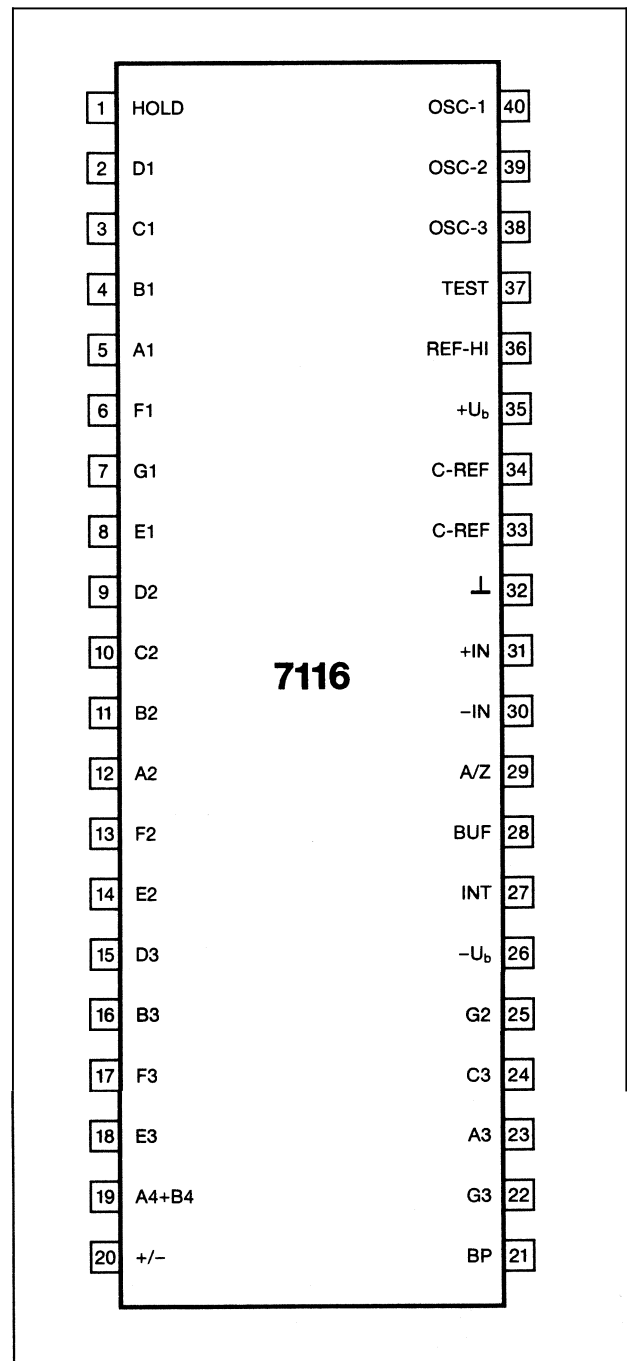
Technische gegevens

- fabrikant: diverse

- behuizing: DIL-40

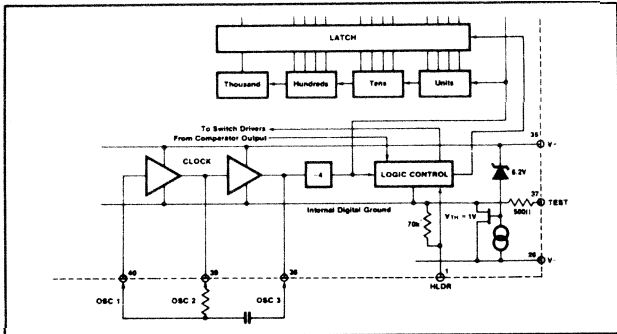
- aansluitgegevens: figuur 12/4.3-29

Voor de bespreking van de HOLD-faciliteit wordt verwezen naar de 7116, de overige gegevens volgen uit de bespreking van de 7106 en 7107.



Figuur 12/4.3-27: Aansluitgegevens 7116.

4.3 Type-beschrijving resolutie tot ±1999



Figuur 12/4.3-28: Besturing van de HOLD-functie in het interne van de 7116.

ICL 7126
±1999, LCD INT, laag vermogen

Laag vermogen uitvoering van de 7106, met een maximale stroomopname van slechts 100 μA (!) en een gemiddelde levensduur van 8000 uur op één 9 V batterij. De 7126 kan gebruikt worden als vervanger van de 7106 als men de waarde van enige onderdelen aanpast.

Technische gegevens

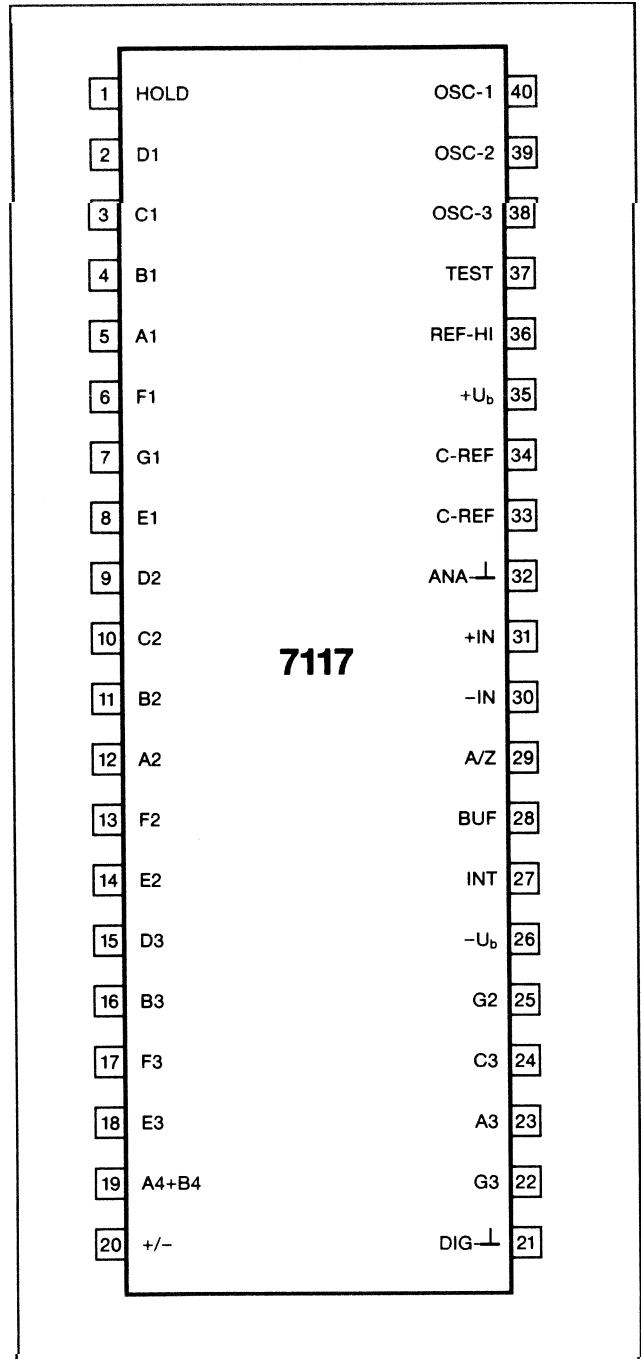
- fabrikant: diverse
- behuizing: DIL-40
- aansluitgegevens: figuur 12/4.3-30
- stroom-opname: 0,1 mA max.

Voor de overige gegevens en voorbeeldschakelingen wordt verwezen naar de bespreking van de 7106.

Men moet echter rekening houden met andere waarden voor de onderdelen rond de analoge processor. Deze zijn gegeven in het schema van figuur 12/4.3-31.

ICL 7136
±1999, LCD INT, verbeterde versie van 7126

De 7106, 7107, 7116, 7117 en 7126 hebben een aantal meet-sycii nodig om te herstellen van een oversturing. Dit is zeer vervelend bij gebruik van deze IC's in digitale universeel-meters, omdat men bij het meten van weerstanden vaak met een overbereik-situatie te maken heeft (weerstand oneindig!). Het



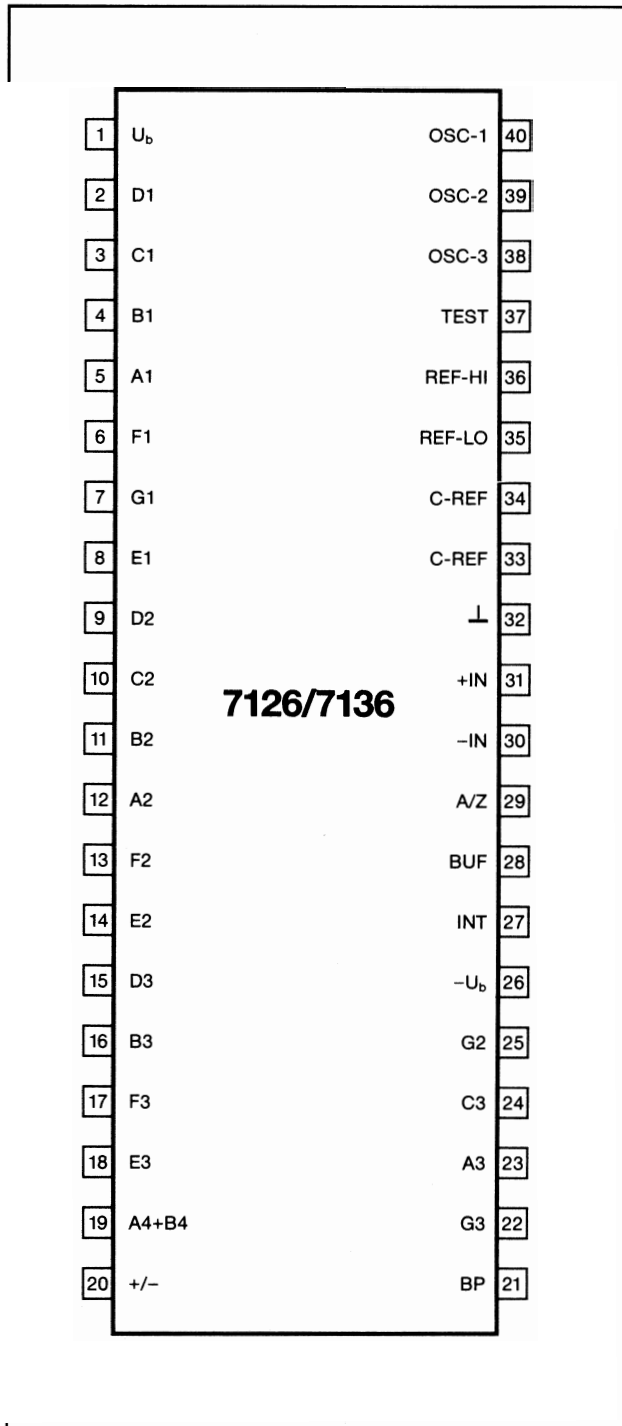
Figuur 12/4.3-29: Aansluitgegevens 7117.

duurt dan enige seconden alvorens de uitlezing zich gestabiliseerd heeft op de waarde van de weerstand.

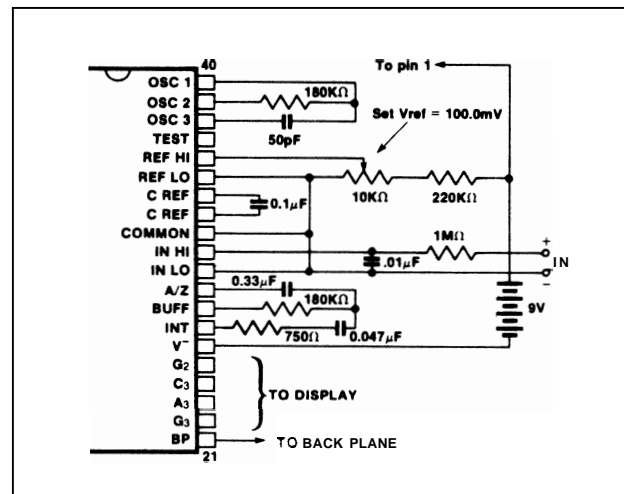
De 7136 is speciaal ontworpen voor deze toepassingen. Na een overbereik-situatie zal de schakeling onmiddellijk de waarde van de

4.3 Type beschrijving resolutie tot ± 1999

momenteel aanliggende spanning (die natuurlijk dan wel in het bereik van de meter moet liggen) aanduiden.



Figuur 12i4.3-30: Aansluitgegevens 7126/7136.



Figuur 12/4.3-31: Basis-schakeling rond de 7126.

Technische gegevens

Deze zijn volledig identiek aan deze van de 7126.

Voorbeeld-schakeling

Figuur 12/4.3-32 geeft de 7136 in een digitale wisselspanningsmeter met een bereik tot 199,9 mV effectief.

De operationele versterker in de AC/DC omzetter kan vervangen worden door een CA 3140. De TEST-uitgang wordt gebruikt voor het creëren van een kunstmatig nul-punt. Vervang de condensator van 100 pF door een trimmer voor het optimaliseren van de bandbreedte.

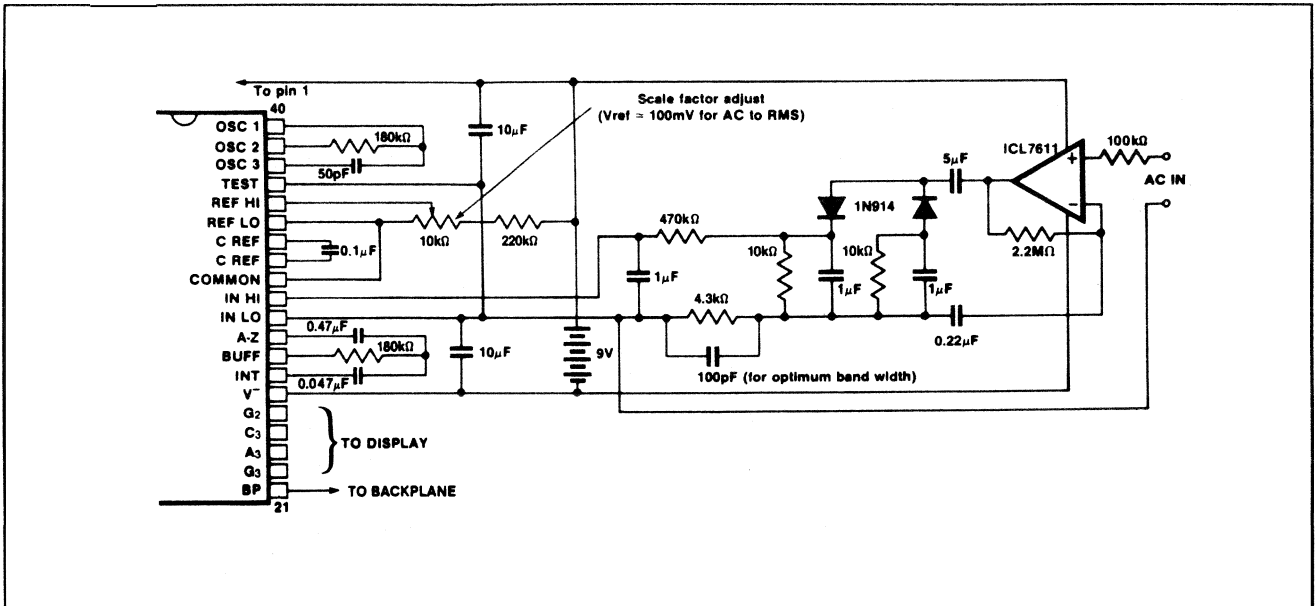
ICL 7137

± 1999 , LED INT, verbeterde versie van 7107

De 7107 heeft een aantal meet-sycli nodig om te herstellen van een overbereik-situatie, erg vervelend bij toepassingen waar deze situatie vaak kan voorkomen (digitale weerstands-meters).

De 7137 is pen tot pen compatible met de 7107, maar heeft een schakeling ingebouwd die er voor zorgt dat na een overbereik-situatie onmiddellijk de juiste waarde van de nieuwe, binnen het bereik vallende, ingangsspanning wordt aangeduid.

4.3 Type-beschrijving resolutietot ± 1999



Figuur 12/4.3-32: De 7136 als digitale wisselspanningsmeter met een bereik van 199,9 mV effectief voor sinusoidale wisselspanningen.

Technische gegevens

- fabrikant: diverse
 - behuizing: DIL-40
 - aansluitgegevens: figuur 12/4.3-33
- Voor de overige gegevens wordt verwezen naar de 7107.

Voorbeeld-schakeling

Figuur 12/4.3-34 geeft het basis-schema van de 7137 in een schakeling met een meetbereik van $\pm 199,9$ mV, gebruik van de interne referentie en drie metingen per seconde.

MP 7138

± 1999 , EXT DRIVE met HOLD

Levert een gemultiplexte BCD-uitgang en vier digit-select pulsen. Heeft geen interne referentie en geen differentiële ingang. HOLD-ingang bevriest de momentele waarde van de ingangsspanning op de uitlezing bij sturing met een "L". Symmetrische ± 5 V voeding en doven van de uitlezing bij oversturing.

Technische gegevens

- fabrikant: Micro Power Systems

- behuizing: DIL-28
- aansluitgegevens: figuur 12/4.3-35
- intern blokschema: figuur 12/4.3-36
- voedingsspanningen: $+U_b: +6,5$ V max
 $-U_b: -9,0$ V max
- bedrijfstemperatuur: -40 tot $+85^\circ\text{C}$
- klok-frequentie: 60 kHz max.
- nauwkeurigheid: $\pm 0,05\%$ ± 1 digit
- zero-compensatie: ± 1 digit
- stabiliteit: $\pm 0,5$ digit
- ingangsstroom: 100 pA max.
- digitale uitgangen: TTL-compatible
- BCD uitgangsstroom: 2,8 mA max.
- digit-select uitgangsstroom: 0,28 mA max.
- POL uitgangsstroom: 0,6 mA max.

Nadere gegevens

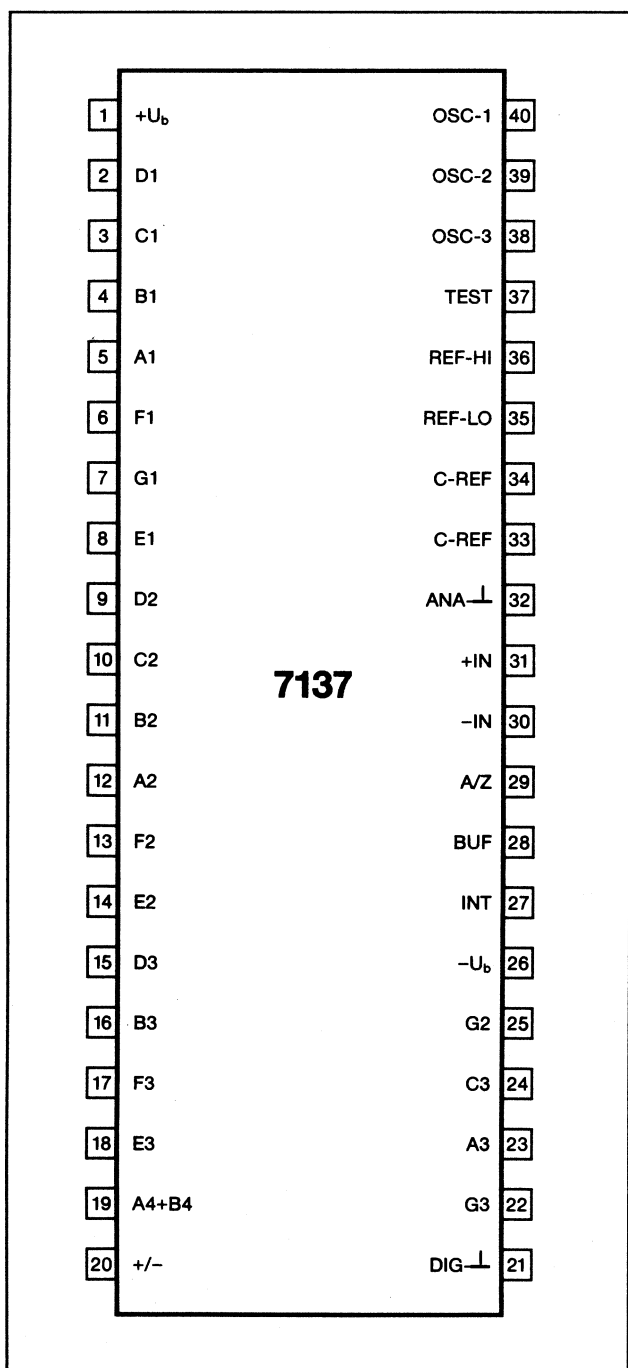
- componenten-selectie: De waarde van de externe componenten hangt af van het meetbereik (199,9 mV of 1,999 V). Figuur 12/4.3-37 geeft een overzicht voor de twee bereiken.
- klok-frequentie: De grootte van de frequentie van het klok-signaal wordt bepaald door de waarde van de componenten R1 en Co (zie figuur

4.3 Type beschrijvingresolutietot ±1999

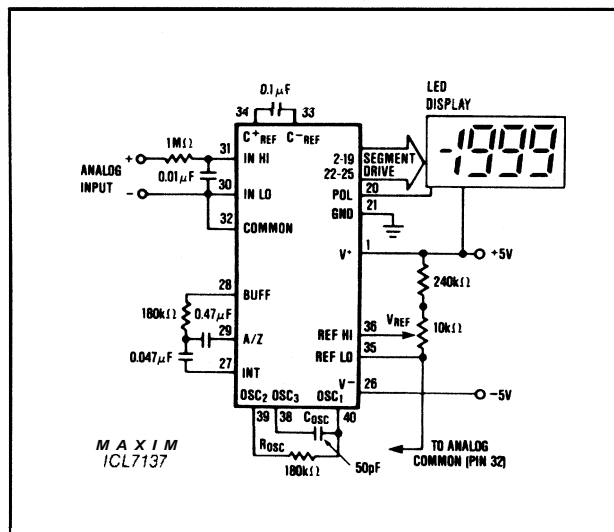
12/4.3-38) volgens de formule:

$$f_{cl} = \frac{1}{2,2 \cdot R_2 \cdot C_0}$$

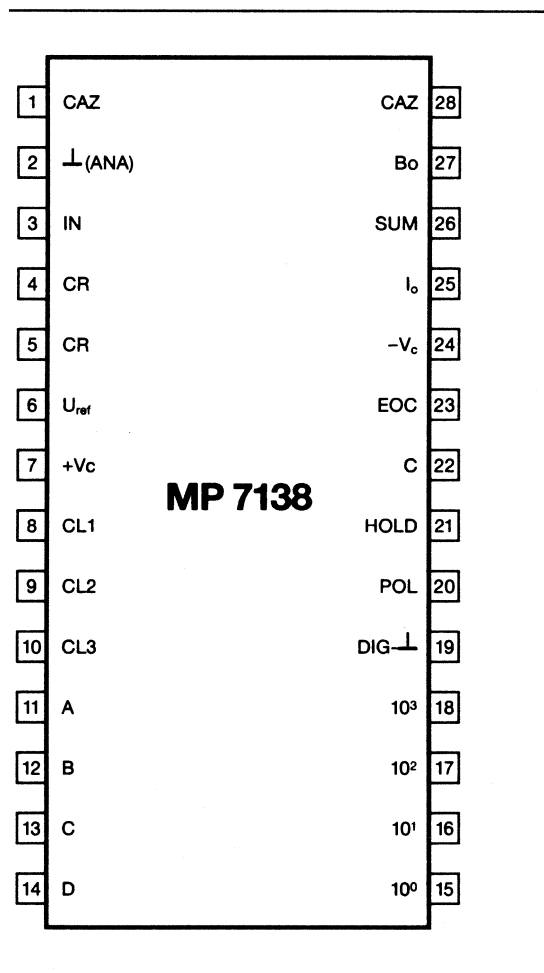
De waarde van R1 is niet zo kritisch, aanbevolen wordt 180 kΩ.



Figuur 1W4.3-33: Aansluitgegevens 7137.

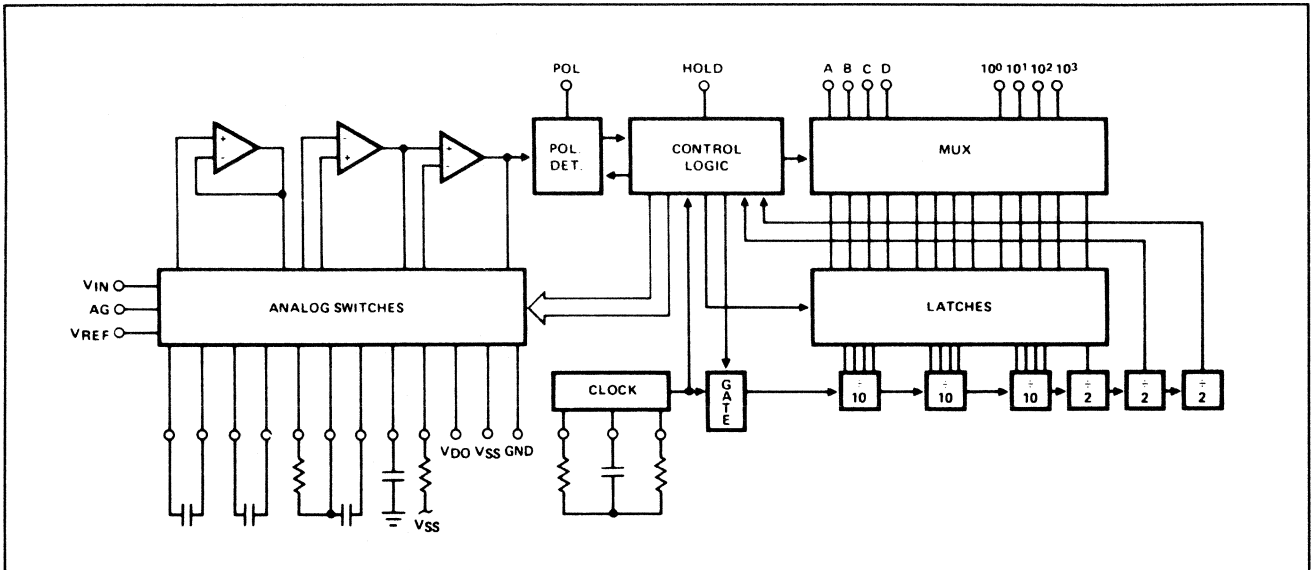


Figuur 1W4.3-34: Basis-schemamet meetbereik van 200 mV.

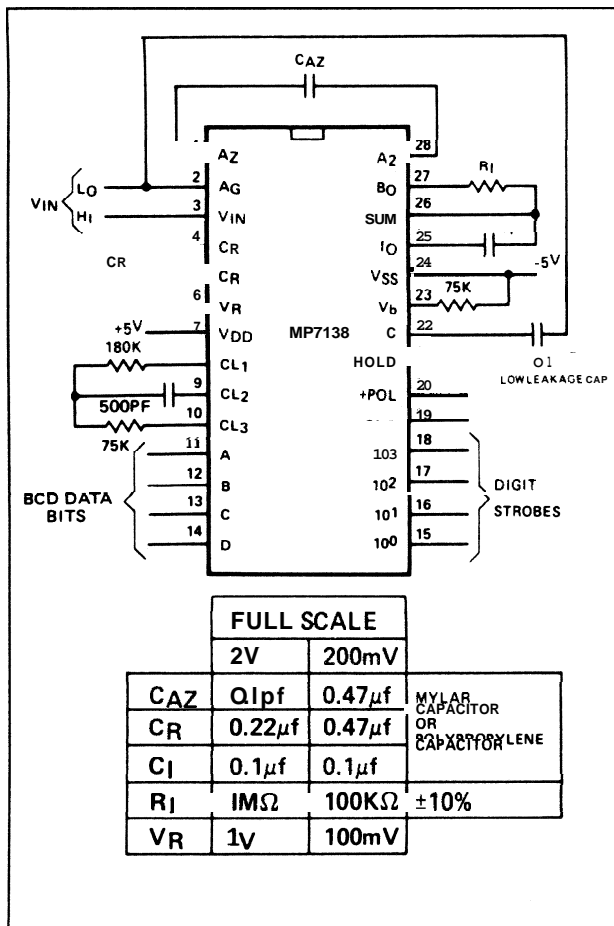


Figuur 12/4.3-35: Aansluitgegevens MP 7138.

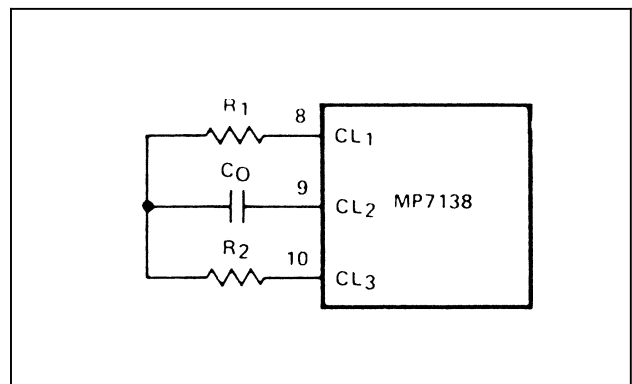
4.3 Type-beschrijving resolutie tot ±1999



Figuur 12i4.3-36: Intern blokschema MP 7138.



Figuur 12/4.3-37: Componenten-waarden voor gevoeligheden van 200 mV en 2 V.



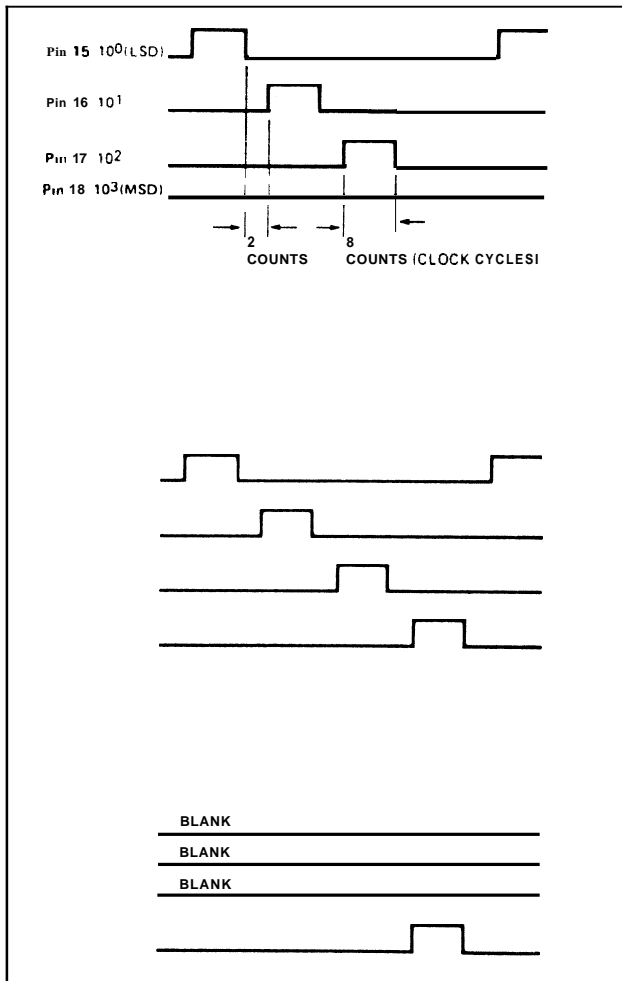
Figuur 12/4.3-38: Klok-schakeling.

- firning:
 - Figuur 12/4.3-39 geeft de pulsen op de digit-select uitgangen voor drie verschillende groottes van de ingangsspanning:
 - bovenste figuur: $U_{in} < 1,000 V$;
 - middelste figuur: $1,000 V < U_{in} < 1,999 V$;
 - onderste figuur: $U_{in} > 1,999 V$.

Voorbeeld-schakeling

Figuur 12/4.3-40 geeft het standaard-schema van een digitale paneelmeter met de MP 7138 en een gevoeligheid van ± 1,999 V. De schakeling kan uit +5 V gevoed worden, er is een spanningsomvormer ingebouwd die -5 V uit de +5 V afleidt.

4.3 Type beschrijving resolutie tot ± 1999



Figuur 12/4.3-39: De timing van de MP 7138 voor drie verschillende waarden van deingangsspanning.

ICL 805217101

± 1999 , EXT DRIVE met START en BUSY

Kwalitatief hoogwaardige drie-en-half decade systeem met een nauwkeurigheid van vier-en-half decade, BCD-uitgangen (niet gemultiplexed), START/RESET en BUSY in- en uitgangen, interne referentie en niet-differentiële ingang.

Technische gegevens

- fabrikant: Intersil
- behuizing: ICL 8052: DIL-14
ICL 7101: DIL-40
- aansluitgegevens: figuur 12/4.3-41 (ICL 8052)

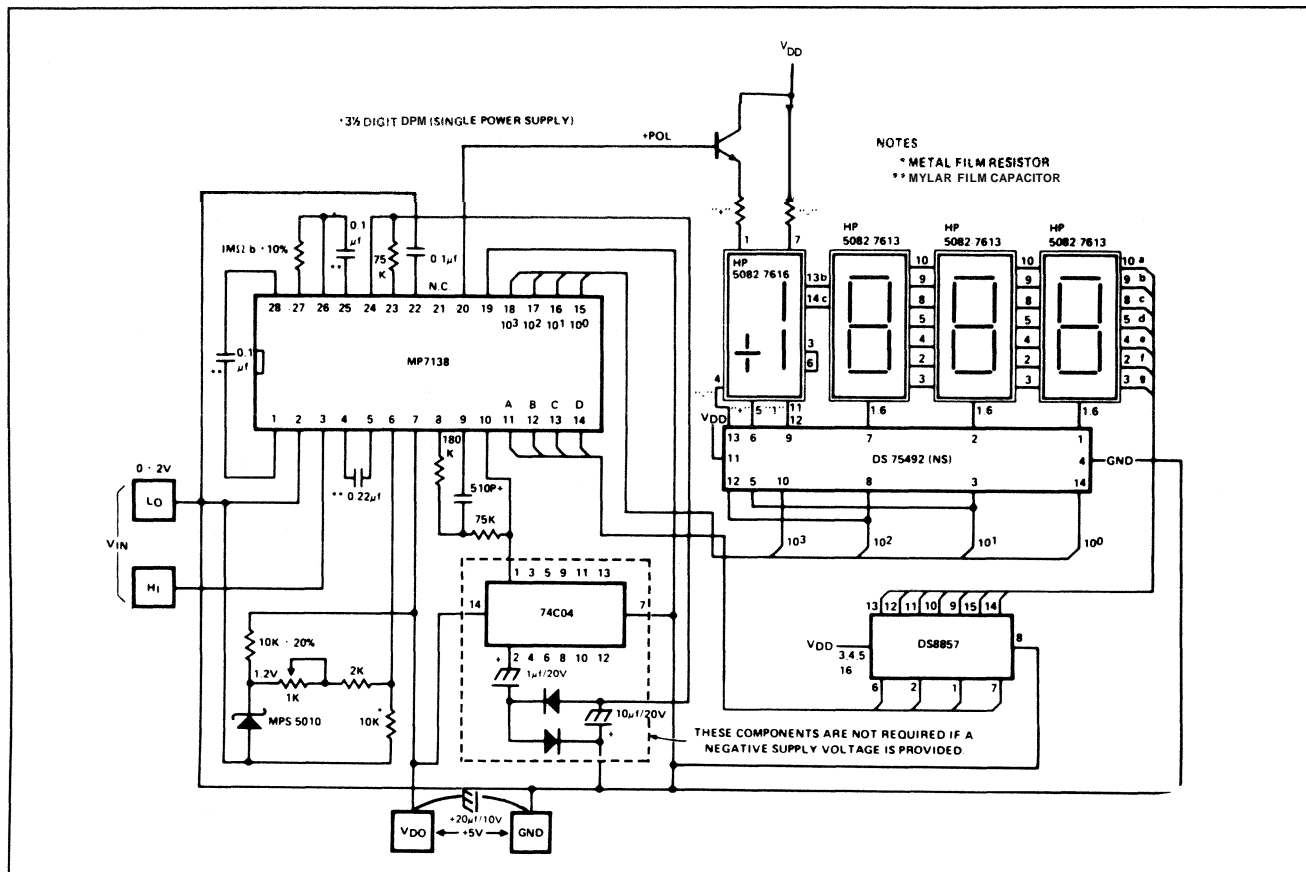
figuur 12/4.3-42
(ICL 7101)

- intern blokschema: figuur 12/4.3-43
- ICL 7101 gegevens (digitale processor)
 - max. voedingsspanning tussen $+U_b$ en $-U_b$: 25V
 - geadviseerde voedingen: +5V, -15V
 - klok-frequentie: 20 kHz
 - digitale in- en uitgangen: TTL-compatible
 - voedingsstromen: +25 mA, -5,0 mA
- ICL 8052 gegevens (analoge processor)
 - max. voedingsspanning: ± 18 V
 - geadviseerde voedingsspanning: ± 15 V
 - ingangsstroom: 50 pA
 - common mode rejection ratio: 90 dB
 - interne referentie: 1,75 V
 - temp-coëf. referentie: 50 ppm/ $^{\circ}$ C
 - impedantie ref-uitgang: 5 Ω
- systeem-gegevens
 - lineariteit: 1 digit max.
 - aflezing bij $U_{in} = U_{ref}$: +0,998 - +1,001
 - afwijking bij omkering polariteit U_{in} : 1 digit max.
 - ruis: 0,2 digit max.
 - temp-coëf.: 15 ppm/ $^{\circ}$ C

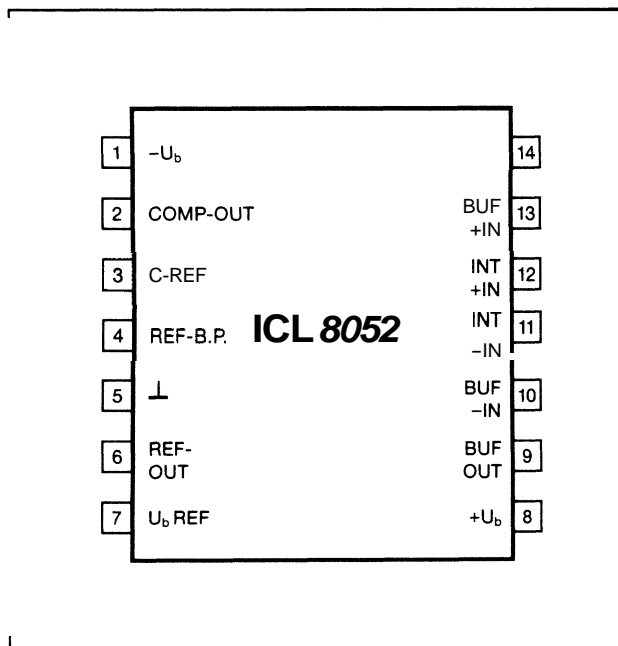
Nadere gegevens

- BUSY
 - "H" gedurende de volledige omzettingssyclus (ingang-integratie + referentie-integratie). Het "L" worden van dit signaal kan bijvoorbeeld worden gebruikt voor het besturen van een ingangs-multiplexer, die verschillende ingangen een na een met de omzetter verbindt.
- APEX:
 - "H" gedurende de referentie-integratie.
- OUT OF RANGE:
 - "L" bij overschrijding van het meetbereik (vanaf 2000 getelde pulsen).
- START-RESET
 - "H" start een omzettingssyclus, bij open ingang voert de omzetter continu omzettingen uit.
- INTERNAL COUNTER OVERRIDE/EXTERNAL COUNTER INPUT
 - Een "H" op de ICO schakelt de automatische interne omschakeling tussen sig-

4.3 Type-beschrijving resolutietot ±1999



Figuur 1W4.3-40: Digitale paneelmeter met een bereik van ±1,999 Ven een enkelvoudige voeding van +5 V.



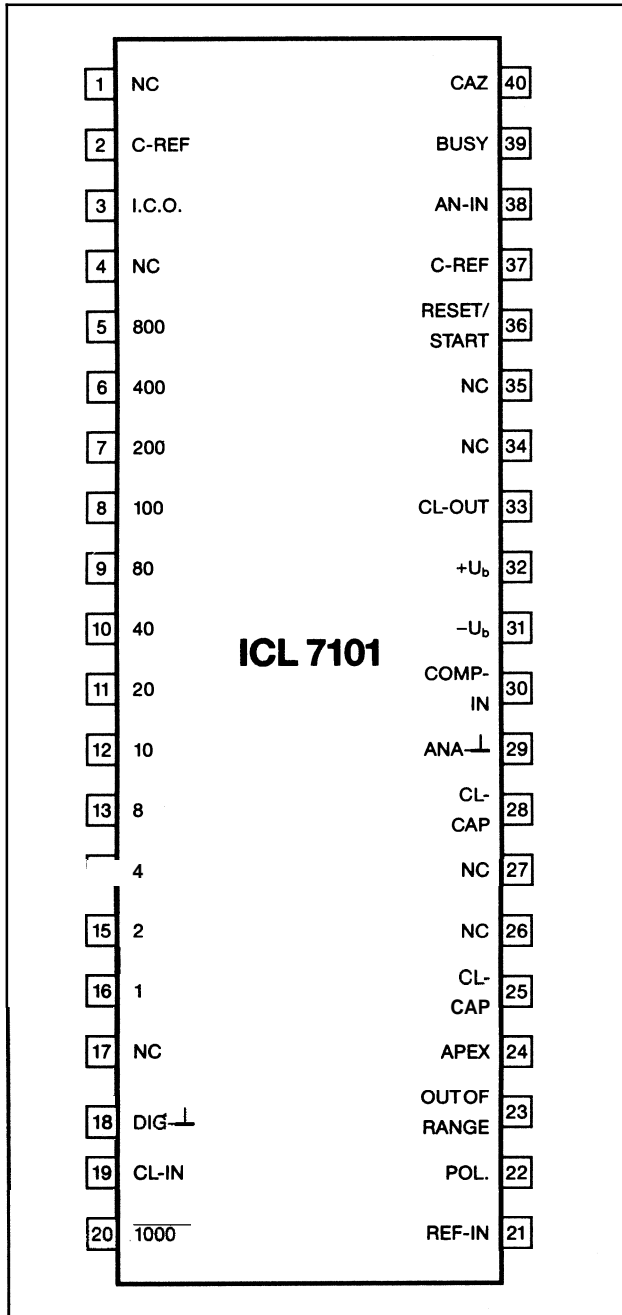
Figuur 1W4.3-41: Aansluitgegevens ICL 8052.

naal- en referentie-integratie uit. Op hetzelfde moment kan men deze omschakeling extern besturen door middel van een "H" op de ECI-ingang. Met dit systeem kan men een automatische offset in de uitlezing inbouwen. Als men het omschakelen tussen de signaal- en referentie-integratie met N klok-pulsen vertraagt, dan zal de gevoeligheid van het systeem toenemen met N+1.

Voorbeeld-schakelingen

- figuur 12/4.3-44:

Basis-schema van een DVM met LCD-display. In dit schema wordt een speciaal symbool (\geq) gebruikt voor het indiceren van een overbereik. Men kan echter de OUT OF RANGE uitgang van de 7101 gebruiken voor het onderdrukken van deen deel van de uitlezing.

4.3 Type beschrijving resolutie tot ± 1999 

Figuur 12/4.3-42: Aansluitgegevens ICL 7101.

– figuur 12/4.3-45:

Interfacing tussen een omzetter en een IM 6100 microprocessor. Hex tri-state buffers worden gebruikt voor het verbinden van de data-uitgangen van de 7101 met de processor-bus.

Een omzetting start door een "H" op de

WRITE 1. De digitale code van de gemeten spanning wordt in de buffers van de 7101 opgeslagen. Het einde van de syclus wordt door BUSY aan de IM 6101 PIA doorgegeven. Er moet nu een interrupt-routine ingeschakeld worden, die de 12 data's, de polarity-, 1000- en OUT OF RANGE-lijnen uitleest.

Tussen twee sycli moet men een pauze van minimaal 10 ms inlassen om de auto-zero syclus de offset te laten compenseren.

ICL 805218053**\$12000,EXT DRIVE**

Deze IC's worden besproken bij de ICL 8052A/8053A combinatie, in hoofdstuk 12/4.4.

TSC 805 **± 1999 , LCD INT, auto-range universeelmeter**

Volledig geïntegreerde besturing van een drie-en-half decade universeelmeter met automatische bereik-selectie uit in totaal 22 meet-bereiken. Bedoeld voor long-life 9 V batterij-voeding (10 mW vermogen-opname). Interne referentie, op-amp voor AC/DC omzetting, geluidssignaal-besturing.

Algemene beschrijving

De TSC 805 bevat alle schakelingen die noodzakelijk zijn voor het samenstellen van een digitale universeelmeter met automatische selectie uit 22 meet-bereiken.

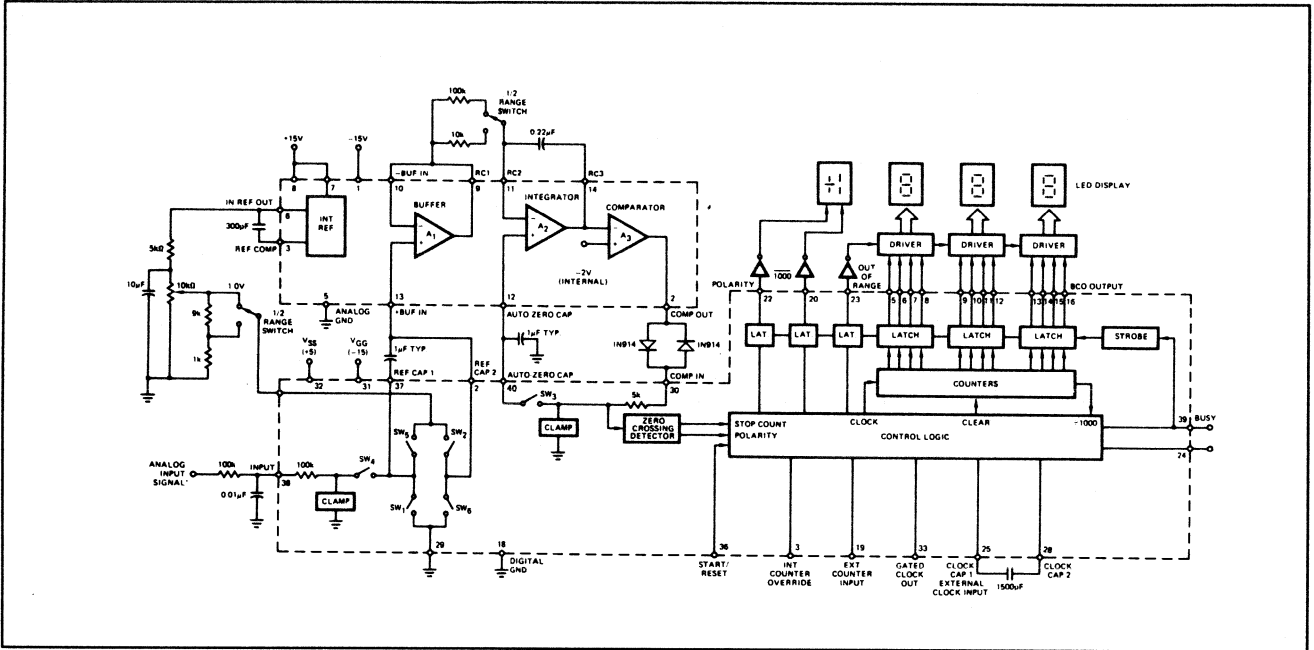
Voor stromen staan twee met de hand in te stellen bereiken ter beschikking. De automatiek stuurt zowel de ingangsverzwakkers door middel van elektronische schakelaars als de automatische decimale punt omschakeling.

Het automatische systeem kan echter worden uitgeschakeld, de handbediening wordt over slechts één lijn bestuurd. Bij manueel bedrijf wordt de resolutie vergroot tot ± 3000 .

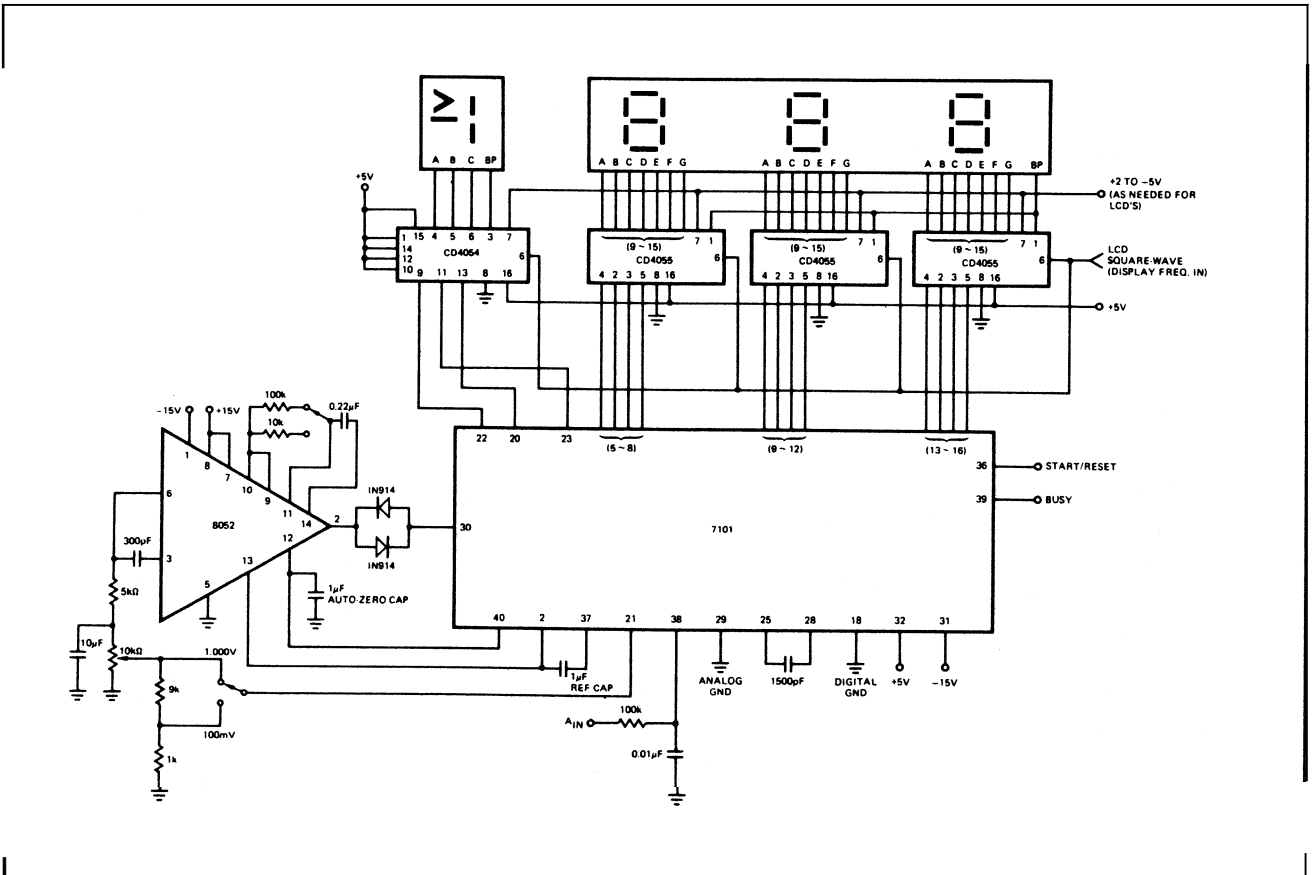
Er is een geheugen-functie aanwezig, waar-

Deel 12: Analog naar digitaal en digitaal naar analog omzetters

4.3 Type-beschrijving resolutie tot ± 1999



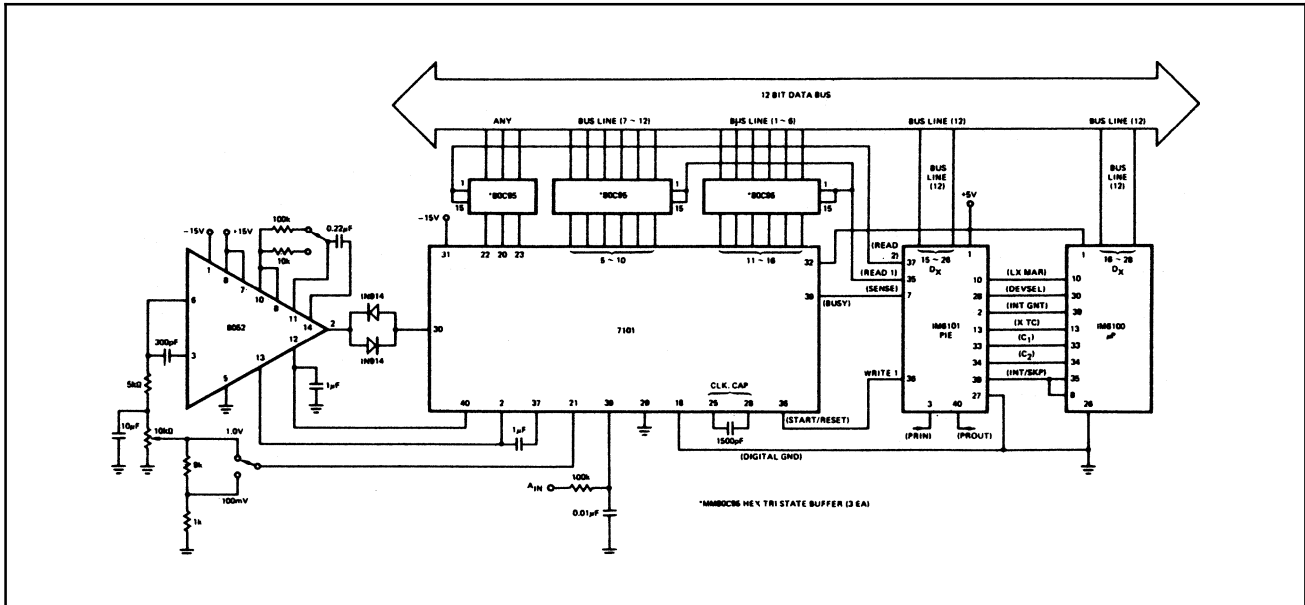
Figuur 12/4.3-43: Intern blokschema van de ICL 8052/7101 combinatie.



Figuur 12/4.3-44: Basis-schematische voor het aansturen van vloeibare kristallen.

Deel 12: Analoog naar digitaal en digitaal naar analoog omzetters

4.3 Type beschrijving resolutie tot ± 1999



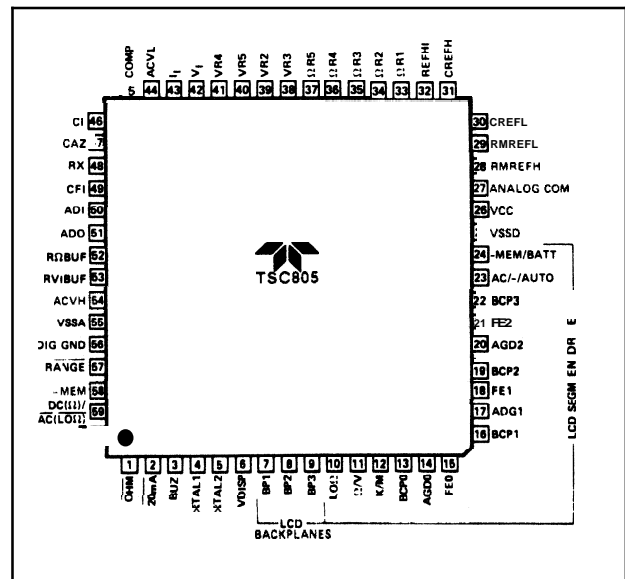
Figuur 12/4.3-45: Interface tussen een 8052/7101-paar en een microprocessor.

bij de laagste 2 digits van de momentele waarde van de ingangs-grootte worden afgetrokken van de volgende meting. Bij het meten van weerstanden staat een "LO-OHM"-bereik ter beschikking. Een geluidssignaal wordt geactiveerd als de weerstand kleiner is dan 1% van de volle schaal waarde. Dit geluidssignaal wordt ook ingeschakeld bij metingen over het bereik heen, behalve in de weerstand-mode. De schakeling is uitgerust met een te lage batterijspanning systeem, dat een indicator stuurt als de voedingsspanning lager wordt dan +7,0V.

Technische gegevens

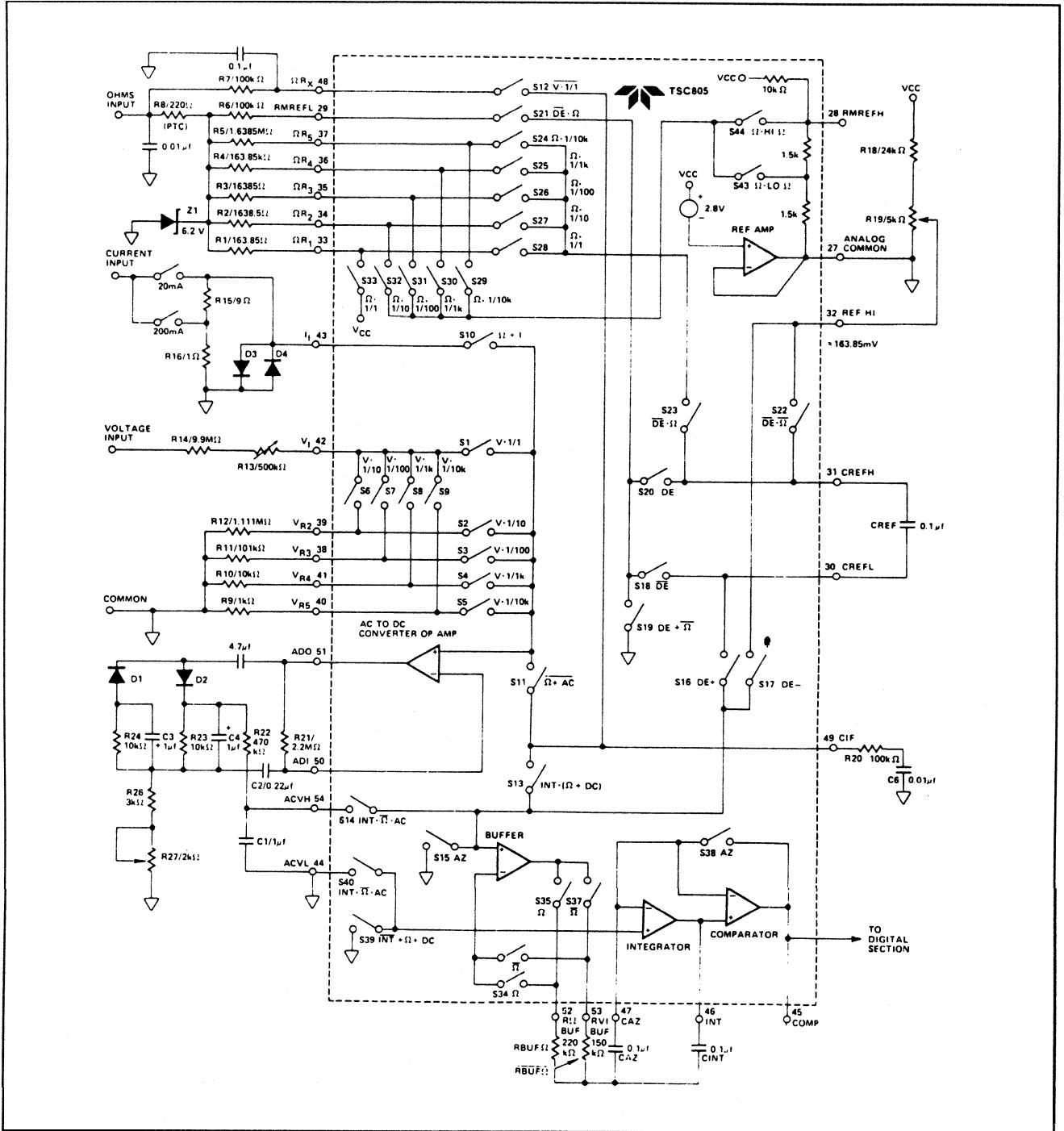
- fabrikant: Teledyne Semiconductor
- behuizing: 60-pens quad flat-pack
- aansluitgegevens: figuur 12/4.3-46
- voedingsspanning: 15 V max.
9 V geadviseerd
- temperatuur-bereik: 0 tot +70°C
- uitlezing bij 0 V: ± 0001
- lineariteit: ± 1 digit
- ingangsstroom: 10 pA max.
- ruis: 20 μ V top-tot-top
- frequentie-bereik: 5% afwijking tussen 40 en 2000 HZ

- spanning voor fI metingen: 600 mV max.
- spanning voor LO- Ω metingen: 350 mV max.
- geluids-uitgang: 4 kHz
- drempel van lege batterij indicator: 6,3 tot 7,0 V
- voedingsstroom: 1,5 mA max.
- blokschema analoog deel: figuur 12/4.3-47.



Figuur 12/4.3-46: Aansluitgegevens TSC 805.

4.3 Type-beschrijving resolutietot ±1999



Figuur 12/4.3-47: Intern blokschema van het analoge deel van een TSC 805. Alle schakelaar-symbolen stellen elektronische aan/uit schakelaars voor, behalve de twee stroom-schakelaars 20 en 200 mA.

Nadere gegevens

- functie-selectie:
 Voor het selecteren van de meet-groot-
 heid staan twee digitale ingangen op pen-

nen 1 en 60 ter beschikking. "L" is massa,
 "H" is open of +U_b.
 Spanning: 1 = "C", 60 = "L";
 Weerstand: 1 = "L", 60 = "H";

4.3 Type beschrijving resolutie tot ± 1999

Stroom: 1 = "H", 60 = "C".

- weerstands-meting:
Vijf bereiken, namelijk 200 R, 2 k Ω , 20 k Ω , 200 k Ω en 20 MR. In het laagste bereik staat de "LO-OHM"-optie niet ter beschikking. Bij deze optie wordt de meetspanning verlaagd tot onder de geleidingsspanning van silicium dioden en transistoren, zodat men over dioden en transistoren kan meten zonder dat de junctie gaat geleiden en de meting wordt vervalst.
- spannings-meting:
Vijf bereiken, namelijk 200 mV, 2 V, 20 V, 200 V en 2 kV.
Uit veiligheids-overwegingen mag het laatste bereik tot slechts 600 V gebruikt worden. Voor het omschakelen tussen AC en DC staat de ingang "AC/DC" (pen 59) ter beschikking. Een korte "L"-puls schakelt om tussen de ene en de andere mode.
- stroom-meting:
Twee bereiken, 20 en 200 mA, die niet automatisch omgeschakeld worden. Zowel AC als DC.
- automatisch/handbediening:
Een "C" op RANGE (pen 57) schakelt de automatiek uit. Bereik-selectie door korte "C"-pulsen op deze ingang. Resolutie verhoogt tot 3000 digits (behalve 2000 V en 2 MR). Terug naar automatisch door een andere meet-grootte in te stellen.
- geheugen-functie:
Korte "C"-puls op MEM (pen 58) schakelt geheugen-functie in. De twee laagste digits van de momentele uitlezing worden in een geheugen opgeslagen. Van alle volgende metingen wordt de opgeslagen waarde afgetrokken.
Bijvoorbeeld:
Eerste meting: 18,21 k Ω ;
Schakel op MEM: 0,21 k Ω wordt opgeslagen;
Nieuwe meting 19,87 k Ω ;
Uitlezing wijst aan: 19,87 - 0,21 = 19,66 k Ω .
Met deze functie kan men de weerstand van meetleidingen automatisch compenseren of de ruis en brom bij wisselspan-

ningsmetingen.

Voorbeeld-schakeling

Figuur 12/4.3-48 geeft de TSC 805 in een compleet schema van een digitale universeelmeeter.

De aansturing van de segmenten van de uitlezing volgt uit de tabel van figuur 12/4.3-49.

TSC 815

± 1999, LCD INT, auto-range universeelmeeter met HOLD

Vergelijkbaar met de TSC 805, echter uitgebreid met een HOLD-functie en niet pen-compatible.

Als men de HOLD ingang (pen 55) met de massa verbindt, zal de momentele waarde van de uitlezing bevroren blijven totdat men deze ingang "H" maakt.

Technische gegevens

- fabrikant: Teledyne Semiconductor
- behuizing: 60-pens quad flat-pack
- aansluitgegevens: figuur 12/4.3-50

Voor de overige gegevens wordt verwezen naar de TSC 805.

Voorbeeld-schakeling

Figuur 12/4.3-51 geeft het basis-schemavan een digitale universeelmeeter met de TSC 815.

TSC 8750

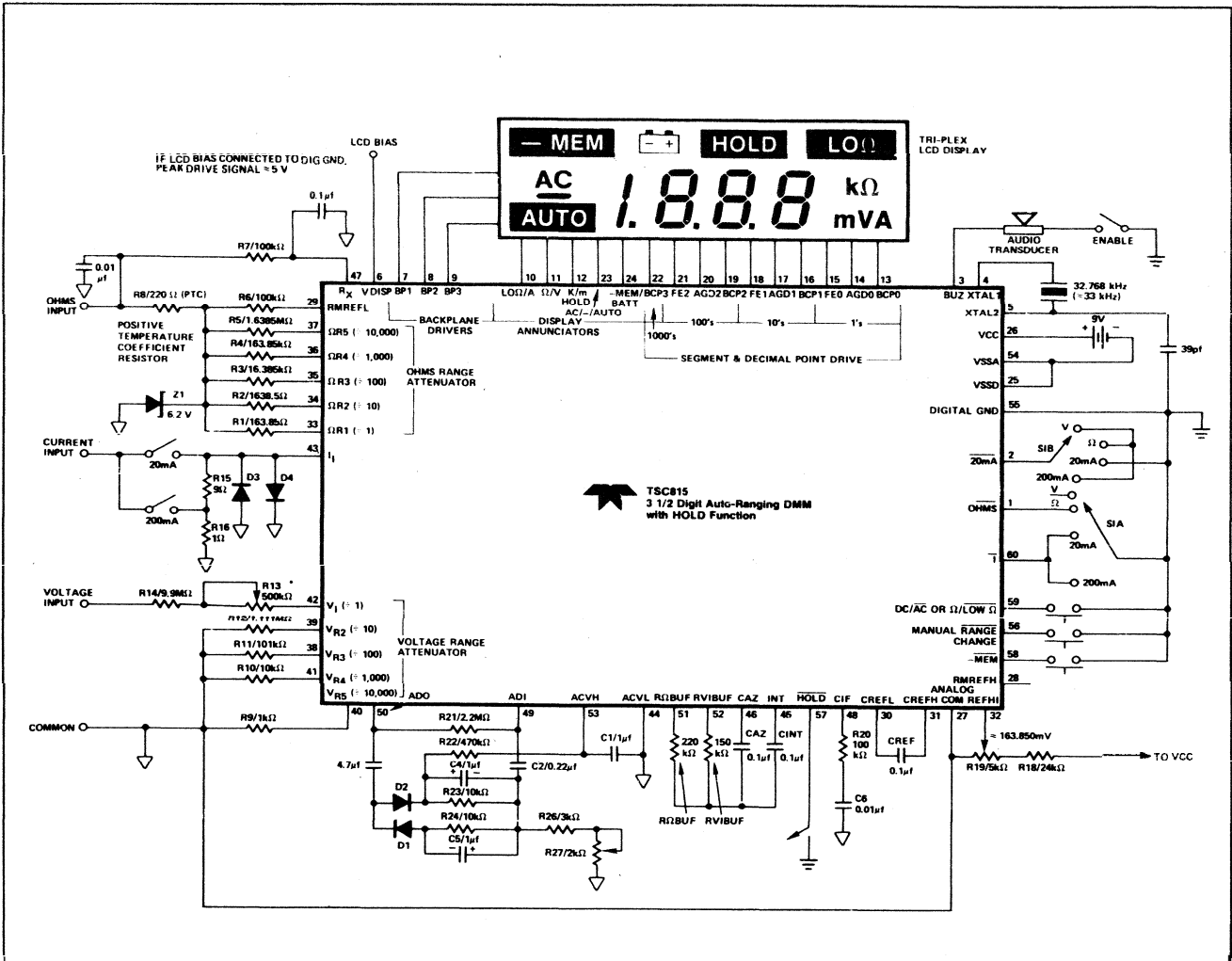
+1999, EXT DRIVE

Eenvoudige ADC voor positieve ingangspanningen met enkelvoudige ingang, interne klok en externe referentie-spanning. Data verschijnen als drie BCD-woorden op de uitgangen.

Technische gegevens

- fabrikant: Teledyne Semiconductor
- behuizing: DIL-24
- aansluitgegevens: figuur 12/4.3-52
- intern blokschema: figuur 12/4.3-53

4.3 Type-beschrijving resolutie tot ± 1999



Figuur 12/4.3-48: Volledig schema van een universele meter met automatische bereik-selectie met de TSC 805. Om het aantal verbindingen tussen het IC en het display te verlagen wordt gebruik gemaakt van een multiplex-systeem met drie back-planes.

- voedingsspanning: ± 7,0 V max.
- lineariteit: ± 0,025%
- temp. drift: ± 5 ppm/°C
- ingangsstroom: 10 μA
- omzettingstijd: 12 ms
- aantal omzettingen: 100/s

Nadere gegevens

- INITIATE CONVERSION: CMOS-compatible ingang. Een korte "H"-puls start één omzettingssyclus. Maakt men deze ingang continu "H", dan zal de schakeling continu omzetten.
- BUSY:

- Is "H" tijdens de omzetting en wordt "L" op het eind van een syclus.
- DATAVALID: Wordt "H" als de nieuwe gegevens in de interne buffers zijn ingelezen.
- DATA gegevens: BCD-gecodeerde CMOS-compatibele uitgangen + een uitgang ("1000") voor het sturen van het MSD.

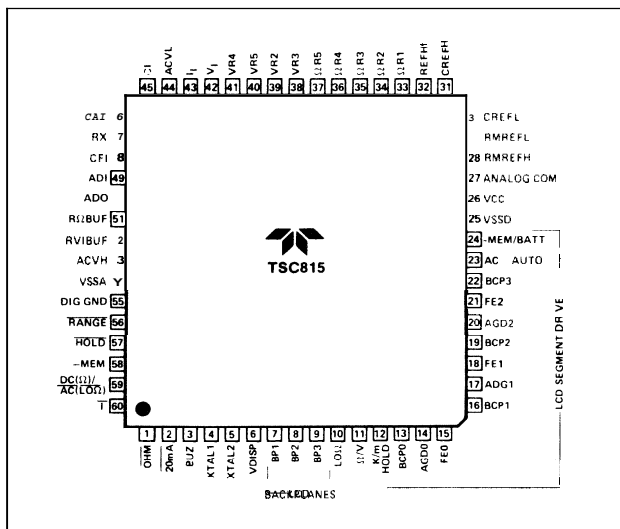
Voorbeeld-schakeling

Figuur 12/4.3-54 geeft het basis-schema van een digitale paneelmeter met een bereik van +1,999 Ven een voeding van ± 5V.

4.3 Type beschrijving resolutie tot 1.1999

7	BP1	LCD Backplane #1.
8	BP2	LCD Backplane #2.
9	BP3	LCD Backplane #3.
10	Low Ω/A	LCD Annunciator segment drive for low ohms resistance measurement and current measurement.
11	Ω/V	LCD Annunciator segment drive for resistance measurement and voltage measurement.
12	K/m	LCD Annunciator segment drive for k ("kilo-ohms") and m ("milli-amps" and "milli-volts").
13	BCPO (Ones digit).	LCD segment drive for "b," "c" segments and decimal point of least significant digit (LSD).
14	AGD0	LCD segment drive for "a," "g," "d" segments of LSD.
75	FE0	LCD segment drive for "f" and "e" segments of LSD.
16	BCP1	LCD segment drive for "b," "c" segments and decimal point of 2nd LSD.
17	AGD1	LCD segment drive for "a," "g," "d" segments of 2nd LSD (Ten's digit).
18	FE1	LCD segment drive for "f," and "e" segments of 2nd LSD.
19	BCP2	LCD segment drive for "b," "c," and decimal point of 3rd LSD. (Hundreds digit).
20	AGD2	LCD segment drive for "a," "g," "d" segments of 3rd LSD.
21	FE2	LCD segment drive for "b" and "c" segments of 3rd LSD.
22	BCP3	LCD segment drive for "b," "c" segments and decimal point of MSD (Thousand's digit).
23	AC/-/AUTO	LCD annunciator drive signal for AC measurements. polarity, and auto-range operation.
24	-MEM/BATT mode.	LCD annunciator drive signal for low battery indication and memory (relative measurement)

Figuur 12/4.3-49: De aansturingspennen voor het display.



Figuur 12/4.3-50: Aansluitgegevens TSC 815.

TSC 14433**+1999, EXT DRIVE**

CMOS omzetter met gemultiplexte digit-uitgangen en BCD data.

Geen ingebouwde referentie, geen differentieële ingang.

Technische gegevens

- fabrikant: Teledyne Semiconductor
- behuizing: DIL-24
- aansluitgegevens: figuur 12/4.3-55
- intern blokschema: figuur 12/4.3-56
- voedingsspanningen: +9 V max.
- temperatuurbereik: -40 tot +85°C
- lineariteit: $\pm 0,05$ digit
- lange termijn stabiliteit: ± 2 digit
- ingangsstroom: ± 100 pA
- common mode rejection ratio: 65 dB
- klok-frequentie: 66 kHz

Nadere gegevens

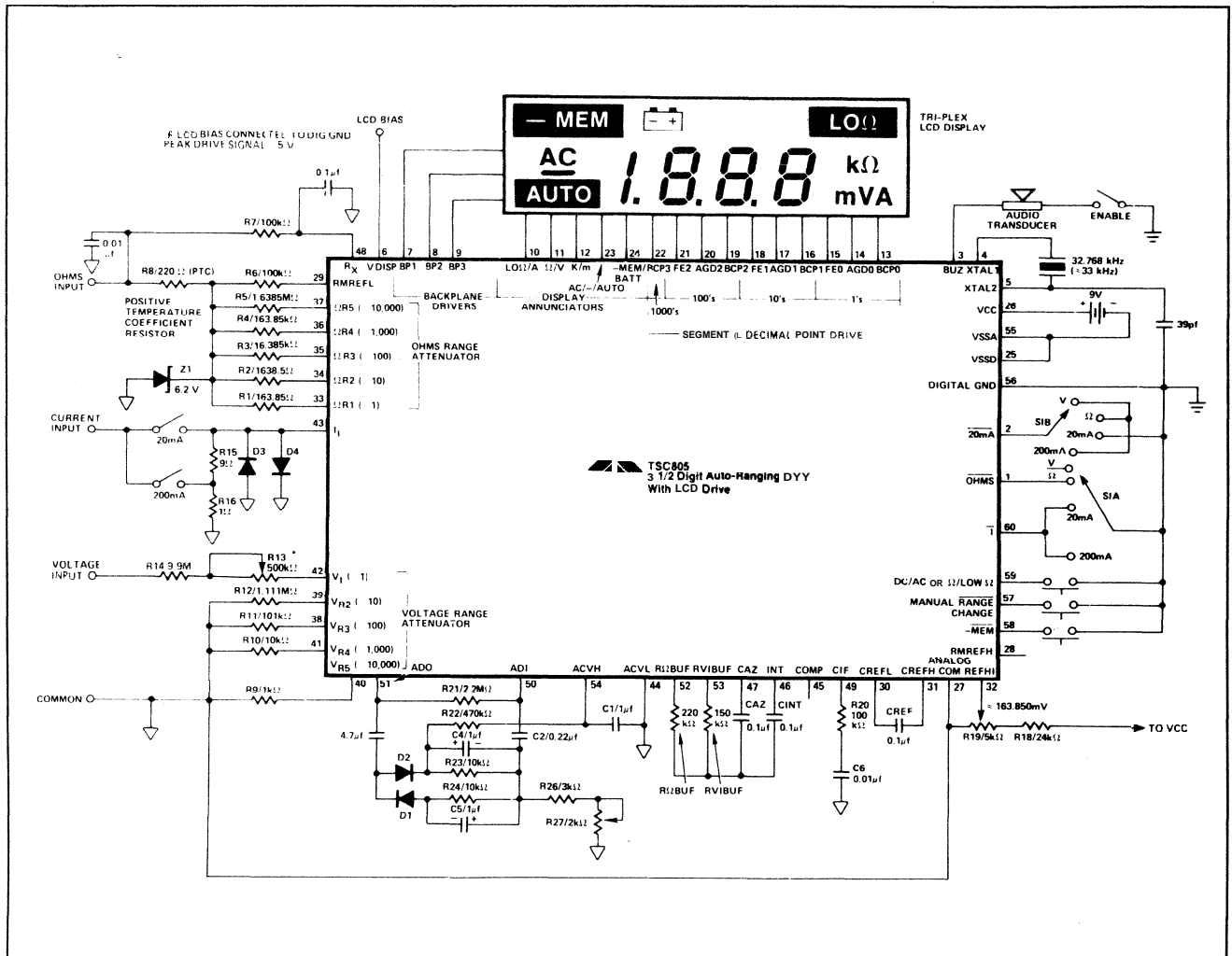
- referentie:

Referentie-spanning moet gelijk zijn aan het bereik. Deze pen is ook de systeem-reset: een korte puls naar $-U_b$ reset het systeem naar het begin van een omzettingssyclus.

- klok:

De klok-frequentie wordt bepaald door een weerstand tussen de pennen 10 en 11. CLK-1 kan worden gestuurd door een extern klok-sigitaal met de $-U_b$ als refe-

4.3 Type-beschrijving resolutie tot ±1999



Figuur 12/4.3-51: Digitale auto-ranging universeelmeter met de TSC 815.

- rentie. Een weerstand van 300 kΩ wordt geadviseerd.
- integrator-netwerk: Condensator van 100 nF, weerstand afhankelijk van het bereik. 470 kΩ voor 2,0 V, 27 kΩ voor 200 mV.
- display update DU: DU doorverbonden met EOC: uitlezing wordt na iedere syclus ververs. DU = Ub: HOLD.
- DS-timing: Het onderlinge verband tussen de display-select signalen is getekend in figuur 12/4.3-57. De EOC-puls wordt normaliter doorverbonden met de DU en levert de inlees-puls.

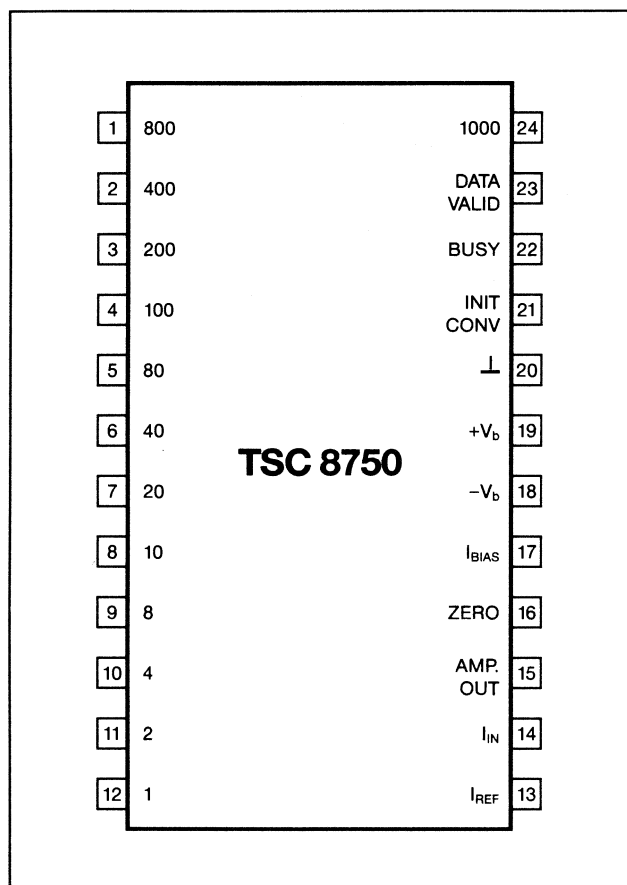
Voorbeeld-schakelingen

- figuur 12/4.3-58: Digitale paneel-meter met LCD-uitleiding. De 4024 B levert het back-plane signaal voor de display's. Voedingsspanning: ±5 V.
- figuur 12/4.3-59: Common anode LED-display's.

**TSC 14433 A
±1999, EXT DRIVE**

Verbeterde uitvoering van de standaard 14433. Rollover Error (het verschil in uitlezing als men de omzetter stuurt met identieke po-

4.3 Type beschrijving resolutie tot ±1999



Figuur 12/4.3-52: Aansluitgegevens TSC 8750.

sitieve en negatieve spanningen) is gegaran-deerd kleiner dan 1 digit. De uitgangsstro-men van de digitale trappen zijn vergroot, zodat men standaard TTL-schakelingen kan aansturen.

Het eigen vermogens-verbruik is verlaagd tot 4 mW.

Voor de overige gegevens en voorbeeld-schakelingen wordt verwezen naar de TSC 14433.

TSC 14433 B
±1999, EXT DRIVE

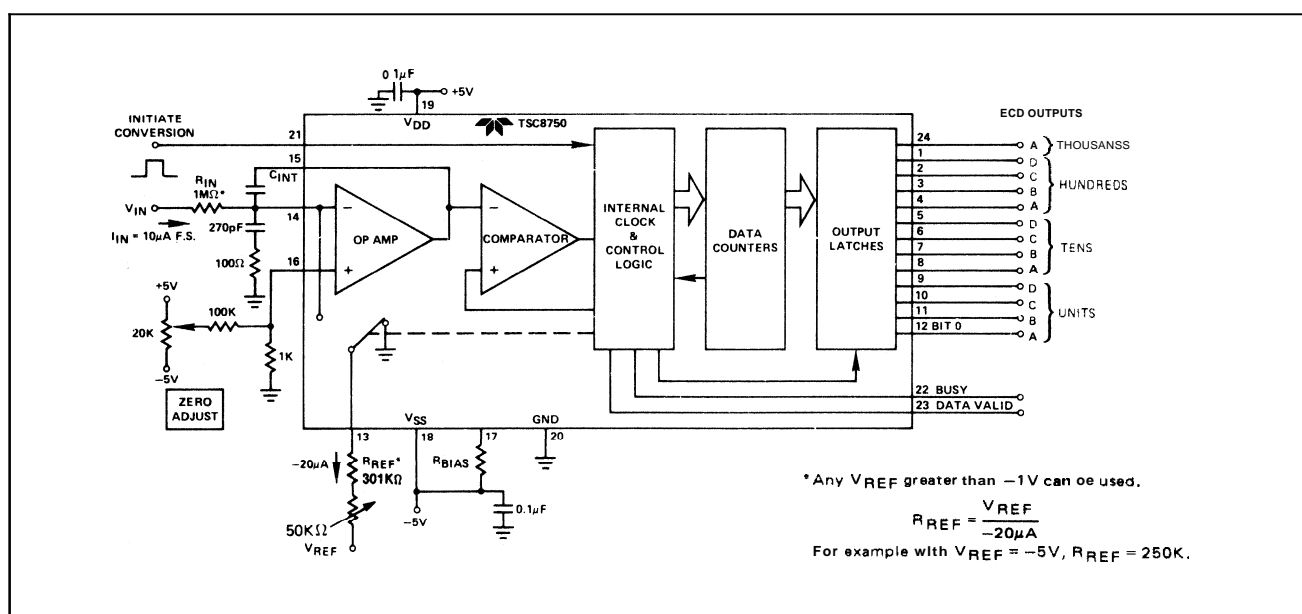
Low cost uitvoering van de TSC 14433 A, met rollover error kleiner dan 1/4 digit.

Voor de overige gegevens wordt verwezen naar de TSC 14433 A en TSC 14433.

MC 1405114435
±1999, EXT DRIVE

Omzetter-paar voor enkelvoudige voedings-spanning van +5 Ven ondanks dat toch sym-metrisch meetbereik.

De 1405 is de analoge processor, de 14435 de digitale.

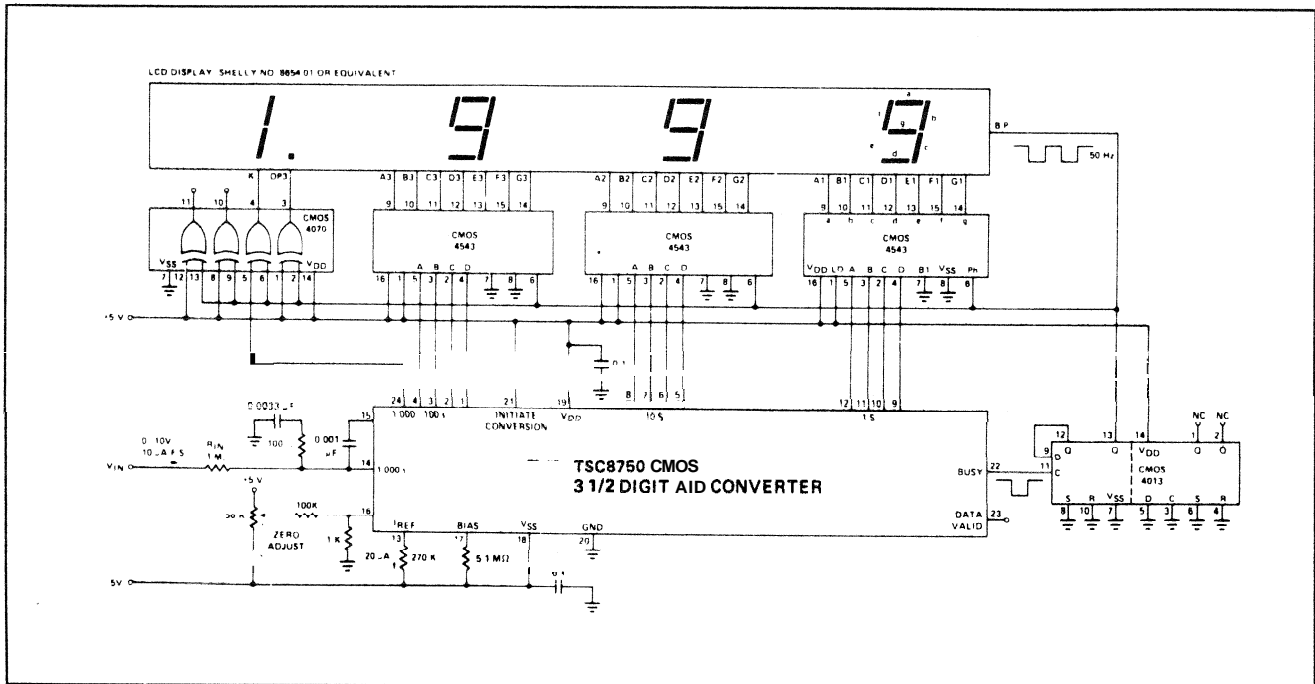


Figuur 1W4.3-53: Intern blokschema van de TSC 8750.

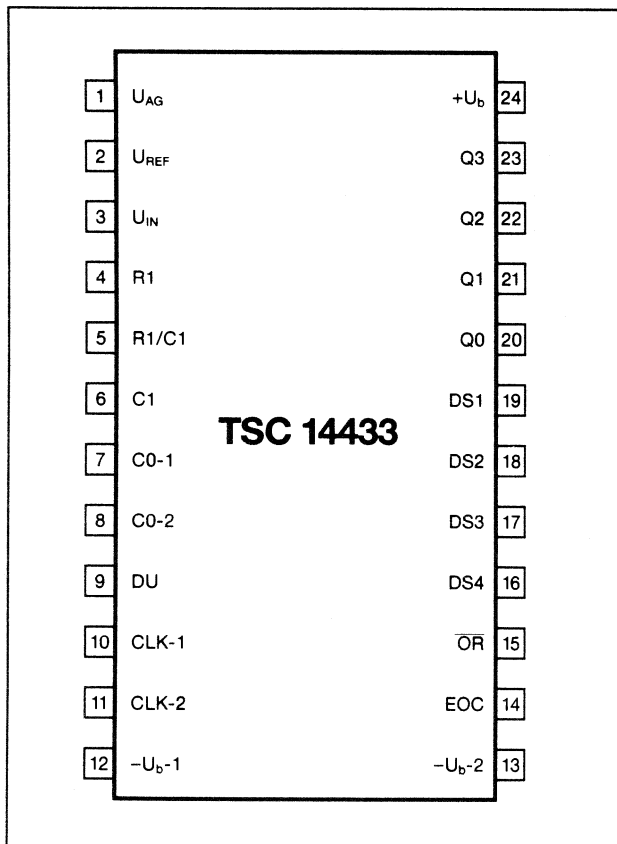
* Any VREF greater than -1V can be used.

$$R_{REF} = \frac{V_{REF}}{-20\mu A}$$
 For example with VREF = -5V, RREF = 250K.

4.3 Type-beschrijving resolutie tot ±1999



Figuur 12/4.3-54: Digitale paneelmeter met een bereik van +1,999V en LCD-uitleiding.

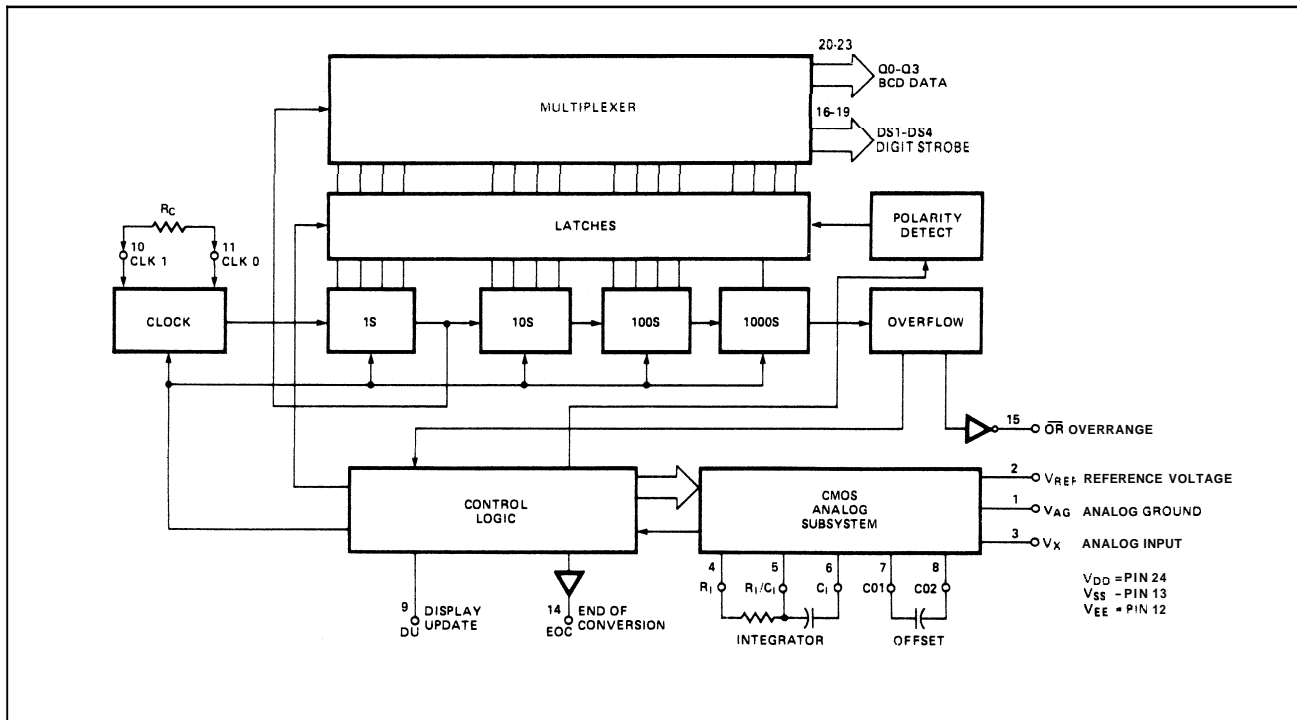


Figuur 12/4.3-55: Aansluitgegevens 14433-familie.

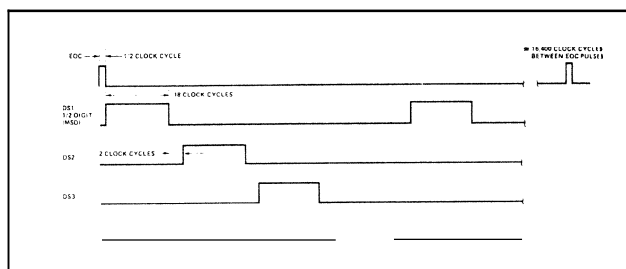
Technische gegevens

- fabrikant: Motorola
- behuizing: 2 x DIL-16
- aansluitgegevens: figuur 12/4.3-60 (MC 1405)
figuur 12/4.3-61 (MC 14435)
- intern blokschema: figuur 12/4.3-62 (MC 1405)
figuur 12/4.3-63 (MC 14435)
- MC 1405 gegevens (analoge processor)
 - voedingsspanning: +16,5 V max.
 - ingangs-bereik: ±5,0 V max.
 - lineariteit: ±0,05%
 - temp.-drift: 0,004%/°C
 - ref.-spanning: 1,1 – 1,4 V
 - temp-drift ref.-spanning: 0,015%/°C
 - ingangsstroom: 200 µA
 - vermogens-verbruik: 60 mW
- MC 14435 gegevens (digitale processor)
 - voedingsspanning: 6,0 V max.
 - in- en uitgangen: TTL-compatible
 - waarheids-tabel: figuur 12/4.3-64
 - timing: figuur 12/4.3-65

4.3 Type beschrijving resolutie tot ±1999



Figuur 12/4.3-56: Intern blokschema van de TSC 14433 en equivalenten.



Figuur 12/4.3-57: Timing van de display-select signalen.

auto-ranging digitale paneelmeter met twee automatische bereiken: 0 – 1,999 V en 0 – 19,99 V.

Afregelen:

Leg een spanning van 19,900 V aan op de ingang en regel potentiometer van de referentie-spanning (MC 1403) totdat de uitlezing op 19.90 staat. Leg een spanning van 199,00 V aan op de ingang en verdraai de potentiometer in de ingangsverzwakker tot de uitlezing de exacte waarde aangeeft.

Voorbeeld-schakeling

Figuur 12/4.3-66 geeft het standaard-schema van de I405114435 combinatie in een ±1,999 V digitale meter met common kathode LED's.

MC 14433

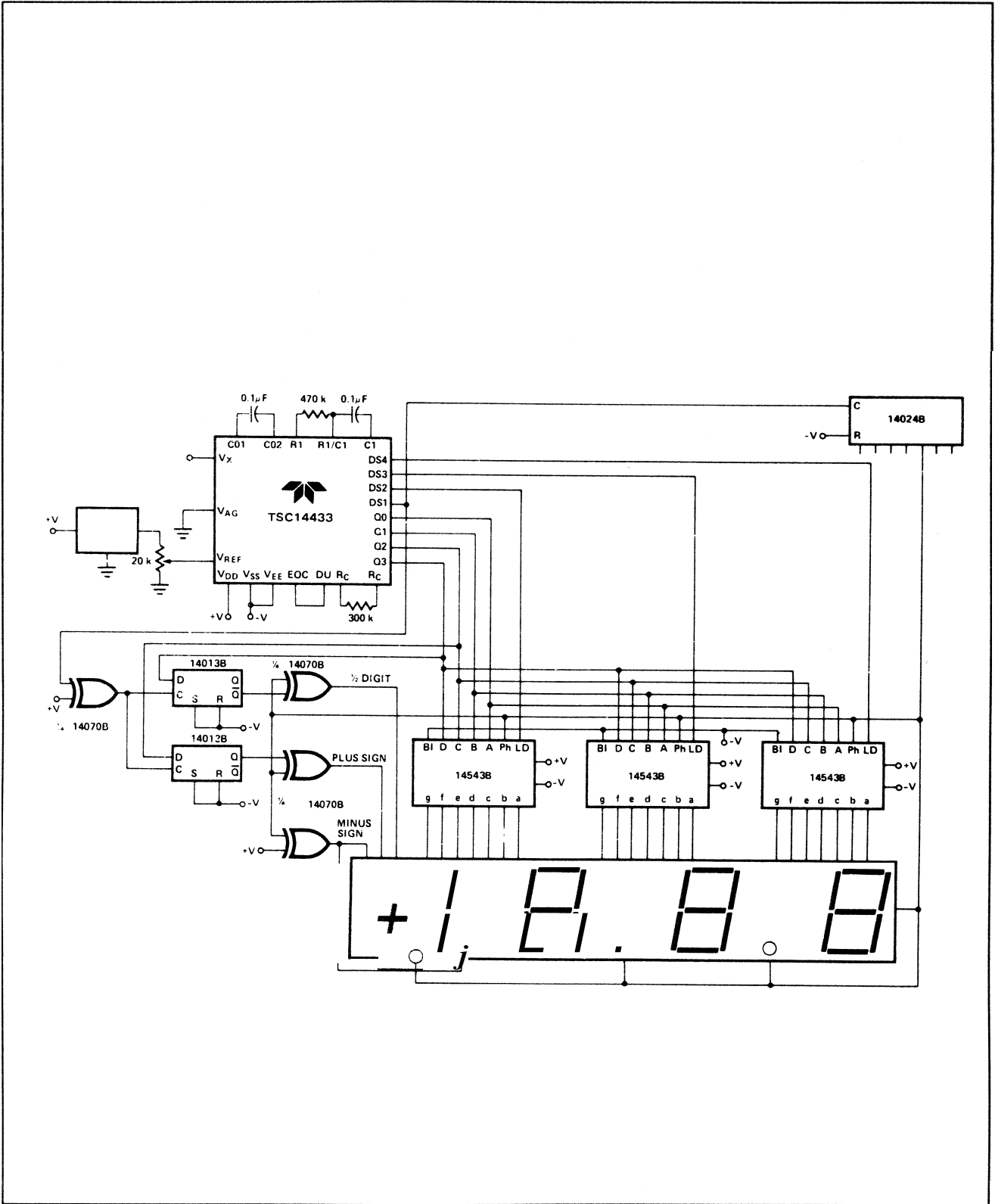
±1999, EXT DRIVE

Motorola equivalent van de TSC 14433, zie aldaar voor nadere gegevens.

Voorbeeld-schakeling

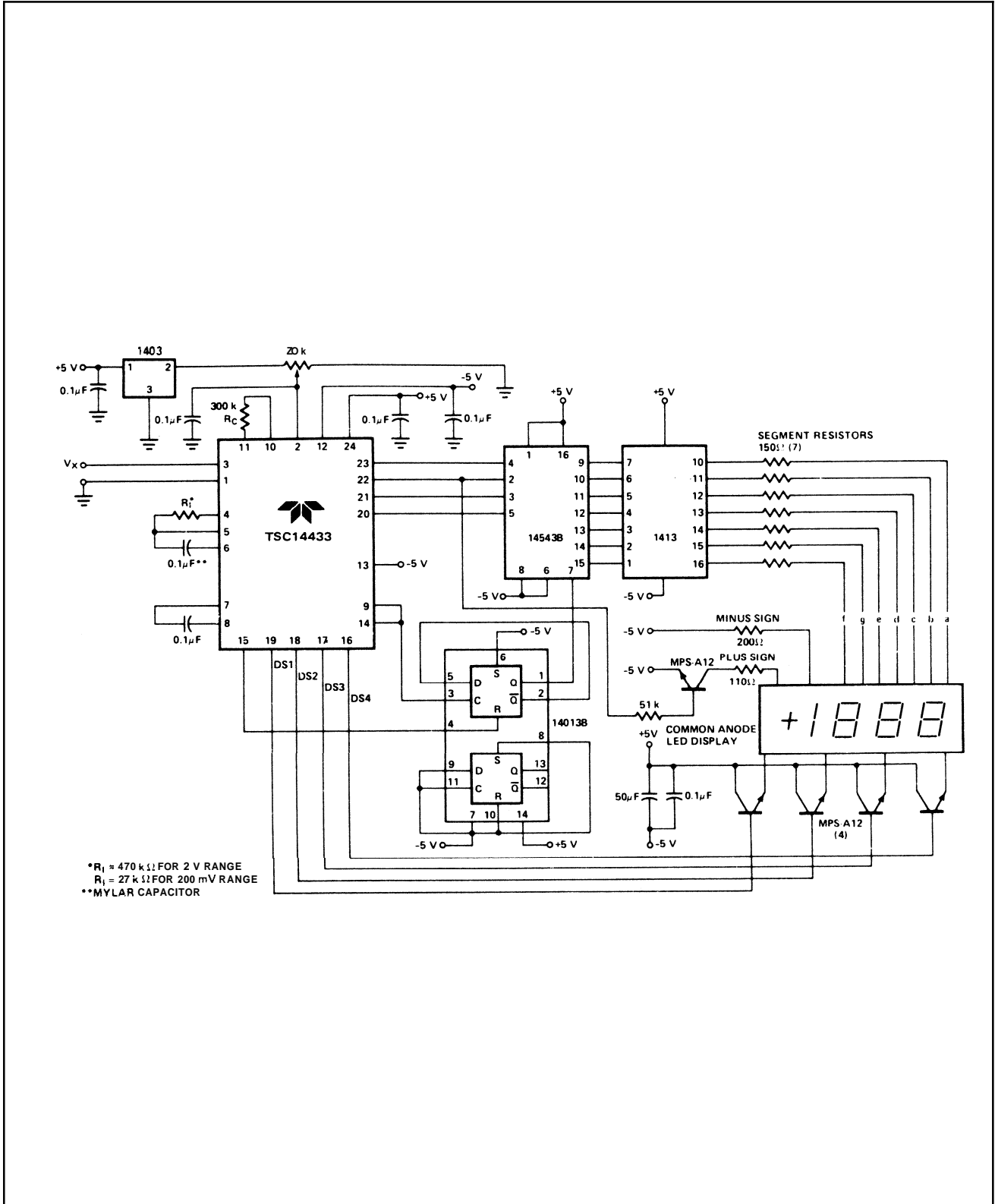
Figuur 12/4.3-67 geeft het schema van een

4.3 Type-beschrijving resolutie tot i 1999



Figuur 12/4.3-58: Digitale paneelmeter met LCD-uitleiding en symmetrische 5 V voeding.

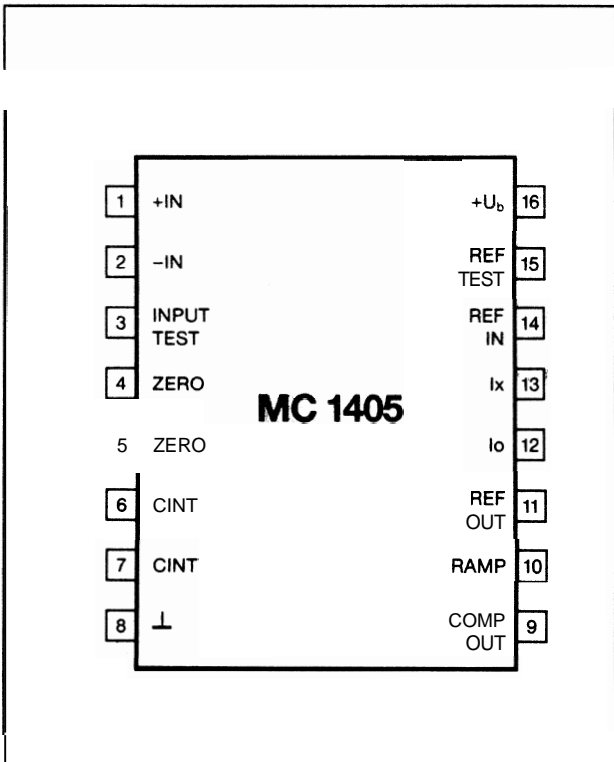
4.3 Type beschrijving resolutie tot ± 1999



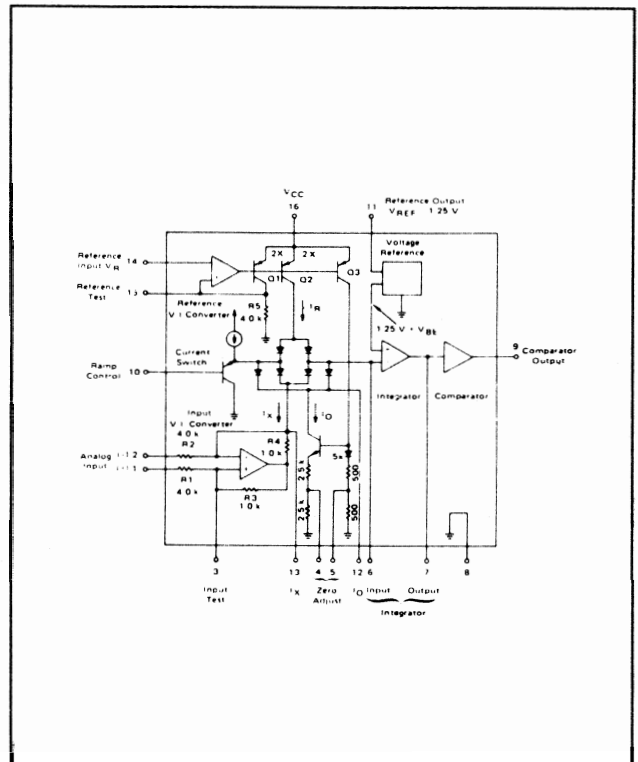
Figuur 12/4.3-59: Digitale paneelmeter met LED-uitleiding.

Deel 12: Analoog naar digitaal en digitaal naar analoog omzetters

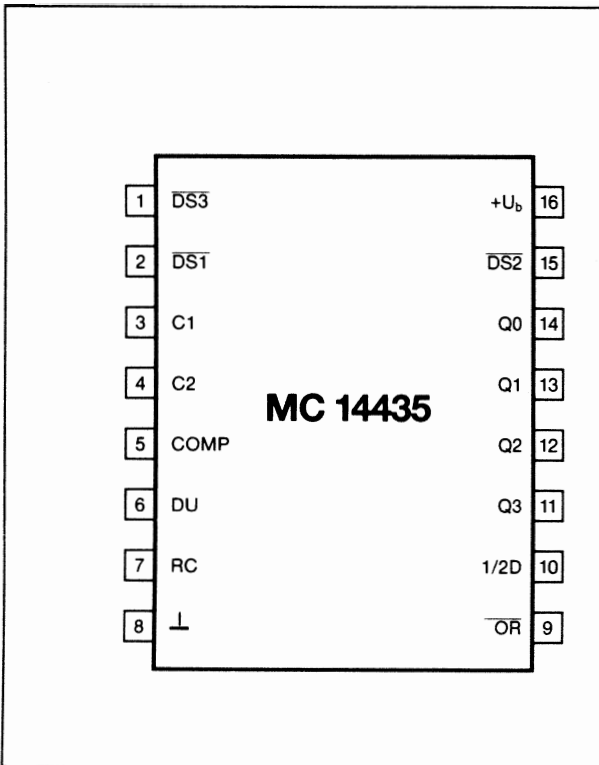
4.3 Type-beschrijving resolutie tot ±1999



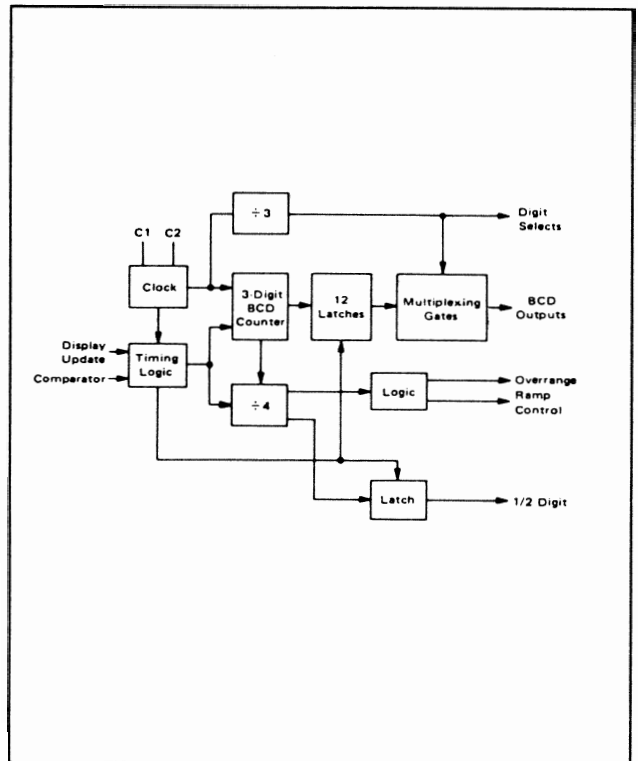
Figuur 12/4.3-60; Aansluitgegevens MC 1405.



Figuur 12/4.3-62; Intern blokschema analoge processor MC 1405.






Figuur 12/4.3-61; Aansluitgegevens MC 14435.

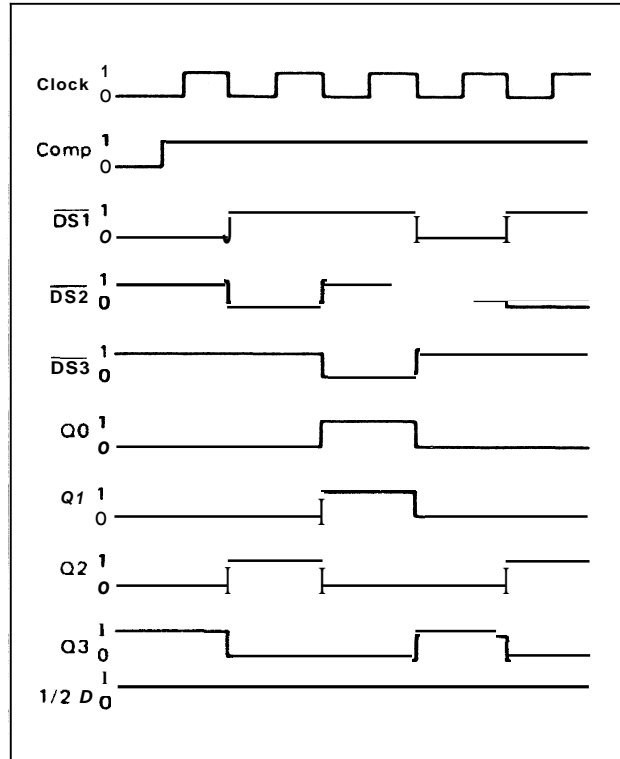


Figuur 12/4.3-63; Intern blokschemadigitale processor MC 14435.

4.3 Type beschrijving resolutie tot ±1999

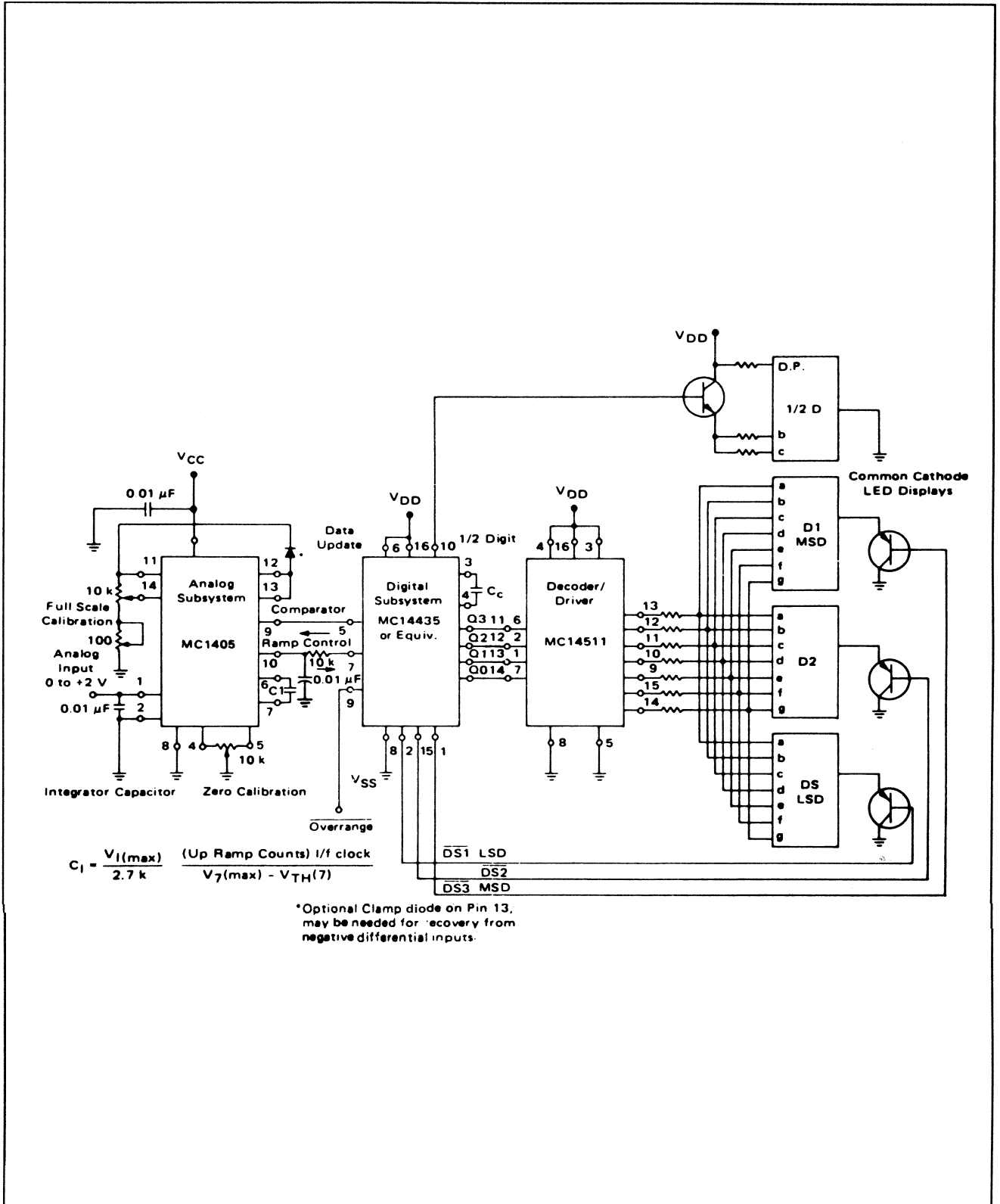
INPUTS		FUNCTION
Comp	DU	
0	X	BCD Counter is held reset to 0'. Digit Select Counter is held reset to DS1. Previous count is held in latches. Clock oscillator is inhibited. RC and \bar{O} are held reset.
	X	Clock oscillator starts BCD counter begins counting clock. Digit Select counter runs operating output multiplexing. Previous count is held in latches.
	1	Clock oscillator is inhibited New count is strobed from the first BCD Counter into latches. BCD counters are reset. Digit select counter is reset to DS1. RC and \bar{O} are reset.
	0	The first negative edge of Comp after DU is brought low produces the same results as if DU was high. On subsequent cycles of Comp the Clock oscillator, BCD counters and Digit Select counter operate normally but no further latch strobes occur. RC and \bar{O} are reset.

Figuur 12i4.3-64: Waarheids-tabel MC 14435.



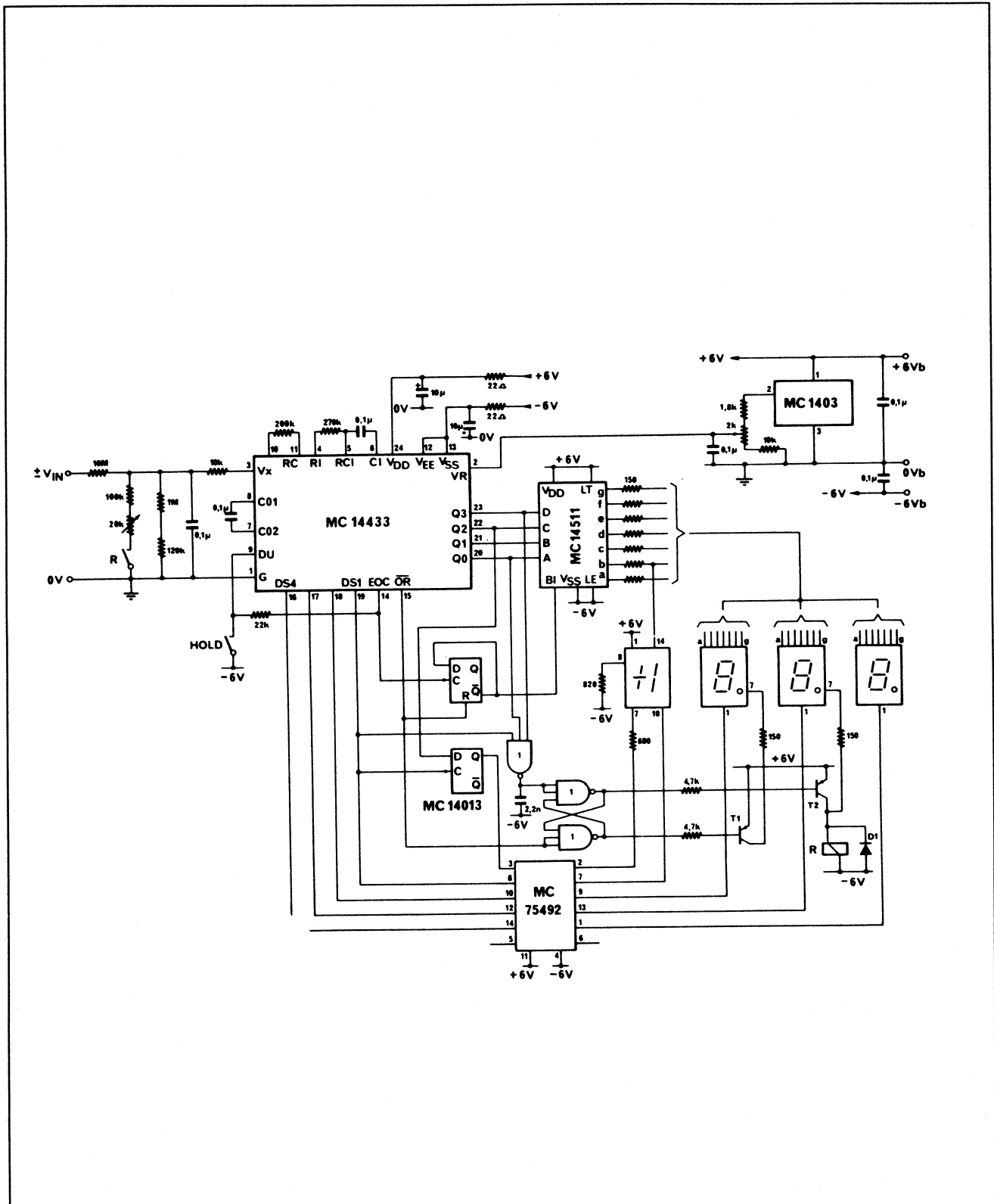
Figuur 12i4.3-65: Timing MC 14435.

4.3 Type-beschrijving resolutie tot ±1999



Figuur 12/43-66: Voorbeeld-schakeling met de MG 1405/14435 combinatie.

4.3 Type beschrijving resolutie tot ± 1999



Figuur 12/4.3-67: Auto-ranging digitale voltmeter met twee meetbereiken en LED-uitleiding.

12/4.4

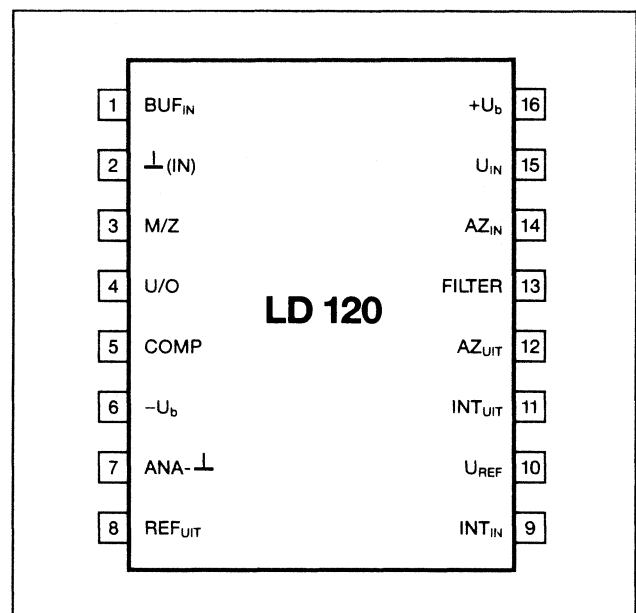
Type-beschrijving resolutie tot ± 19999

LD 120/121 A ± 19999 EXT DRIVE

Omzetter-paar met een nauwkeurigheid van 0,005% met twee ingangs-gevoeligheden van $\pm 199,00$ mV en $\pm 1,9999$ V. De ingang is unipolair (de negatieve ingang moet aan de massa liggen), er is geen interne referentie aanwezig. De digitale processor LD 121 A levert vier BCD-uitgangen en vijf digit-uitgangen, die via een externe BCD-naar-zeven-segments decoder en een buffer common kathode display's kunnen aansturen.

Technische gegevens

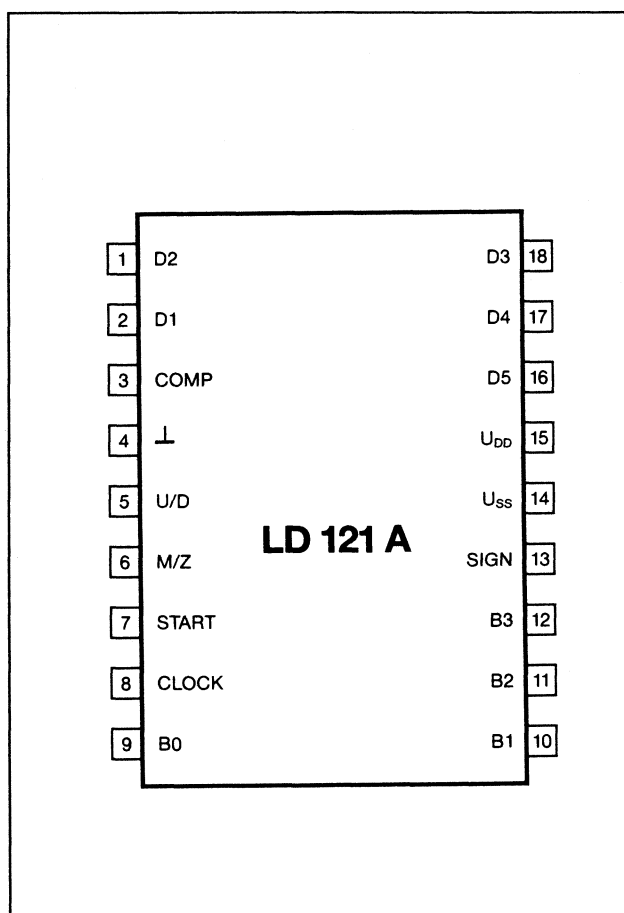
- fabrikant: Siliconix
- behuizing: LD 120: DIL-16
LD 121 A: DIL-18
- aansluitgegevens:
figuur 12/4.4-1 (LD 120)
figuur 12/4.4-2 (LD 121A)
- intern blokschema: figuur 12/4.4-3
- voedingsspanning: ± 12 V, +5V
- LD 120 gegevens (analoge processor)
 - ingangsspanning: ± 5 V max.
 - ingangsstroom: 2 pA
 - lineariteit: ± 1 digit max.
 $\pm 1/4$ digit typisch
 - ruis en nulpunt-drift: 1 digit max.
 - common mode rejection ratio: -72 dB
 - temp. coëf.: 15 ppm/ $^{\circ}$ C max.
- LD 121 A gegevens (digitale processor)
 - klok-frequentie: 250 kHz max.
 - aantal metingen: $f_{\text{klok}}/640$
 - uitgangen: BCD-multiplexed, TTL
 - start-plus: 20 μ s positief op pen 7



Figuur 12/4.4-1: Aansluitgegevens LD 120.

Opmerkingen

- Start omzetting (pen 7)
Een laag niveau op deze ingang houdt het systeem in de zero-mode. Een smalle positieve puls op deze ingang start een omzettings-cyclus, de gegevens staan na 32.850 klokpulsen ter beschikking. Een continu hoog signaal op deze ingang brengt het systeem in de continu-mode, waarbij de metingen cyclisch worden uitgevoerd. Door een interne pull-up weerstand kan men deze ingang open laten.
- Sign/Overage/Underrange (pen 13)
Deze uitgang werkt als TTL-ingang tijdens de D1, D2, D3 en D5 strobe-pulsen en als ingang gedurende de D4 strobe. De tijdrelatie tussen de verschillende pulsen volgt

4.4 Type-beschrijving resolutie tot ± 19999 

Figuur 12/4.4-2: Aansluitgegevens LD 121 A.

uit het timing-diagram van figuur 12/4.4-4. Gedurende D5 bepaalt de polariteit van hetingangssignaal het niveau op pen 13: + \rightarrow hoog, - \rightarrow laag. Deze pen voert een positieve puls gedurende D3 als de ingangsspanning groter is dan het meetbereik en een positieve puls gedurende D1 als de ingangsspanning kleiner is dan 1800 getelde pulsen. Tijdens D4 zal een positieve puls op pen 13 de overrange indicatie uitschakelen.

- Digit strob'e's (pennen 1, 2, 16, 17 en 18) Deze werken volgens het multiplex-systeem in de volgorde D5 tot en met D1. Tussen de strob'e-pulsen ligt een tijd-interval van 32 klok-pulsen.
- Klok-frequentie (pen 8) Op pen 8 moet een extern kloksignaal worden aangesloten met een frequentie

tussen 50 en 250 kHz en een duty-cycle tussen 30 en 70%. De aanbevolen klok-frequentie bedraagt 163.840 kHz, deze waarde geeft de beste onderdrukking van 50 en 60 Hz signalen.

- Referentie-spanning (pen 10) De uitlezing verhoudt zich tot de ingangs- en referentie-spanningen volgens de formule:

$$\text{UITLEZING} = U_{\text{IN}} \cdot R1/R2 \cdot 65536/U_{\text{REF}}$$

Voorbeeld-schakeling

Figuur 12/4.4-5 geeft het basis-schema van een vier en een half digit digitale voltmeter met een bereik tot $\pm 1,9999$ V, overbereik-indicatie door middel van knipperende display's en een externe nulpunts-afregeling, die de lekken op de printplaat compenseert.

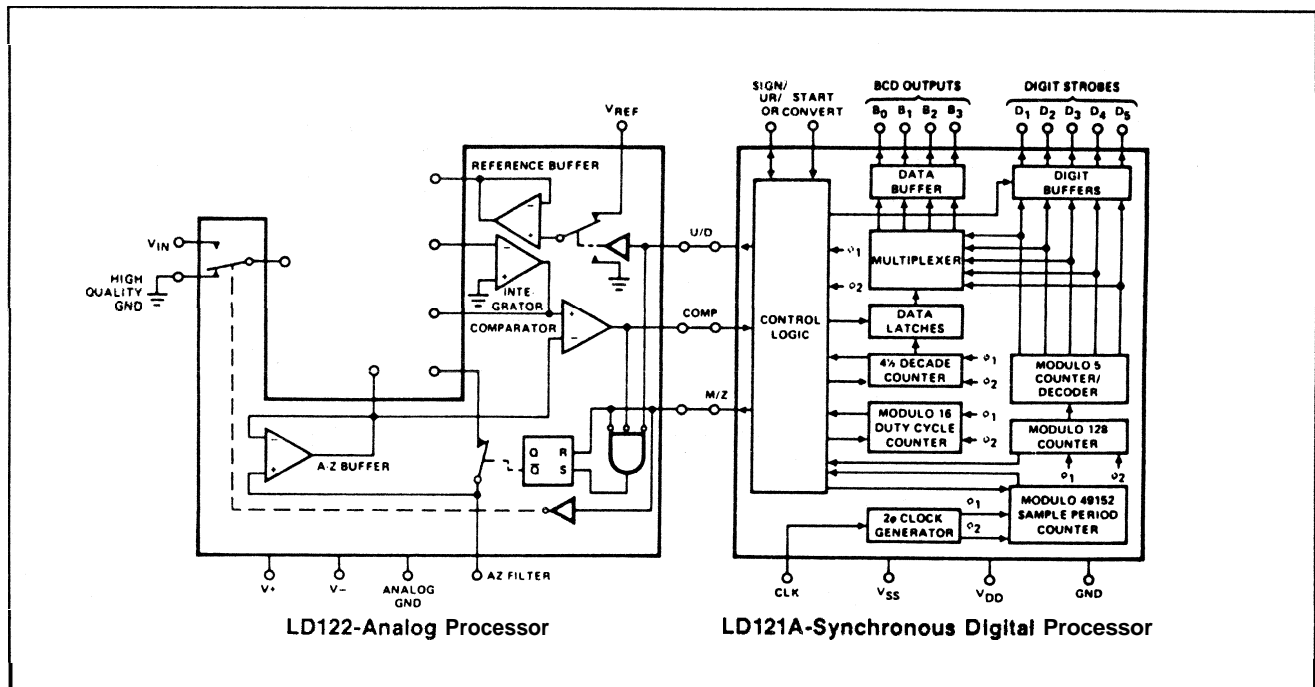
LD 1221121 A **± 19999 EXT DRIVE**

Omzetter-paar met een nauwkeurigheid van 0,005% met twee ingangs-gevoeligheden van $\pm 1,9999$ V. De LD 122 is een verbeterde versie van de LD 120 met name wat betreft de eigen ruis. Het is mogelijk door het extern tussenschakelen van een extreem ruisarme voorversterker de resolutie ver boven de LD 120 grens van $10 \mu\text{V}$ op te voeren. De interne verbinding tussen de ingangs-schakelaar en de ingang van de buffer is bij dit IC onderbroken, zodat men deze externe versterker in het systeem kan invoegen. Met dit paar is het mogelijk een μV digitale meter te realiseren.

Technische gegevens

- fabrikant: Siliconix
- behuizing: LD 122: DIL-16
LD 121 A: DIL-18
- aansluitgegevens:
figuur 12/4.4-2 (LD 121A)
figuur 12/4.4-6 (LD 122)
- intern blokschema: figuur 12/4.4-7
- voedingsspanning: ± 12 V, +5 V
- LD 122 gegevens (analoge processor)

4.4 Type-beschrijvingresolutie tot ± 19999



Figuur 12/4.4-3: Intern blokschema LD 1201121 combinatie.

- ingangsspanning: +1-3 Vmax.
- ingangsstroom: 2 pA
- lineariteit: +1-2 digit max.
+/- 1/2 digit typisch
- ruis en nulpunt-drift: 1 digit max.
- temp. coëf.: 15 ppm/°C max.
- LD 121 A gegevens (digitale processor)
zie LD 1201121 A paar.

+/-1,9999 V, ingebouwde klok-oscillator en referentie-spanning en drivers voor het aansturen van de segmenten van de display's. De enige externe actieve componenten zijn vijf transistoren voor het selecteren van de display's.

Opmerkingen

Alle bij de LD 1201121 A combinatie besproken functies gelden ook voor de LD 122.

Voorbeeld-schakeling

Figuur 1214.4-8 geeft het schema van een digitale voltmeter met een meetbereik van 19,999 mV volle schaal en dus een resolutie van 1 µV!

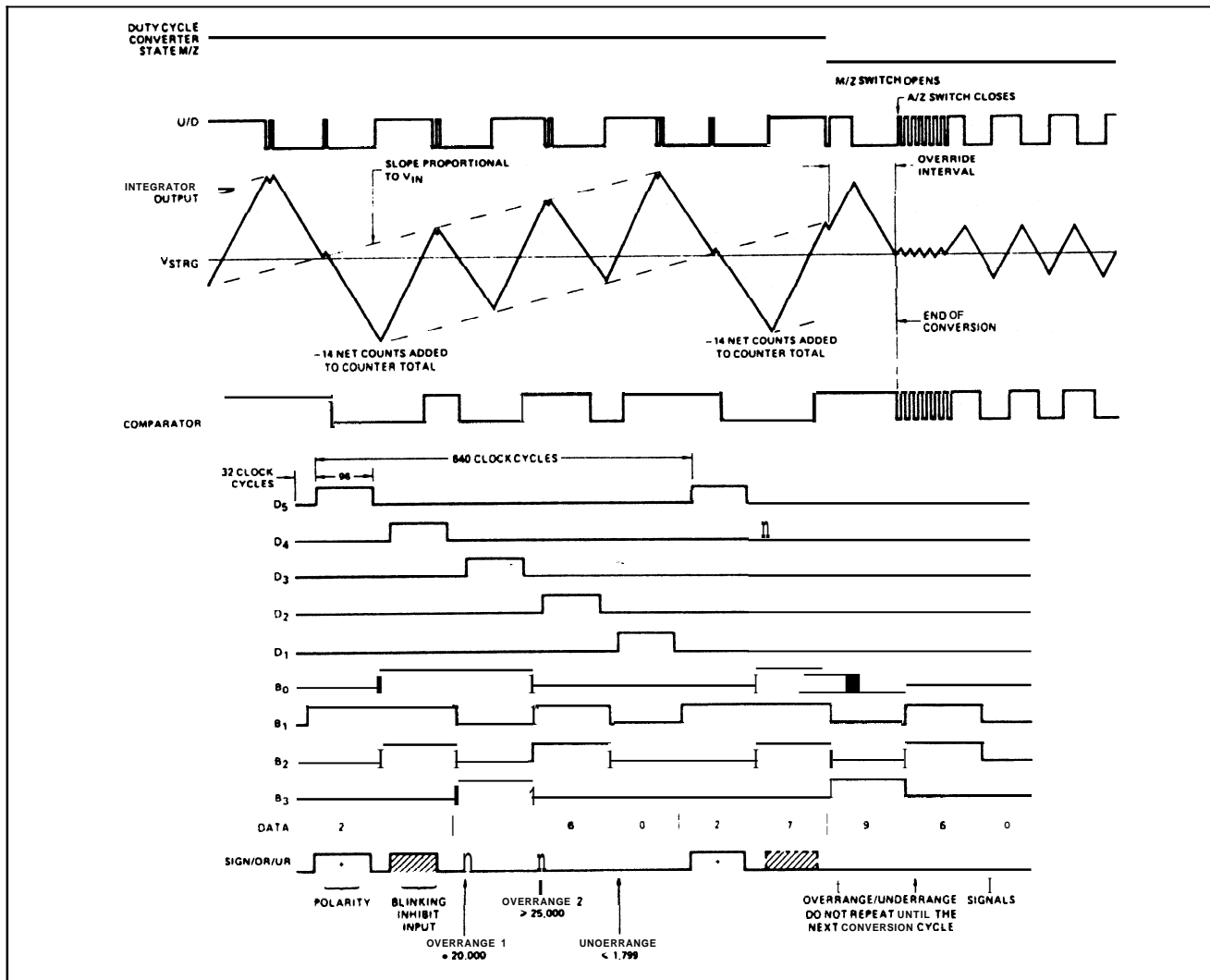
Als extra versterker wordt gebruik gemaakt van een OP-07 instrumentatie-versterker.

**TL 5001502 C
+/-19999 LED INT**

Volledig geïntegreerd omzetter-paar met een lineariteit van 0,001%, bereik van

Technische gegevens

- fabrikant: Texas Instruments
- behuizing: TL 500: DIL-18
TL 502: DIL-20
- aansluitgegevens:
figuur 1214.4-9 (TL 500)
figuur 1214.4-10 (TL 502)
- intern blokschema: figuur 12/4.4-11
- voedingsspanning: +/- 15 V, +5 V
- TL 500 gegevens (analoge processor)
 - ingangsspanning: +/- 5 V
 - ingangsimpedantie: 10⁹ Ω
 - lineariteit: 0,005% max.
0,001% typisch
 - ruis en nulpunt-drift: 20 µV max.
 - common mode rejection ratio: -90 dB
 - temp. coëf.: 1 µV/°C max.

4.4 Type-beschrijving resolutie tot ± 19999 

Figuur 12/4.4-4: Timing van de LD 1201121 combinatie.

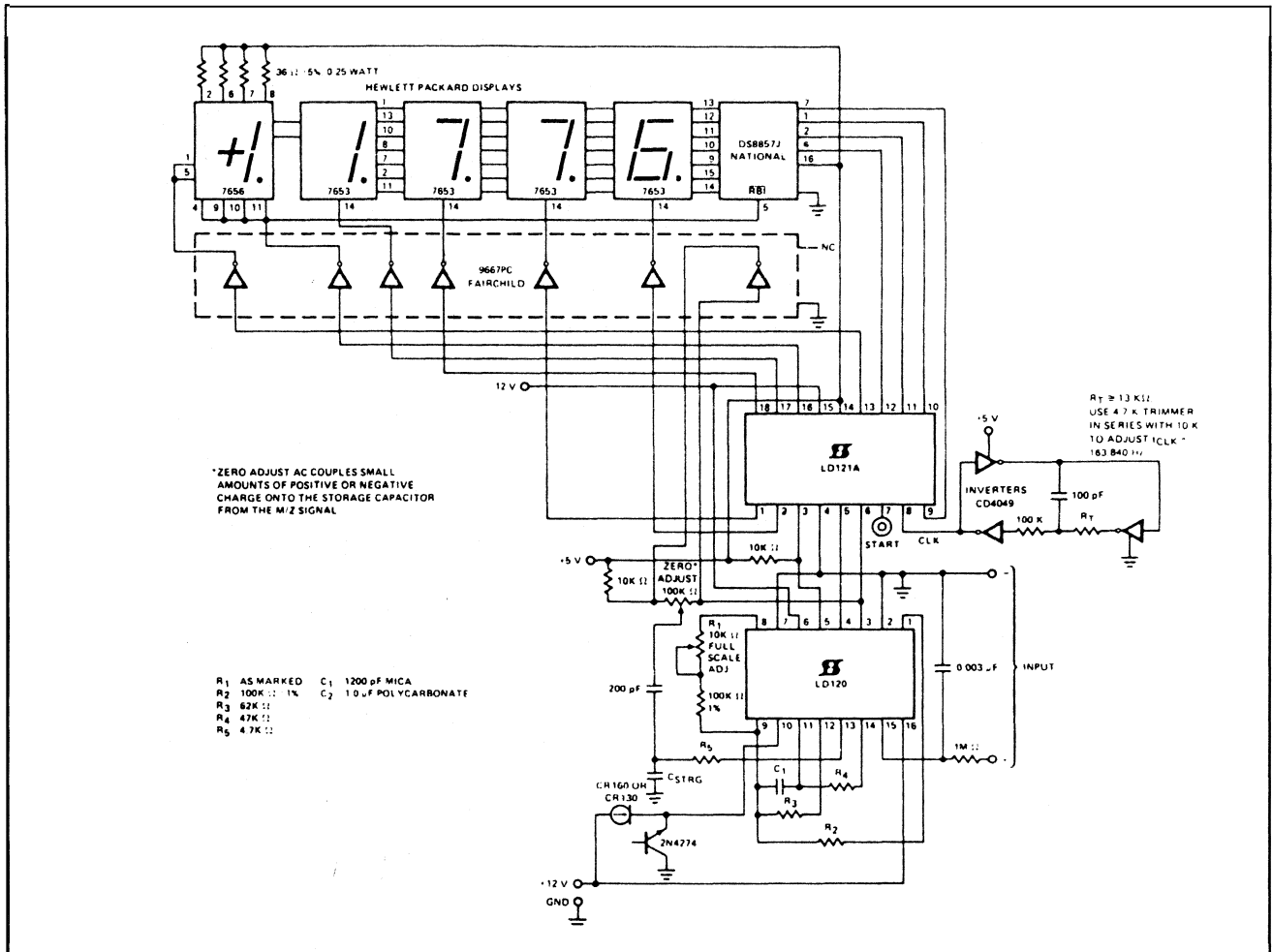
- referentie-spanning: 1,22 V typisch
- referentie-impedantie: 3 Ω max.
- referentie-drift: 80 ppm/ $^{\circ}$ C
- TL 502 gegevens (digitale processor)
 - klok-frequentie: 120 kHz typisch
 - aantal metingen: $f_{\text{klok}}/2000$
 - uitgangsstroom: segment-uitgangen: 120 mA
 - pen 18: 20 mA
 - digit-enable: 40 mA

Opmerkingen

- Meet-cyclus:
Een volledige meet-cyclus neemt 40.000

- klok-pulsen in beslag, volgens het schema van figuur 12/4.4-12. De autozero, integrate ingang en integrate referency sycli worden bestuurd door de signalen op de CONTROL A en B lijnen. De waarheids-tabel van deze signalen is gegeven in figuur 12/4.4-13.
- Speciale functies
De signalen op de TRIGGER- en COMPARTATOR-ingangen van de TL 502 kunnen gebruikt worden voor het instellen van enige speciale functies, een overzicht is gegeven in figuur 12/4.4-14.

4.4 Type-beschrijving resolutie tot ± 19999



Figuur 12/4.4-5: Basis-schema van een vier en half decade meter met LED display's.

– Segment-uitgangen TL 502
 De segment-uitgangen A tot en met G volgen de gebruikelijke code voor de digits 1 tot en met 4. Deze digit-signalen zijn gemultiplexed en worden 'C' gedurende hun actieve fase, zie figuur 12/4.4-15. Gedurende de actieve fase van D5 wordt er op de segment-uitgangen informatie gezet voor het aanduiden van de polariteit van de ingangsspanning. Deze code is getekend in figuur 12/4.4-16.

Voorbeeld-schakeling

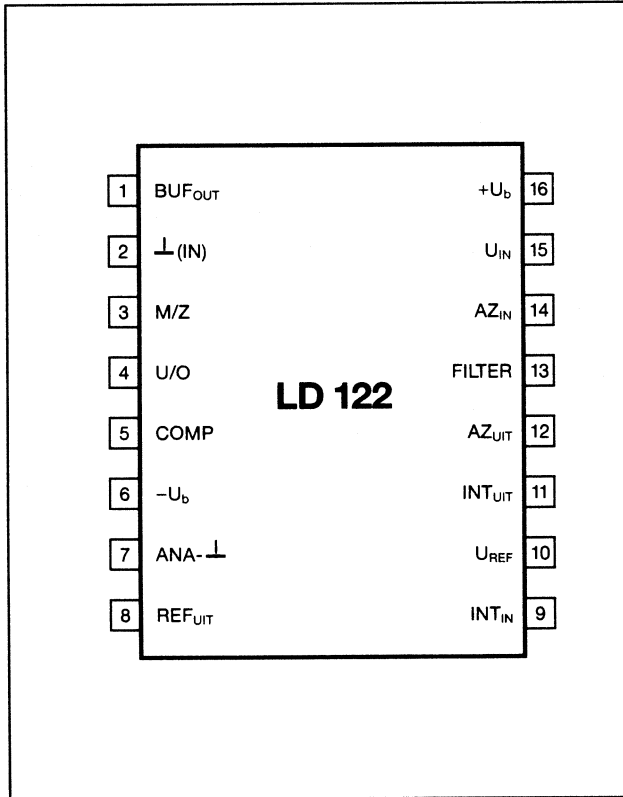
– figuur 12/4.4-17:
 Basis-schema van een digitale paneelmeter met een bereik van 1,9999 V met gebruik van

de interne referentie en klok-oscillator. Door op ingang F een 'L' of 'H' signaal te zetten kan men de polariteits-indicatie uit- of inschakelen, hetgeen handig kan zijn als men de meter bijvoorbeeld gebruikt voor het meten van wisselspanningen.

– figuur 12/4.4-18:
 Schema waarbij de prestaties van de IC's maximaal worden uitgebuit door het toepassen van een externe zeer stabiele referentiespanning (8069 C) en een externe kristal-oscillator voor het opwekken van de klok-pulsen. Tussen de oscillator en de klok-ingang van de TL 502 is een frequentie-deler (74 LS 93) en een flip-flop (74 LS 74) opgenomen, die uit de kristal-frequentie van 4 MHz een klok-signaal van 250 kHz afleiden.

4.4 Type-beschrijving resolutie tot ± 19999

e



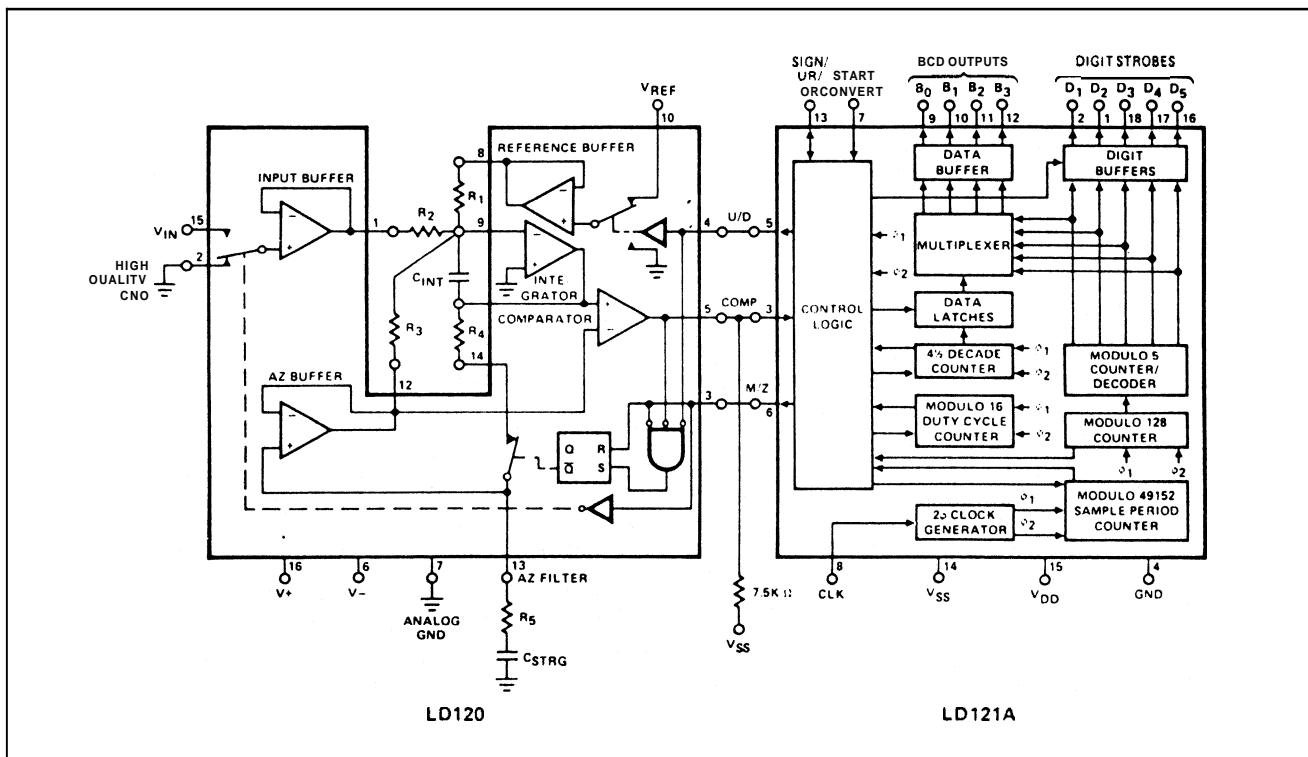
Figuur 12/4.4-6: Aansluitgegevens LD 122.

ICL 7129
+/-19999 LCD INT

Volledig g integreerde digitale voltmeter (exclusief de referentie!) die speciaal is ontwikkeld voor gebruik in batterij-gevoede meetapparatuur. Het stroomverbruik van dit IC is 1 mA van een 9 Vvoeding. De indicator moet een liquid crystal display van het 'tri-fase'-type zijn. Het IC levert over- en onderbereik signalen voor het besturen van een automatische bereik-schakeling. Ingebouwde schakelingen voor het detecteren van een te lage voedingsspanning en continuïteit (zie verder). Het IC heeft voorzieningen voor het besturen van 'Annunciators' oftewel indicatoren die de gemeten grootheid en de eenheid daarvan zichtbaar maken.

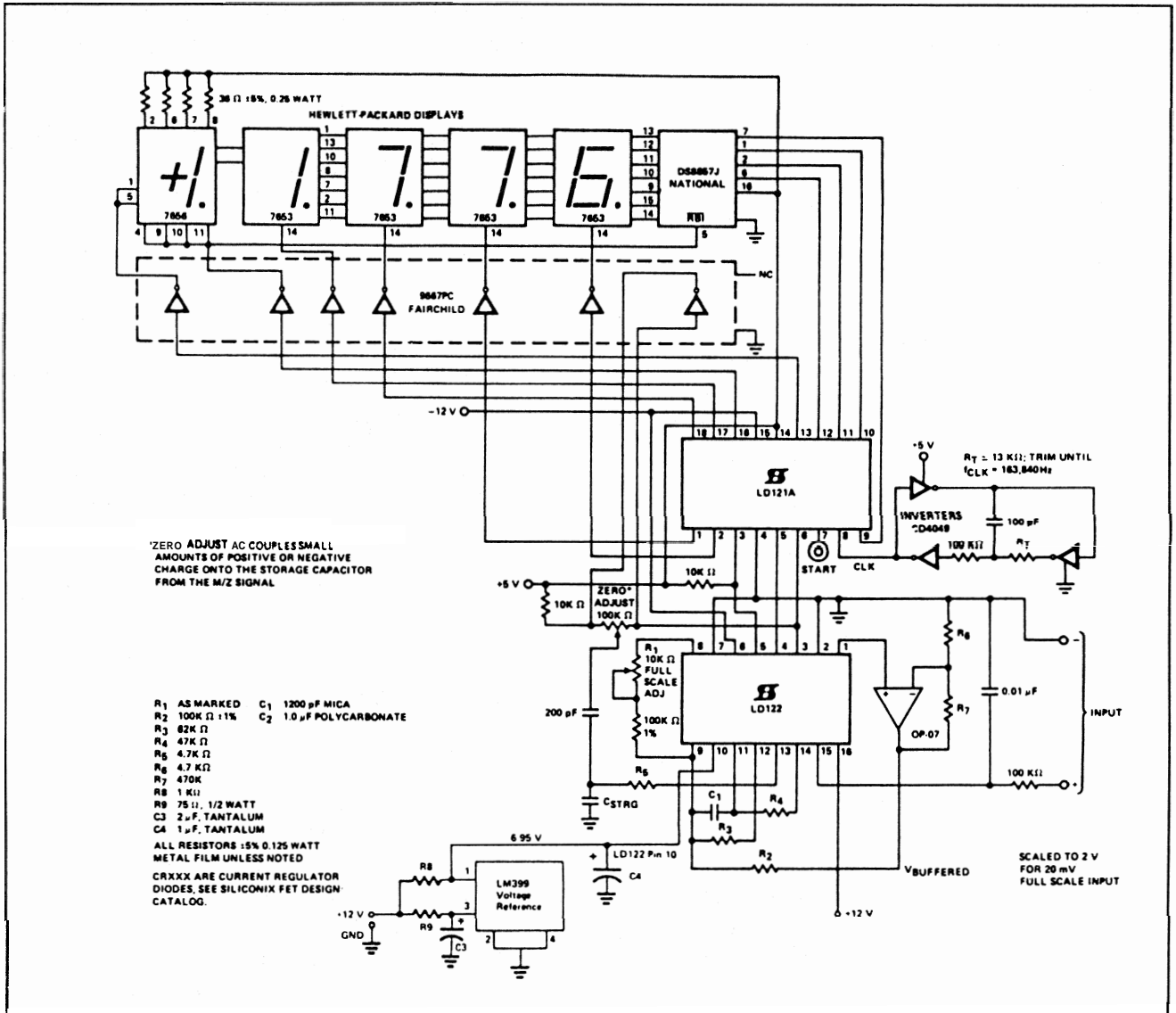
Technische gegevens

- fabrikant: Intersil
- behuizing: Dil-40
- aansluitgegevens: figuur 12/4.4-19
- intern blokschema: figuur 12/4.4-20
- voedingsspanning: 15 V max.
- voedingsstroom: 1 mA bij 9 V



Figuur 1W4.4-7: Intern blokschema LD 122121 combinatie.

4.4 Type-beschrijving resolutie ± 19999

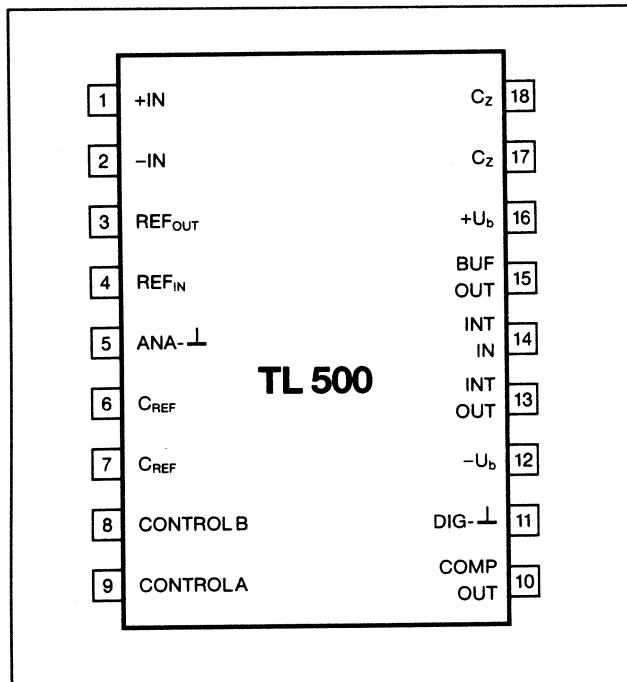


Figuur 12/4.4-8: Basis-schema van een LED-meter met de LD 122/121 combinatie.

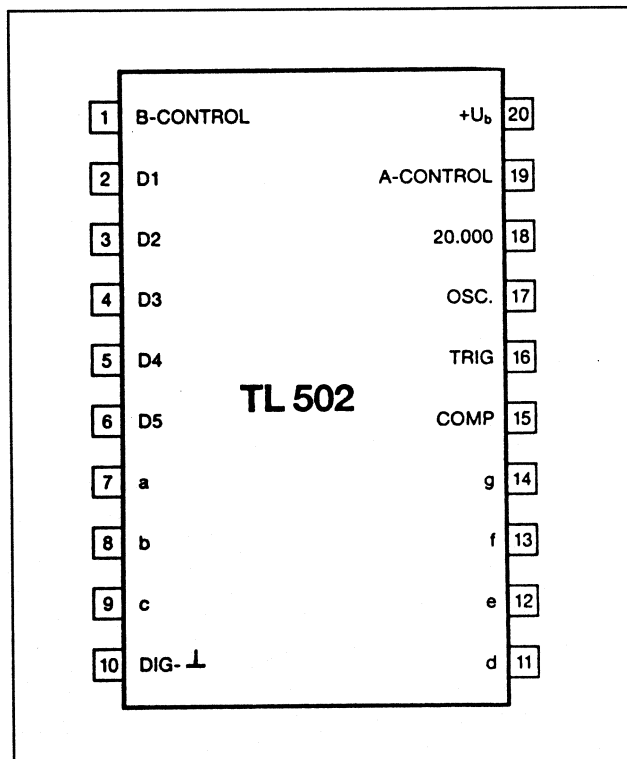
- referentie-spanning: U_b max.
- ingangsspanning: U_b max.
- ingangsstroom: 10 pA max.
- lineariteits-fout: 1 digit max.
- ruis en nulpunt-drift: 14 μV max.
- common mode rejection ratio: -110 dB
- temp. coëf.: 7 ppm/°C max.
- klok-frequentie: 120 kHz typisch
- drempel 'LOW BAT'-indicator: 7,2 V typisch
- drempel 'CONTINUITY'-indicator: 200 mV

Nadere gegevens

- voeding van het IC
 Het IC kan worden gevoed uit een 9 V batterij volgens het standaard schema van figuur 12/4.4-21. Het is echter ook mogelijk een lagere batterij-spanning te gebruiken (3,8 tot 6 V) door het tussenschakelen van een spannings-verdubbelaar volgens het schema van figuur 12/4.4-22. Bij dit schema is de batterij niet verbonden met de common-ingang van het IC. Indien dit bezwaarlijk is, bijvoorbeeld bij het

4.4 Type-beschrijvingresolutie tot ± 19999 

Figuur 1W4.4-9: Aansluitgegevens TL 500.



Figuur 12/4.4-10: Aansluitgegevens TL 502.

voeden van de schakeling uit een standaard +5 V systeem-voeding, kan men de schakeling van figuur 12/4.4-23 toepassen.

Voeding uit een symmetrische voeding van ± 5 V is mogelijk volgens het schema van figuur 12/4.4-24.

- INPUT/OUTPUT pennen

Vier pennen van het IC kunnen zowel als ingang of als uitgang worden gebruikt. De interne structuur van deze aansluitingen is getekend in figuur 12/4.4-25, waaruit volgt dat deze pennen zonder problemen met de massa of de voeding verbonden kunnen worden. Als uitgang gebruikt bedraagt de inwendige weerstand 500 k Ω , zodat men deze pennen alleen kan belasten met CMOS-IC's of 74Cxx logica.

- pen 20: DP₄/OR

ingang: 'H' \rightarrow MSD decimale punt ingeschakeld

uitgang: 'H' als uitlezing > 19999 is

- pen 21: DP₃/UR

ingang: 'H' \rightarrow MSD-1 decimale punt ingeschakeld

uitgang: 'H' als uitlezing < 1000 is

- pen 22: LATCH/HOLD

ingang: open \rightarrow free-run modus

'H' \rightarrow freeze modus

uitgang: negatieve flank bij inlezen nieuwe meting

- pen 27: CONTINUITY

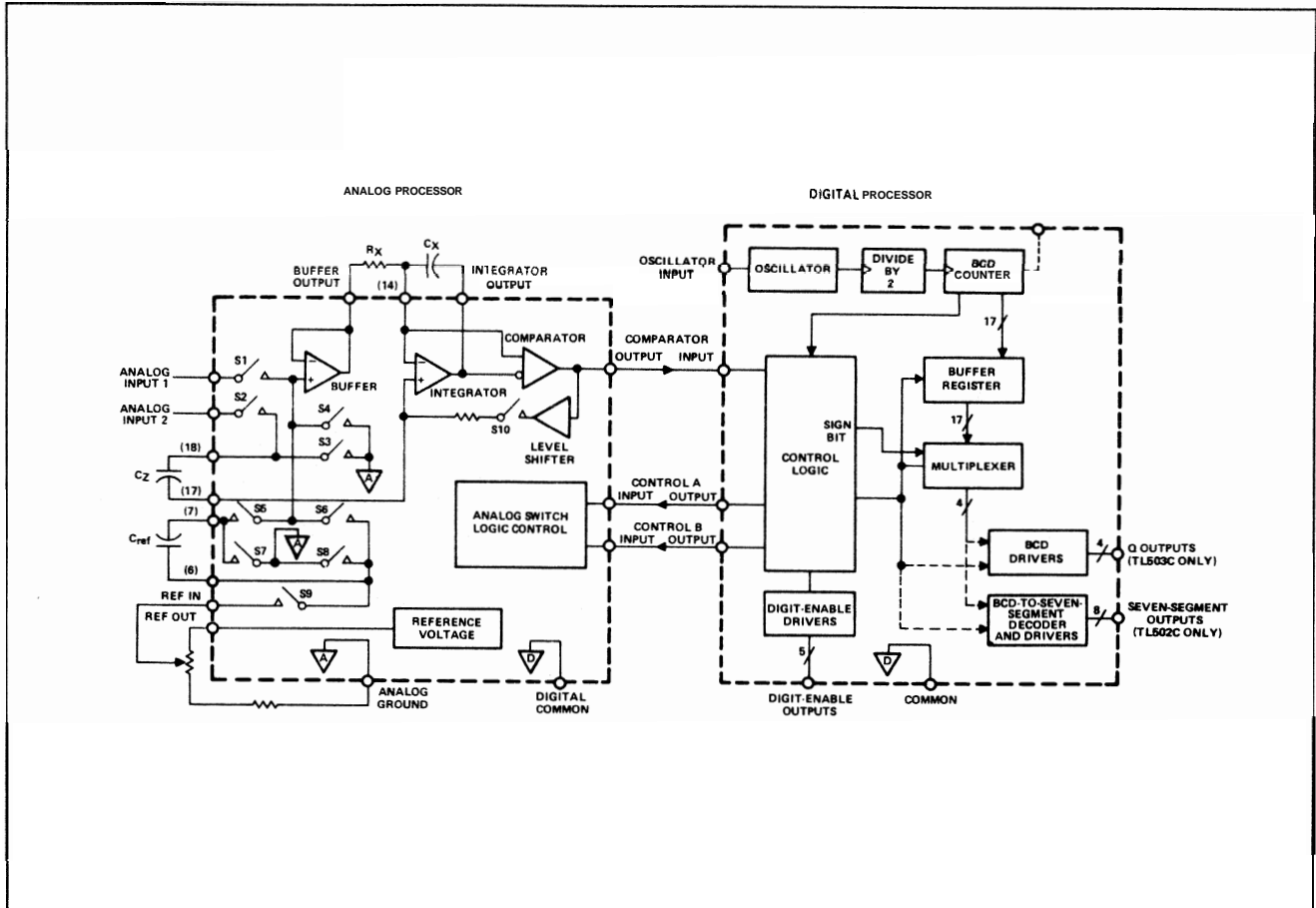
ingang: 'C' \rightarrow CONT-symbool gedeactiveerd

uitgang: 'H' als spanning tussen ingangen < 200 mV is

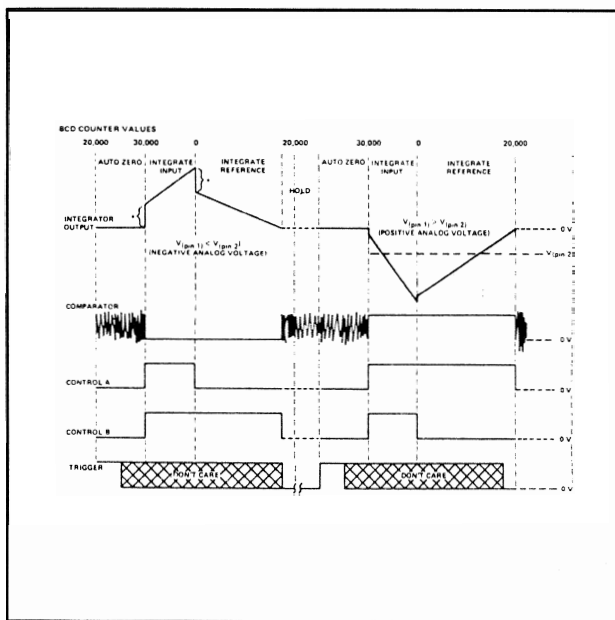
- DIGITAL GROUND (pen 36)

De DGND-pen vlot ten opzichte van beide voedings-aansluitingen. Dit kan problemen geven als men externe logische schakelingen op het IC wil aansluiten, bijvoorbeeld voor het samenstellen van bereik-omschakelaars. Men moet deze externe schakelingen volgens het schema van figuur 12/4.4-26 met het IC verbinden. Als de externe schakelingen meer dan 12 μ A verbruiken moet men een buffer tussenschakelen, zie onderste schema uit deze figuur.

4.4 Type-beschrijvingresolutie tot ± 19999



Figuur 12/4.4-11: Intern blokschema TL 500/502 combinatie.



Figuur 12/4.4-12: Pulsdiagram TL 500/502.

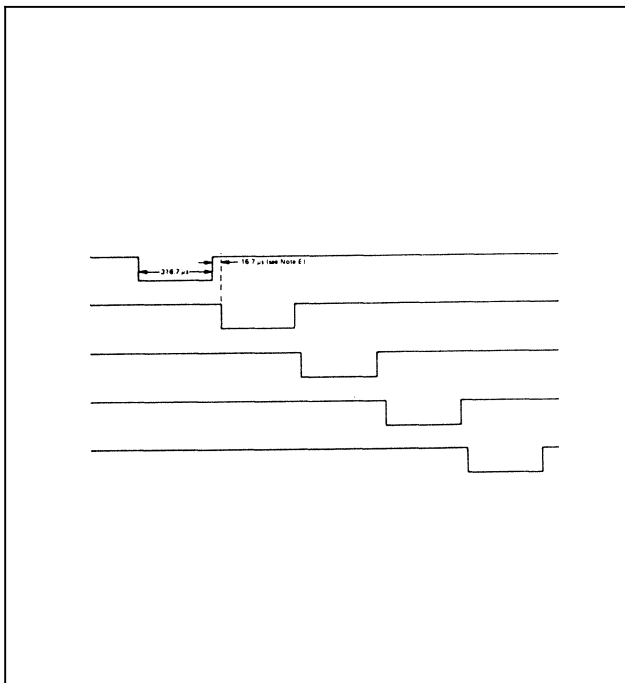
MODE	ANALOG INPUT	COMPARATOR	CONTROLS A AND B	ANALOG SWITCHES CLOSED
Auto Zero	X	Oscillation	L L	S3, S4, S7, S9, S10
Integrate Input	Positive	H	H H	S1, S2
	Negative	L	H H	S1, S2
Integrate Reference	X	H†	L H	S3, S6, S7
		L†	H L	S3, S5, S8

Figuur 12/4.4-13: Besturing van het systeem door de twee controle-spanningen A en B.

4.4 Type-beschrijvingresolutie tot ± 19999

TRIGGER INPUT	COMPARATOR INVT	FUNCTION
$V_I \leq 0.8 \text{ V}$	$V_I \leq 6.5 \text{ V}$	Hold at auto-zero cycle after completion of conversion
$2 \text{ V} < V_I < 6.5 \text{ V}$	$V_I \leq 6.5 \text{ V}$	Normal operation (continuous conversion)
$V_I \leq 6.5 \text{ V}$	$V_I > 7.9 \text{ V}$	Display Test: All segment or BCD outputs high
$V_I > 7.9 \text{ V}$	$V_I \leq 6.5 \text{ V}$	Internal Test
Both inputs go high ($V_I > 2 \text{ V}$) simultaneously		System clear Sets outputs to zero and BCD counter to 20.000 When normal operation is resumed, cycle begins with Auto Zero.

Figuur 12/4.4-14: Speciale functies door het aanleggen van spanningen op TRIGGER en COMPARATOR.



Figuur 12/4.4-15: Tijdrelatie en polariteit van de digit-signalen.

planes, de segment-besturingen en de configuratie van het LCD is getekend in de figuren 12/4.4-27 en 12/4.4-28.

- ANNUNCIATOR besturing
Pen 3 levert een signaal voor het besturen van p, m, k, M, A, V en Ω symbolen. Een symbool wordt geactiveerd door zijn aansluiting te verbinden met de AN DRIVE pen. Figuur 12/4.4-29 geeft de daarvoor noodzakelijke speciale schakelaar-samenstelling.
- RANGE-selectie (pen 37)
De ICL 7129 kan omschakelen tussen bereiken van 199,99 mV en 1,9999 V door het besturen van pen 37 (RANGE);
'L' \rightarrow 200 mV schaal
'H' \rightarrow 2 V schaal
- KLOK-schakeling
De interne clock-schakeling bestaat uit twee in serie geschakelde inverters. Figuur 12/4.4-30 geeft twee externe schakelingen die deze poorten omvormen tot een oscillator. De oscillator-frequentie

CHARACTER	TL502C SEVEN-SEGMENT LINES						
	A	B	C	D	E	F	G
0	H	H	H	H	L	L	L
+1	H	L	L	H	L	L	L
-	L	H	H	L	H	H	L
-1	L	L	L	L	H	H	L

Figuur 12/4.4-16: De segment-signalen tijdens de D5 bepalen de polariteit en de rechtse 1.

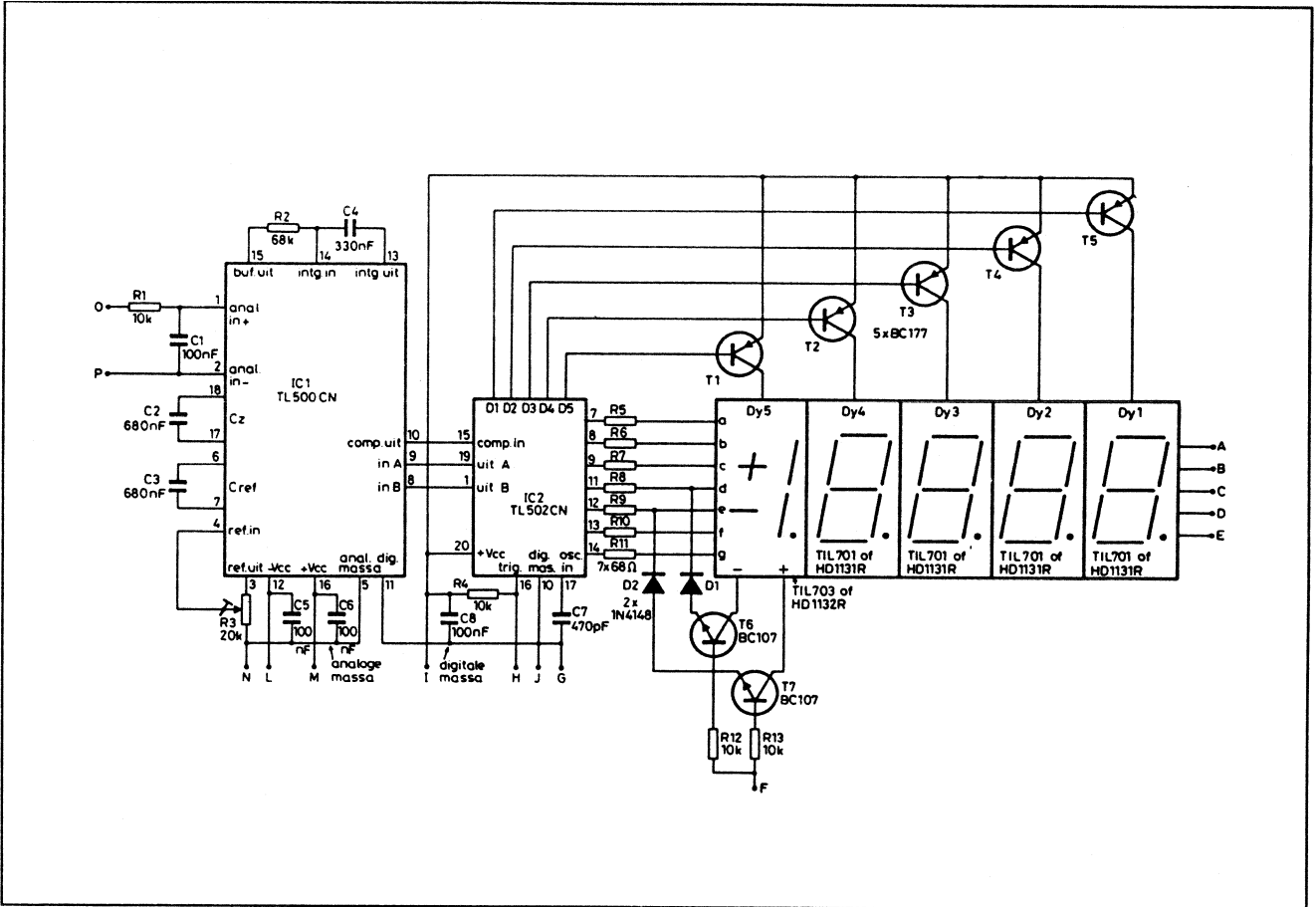
- DISPLAY configuratie
Het IC moet verbonden worden met een LCD met drie back-plane aansluitingen. Het verband tussen deze drie back-

wordt gegeven door:

$$f = 0,45/RC$$

Voor kwaliteits-toepassingen wordt de 120 kHz kristal-schakeling aanbevolen.

4.4 Type-beschrijving resolutie tot ± 19999



Figuur 12/4.4-17: Meest eenvoudige schakeling van een 1,9999 V meter met de TL 500/502 combinatie.

**ICL 7135
+/- 19999 EXT DRIVE**

De ICL 7135 is een single chip digitale voltmeter, die zich heeft ontwikkeld tot industriestandaard voor het opbouwen van vier en een half decade digitale meters. Het IC heeft differentiële ingangen, levert gemultiplexte digit-selectie signalen en BCD-gecodeerde segment-informatie. Er is geen interne klok en referentie aanwezig. Het IC bezit zes in- en/of uitgangen, waardoor de schakeling op een zeer eenvoudige manier aan een μP of UART gekoppeld kan worden.

Technische gegevens

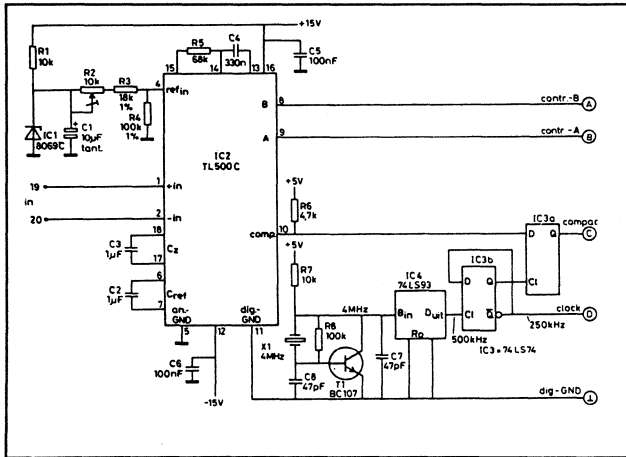
- fabrikant: Intersil
- behuizing: DIL-28
- aansluitgegevens: figuur 12/4.4-31
- intern blokschema: figuur 12/4.4-32 (analoog)

figuur 12/4.4-33 (digitaal)

- voedingsspanning: +/- 6V
- referentie-spanning: U_b max.
- ingangsspanning: U_b max.
- ingangsstroom: 10 pA max.
- lineariteits-fout: 1 digit max.
- ruis en nulpunt-drift: 15 μV max.
- temp. coëf.: 5 ppm/ $^{\circ}C$ max.
- klok/frequentie: 1,2 MHz typisch
- digitale in- en uitgangen: TTL-compatible

Nadere gegevens

- RUN/HOLD (pen 25)
Open of 'H' → free run mode
'C' → voltooit meting en wacht nadien
Smalle positieve puls → een meting
- STROBE (pen 26)
Reeks van vijf negatieve pulsen die kunnen worden gebruikt voor het interfaceren

4.4 Type-beschrijving resolutie tot ± 19999 

Figuur 12/4.4-18: Vergroten van de nauwkeurigheid en stabiliteit door het inschakelen van een externe referentie en een kristal-klok.

van het IC met een UART of μP en die ontstaan in het midden van iedere digit-puls. Zie figuur 12/4.4-34 voor timing-diagram.

- **BUSY** (pen 21)
Positieve puls gedurende de volledige integratie-syclus.
- **OVER-RANGE** (pen 27)
Wordt positief als meer dan 20.000 pulsen geteld zijn, blijft aanwezig tot de start van de volgende integreer referentie fase.
- **UNDER-RANGE** (pen 28)
Wordt positief als minder dan 1.800 pulsen geteld zijn, blijft aanwezig tot de start van de volgende signaal-integratie.
- **POLARITY** (pen 23)
'H' voor positieve ingangsspanning, geldig vanaf het begin van de referentie-integratie syclus.
- **DIGITDRIVES** (pennen 12, 17, 18, 19 en 20)
Positieve pulsen met een breedte van 200 klok-pulsen, in de volgorde D5 tot en met D1.
- **integratie-netwerk:**
De waarde van de integratie-weerstand wordt bepaald door de grootte van de einde bereik spanning en de integratiestroom en wel volgens de formule:

$$R_{INT} = \text{volle schaal spanning} / 20 \mu A$$

De waarde van de integratie-condensator wordt gegeven door de formule:

$$C_{INT} = 10.000 \times \text{periode}_{KLOK} \times I_{INT} / 4$$

In de meeste gevallen kan men een waarde van 470 nF gebruiken.

- **referentie-spanning:**

De waarde van deze spanning is gelijk aan de volle schaal spanning van de meter, dus 2 V voor 2 V bereik.

De referentie-spanning kan zowel worden opgewekt door een normale zenerdiode als door een speciaal referentie-IC. De standaard schema's zijn getekend in figuur 12/4.4-35.

Voorbeeld-schakelingen

- figuur 12/4.4-36:

Basis-schakeling van de ADC in een vier en half decade volt-meter met een bereik van $\pm 1,9999$ V met common anode LED's, een RC klok-generator, een 1,2 V temperatuur gecompenseerde referentie (ICL8069), transistoren als digit-drivers en een TTL code-omzetter BCD naar zevensegment. Door de verbinding van de D5-uitgang van de ADC met de RBI-ingang van de decoder ontstaat een overbereik blanking van de uitlezing.

- figuur 12/4.4-37:

Basis-schakeling voor het sturen van LCD display's met een ICM 7211 als display-driver. Een standaard CMOS poort van het type 4030 wordt gebruikt voor het sturen van de laatste decade, de polariteit en een overbereik-symbool.

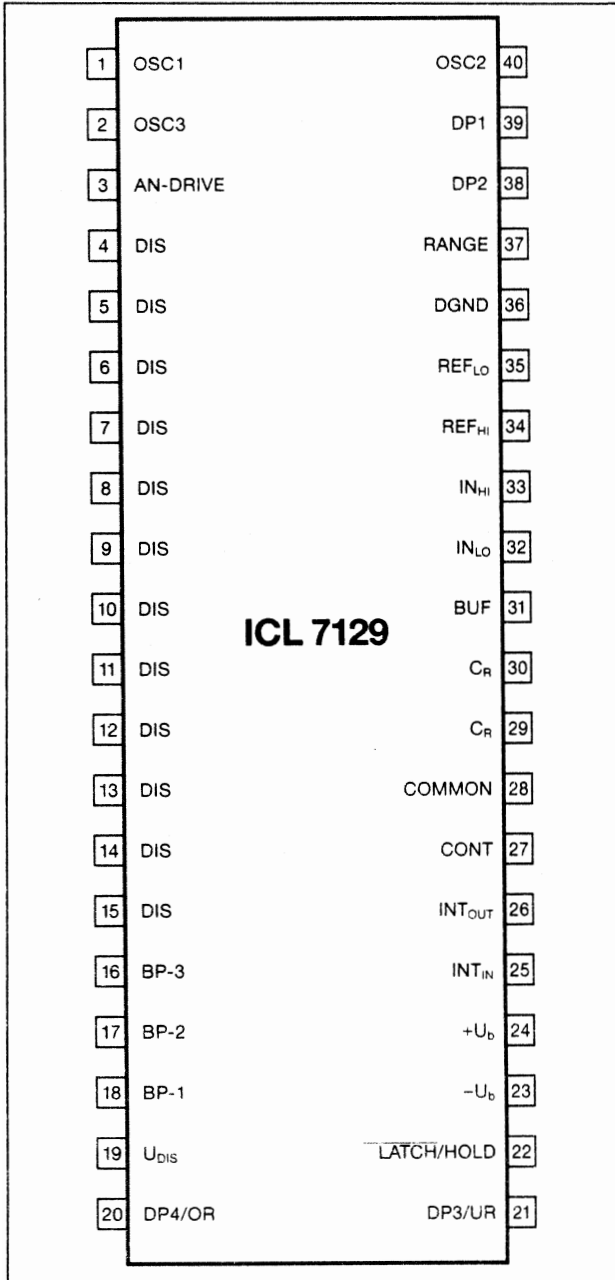
- figuur 12/4.4-38:

Principe-schema voor het besturen van een UART uit de 7135. De vijf STROBE-pulsen worden gebruikt voor het starten van de transmissie van de vijf data-woorden. Het woord van digit 5 heeft de vorm 0000XXXX, woord 4 1000XXX, enzoverder. De polariteit wordt verzonden door gebruik te maken van de Even Parity Enable (EPE) pen van de UART.

- figuur 12/4.4-39:

Principe-schema voor het aansluiten van een 7135 op een μP van de 6800 familie. Omdat deze μP over een slechts 8 bit brede bus beschikt, moet men de polariteit, de

4.4 Type-beschrijving resolutie tot ±19999

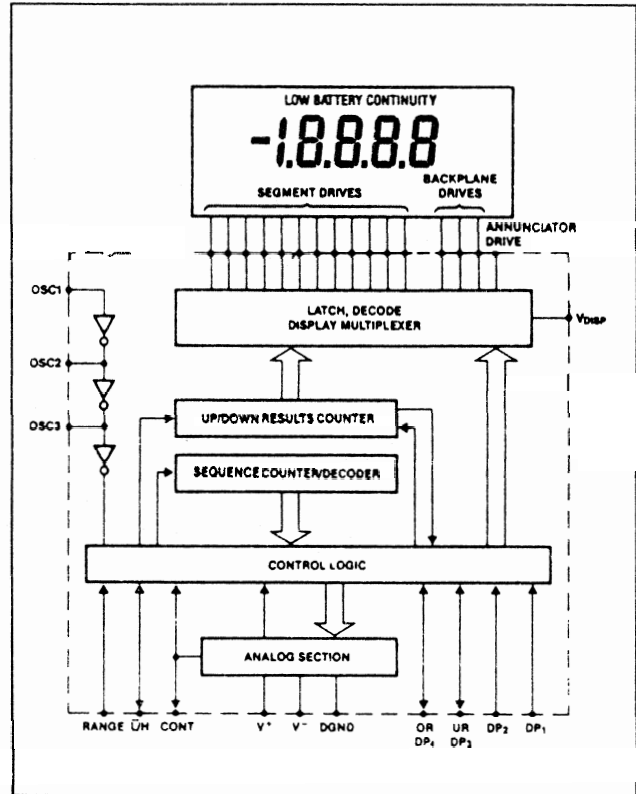


Figuur 12/4.4-19: Aansluitgegevens ICL 7129.

overbereik-indicatie en de anderbereik multiplexen op het woord van digit 5.

SI 7135
±19999 LED INT

Siliconix pin-tot-pin equivalent van de Intersil ICL 7135, voor de bespreking wordt naar laatstgenoemd IC verwezen.



Figuur 12/4.4-20: Intern blokschema 7129

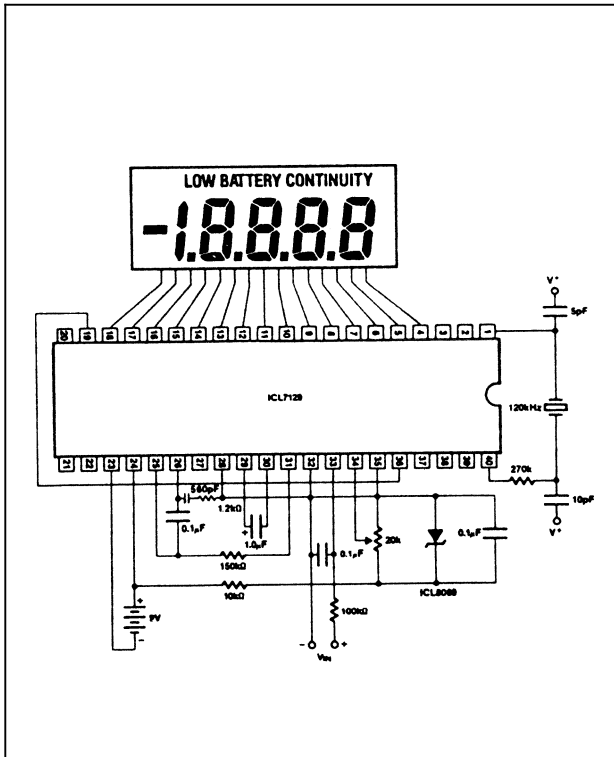
ICL 8052A/71C03
+/-19999 EXT DRIVE

Omzetter-paar, waarbij de scheiding in digitale en analoge processor niet mogelijk is, omdat analoge en digitale functies in de ICL 71C03 verweven zijn. De ICL 8052 bevat de comparator, de integrator, de buffer en de referentie-spanning. Dit zijn de meest kritische componenten van het systeem en door deze indeling is het mogelijk de 71C03 te combineren met analoge IC's met uiteenlopende nauwkeurigheidsgraden, zie bespreking van de 8068/71C03 combinatie.

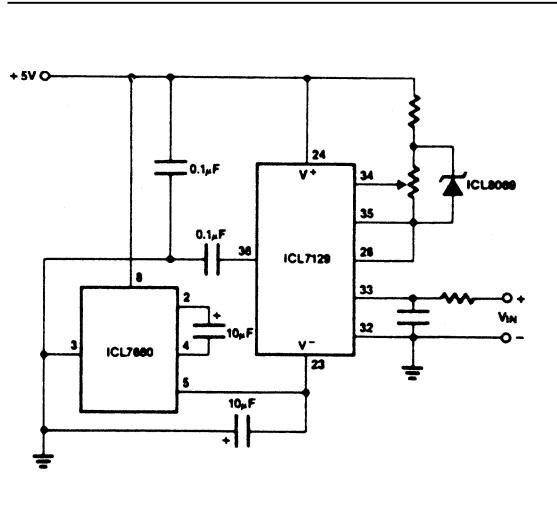
Technische gegevens

- fabrikant: Intersil
- behuizing: 8052: DIL-14
 71C03: DIL-28
- aansluitgegevens: figuur 12/4.4-40 (8052)
 figuur: 12/4.4-41
 (71C03)
- intern blokschema: figuur 12/4.4-42
- voedingsspanning: +/-15V, +5V

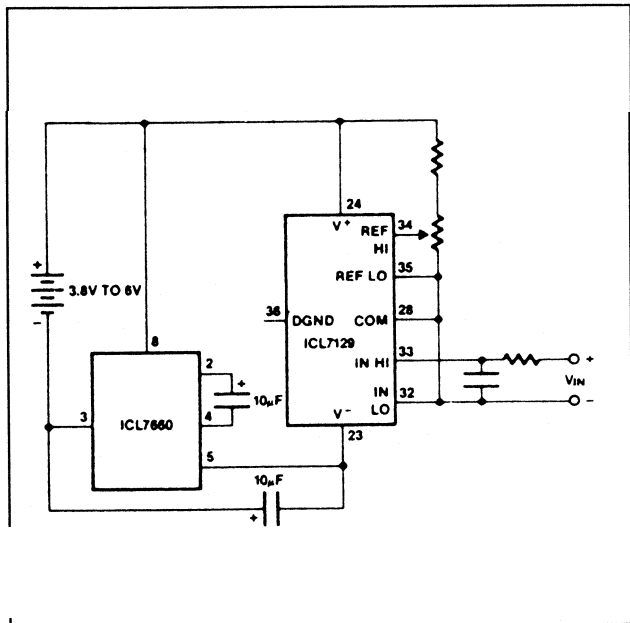
4.4 Type-beschrijvingresolutie tot I19999



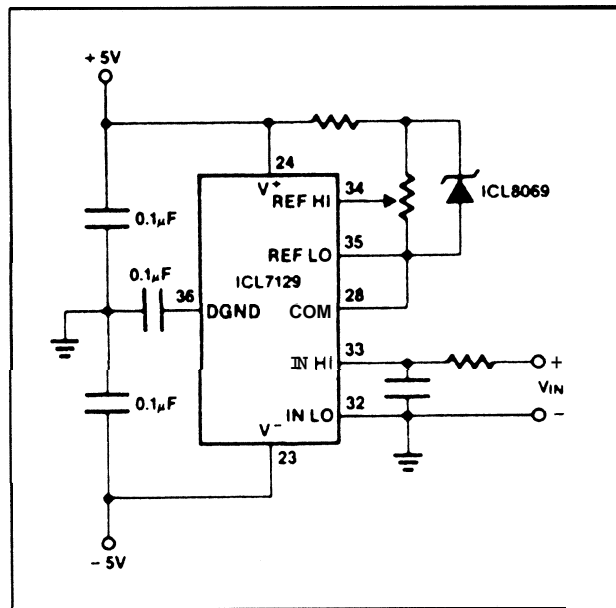
Figuur 12/4.4-21: Standaard voeding uit een 9 V-batterij.



Figuur 12/4.4-23: Voeding uit een standaard +5V voeding.



Figuur IW4.4-22: Spanningsverdubbeling bij voeding uit spanningen tussen 4 en

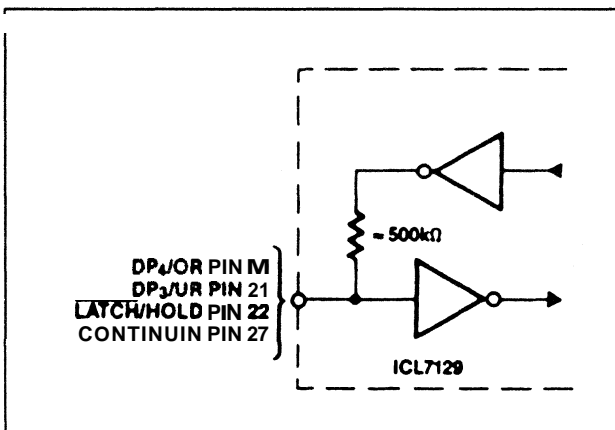


Figuur 12/4.4-24: Voeding uit een symmetrische voeding.

- 8052 gegevens
 - ingangs-offset: 75 mV max.
 - ingangsstroom: 10pA max.
 - common mode rejection ratio: 90 dB min.
 - referentie-spanning: 1,75 V typisch
 - referentie-impedantie: 5 Ω

4.4 Type-beschrijvingresolutietot ±19999

- temp. coef.: 40 ppm/°C
- max.voedingsspanning: +/-18 V
- ruisspanning: 30 μV max.
- 71C03 gegevens
 - klok-frequentie: 1200 kHz max.
 - niet-lineariteit: 1 digit max.
 - ingangsstroom: 10 pA
 - temp. coef.: 5 ppm/°C max.



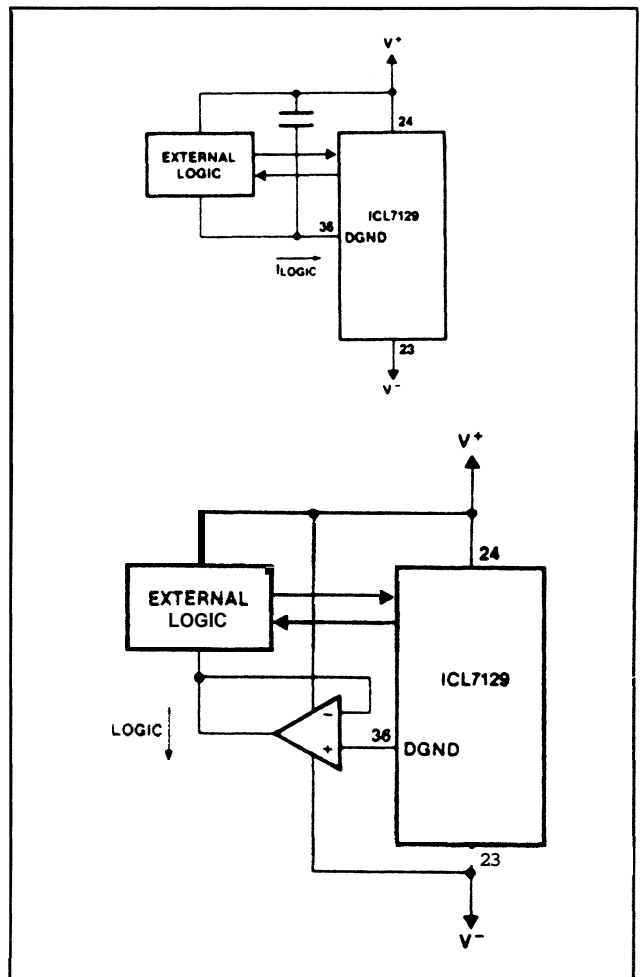
Figuur 12/4.4-25: Interne schakeling van de gecombineerde inhibit-pennen van de 7129.

Nadere gegevens

- RUN/HOLD (pen 4)
 - Open of 'H' → free run mode
 - 'L' → voltooit meting en wacht nadien
 - Smalle positieve puls → een meting
- STROBE (pen 18)
 - Reeks van vijf negatieve pulsen die kunnen worden gebruikt voor het interfaceren van het IC met een UART of μP en die ontstaan in het midden van iedere digit-puls. Zie figuur 12/4.4-43 voor timing-diagram.
- BUSY (pen 28)
 - Positieve puls gedurende de volledige integratie-syclus.
- OVER-RANGE (pen 4)
 - Wordt positief als meer dan 20.000 (of 2.000) pulsen geteld zijn, blijft aanwezig tot de start van de volgende integreer referentie fase.
- UNDER-RANGE (pen 13)
 - Wordt positief als minder dan 1.800 (of 180) pulsen geteld zijn, blijft aanwezig tot

de start van de volgende signaal-integratie.

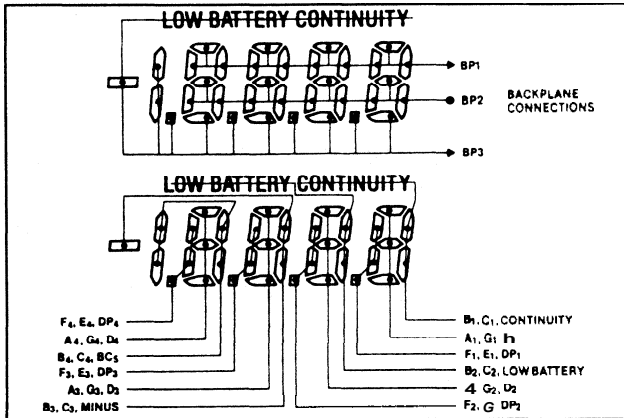
- POLARITY (pen 3)
 - 'H' voor positieve ingangsspanning, geldig vanaf het begin van de referentie-integratie syclus.
- DIGIT DRIVES (pennen 19, 24, 25, 26 en 27)
 - Positieve pulsen met een breedte van 200 klok-pulsen, in de volgorde D5 tot en met D1.



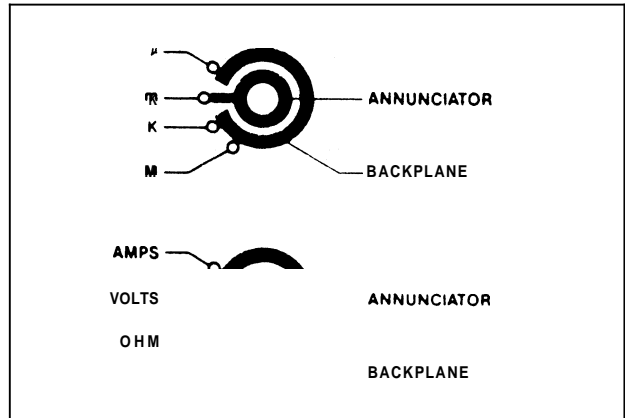
Figuur 1W4.4-26: Het aansluiten van externe logische schakelingen tussen de voeding en de kunstmatige massa 'DGND'.

- 4 3 .(pen 2)
 - 'H' → het systeem werkt als vier en half decade omzetter

4.4 Type-beschrijving resolutie tot ±19999



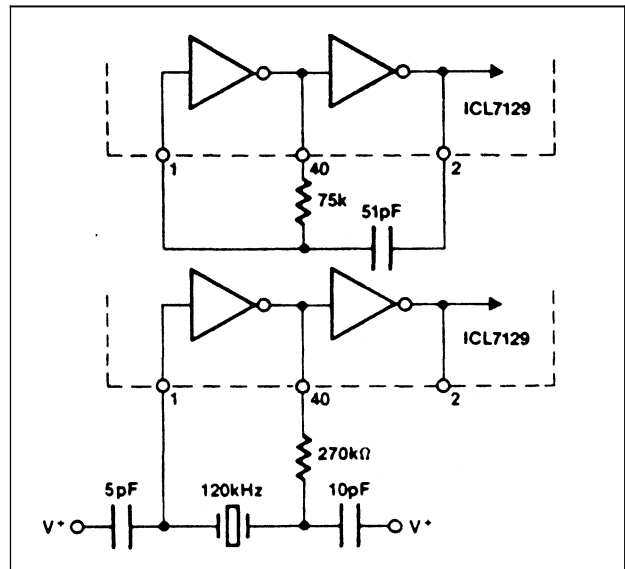
Figuur 12/4.4-27: Architectuur van de voor een 7129 voorbestemde LCD-display met drie back-planes.



Figuur 12/4.4-29: Het inschakelen van grootheid-symbolen met behulp van twee speciale schakelaars.

3	ANNUNCIATOR DRIVE	Backplane squarewave output for driving annunciators.
4	B ₁ , C ₁ , CONT	Output to display segments.
5	A ₁ , G ₁ , D ₁	Output to display segments.
6	F ₁ , E ₁ , DP ₁	Output to display segments.
7	B ₂ , C ₂ , LO BATT	Output to display segments.
8	A ₂ , G ₂ , D ₂	Output to display segments.
9	F ₂ , E ₂ , DP ₂	Output to display segments.
10	B ₃ , C ₃ , MINUS	Output to display segments.
11	A ₃ , G ₃ , D ₃	Output to display segments.
12	F ₃ , E ₃ , DP ₃	Output to display segments.
13	B ₄ , C ₄ , BC ₅	Output to display segments.
14	A ₄ , D ₄ , G ₄	Output to display segments.
15	F ₄ , E ₄ , DP ₄	Output to display segments.
16	BP3	Backplane #3 output to display.
17	BP2	Backplane #2 output to display
18	BP1	Backplane #1 output to display

Figuur 12/4.4-28: Overzicht van de display-aansturingspennen.



Figuur 12/4.4-30: Het genereren van het klok-sig-naal.

'L' → LSD wordt uitgeschakeld, omzetcyclus neemt slechts 4.002 klok-pulsen in beslag

- integratie-netwerk:

De waarde van de integratie-weerstand wordt bepaald door de grootte van de einde bereik spanning en de integratiestroom en wel volgens de formule:

$$R_{INT} = \text{volle schaal spanning} / 20 \mu A$$

De waarde van de integratie-condensator wordt gegeven door de formule:

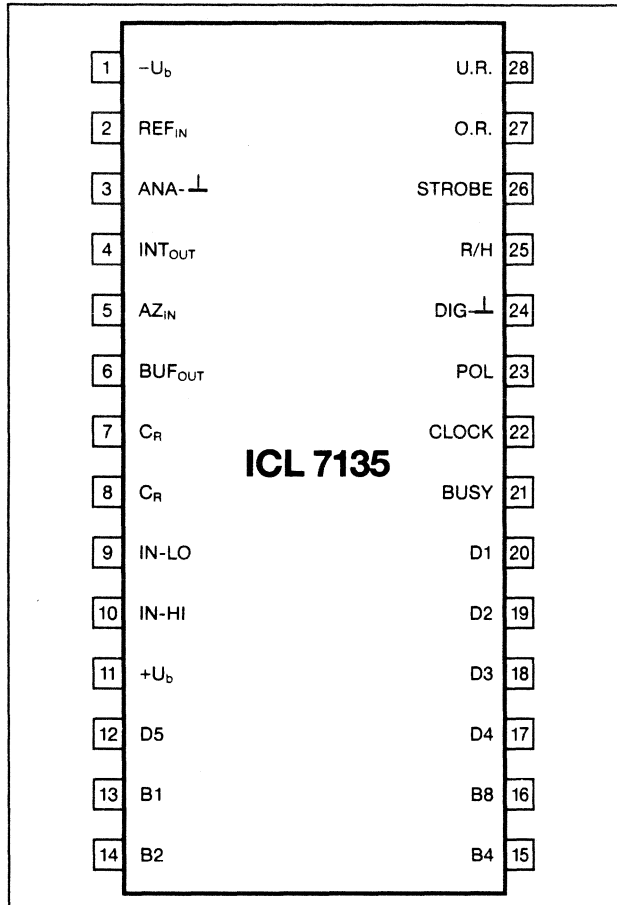
$$C_{INT} = 10.000 \times \text{periode}_{KLOK} \times I_{INT} / 4$$

In de meeste gevallen kan men een waarde van 470 nF gebruiken.

- referentie-spanning:

De waarde van deze spanning is gelijk aan de halve volle schaal spanning van de meter, dus 1 V voor 2 V bereik.

De referentie-spanning kan zowel worden afgetakt van de interne bron als worden

4.4 Type-beschrijving resolutie tot ± 19999 

Figuur 12/4.4-31: Aansluitgegevens ICL 7135.

gegenereerd door een externe schakeling. Aan dit laatste wordt de voorkeur gegeven!

Voorbeeld-schakelingen

- figuur 12/4.4-44:

Universeel schema van een vier en half decade meter met instelbare meetbereiken van 20, 200 en 2.000 mV. De waarde van de te variëren onderdelen zijn gegeven in de tabel van figuur 12/4.4-45. Voor het laagste bereik van 20 mV zal men rekening moeten houden met de niet zo gunstige ruis-eigenschappen van de 8052. De 'buffer-gain' uit de tabel heeft betrekking op de weerstanden tussen de pennen 10 en 9 en tussen pen 10 en de massa. Zie figuur 12/4.4-46 voor nadere details.

- figuur 12/4.4-47:

Digitale meter met LCD display's, met gebruik van een speciale LCD-driver van het type 7211 voor de vier digits en een gewone CMOS-schakeling van het type 4054 voor het besturen van de polariteit, de rechtse 1 en het overbereik-symbool.

- figuur 12/4.4-48:

Twee schema's die men kan gebruiken voor het genereren van de 120 kHz klok-frequentie. De bovenste gebruikt twee inverters in de standaard-configuratie, de onderste gebruikt een comparator als astabiele multivibrator geschakeld.

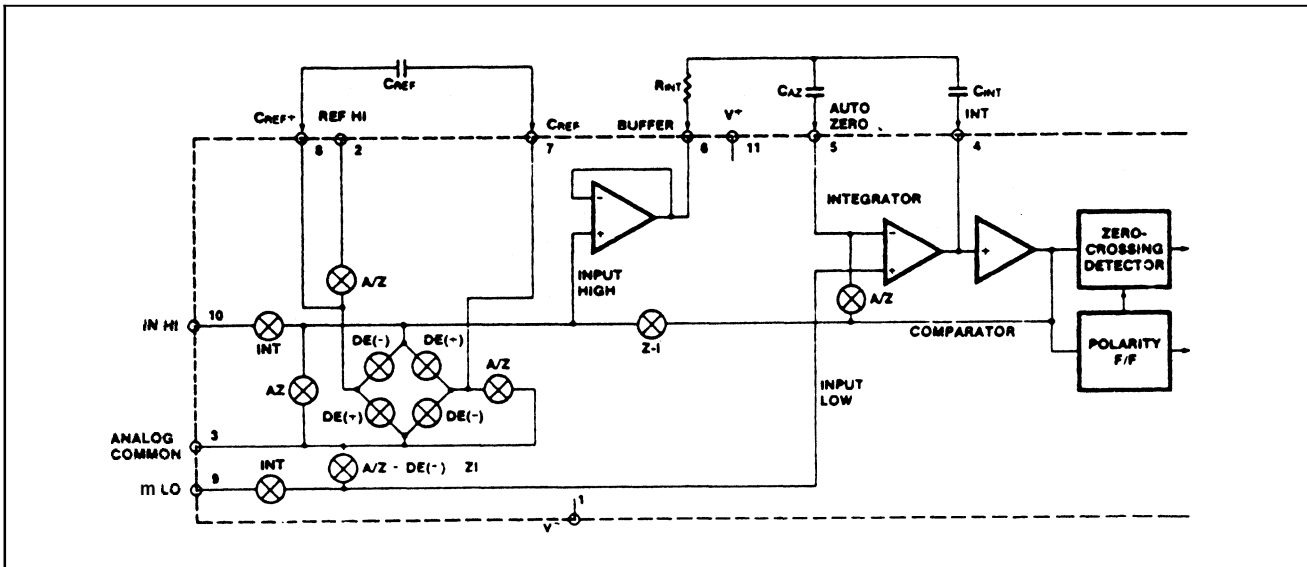
ICL 8052 A/8053

+/-40000 EXT DRIVE

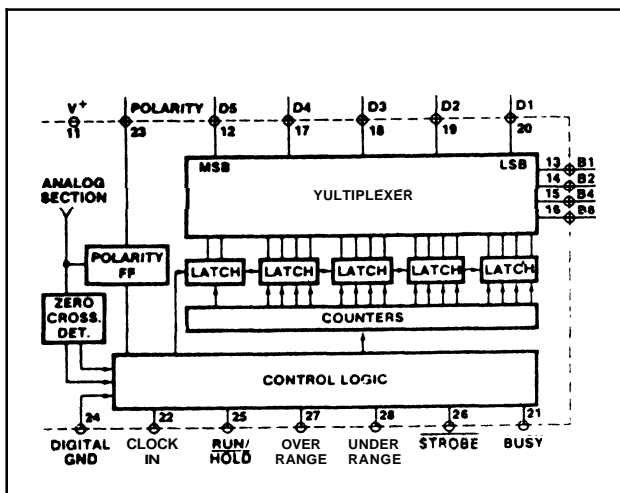
De in de vorige paragraaf besproken ICL 8052 kan samen met het 'auto zero switch network' ICL 8053 gebruikt worden als analoog basis-systeem voor het samenstellen van digitale meters. De digitale schakelingen moeten rond deze twee IC's samengesteld worden. Bij zorgvuldig ontwerp is het mogelijk een digitale meter met een resolutie van 40.000 counts op te bouwen, met een gevoeligheid van 4,0000 V.

Technische gegevens

- fabrikant: Intersil
- behuizing: 8052: DIL-14
8053: DIL-14
- aansluitgegevens:
figuur 12/4.4-40 (8052)
figuur 12/4.4-49 (8053)
- intern blokschema:
figuur 12/4.4-50 (8052)
figuur 12/4.4-51 (8053)
- voedingsspanning: +/-15 V, +5 V
- 8052 A gegevens
 - ingangs-offset: 75 mV max.
 - ingangsstroom: 10 pA max.
 - common mode rejection ratio: 90 dB min.
 - referentie-spanning; 1,75 V typisch
 - referentie-impedantie: 5Ω
 - temp. coëf.: 40 ppm/°C
 - max. voedingsspanning: +/-18 V
 - ruisspanning: 30 μV max.

4.4 Type-beschrijving resolutie tot ± 19999 

Figuur 12/4.4-32: Intern blokschema analoog deel van de ICL 7135.



Figuur 12/4.4-33: Intern blokschema digitaal deel.

- systeem-gegevens
 - klok-frequentie: 1200 kHz max.
 - niet-lineariteit: 1 digit max.
 - ingangsstroom: 10 pA
 - temp. coef.: 5 ppm/°C max.

Voorbeeld-schakeling

Figuur 12/4.4-52 geeft het schema van een DVM met een resolutie van 20.000 counts en een gevoeligheid van 2,0000V. De schakeling moet worden gestuurd uit een klok-generator met een frequentie van 120 kHz.

**ICL 8068/71C03
+/-19999 EXT DRIVE**

Verbeterde versie van de ICL 8052/71C03 combinatie, met name wat betreft de eigen ruis van de 8052. Bij de bespreking van het laatstgenoemde paar is als voorbeeld een schakeling opgenomen die ingesteld kan worden op een gevoeligheid van 20 mV. Deze schakeling zal met de 8052 verdrinken in de eigen ruis van het IC, men kan dan de veel minder ruis producerende 8068 toepassen.

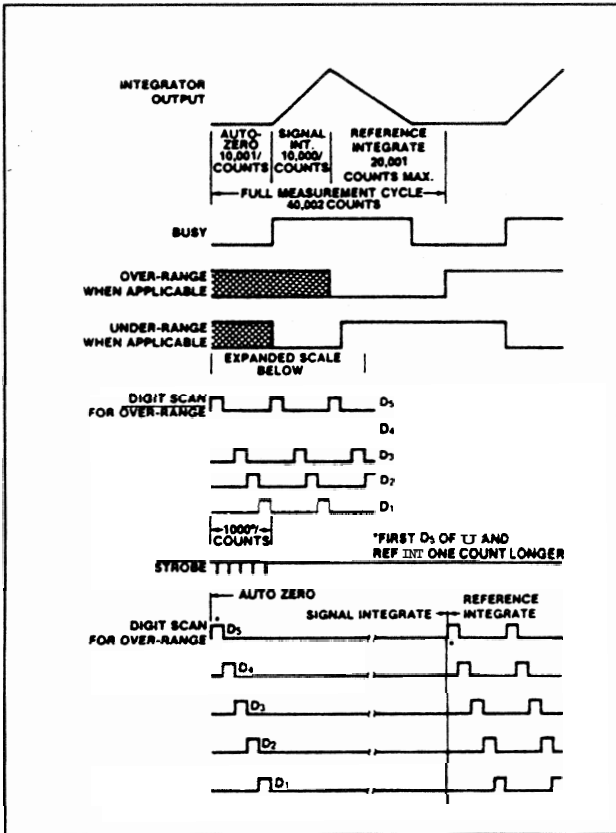
Technische gegevens

Het systeem is volledig compatible met de reeds besproken 8052/71C03 combinatie. De enige verschillen zijn enige afwijkende eigenschappen van de 8068.

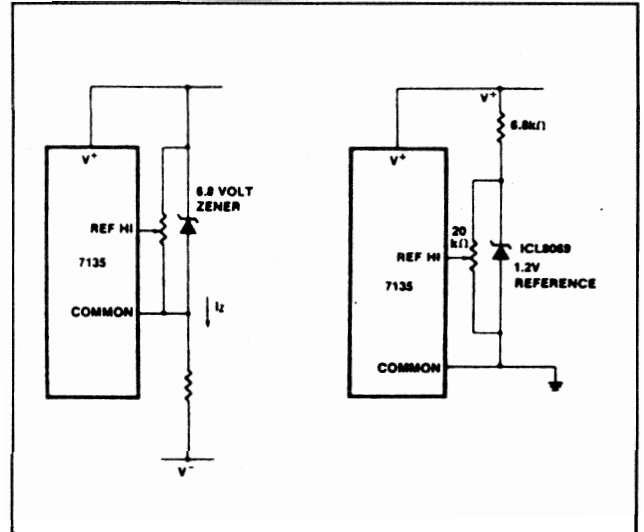
- 8068 gegevens
 - ingangs-offset: 65 mV max.
 - ingangsstroom: 150 pA max.
 - common mode rejection ratio: 90 dB min.
 - referentie-spanning: 1,75 V typisch
 - referentie-impedantie: 5Ω
 - temp. coef.: 40 ppm/°C
 - max. voedingsspanning: +/-18 V
 - ruisspanning: 2 μV max.

4.4 Type-beschrijving resolutie tot ±19999

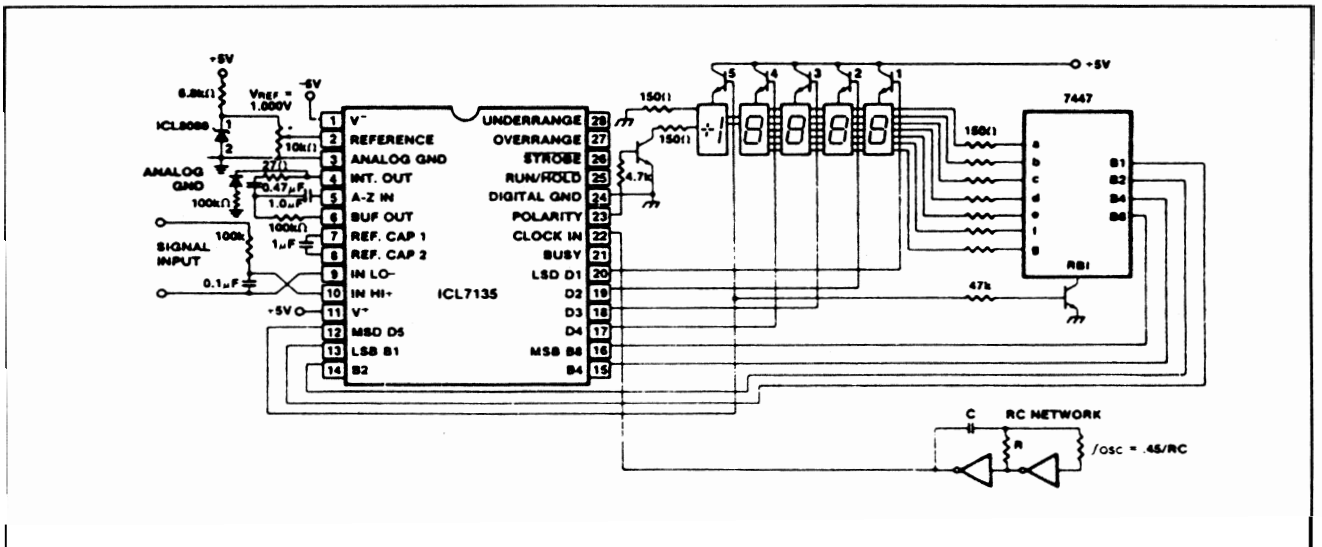
Voor de overige gegevens en toepassings-schakelingen wordt verwezen naar de bespreking van de 8052/71C03 combinatie.



Figuur 12/4.4-34: Volledig timing-diagram van de 7135.

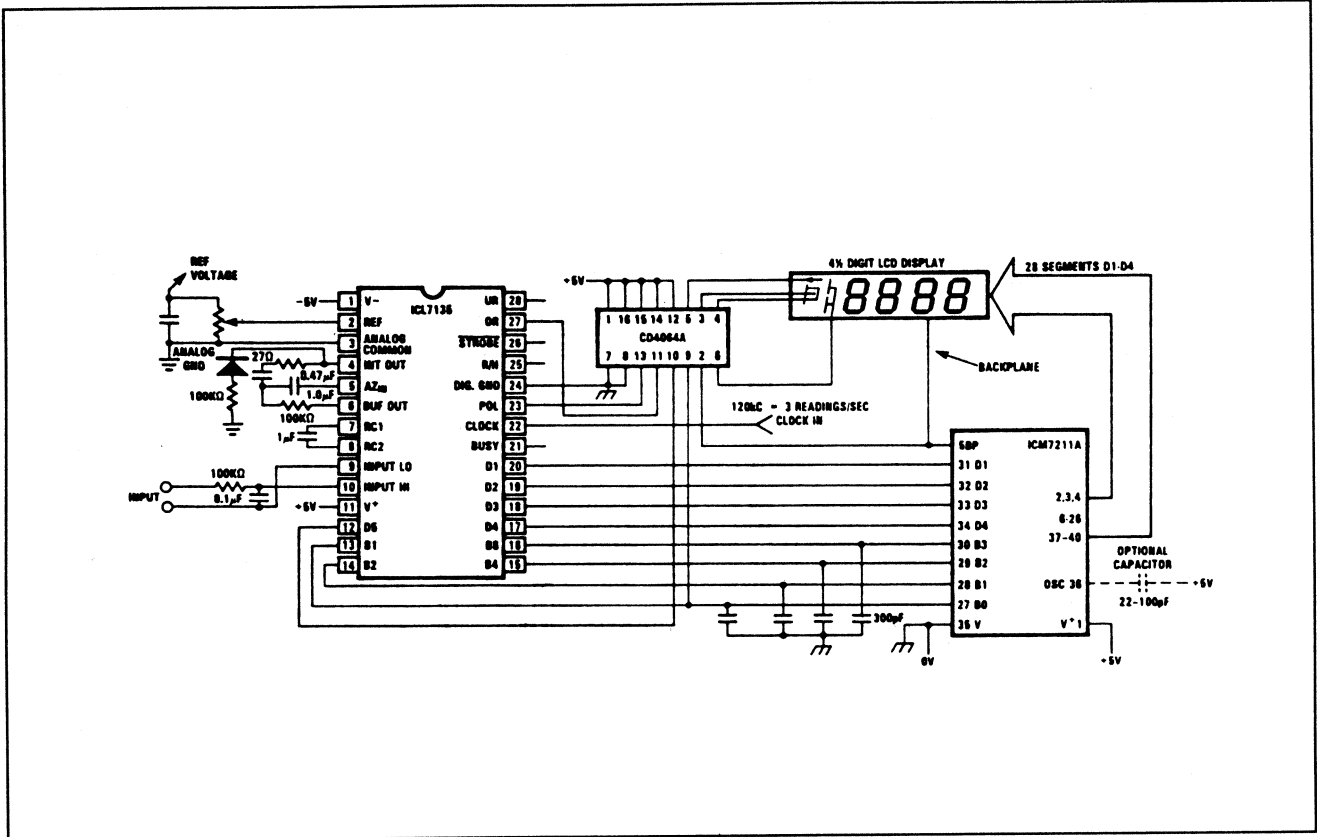


Figuur 12/4.4-35: Het aansluiten van de externe referentie.

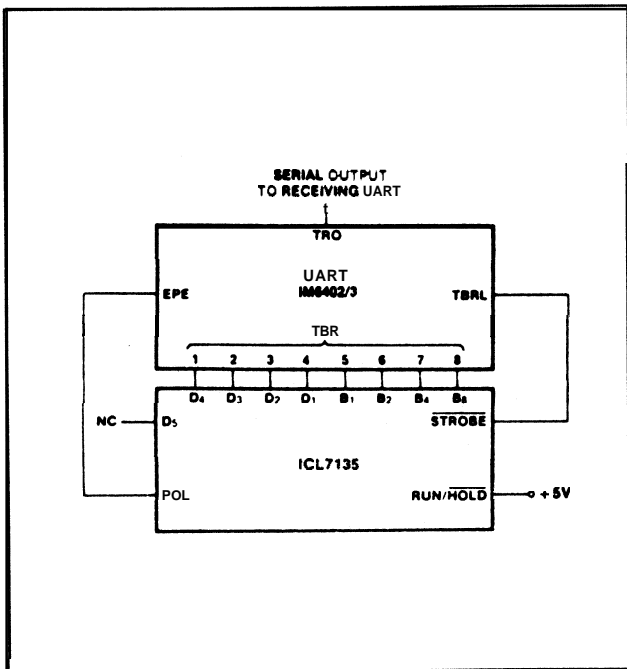


Figuur 12/4.4-36: Basis-schema van de ICL 7135 met LED's.

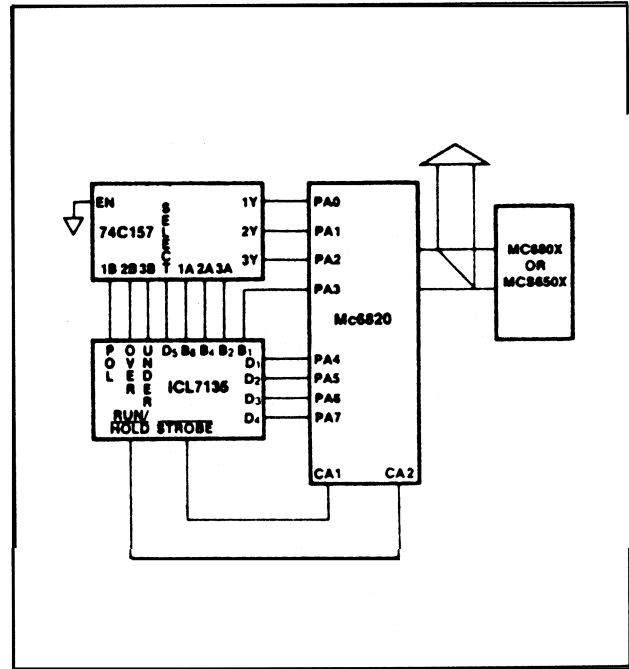
4.4 Type-beschrijving resolutie tot ± 19999



Figuur 1W4.4-37: Basis-schema van de ICL 7135 met LCD's.

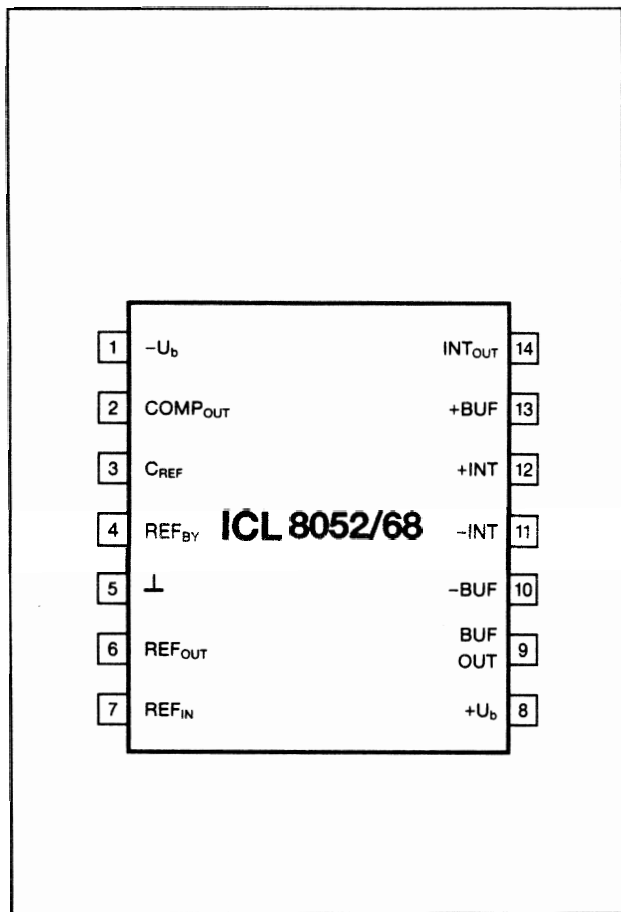


Figuur 1W4.4-38: Interfacing tussen een 7135 en een UART.

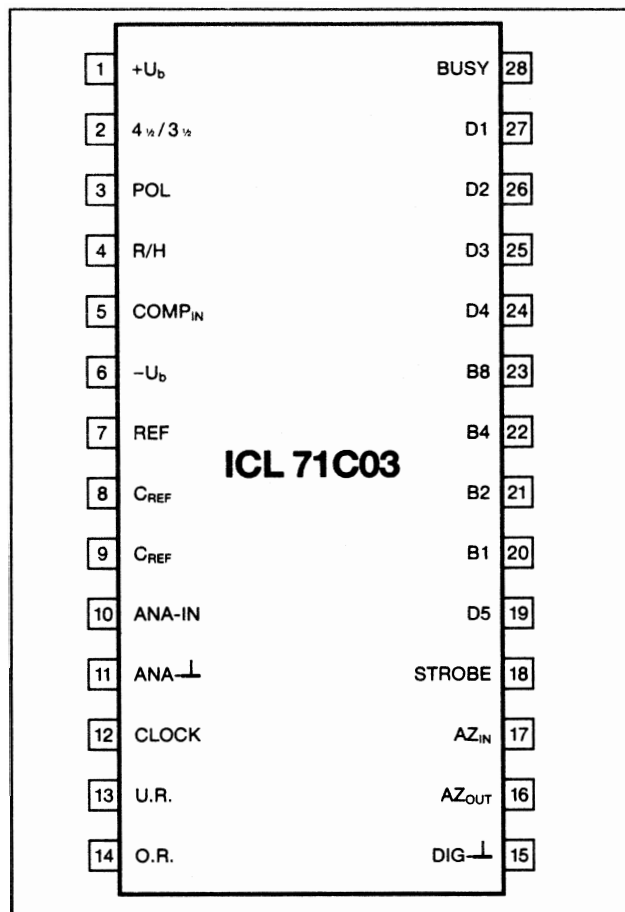


Figuur 12/4.4-39: Het aansluiten van een 7135 op een μP .

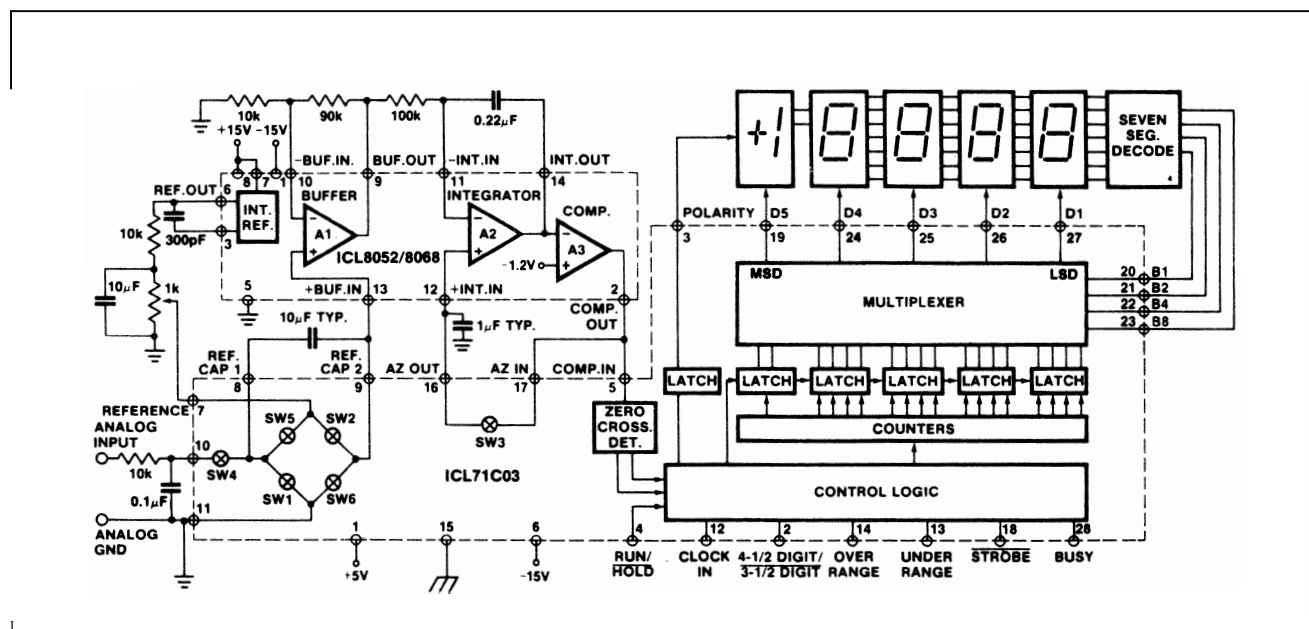
4.4 Type-beschrijving resolutie tot ±19999



Figuur 12/4.4-40: Aansluitgegevens ICL 8052/8068.

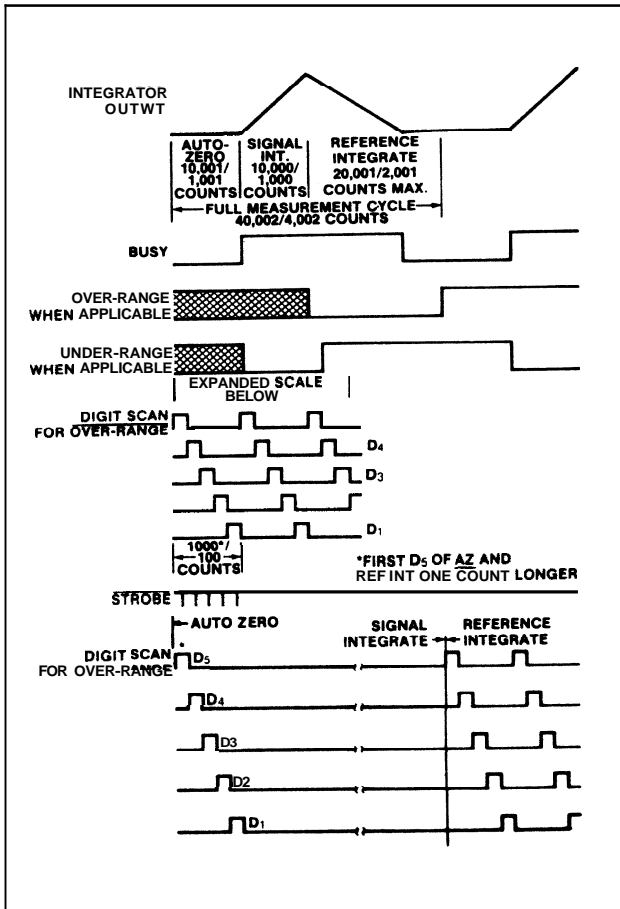


Figuur 1W4.4-41: Aansluitgegevens ICL 71C03.



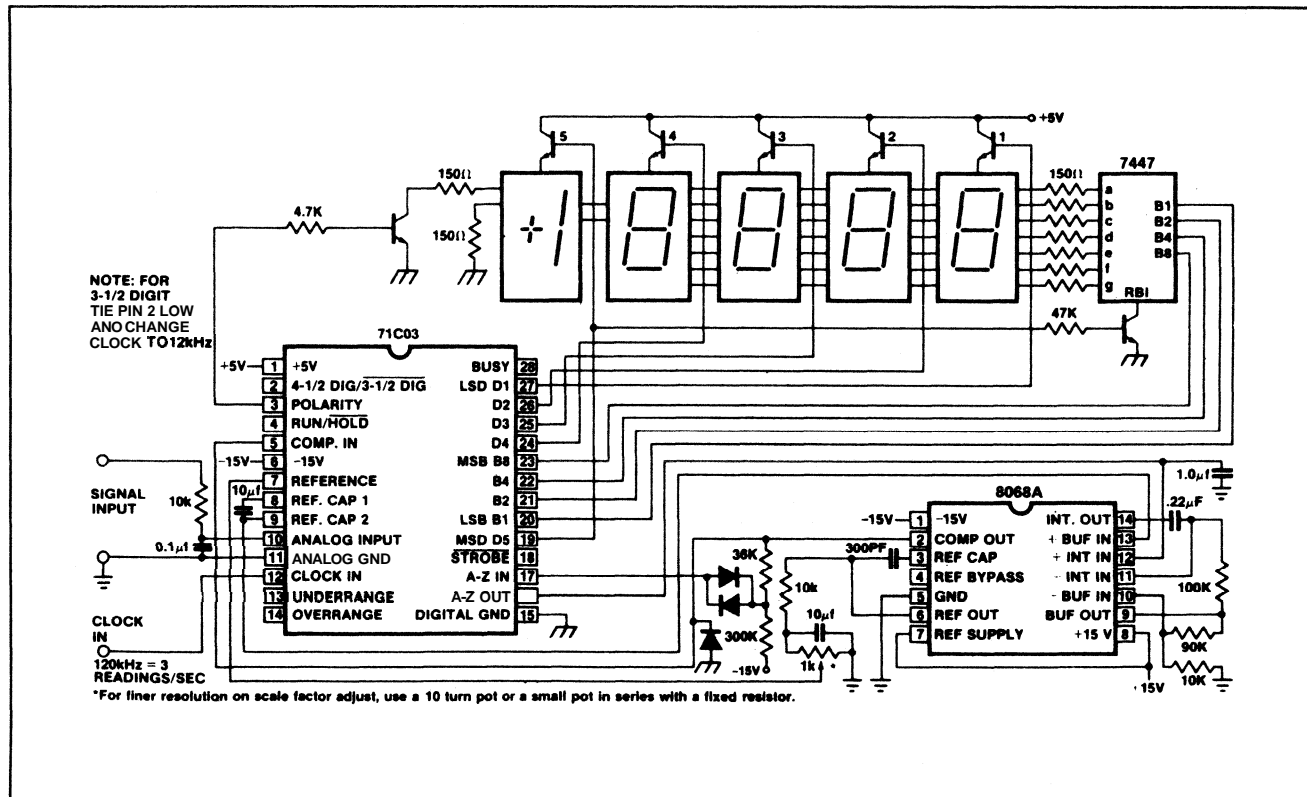
Figuur 12/4.4-42: Intern blokschema ICL 8052/71C03 paar.

4.4 Type-beschrijvingresolutie tot ± 19999



Figuur 12/4.4-43: Volledige timing van de 8052/71C03 combinatie.

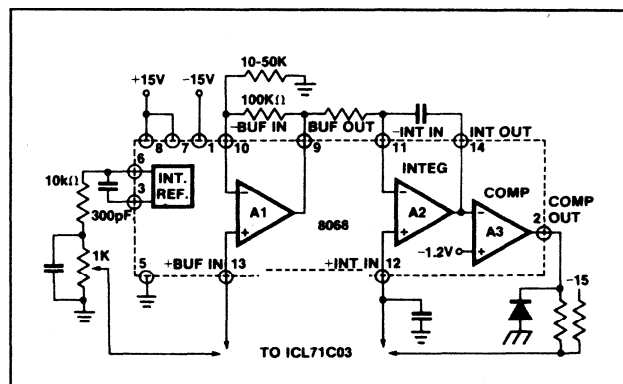
4.4 Type-beschrijvingresolutie tot ±19999



Figuur 12/4.4-44: 8052 en 71C03 in een digitale meter met LED-uitelingen bereik van 20 mV tot 2 V.

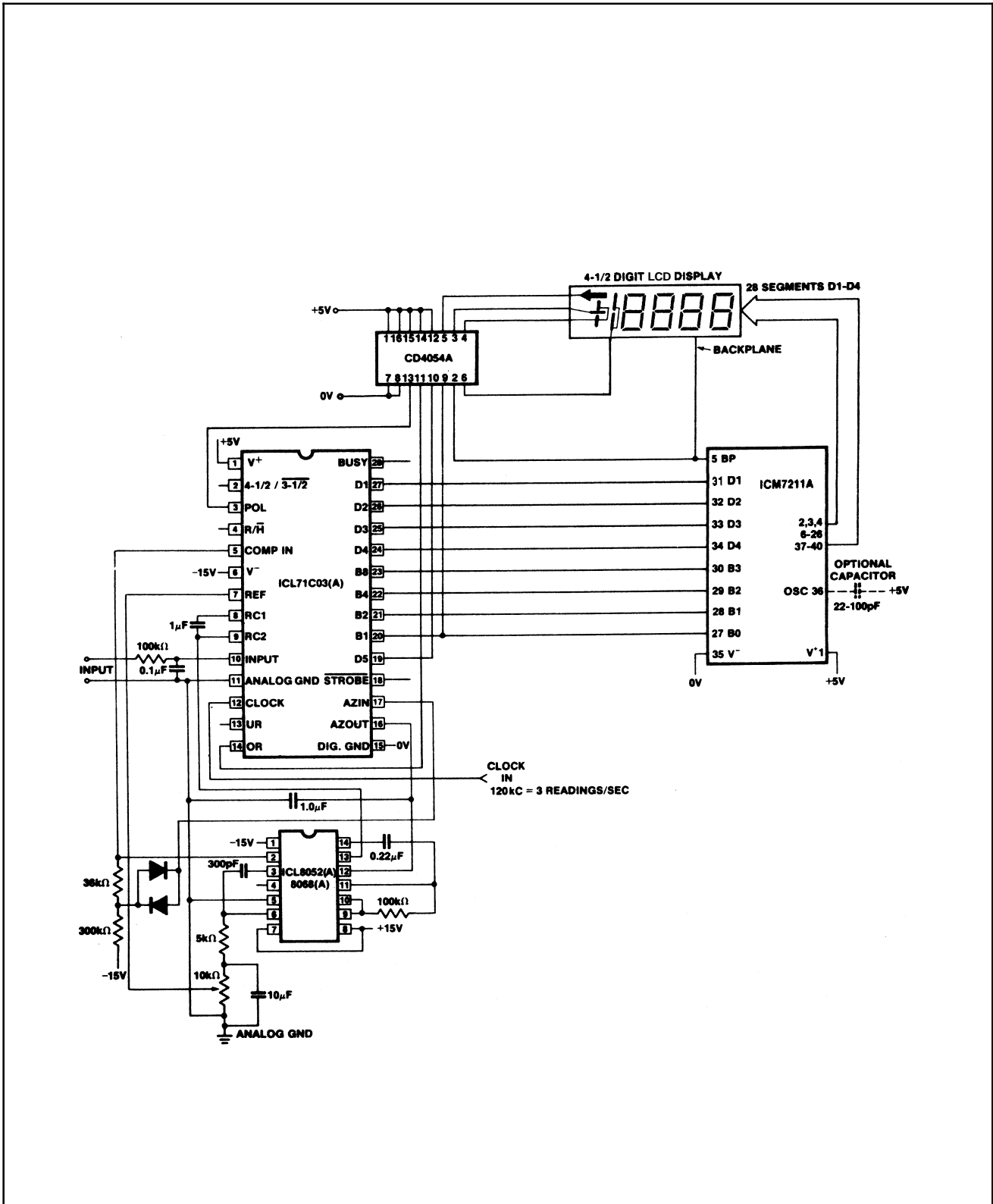
ICL8052/8068 with	ICL71C03A			UNITS
Full scale V_{IN}	20	200	2000	mV
Buffer Gain $\frac{RB1 + RB2}{RB2}$	100*	10	1	
R_{INT}	100	100	100	$k\Omega$
C_{INT}	0.22	0.22	0.22	μF
C_{AZ}	1.0	1.0	1.0	μF
C_{REF}	10	10	1.0	μF
V_{REF}	10	100	1000	mV
Resolution (4-1/2 digit)	1	10	100	μV

Figuur 12/4.4-45: Aanpassen van de schakeling voor gevoeligheden van respectievelijk 20,200 en 2000 mV.



Figuur 12/4.4-46: Het omvormen van de buffer in een versterker voor het vergroten van de gevoeligheid.

4.4 Type-beschrijving resolutie tot ±19999



Figuur 12/4.4-47: Basis-schemamet 8052/71C03 van een digitale meter met liquid crystal displays.

4.4 Type-beschrijving resolutie tot ±19999

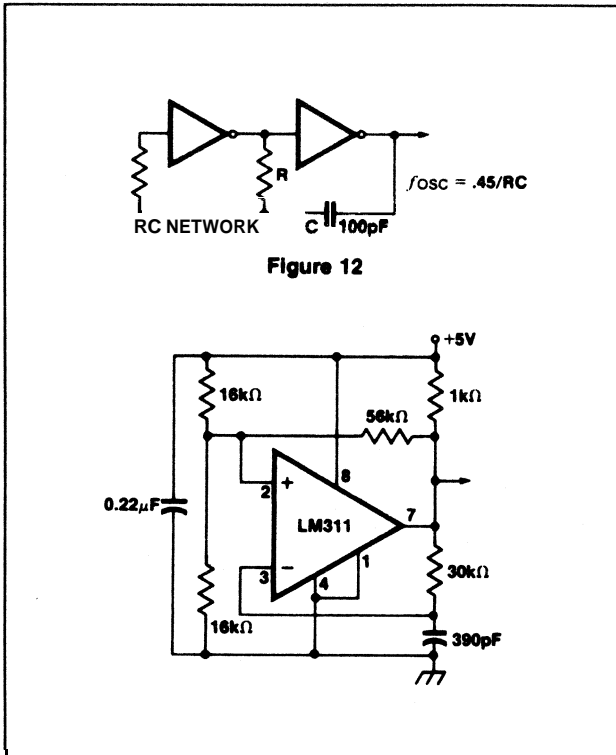
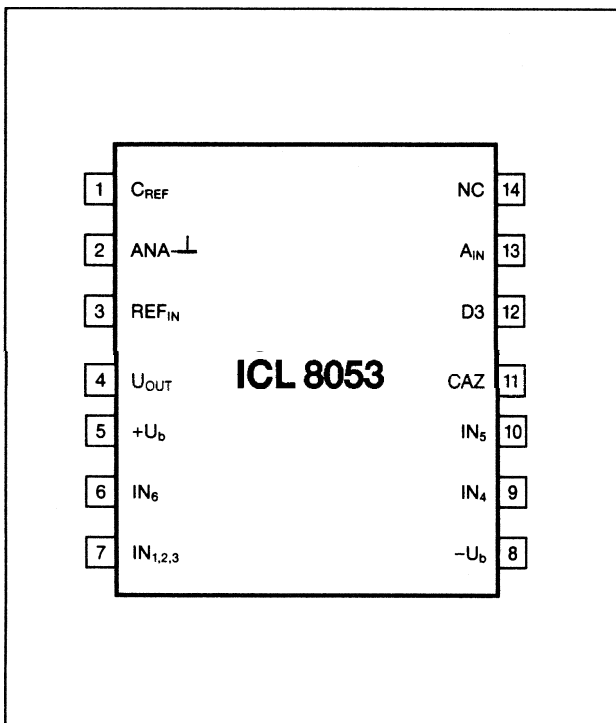
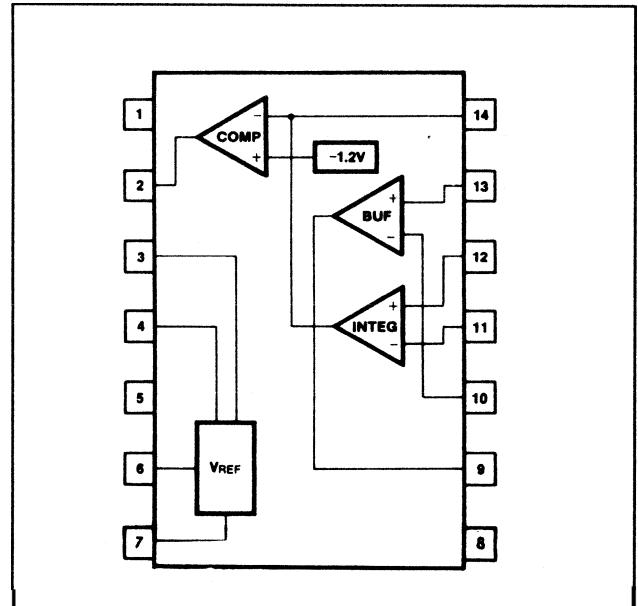


Figure 12

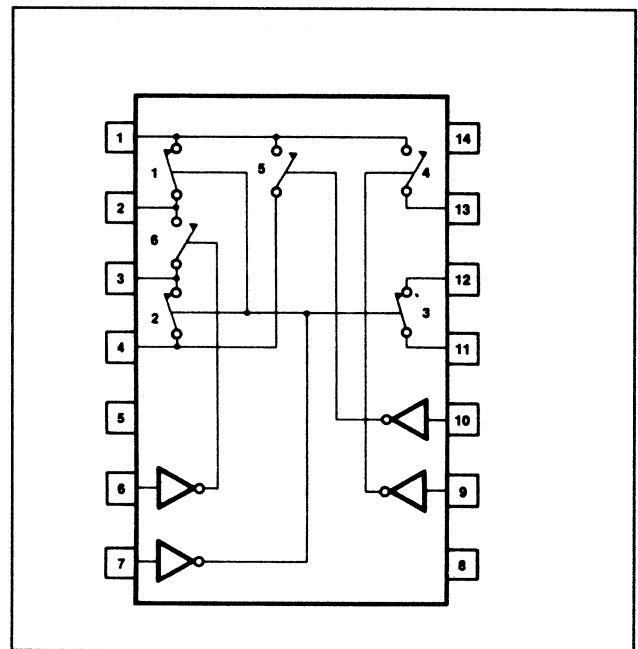
Figuur 12/4.4-48: Twee schakelingen voor het opwekken van de klok-frequentie.



Figuur 12/4.4-49: Aansluitgegevens ICL 8053.

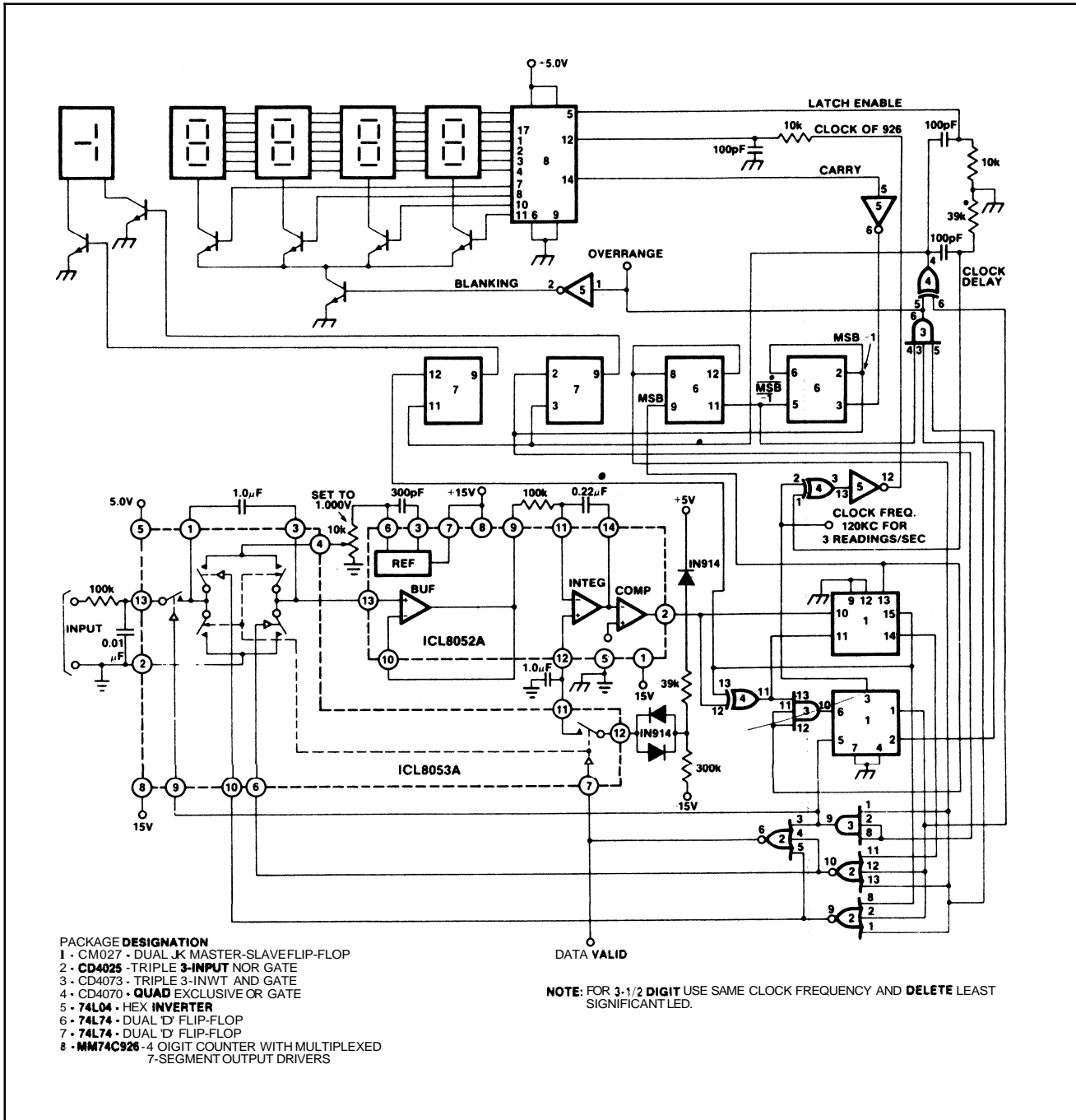


Figuur 12/4.4-50: Intern blokschema ICL 8052.



Figuur 12/4.4-51: Intern blokschema ICL 8053.

4.4 Type-beschrijving resolutie tot 1/9999



Figuur 12/4.4-52: De ICL 8052/8053 als digitale meter met een resolutie van 1,9999 V.

12/8

Flash-omzetter

Inhoud

12/8.1 Achtergrond-informatie
(aanvulling5)12/8.2 Type-beschrijving resolutie tot en met 4 bit
(aanvulling5)

UA 1005	4 bit	30 MHz	one step
U 6754 B	4 bit	110 MHz	one step

12/8.3 Type-beschrijving resolutie 5, 6 en 7 bit
(aanvulling5)

CA 3300	6 bit	15 MHz	clocked
MP 7682	6 bit	15 MHz	clocked
SDA 6020	6 bit	50 MHz	one step
AD 6020	6 bit	75 MHz	one step
AD 9000	6 bit	75 MHz	one step
SDA 5010	6 bit	100 MHz	one step
AD 5010	6 bit	100 MHz	one step
SDA 5200N/S	6 bit	100 MHz	one step
MC 10315/17	7 bit	15 MHz	clocked
PNA 7507	7 bit	15 MHz	clocked

12/8.4 Type-beschrijving resolutie 8 bit en meer
(aanvulling5)

ADC 0820	8 bit	400 kHz	two step, clocked
MP 7683	8 bit	5 MHz	two step, clocked
CA 3308	8 bit	15 MHz	clocked
MP 7684	8 bit	20 MHz	clocked
MAN-0820	8 bit	20 MHz	clocked

12/8.1

Achtergrond-informatie

Inleiding

Hoewel de in de hoofdstukken 12/3, 12/4 en 12/6 te bespreken analooq naar digitaal omzetters volgens verschillende principes werken, hebben zij een basis-eigenschap gemeen.

De om te zetten analoge ingangsspanning wordt in een comparator vergeleken met een door de schakeling zelf gegenereerde analoge spanning. De grootte van deze hulpspanning is recht evenredig met het 'gewicht' van de binaire code op de uitgangen van een binaire teller of een successive approximation register. Op het moment dat deze intern gegenereerde analoge spanning gelijk wordt aan de om te zetten analoge ingangsspanning stopt het proces en kan men de digitale equivalente binaire code op de uitgangen aflezen. Het omzetten van de analoge spanning in een daarmee overeenkomende binaire code duurt dus een bepaalde tijd, die men de syclus- of convertiertijd van de ADC noemt. Hoewel men er in geslaagd is zeer snelle ADC-schakelingen te maken op basis van de beschreven principes, heeft men toch gezocht naar een geheel andere benadering voor het omzetten van een analoge spanning in een digitale code. Dit nieuwe principe staat bekend onder de naam 'flash-omzetter' en werkt in principe traagheidsloos. De binaire code op de uitgangen van de ADC past zich onmiddellijk zonder vertraging aan aan de waarde van de analoge spanning op de ingang.

Deze zeer snelle analooq naar digitaal omzetters gaan een steeds belangrijker rol spelen in de moderne elektronica, omdat er

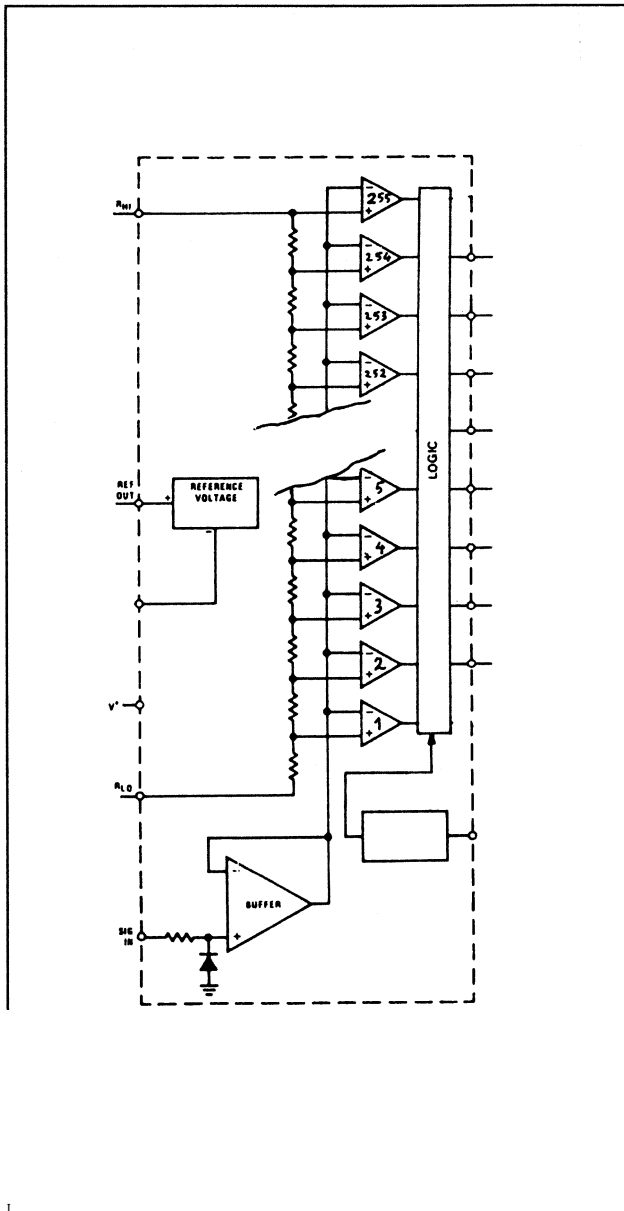
steeds meer toepassingen ontstaan, waarbij het van groot belang is een analoge spanning zo snel mogelijk in een digitale code om te zetten. Denk bijvoorbeeld aan steeds breedbandiger wordende digitale geheugen-oscilloscopen en het nieuwe en brede gebied van digitale beeld-manipulatie met behulp van computers.

Fundamenteel principe van een flash-converter

Het basis-schema van een 8 bit ADC opgebouwd volgens het flash-principe is getekend in figuur 12/8.1-1. Een 8 bit binaire code heeft 256 mogelijke verschillende samenstellingen, van L-L-L-L-L-L-L-L (+ 0) tot H-H-H-H-H-H-H-H (\rightarrow 255). Het is dus mogelijk een analoge spanning in 256 stappen te digitaliseren. De schakeling bestaat dan ook uit 255 comparatoren, die de ingangsspanning vergelijken met even zoveel referentie-spanningen. Deze spanningen ontstaan op de knooppunten van 255 in serie geschakelde identieke weerstanden. De serieschakeling van de weerstanden wordt gevoed tussen de massa (R_{LO}) en een stabiele referentie-spanning (R_{HI}). In de meeste gevallen is deze referentie-spanning in de flash-omzetter ingebouwd.

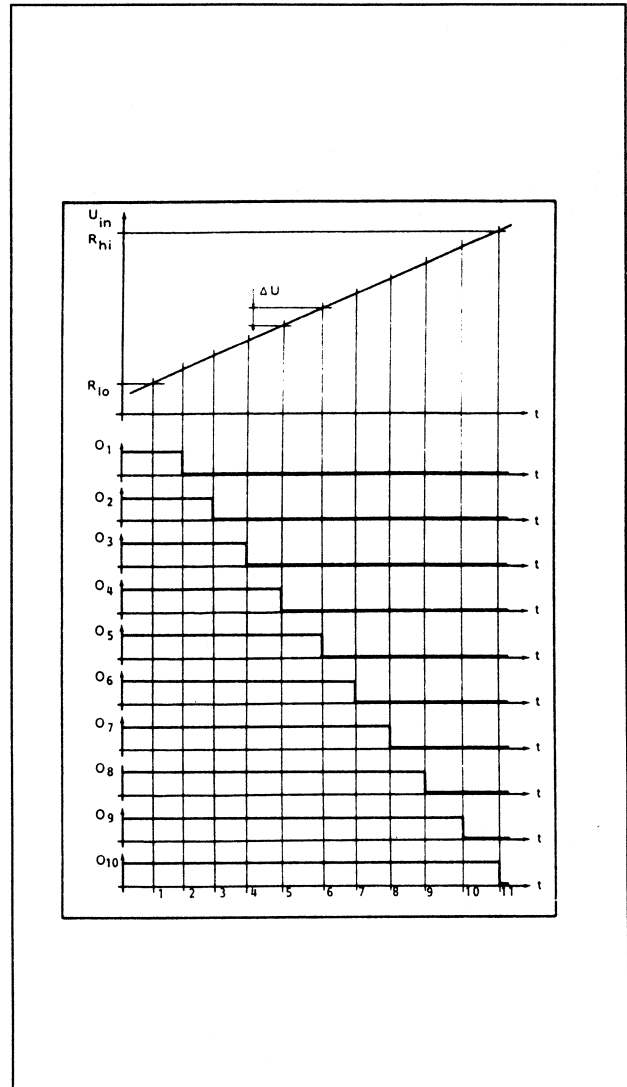
De werking van de schakeling volgt uit de grafieken van figuur 12/8.1-2. Als de ingangsspanning gelijk is aan nul zullen alle comparatoren een hoge uitgang hebben. De ingangsspanning gaat immers via een bufferversterker naar de inverterende ingangen van alle 255 comparatoren. De niet-inverterende ingangen zijn verbonden met de

81. Achtergrond-informatie



Figuur 108.1-1: Basis-schemavan een analooq naar digitaal omzetter die werkt volgens het 'one step' flash-principe.

knooppunten van de weerstandsdeler en staan dus op positieve spanningen. Naarmate deingangsspanning groter wordt, zullen er meer comparator-uitgangen omschakelen van 'H' naar 'L'. Als deingangsspanning gelijk wordt aan de referentie-spanning, zullen alle comparatoren een lage uitgang hebben. Deze 256 combinaties van hoge en



Figuur 12/8.1-2: De relatie tussen deingangsspanning en de uitgangsspanningen van de comparatoren, voor de overzichtelijkheid zijn slechts 10 comparatoren getekend, hoewel er dat natuurlijk 255 moeten zijn.

lage comparator-uitgangen, die ieder overeen komen met een welbepaalde grootte van deingangsspanning, worden vervolgens in een logisch netwerk omgezet in een 8 bit binaire code.

Uit de bespreking van het fundamentele principe van flash-omzettervolgt onmiddellijk dat deze omzetter in theorie traagheidsloos werken en dus ook niet gestuurd moe-

8.1 Achtergrond-informatie

ten worden met een clock-sigitaal. Iedere wijziging van de grootte van de analoge ingangsspanning heeft onmiddellijk een andere combinatie in de uitgangs-code van de comparatoren tot gevolg en dus ook een nieuwe binaire code. De enige vertragingen die in de praktijk opgetreden zijn de onvermijdelijke traagheden in de werking van de comparatoren en de logische code-omzetter.

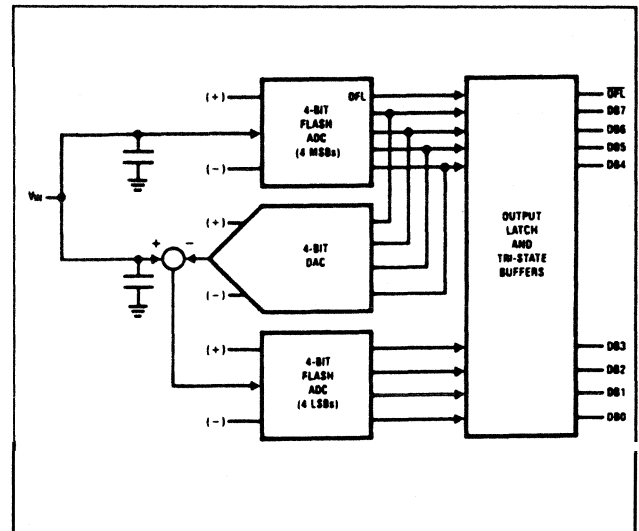
Deze schakel-vertragingen bedragen slechts enige nano-seconden en flash-converters werken dan ook tot in het 100 MHz gebied.

Het zal echter duidelijk zijn dat het technologisch zeer moeilijk is 255 comparatoren, niet bepaald eenvoudige schakelingen, op een chip te integreren. Comparatoren die bovendien volstrekt identieke eigenschappen (offset!) moeten hebben.

Dergelijke zogenaamde 'one step' flash-omzetters zijn dan ook zeer duur en vandaar dat men dit principe hoofdzakelijk aantreft in flash-ADC's met een resolutie van slechts 4 of 6 bits. Het aantal noodzakelijke comparatoren is dan immers slechts 16 of 64, hetgeen technologisch veel minder strenge eisen aan het chip-ontwerp stelt.

De 'two-step' flash-ADC

Een belangrijke reductie van het aantal noodzakelijke comparatoren ontstaat als men gebruik maakt van het two-step principe. De principiële werking is getekend in figuur 12/8.1-3. De totale resolutie van 8 bit wordt opgedeeld in twee zones, die ieder 4 bit breed zijn. Men heeft dan slechts twee 4 bit flash-omzetters nodig en dus $2 \times 16 = 32$ comparatoren. De analoge ingangsspanning wordt in de bovenste flash-ADC omgezet in een 4 bit breed binair woord. Deze vier bits vormen de vier hoogste of most significant bits (MSB) van de totale omzetting. Uit deze 4 bits wordt door middel van een geïntegreerde 4 bit DAC een analoge spanning afgeleid. Deze spanning, die een groffe benadering van de grootte van de ingangsspanning is, wordt in een verschil-



Figuur 12/8.1-3: Het principe van de 'two step' omzetter, waarbij het aantal comparatoren drastisch kan dalen, maar een minder snelle werking op de koop toe genomen moet worden.

versterker van de ingangsspanning afgetrokken. Het verschil wordt aangeboden aan een tweede 4 bit flash-ADC. De vier uitgangen van dit systeem vormen de vier laagste of least significant bits (LSB) van de totale omzetting.

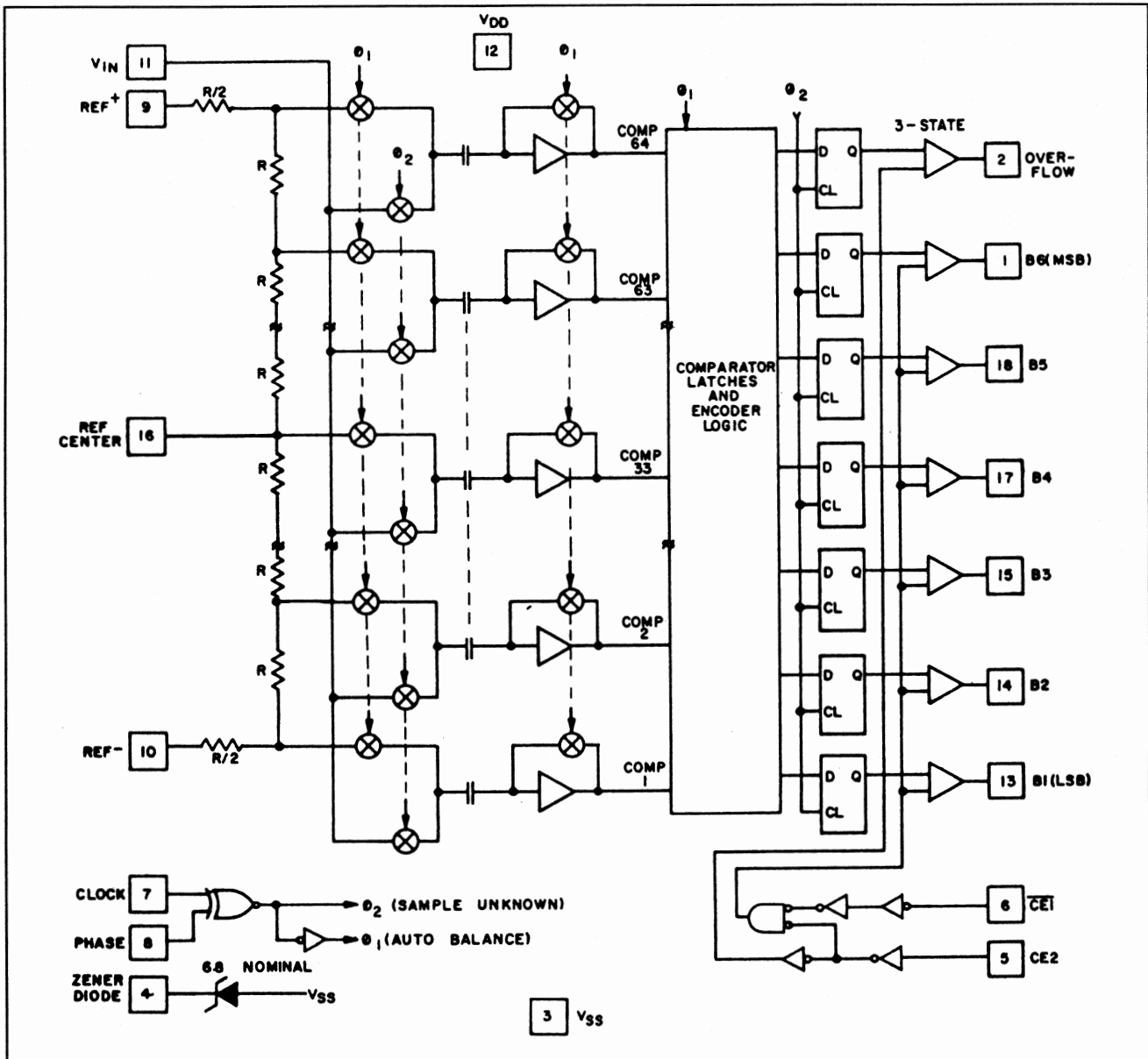
Het zal duidelijk zijn dat de introductie van een DAC in de signaal-verwerking een grote snelheids-vermindering tot gevolg heeft. De sampling-rate van dergelijke omzetters gaat tot ongeveer 10 MHz. Veel trager dan de 'one step' flash-omzetters, maar aanmerkelijk sneller dan kwalitatief en economisch vergelijkbare ADC's die werken volgens de traditionele SAR of dual-slope systemen.

De geclockte flash-ADC

Het grote probleem bij het ontwerpen van 'one step' flash-omzetters met hoge resolutie is de noodzaak verschillende honderden identieke comparatoren op de chip te integreren.

Bij de zogenaamde geclockte flash-ADC's heeft men de comparatoren weten te vervangen door een veel eenvoudigere versterker en een zeer kleine in de chip geïntegreerde condensator.

8.1 Achtergrond-informatie



Figuur 12/8.1-4: Blokschema van een omzetter die werkt volgens het principe van de geclockte flash-ADC.

Nadeel is dat deze schakelingen niet vrijlopend zijn, maar dat hun werking moet worden gecontroleerd door een clock-sig-naal. Het principe is getekend in figuur 12/8.1-4. Het clock-sig-naal wordt door een eenvoudige logische schakeling omgezet in twee fase-signalen ϕ_1 en ϕ_2 , die ten opzichte van elkaar geïnvendeerd zijn. ϕ_1 noemt men de 'auto-balance' fase, ϕ_2 de 'sample unknown' fase. Beide signalen besturen een

aantal elektronische schakelaars, die de condensator ofwel met het knooppunt van de weerstandsdeler ofwel met de ingangsspanning verbinden. Bovendien kan een derde elektronische schakelaar de versterker overbruggen.

Een complete analog naar digitaal omzetting neemt een volledige clock-periode in beslag.

Gedurende de 'auto-balance'-fase worden

8.1 Achtergrond-informatie

de condensatoren verbonden met de weerstandsdeler en de versterkers overbrugd. De rechter platen van de condensatoren worden met de lage uitgangsimpedantie van de versterkers verbonden. De condensatoren zullen opladen tot de spanning op de knooppunten van de weerstandsdeler.

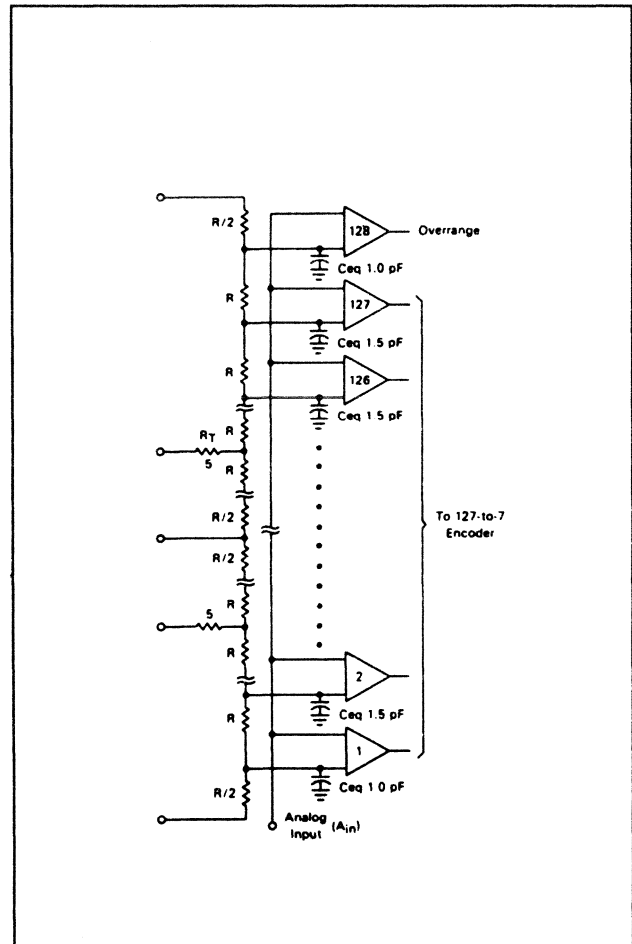
Gedurende de 'sample unknown'-fase worden de condensatoren verbonden met deingangsspanning. De kortsluiting over de versterkers wordt opgeheven, de rechter platen van de condensatoren worden verbonden met de zeer hoge ingangsimpedantie van de versterkers. De ingang van iedere versterker is nu verbonden met de serie-schakeling van twee spanningen: deingangsspanningen en de spanning over de condensator. Sommige ingangen zullen dus negatief zijn, de andere positief. Een en ander is afhankelijk van de grootte van deingangsspanning.

De positieveingangsspanningen worden door de versterkers versterkt en leveren 'H'-signalen aan de logica, waarop de versterkers zijn aangesloten. De negatieveingangsspanningen worden niet versterkt en leveren 'C'-signalen.

Deze niveaus worden bij de voorflank van de volgende $\phi 1$ puls in tussen-geheugens opgenomen en bij de voorflank van de daaropvolgende $\phi 2$ -puls overgedragen op de flip-flop's van de uitgang.

Externe referentie-spanningen

De nauwkeurigheid en de lineariteit van een flash-omzetter is in grote mate afhankelijk van de nauwkeurigheid van de weerstanden van de spanningsdeler. Naarmate het aantal weerstanden stijgt, neemt ook de kans op fouten toe. Vandaar dat de meeste flash-ADC's met een resolutie van 6 bit of meer enige naar buiten gevoerde knooppunten hebben, bijvoorbeeld zoals getekend in figuur 12/8.1-5. Bij deze schakeling worden de weerstands-knopen op $\frac{1}{4}$, $\frac{1}{2}$ en $\frac{3}{4}$ van de totale deler naar buiten gebracht. Men kan de lineariteits-fout aanzienlijk verkleinen door de spanning op deze punten door een

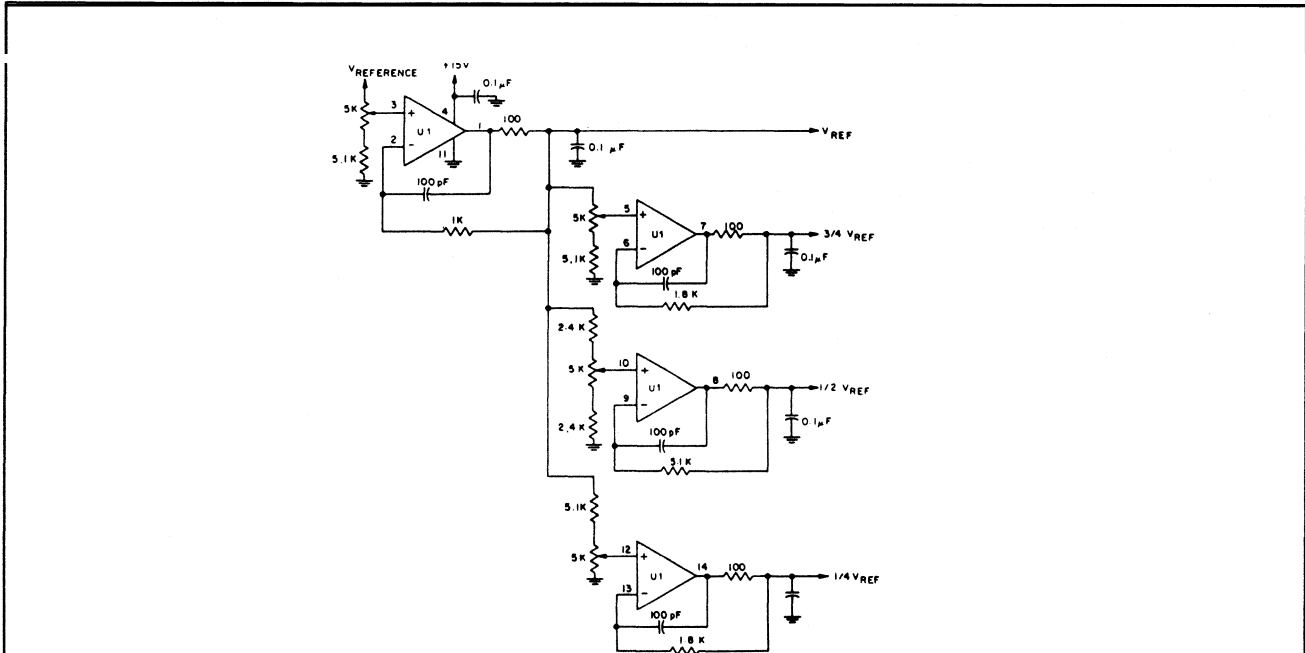


Figuur 12/8.1-5: Bij flash-omzetters met een resolutie van 6 bit of meer zal men vaak twee of drie knooppunten van de weerstands-deler naar buiten voeren, zodat het mogelijk is de afwijkingen op de referentie-spanningen te compenseren door deze punten op de juiste spanning te fixeren.

externe schakeling te fixeren op $\frac{1}{4}$, $\frac{1}{2}$ en $\frac{3}{4}$ van de totale referentie-spanning.

Een bruikbaar schema is getekend in figuur 12/8.1-6. De referentie-spanning wordt door een operationele versterker gebufferd en nadien via drie instelbare delers gereduceerd tot $\frac{3}{4}$, $\frac{1}{2}$ en $\frac{1}{4}$ van de maximale waarde. Deze drie delers worden ook weer afgesloten door operationele versterkers. Door middel van de vier $5\text{ k}\Omega$ potentiometers kan men de vier referentie-spanningen nauwkeurig instellen.

8.1 Achtergrond-informatie



Figuur 1218.1-6: Schakeling voor het genereren van vier referentie-spanningen van respectievelijk $1/4$, $2/4$, $3/4$ en $4/4$ van de eind-waarde.

12/8.2

Type-beschrijving resolutie tot en met 4 bit

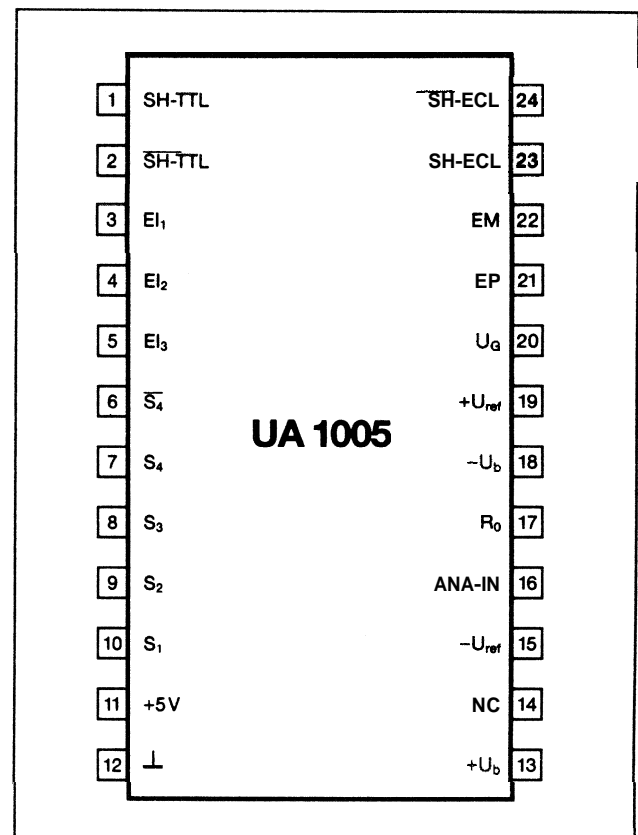
UA 1805

4 bit, 30 MHz, one step

One step omzetter voor spanningen tot ± 5 V met continue omzetting, ECL-compatibele uitgangen, ingebouwde flip-flop's en tri-state uitgangsbuffers. Overbereik-indicatie aanwezig.

Technische gegevens

- fabrikant: Thomson Semiconductors, Philips
- behuizing: DIL 24
- aansluitgegevens: figuur 12/8.2-1
- intern blokschema: figuur 12/8.2-2
- voedingsspanningen: +5 V
 - +7,2 \rightarrow +8,8 V
 - 7,2 \rightarrow -8,8 V
- voedingsstromen: +42 mA (+5 V)
 - +13 mA
 - 65 mA
- referentie-spanningen:
 - U_{ref+} : +4,52 \rightarrow +5 V
 - U_{ref-} : -5 \rightarrow +4,52 V
- A-referentie: 0,48 V min.
 - 5,00 V max.
- referentie-stroom: $\pm 9,6$ mA max.
- ingangsspanning: $U_{ref-} \rightarrow U_{ref+}$
- ingangsstroom: 200 μ A max.
- ingangs-capaciteit: 25 pF max.
- niveau ECL-uitgangen (S1 t.e.m. S4):
 - 'H': -1,3 \rightarrow -0,7 V
 - 'C': -2,5 \rightarrow -1,7 V
- convertie-tijd: 30 ns typisch
- propagation delay: 45 ns max.
- sampling-rate: 20 MHz min.
- memory input EM:
 - 'C': input-output transparant



Figuur 12/8.2-1: Aansluitgegevens UA 1005.

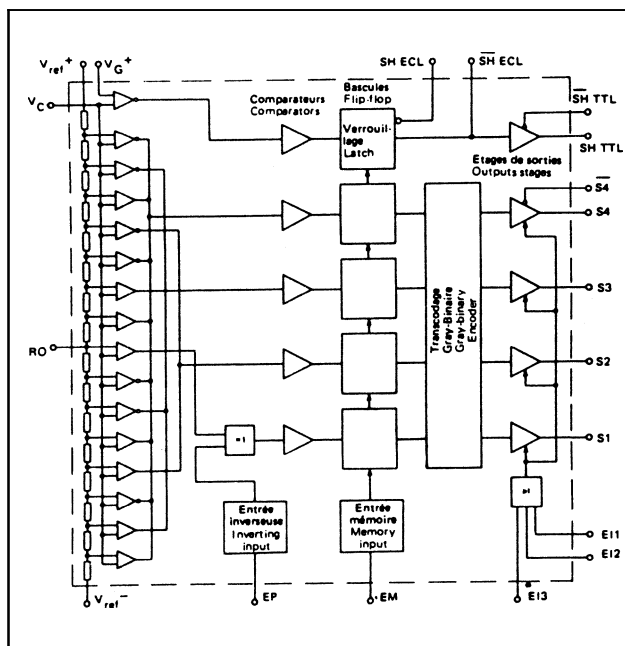
- 'H': latching
- tri-state control EI
- 'C': output
- 'H': tri-state
- output code select EP
- 'C': complementair binair
- 'H': direct binair

Voorbeeld-schakelingen

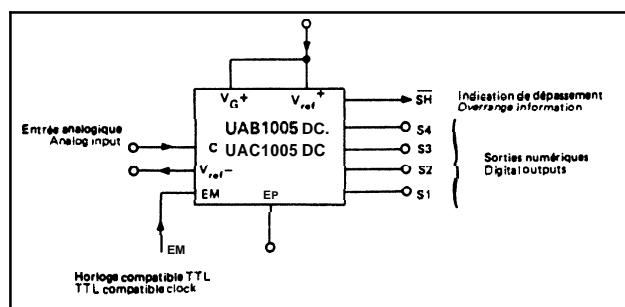
- figuur 12/8.2-3:

Basis-schema van de omzetter met U_{ref+}

8.2 Type-beschrijvingresolutie tot en met 4 bit



Figuur 12i8.2-2: Intern blokschema UA 1005.



Figuur 12/8.2-3: Basis-schema 4 bit omzetter met UA 1005.

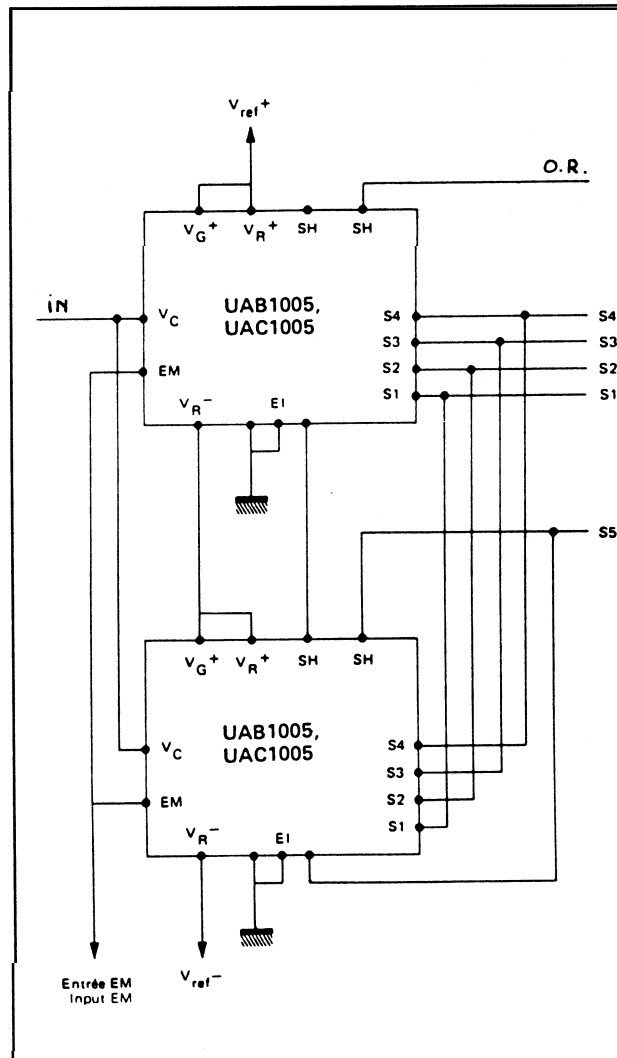
vast verbonden met de +5 V voedingsspanning. De binaire code wordt op de negatieve flank van de clock-puls in de tussen-geheugens opgeslagen.

– figuur 1218.2-4:

Twee UA 1005 omzetters geschakeld als een 5 bit omzetter.

U 6754 B**4 bit, 110 MHz, one step**

Zeer snelle omzetter met een lineariteit van $\pm 1/16$ bit, een overbereik-uitgang, gelachte uitgangen op ECL-niveau en carry-



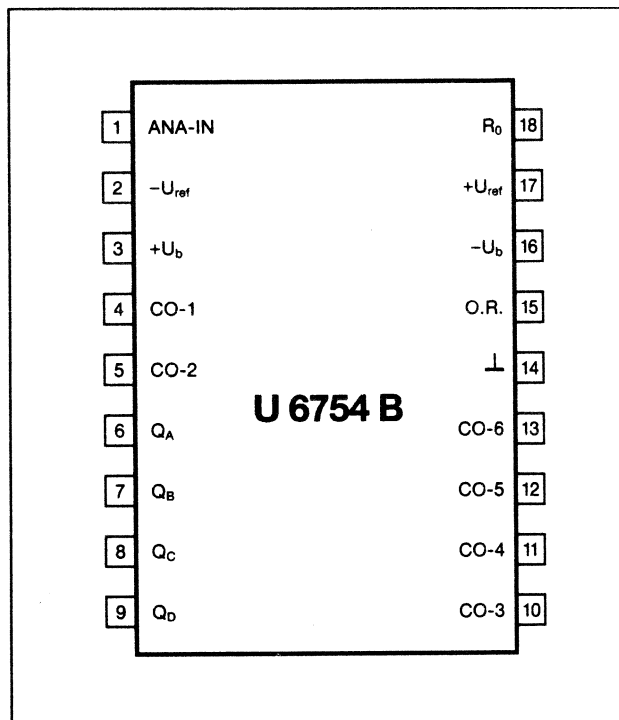
Figuur 12/8.2-4: Twee UA 1005 IC's, geschakeld als 5 bit omzetter.

uitgang voor het samenstellen van een 8 bit omzetter met twee identieke schakelingen.

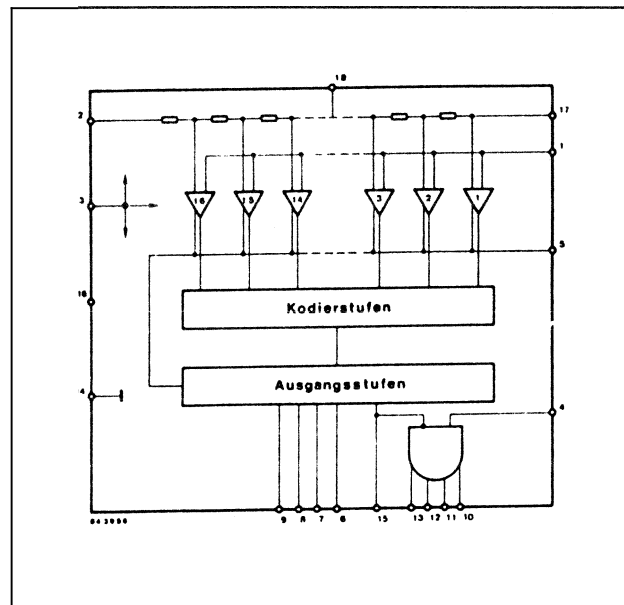
Technische gegevens

- fabrikant: Telefunken
- behuizing: DIL-18
- aansluitgegevens: figuur 1218.2-5
- intern blokschema: figuur 1218.2-6
- voedingsspanningen: +5,0 V max. (pen 3)
–7,0 V max. (pen 16)
- voedingsstromen: +50 mA
–80 mA
- Nadere gegevens ontbreken.

8.2 Type-beschrijving resolutie tot en met 4 bit



Figuur 12/8.2-5: Aansluitgegevens U 6754 B.



Figuur 12/8.2-6: Intern blokschema U 6754 B.

8.2 Type-bescrijvingresolutie tot en met 4 bit

12/8.3

Type-beschrijving resolutie 5, 6 en 7 bit

CA 3300

6 bit, 15 MHz, clocked

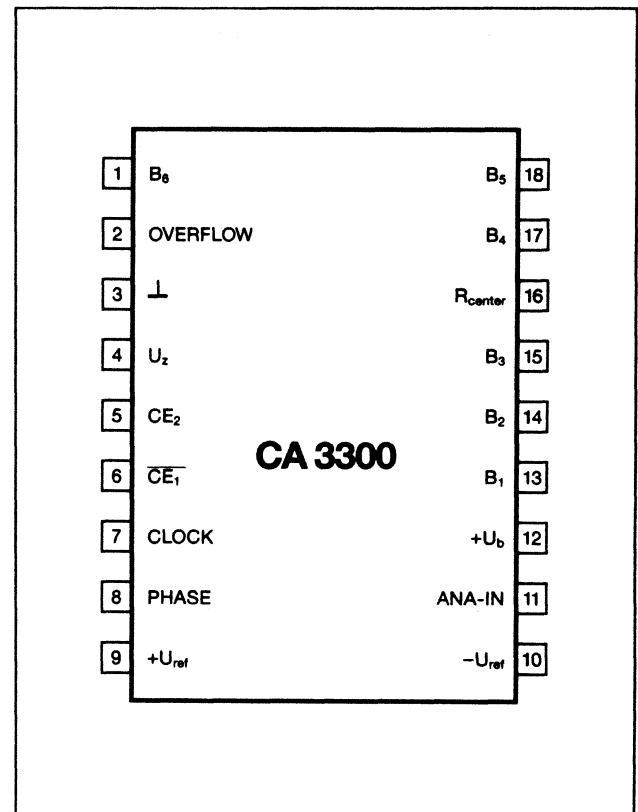
Flash-ADC in CMOS-technologie met een dissipatie van slechts 200 mW. Ingebouwde zener-referentie en overflow, zodat twee units in cascade geschakeld kunnen worden voor het vergroten van de resolutie. Weerstand-deler voorzien van tap in het midden voor toevoer van externe halve referentie. De schakeling heeft slechts een positieve voedingsspanning nodig.

Technische gegevens

- fabrikant: RCA
- behuizing: DIL-18
- aansluitgegevens: figuur 12/8.3-1
- intern blokschema: figuur 12/8.3-2
- timing-diagramma: figuur 12/8.3-3
- waarheidstabelbesturing: figuur 12/8.3-4
- voedingsspanning: +10 V max.
- voedingsstroom: 40 mA max.
- referentie-spanning: +6,2 → +7,4 V
- referentie-impedantie: 30 Ω max.
- tempco ref.-spanning: 0,5 mV/°C typisch
- ingangsspanning: +2,4 V-, +U_b
- ingangsstroom: 1 mA max.
- ingangscapaciteit: 50 pF typisch
- totale tempco: 0,016 bit/°C
- weerstand deler: 1 → 1,8 kΩ
- lineariteits-fout: +/-0,8 bit max.
- sampling frequentie: 0,1 MHz min.
19 MHz max.
- totale vertraging: 20 ns typisch

Voorbeeld-schakelingen

- figuur 12/8.3-5:
Basis-schema van de CA 3300 als 6 bit om-

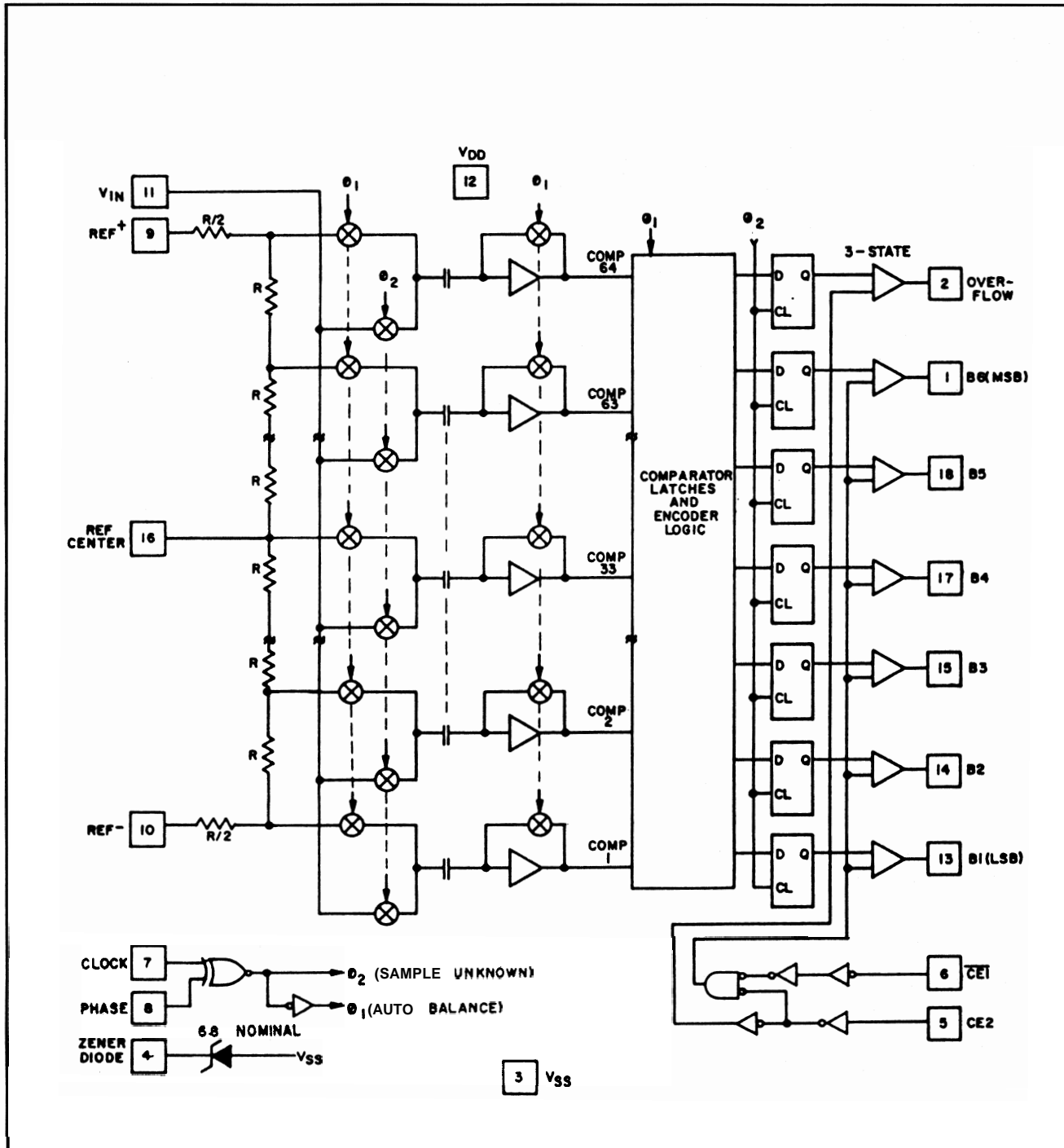


Figuur 12/8.3-1: Aansluitgegevens CA 3300.

zetter met CMOS-uitgangen. Gebruikt men de schakeling met een voeding van meer dan +5,5 V en moeten de uitgangen aangesloten worden op standaard +5 V schakelingen, dan moet men de in- en de uitgangen volgens het schema van figuur 12/8.3-6 afsluiten met niveau-aanpassers, - figuur 12/8.3-7:

Standaard-schakeling voor het verhogen van de resolutie tot 7 bit. De overflow-uitgang van de onderste omzetter wordt nu het

8.2 Type-beschrijving resolutie 5, 6 en 7 bit

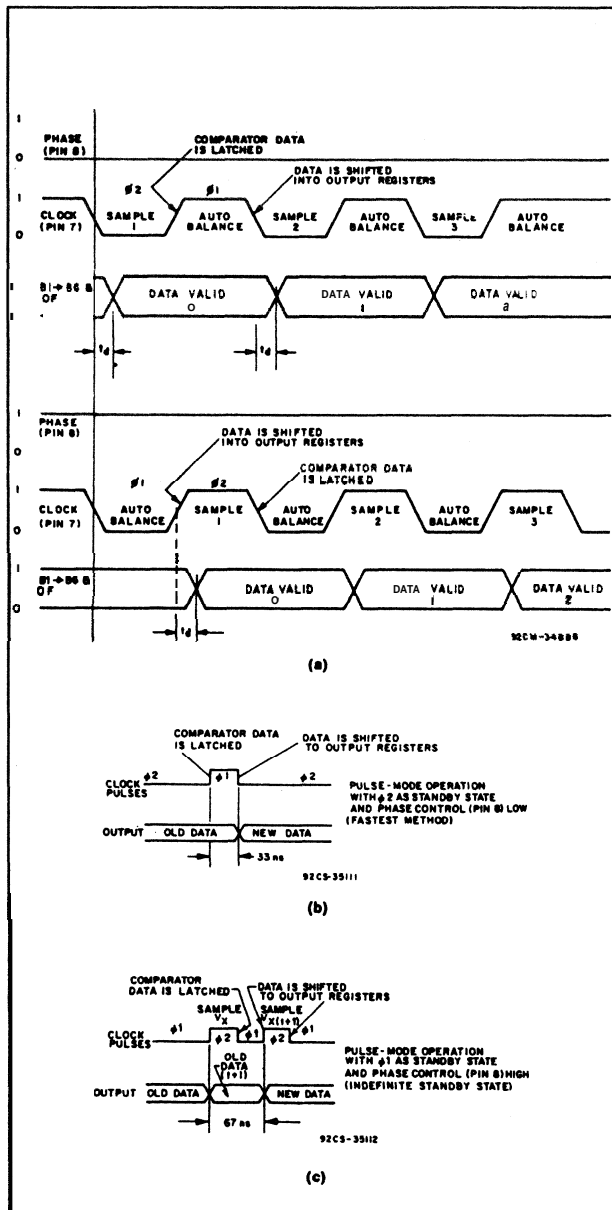


Figuur 12.8.3-2: Intern blokschema van de CA 3300.

zevende uitgangsbite. Als dit 'L' is moeten alle uitgangen van het onderste IC worden afgeleid. Als dit bit 'H' is moeten alle uitgangen van de bovenste omzetter komen. Van-

daar dat de overflow van de onderste omzetter is aangesloten op de CE₁ ingang van het onderste IC en op de CE₂ ingang van de bovenste omzetter. De tri-state structuur van

8.3 Type-beschrijving resolutie 5, 6 en 7 bit



Figuur 1W8.3-3: Volledig timing-schema van de CA 3300.

de uitgangstrappen zorgt dan automatisch voor de omschakeling.

– figuur 12/8.3-8:

Door het parallel schakelen van twee omzetters kan men de sampling-frequentie verdubbelen tot 30 MHz.

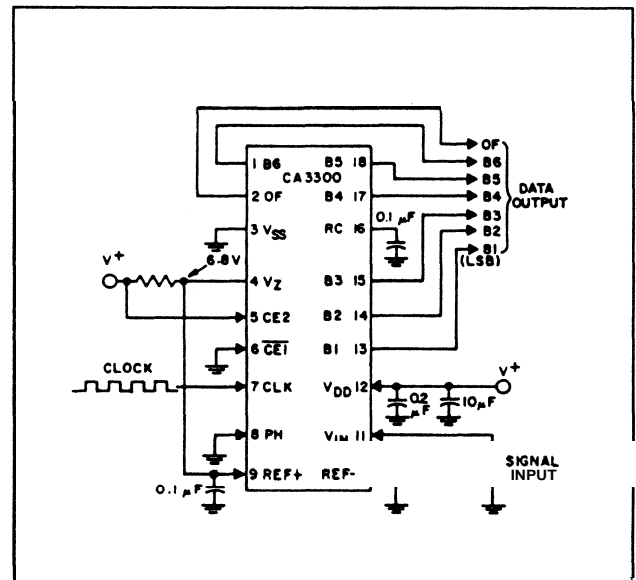
MP 7682

6 bit, 15 MHz, clocked

Second source van Micro Power Systems

\overline{CE}_1	CE_2	B_1-B_6	OFW
0	1	Valid	Valid
1	1	TRI-STATE	Valid
X	0	TRI-STATE	TRI-STATE

Figuur 12/8.3-4: Waarheidstabel van de besturingspuls van de CA 3300.



Figuur 12/8.3-5: Basis-schema van de CA 3300 als 6 bit omzetter.

voor de CA 3300 van RCA. Heeft vergelijkbare eigenschappen, is echter in een aantal uitvoeringen leverbaar met sampling frequenties tot 30 MHz.

Technische gegevens

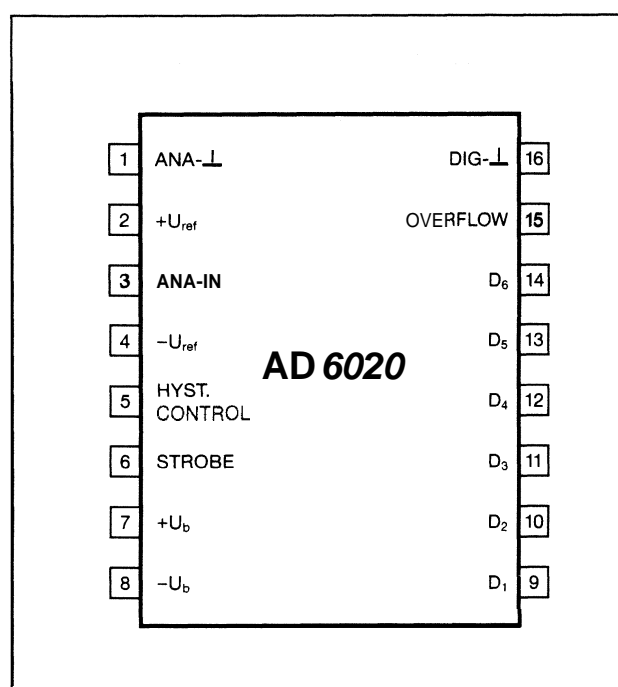
- fabrikant: Micro Power Systems
- weerstands-deler: 0,3 k Ω
- totale vertraging: 66 ns max.
- uitvoeringen: figuur 12/8.3-9

Voor de overige gegevens wordt verwezen naar de CA 3300.

8.3 Type-beschrijvingresolutie 5, 6 en 7 bit

Relative Accuracy	Sampling Rate	0 to 70°C	-25°C to +85°C	-55°C to +125°C
±1 LSB (5 Bit)	15 MHz (66 ns)	MP 7682 XJN	MP 7682 XAD	MP 7682 XSD
±½ LSB (6 Bit)	15 MHz (66 ns)	MP 7682 XKN	MP 7682 XBD	MP 7682 XTD
±¼ LSB (7 Bit)	15 MHz (66 ns)	MP 7682 XLN	MP 7682 XCD	MP 7682 XUD
±1 LSB (5 Bit)	25 MHz (40 ns)	MP 7682 YJN	MP 7682 YAD	
±½ LSB (6 Bit)	25 MHz (40 ns)	MP 7682 YKN	MP 7682 YBD	
±1 LSB (5 Bit)	30 MHz (33 ns)	MP 7682 ZJN		

Figuur 12/8.3-9: De specificaties van de verschillende beschikbare uitvoeringen van de MP 7682.



Figuur 12/8.3-10: Aansluitgegevens AD 6020.

- sampling frequentie: 50 MHz min.
- totale vertraging: 11 ns typisch

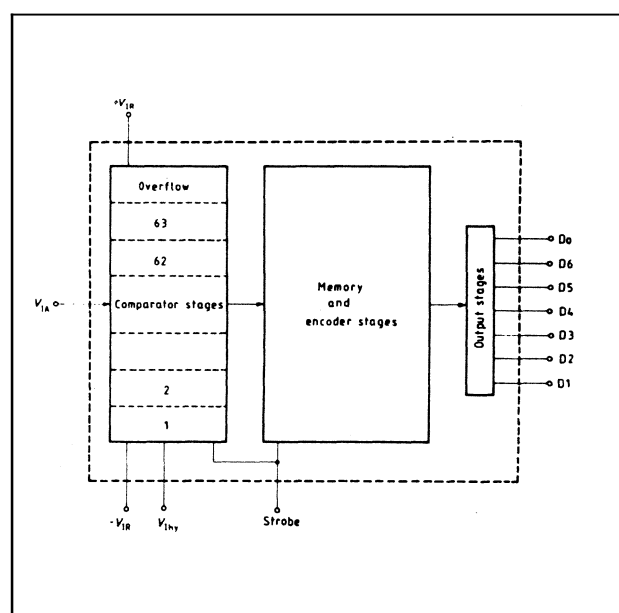
Voorbeeld-schakelingen

- figuur 12/8.3-13:

Basis-schema van een 6 bit omzetter met de AD 6020.

AD 9000**6 bit, 75 MHz, one step**

Zeer snelle omzetter met ECL-uitgangen, symmetrische voeding noodzakelijk.

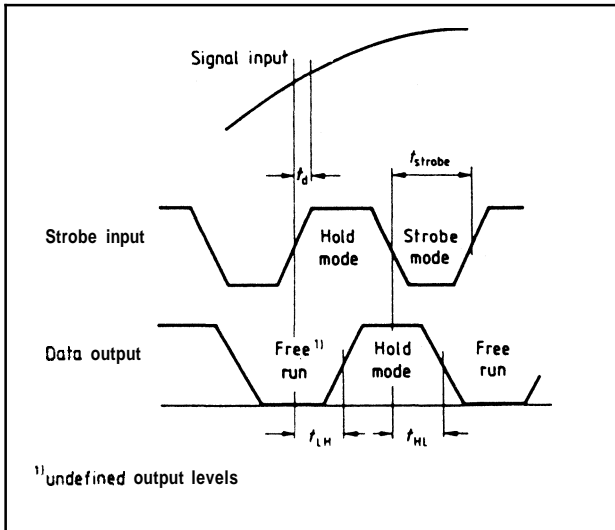


Figuur 12/8.3-11: Intern blokschema AD 6020.

Technische gegevens

- fabrikant: Analog Devices
- behuizing: DIL-16
- aansluitgegevens: figuur 12/8.3-14
- intern blokschema: figuur 12/8.3-15
- timing-diagramma: figuur 12/8.3-16
- voedingsspanningen: +6,0 V max.
-6,0 V max.
- voedingsstroom: +75 mA max.
-85 mA max.
- referentie-spanning: +/-3,0 V max.
- referentie-impedantie: 200 Ω max.
- ingangsspanning: +/- U_ref max.
- ingangsstroom: 800 μA max.

8.3 Type-beschrijving resolutie 5, 6 en 7 bit



Figuur 12/8.3-12: Timing-gegevens AD 6020.

- ingangscapaciteit: 30 pF typisch
- lineariteitsfout: +/- 0,75 bit max.
- sampling frequentie: 75 MHz min.
- totale vertraging: 10 ns typisch

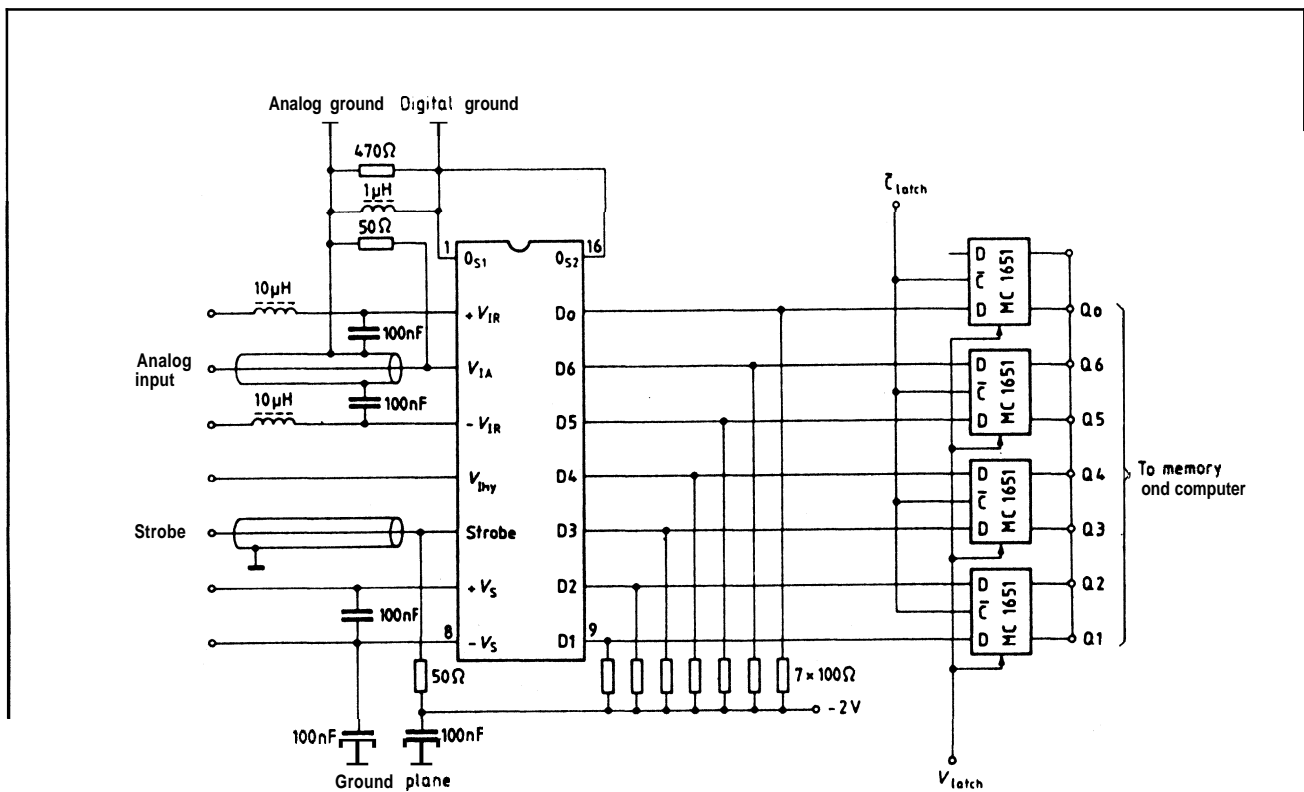
Voorbeeld-schakelingen

- figuur 12/8.3-17:

Praktisch schema met de noodzakelijke buffer-versterkers in de analoge en referentie ingangen. Omdat bij 'OVERRANGE' het overflow-bit 'H' wordt en de data-bits 'C' worden, is het aan te bevelen de data-bits bij deze situatie gedwongen 'H' te maken. Dit kan bijvoorbeeld met een 10197 AND-poort.

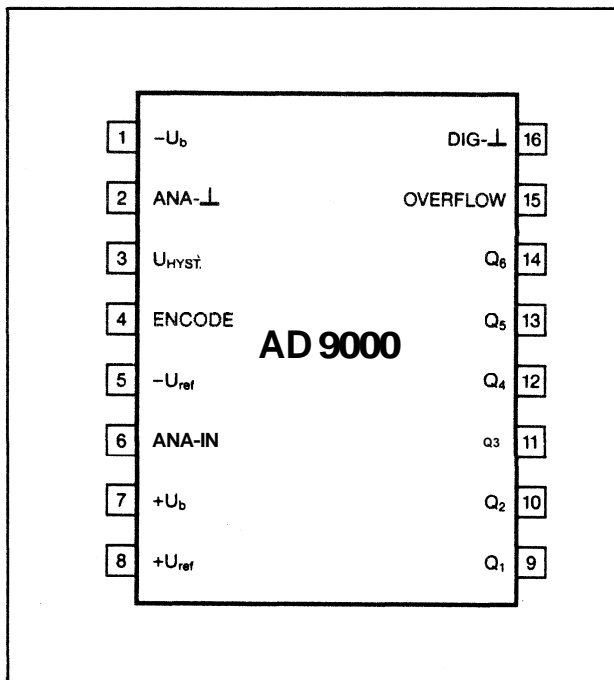
- figuur 12/8.3-18:

Resolutie van 7 bit door het cascaderen van

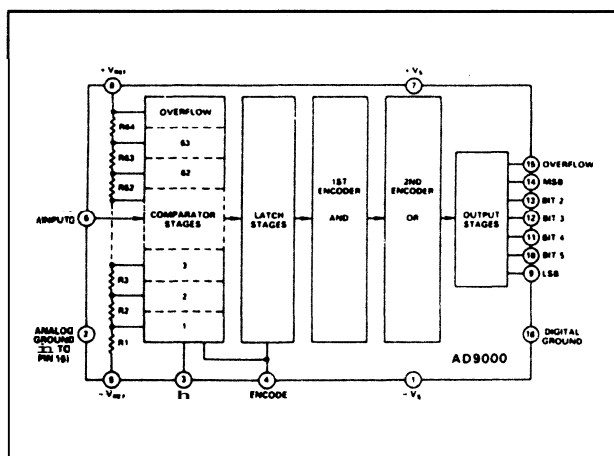


Figuur 12/8.3-13: Praktisch schema rond een AD 6020, met de nadruk op de noodzakelijke afschermingen en massa-verbindingen.

8.3 Type-beschrijving resolutie 5, 6 en 7 bit



Figuur 12/8.3-14: Aansluitgegevens AD 9000.

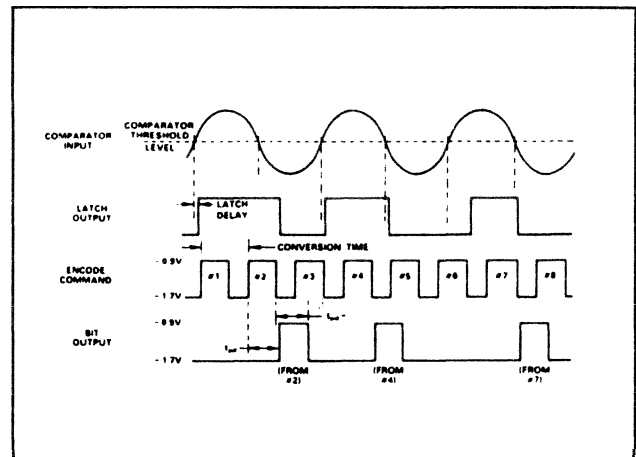


Figuur 12/8.3-15: Intern blokschema AD 9000.

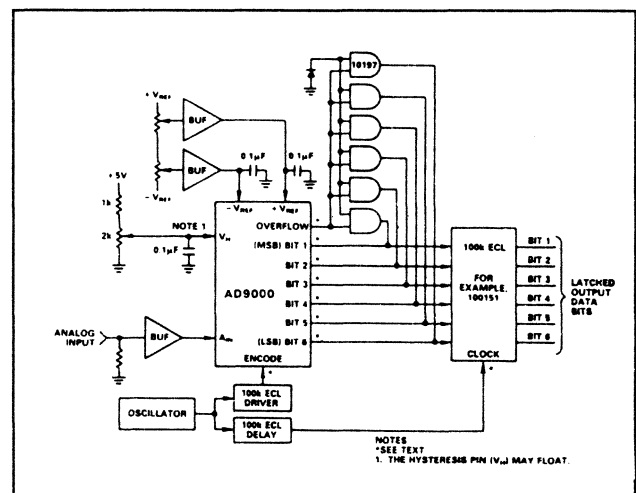
twee AD 9000 omzetters. De $-U_{ref}$ van de bovenste eenheid wordt verbonden met de $+U_{ref}$ van de onderste eenheid en beide worden ingesteld op de helft van de totale referentie-spanning.

SDA 5010**6 bit, 100 MHz, one step**

Siemens versie van de AD 5010 van Analog Devices.



Figuur 12/8.3-16: Timing-diagramma AD 9000.



Figuur 12/8.3-17: Praktisch schema rond de AD 9000, met alle noodzakelijke ingangs-buffers en uitgangspoor-ten.

Zie AD 5010 voor nadere gegevens.

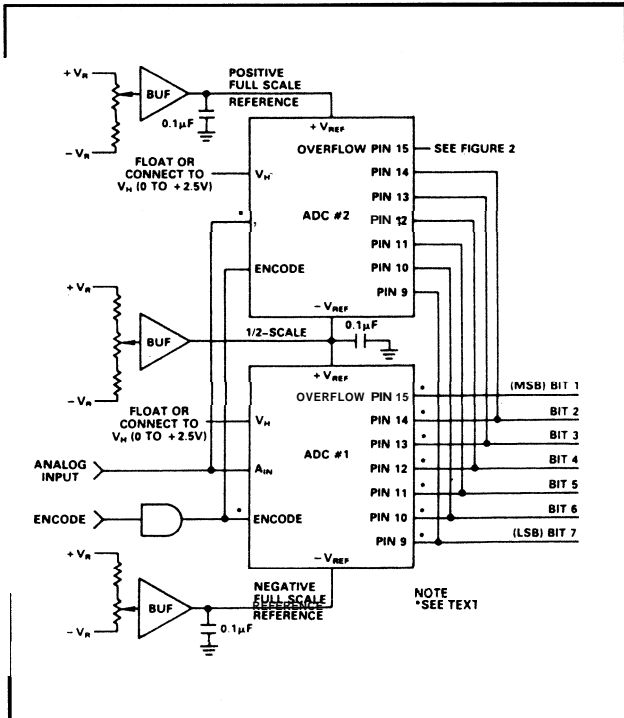
AD 5010**6 bit, 100 MHz, one step**

Zeer snelle omzetter met een extra ingang (dynamic reference driving U_{ihy}), waarmee men de hysteresis van de comparatoren kan variëren. ECL-uitgangen, symmetrische voeding noodzakelijk.

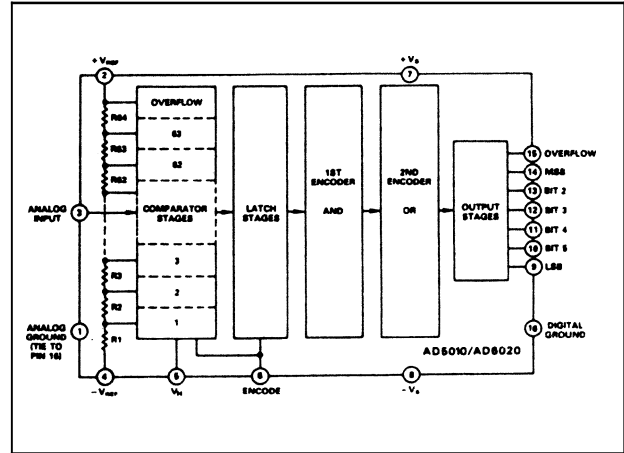
Technische gegevens

- fabrikant: Analog Devices
- behuizing: DIL-16

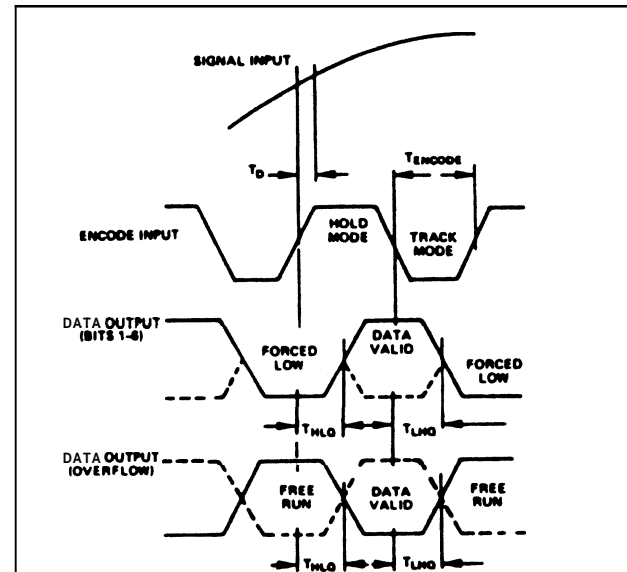
8.3 Type-beschrijvingresolutie 5, 6 en 7 bit



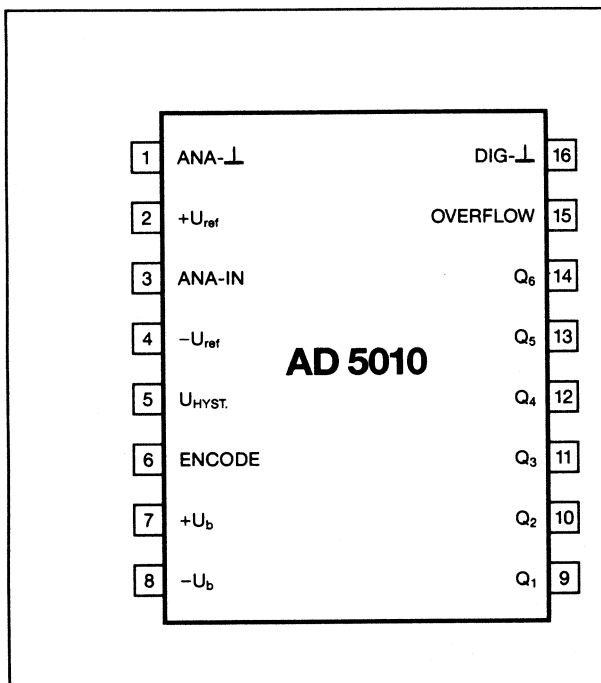
Figuur 12/8.3-18: Twee AD 9000 IC's in cascade geschakeld als 7 bit omzetter.



Figuur 12/8.3-20: Intern blokschema AD 5010.



Figuur 12/8.3-21: Timing-schemavon de AD 5010.



Figuur 12/8.3-19: AansluitgegevensAD 5010.

- aansluitgegevens: figuur 12/8.3-19
- intern blokschema: figuur 12/8.3-20
- timing-diagramma: figuur 12/8.3-21
- voedingsspanningen: +6,0 V max.
-6,0 V max.
- voedingsstroom: +60 mA max.
-80 mA max.
- referentie-spanning: +/-3,0 V max.
- referentie-impedantie: 195 Ω max.
- ingangsspanning: +/- Uref max.
- ingangsstroom: 500 µA max.
- ingangscapaciteit: 35 pF typisch

8.3 Type-beschrijving resolutie 5, 6 en 7 bit

- lineariteits-fout: $\pm 0,25$ bit max.
- sampling frequentie: 100 MHz min.
- totale vertraging: 8 ns typisch

Opmerking

De specificaties van het IC kunnen in de buurt van de maximale sampling-frequentie van 100 MHz aanmerkelijk verbeterd worden als men gebruik maakt van een asymmetrische encode-puls, bijvoorbeeld 4 ns 'H' (\rightarrow HOLD) en 6 ns 'C' (\rightarrow TRACK).

SDA 5200 N/S

6 bit, 100 MHz, one step

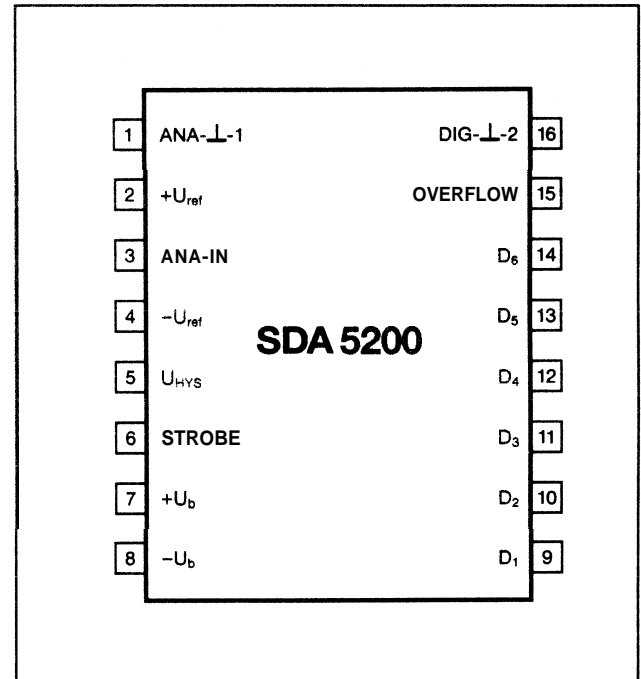
Twee omzetters, die pen-compatibel zijn met de AD 5010 en AD 6020 en onderling alleen verschillen in de manier waarop de schakelingen reageren op een overrange-situatie. Bij de SDA 5200 S worden alle uitgangen 'H' bij overrange, bij de SDA 5200 N wordt alleen de overrange-uitgang 'H' en gaan de data-uitgangen naar 'C'. Dank zij deze eigenschap kan men een N/S-combinatie zeer eenvoudig cascaderen tot een 7 bit omzetter.

Technische gegevens

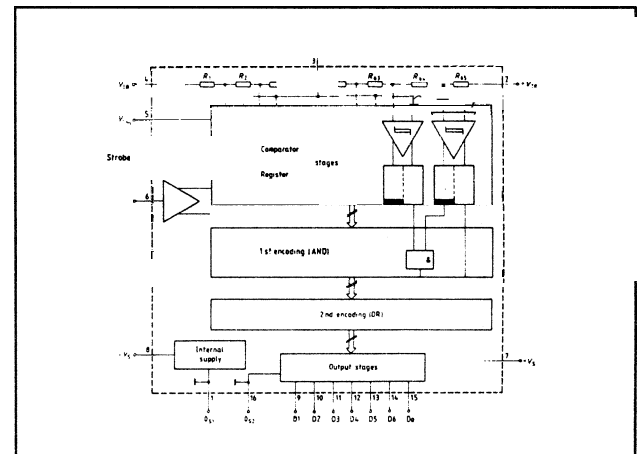
- fabrikant: Siemens
- behuizing: DIL-16
- aansluitgegevens: figuur 12/8.3-22
- intern blokschema: figuur 12/8.3-23
- waarheids-tabel: figuur 12/8.3-24
- voedingsspanningen: $+6,0$ V max.
 $-6,0$ V max.
- voedingsstroom: $+80$ mA max.
 -80 mA max.
- referentie-spanning: $+2$ V, -3 V max.
- referentie-impedantie: 195Ω max.
- ingangsspanning: $\pm U_{ref}$ max.
- ingangsstroom: $500 \mu A$ max.
- ingangscapaciteit: 25 pF typisch
- lineariteits-fout: $\pm 0,25$ bit max.
- sampling frequentie: 100 MHz min.
- totale vertraging: 17 ns typisch

Voorbeeld-schakelingen

- figuur 12/8.3-25:
Enkelvoudig gebruik van de SDA 5200 omzetters als 6 bit convertor.



Figuur 1W8.3-22: Aansluitgegevens SDA 5200.



Figuur 1W8.3-23: Intern blokschema SDA 5200.

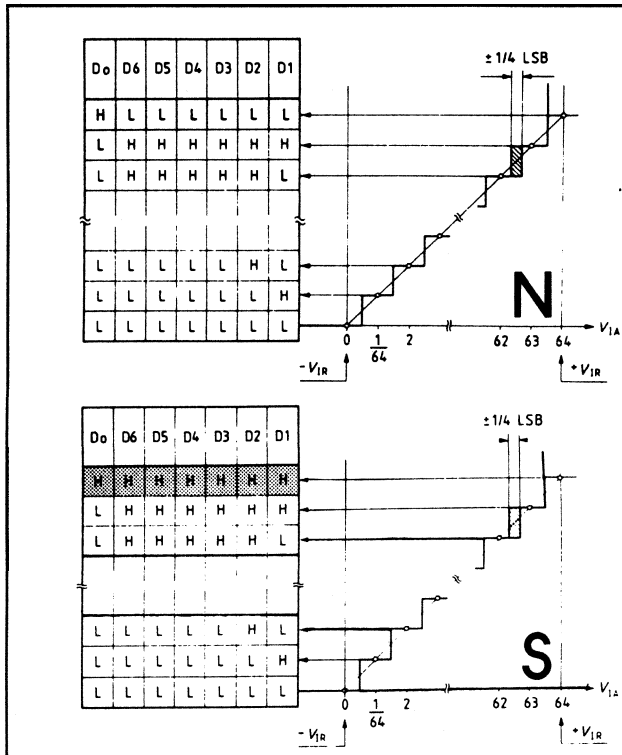
- figuur 12/8.3-26:
Combinatie van de SDA 5200 S en de SDA 5200 N in een omzetter met een resolutie van 7 bit.

MC 10315117

7 bit, 15 MHz, clocked

Twee omzetters, die onderling alleen verschillen in de manier waarop de schakelingen reageren op een overrange-situatie.

8.3 Type-beschrijving resolutie 5, 6 en 7 bit



Figuur 12/8.3-24: Het verschil tussen de SDA 5200 N en S zit in de manier waarop de uitgangen reageren op overrange-conditie.

Bij de MC 10315 worden alle uitgangen 'H' bij overrange, bij de MC 10317 wordt alleen de overrange-uitgang 'H' en gaan de data-uitgangen naar 'C'. Dank zij deze eigenschap kan men een 15/17-combinatie zeer eenvoudig cascaderen tot een 8 bit omzetter. De IC's hebben een zeer laagohmige weerstandsdeler (iedere weerstand gelijk aan 0,5 Ω), die is voorzien van drie naar buiten gevoerde aftak-punten (TAP's) op $\frac{1}{4}$, $\frac{2}{4}$ en $\frac{3}{4}$ van de totale waarde.

Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-24
- aansluitgegevens: figuur 12/8.3-27
- intern blokschema: figuur 12/8.3-28
- timing-diagramma: figuur 12/8.3-29
- waarheids-tabel: figuur 12/8.3-30
- voedingsspanningen: +7,0 V max.
-8,0 V max.

- voedingsstroom: +150 mA max.
-140 mA max.
- referentie-spanning: +/-2,5 V max.
- referentie-impedantie: 64 Ω max.
- ingangsspanning: +/- U_{ref} max.
- ingangsstroom: 400 μ A max.
- ingangscapaciteit: 70 pF typisch
- lineariteits-fout: +/-0,16% max.
- sampling frequentie: 15 MHz max.
- totale vertraging: 43 ns typisch
- minimale clock-breedte:
'C': 25 ns
'H': 44 ns

Voorbeeld-schakeling

- figuur 12/8.3-31:

Combinatie van de MC 10315 en de MC 10317 in een omzetter met een resolutie van 8 bit. Alle digitale uitgangen moeten worden afgesloten met pull-down weerstanden.

PNA 7507

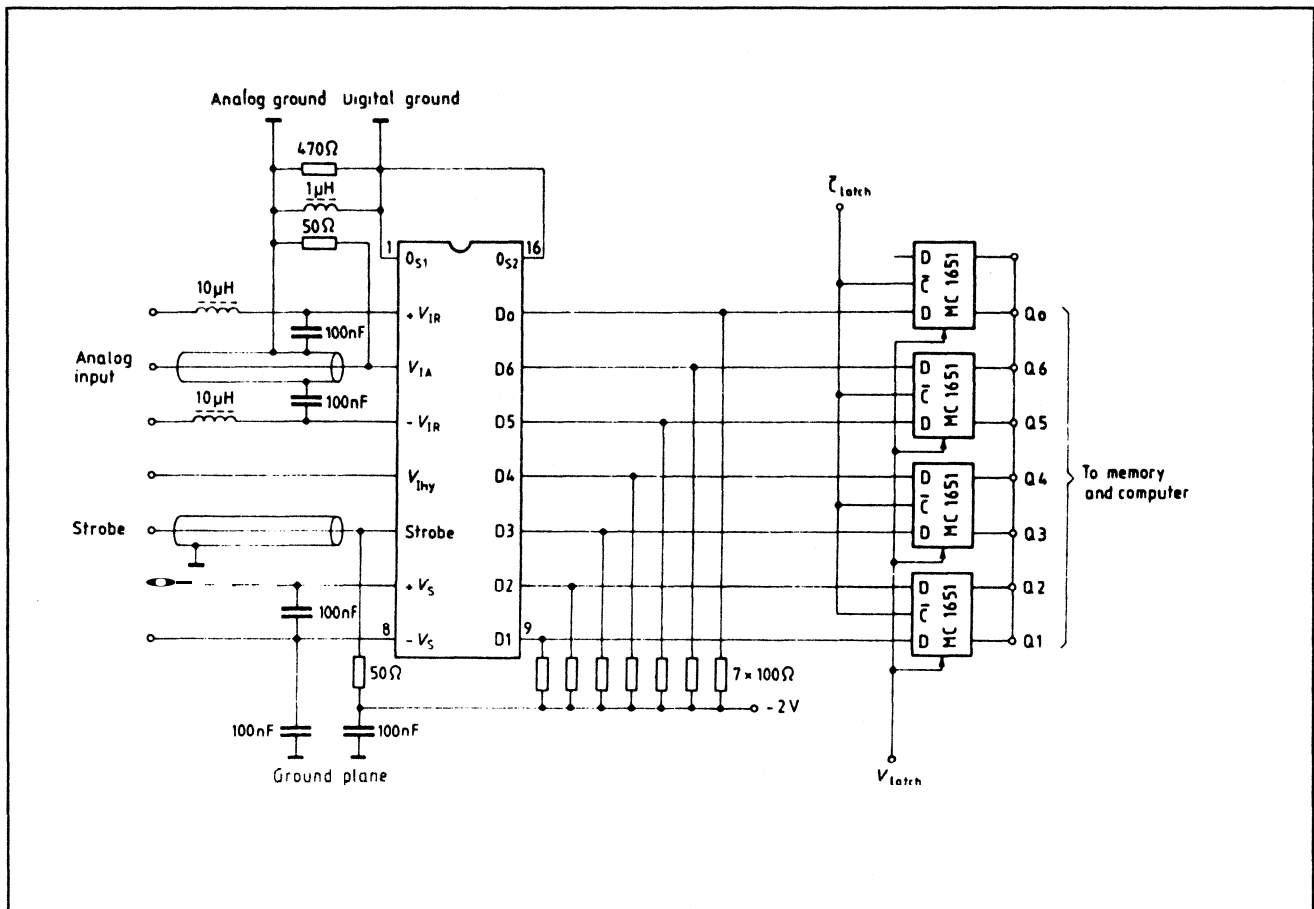
7 bit, 15 MHz, clocked

In NMOS-technologie opgebouwde omzetter voor enkelvoudige positieve voeding, die echter alleen positieve ingangsspanningen kan verwerken. De uitgangen zijn TTL-compatibel en kunnen worden omgeschakeld tussen binaire code of twee-complementaire code. Naast de standaard overflow is ook een underflow uitgang aanwezig, die reageert als de ingangsspanning kleiner wordt dan de laagste referentie.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-24
- aansluitgegevens: figuur 12/8.3-32
- intern blokschema: figuur 12/8.3-33
- timing-diagramma: figuur 12/8.3-34
- waarheids-tabel: figuur 12/8.3-35
- voedingsspanningen:
+7,0 V max. (pennen 3, 12, 23)
+13,5 V max. (pen 24)
- voedingsstroom: +80 mA max. (+5 V)
+20 mA max. (+12 V)
- referentie-spanning:
hoog: +5,2 V max.

8.3 Type-beschrijving resolutie 5, 6 en 7 bit



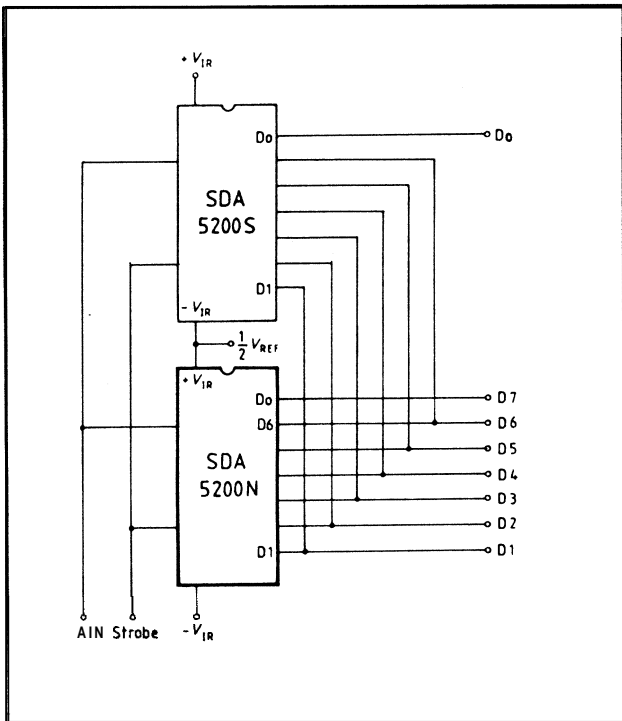
Figuur 12/8.3-25: Enkelvoudige 6 bit omzetter met een SDA 5200.

- laag: +2,4 V min.
- referentie-stroom: 280 μ A max.
- ingangsspanning: -0,3 V min.
+5,5 V max.
- ingangsstroom: 150 μ A max.
- ingangscapaciteit: 40 pF typisch
- lineariteits-fout: $\pm 1/2$ bit max.
- clock frequentie: 1 MHz min.
15 MHz max.
- totale vertraging: 50 ns typisch
- minimale clock-breedte:
'C': 22 ns
'H': 22 ns

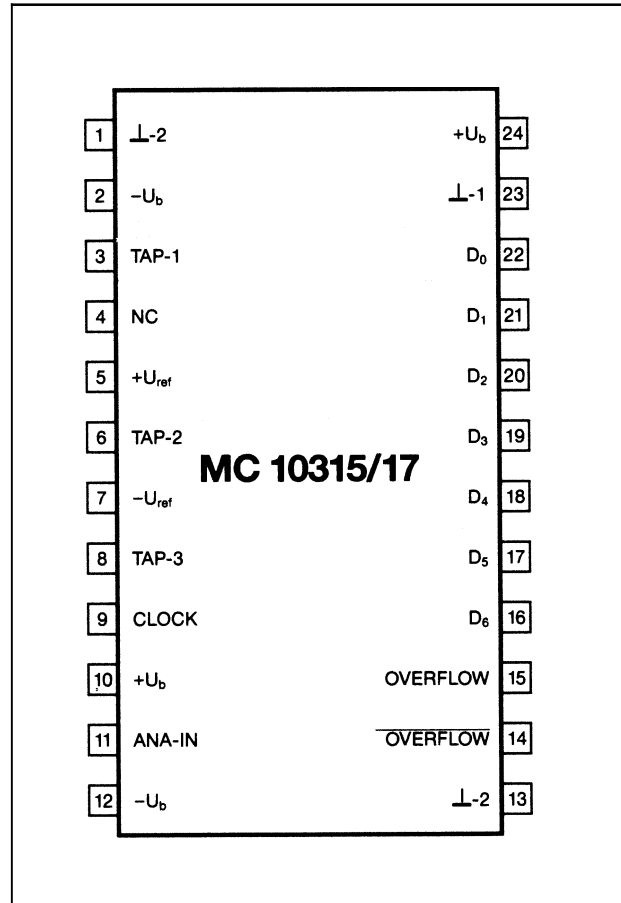
Voorbeeld-schakeling

- figuur 12/8.3-36:
Volledige praktische schakeling van een 7 bit video digitizer rond de PNA 7507 met een analoge bandbreedte van 6 MHz.

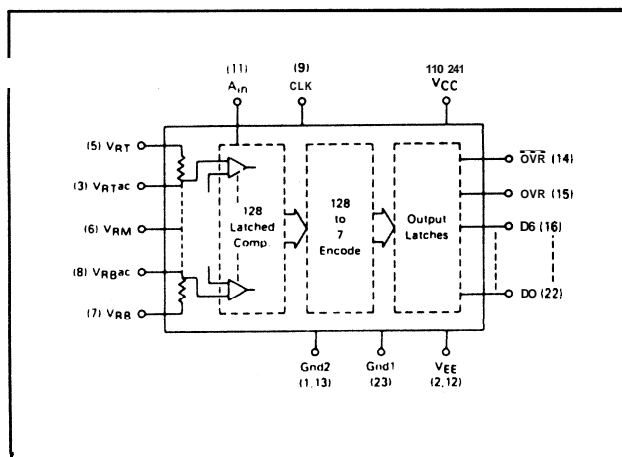
8.3 Type-beschrijving resolutie 5,6 en 7 bit



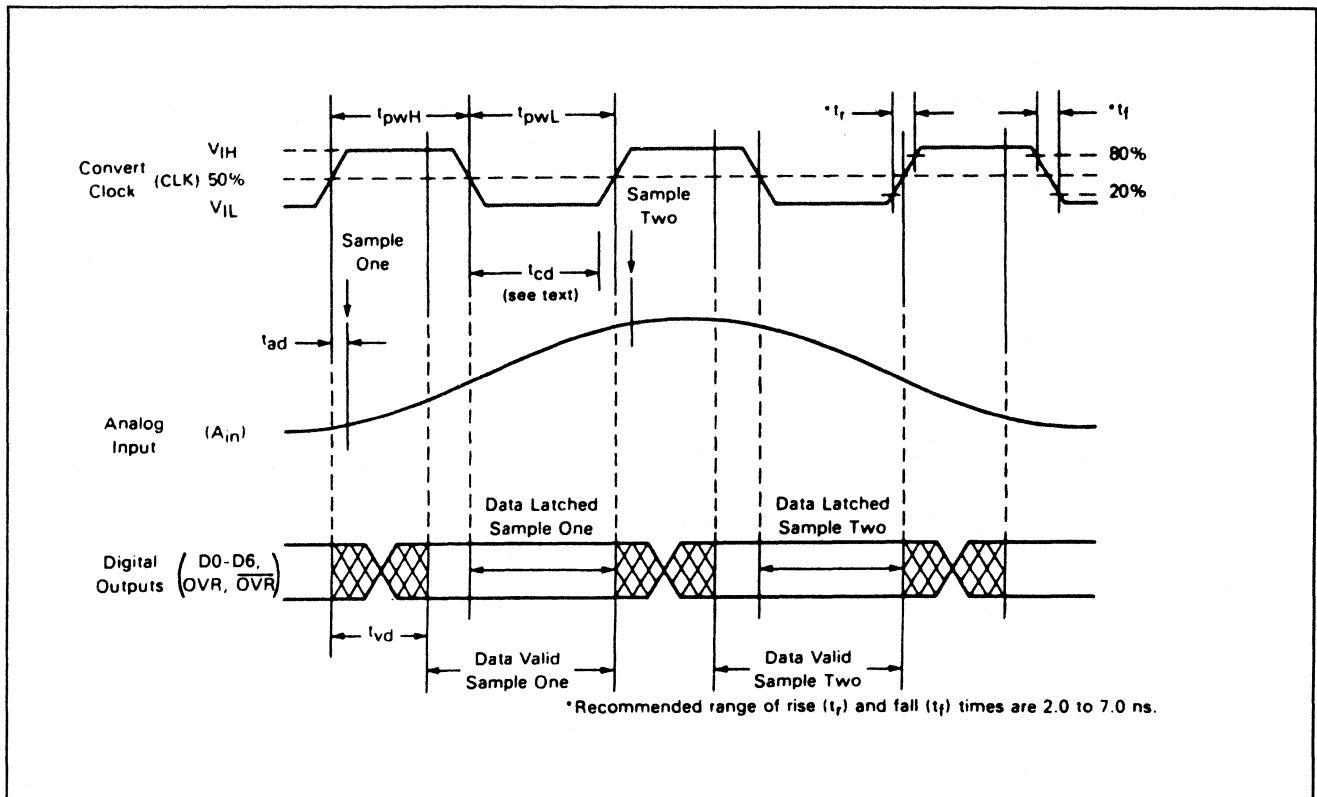
Figuur 12i8.3-26: De SDA 5200 S + N combinatie vormt een zeer eenvoudige 7 bit omzetter.



Figuur 12/8.3-27: Aansluitgegevens MC 10315 en MC 10317.



Figuur 12i8.3-28: Intern blokschema MC 10315 en 10317.

8.3 Type-beschrijving *resolutie* 5, 6 en 7 bit

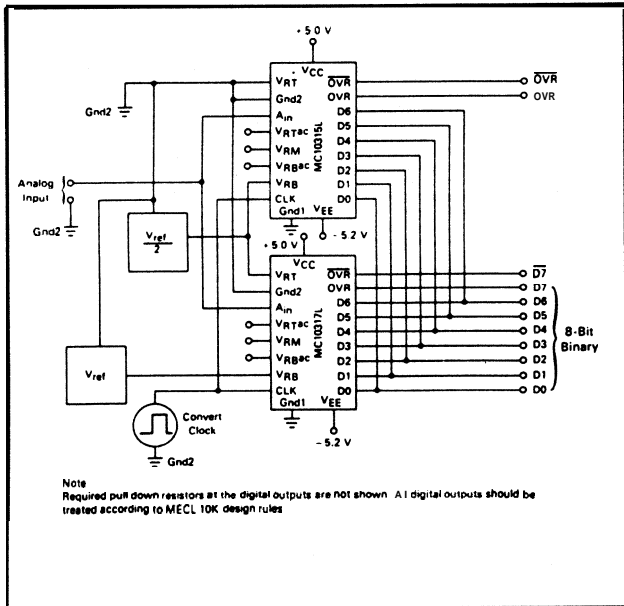
Figuur 12/8.3-29: Timing-diagrammavan de MC 10315/17.

Comparator Step	Analog Input Range (15.6 mV per LSB)			MC10315L	MC10317L	Overrange	bverrange
	-2.0 V to 0 V	0 V to 2.0 V	±1.0 V	Data Bits (D0-D6J)	Data Bits (D0-D6)	Bit (OVR)	Bit (OVR)
000	2.0000 V	+0.0000 V	1.0000 V	0000000	0000000	0	1
001	1.9922 V	+0.0078 V	0.9922 V	0000001	0000001	0	1
•	•	•	•	•	•	•	•
•	•	•	•	•	•	•	•
063	0.0234 V	+0.9766 V	0.0234 V	0111111	0111111	•	•
064	0.0078 V	+0.9922 V	0.0078 V	1000000	1000000	•	•
065	0.9922 V	+1.0078 V	+0.0078 V	1000001	1000001	•	•
•	•	•	•	•	•	•	•
•	•	•	•	•	•	•	•
•	a	•	•	•	•	•	•
126	0.0391 V	+1.9609 V	+0.9609 V	1111110	1111110	•	•
127	0.0234 V	+1.9766 V	+0.9766 V	1111111	1111111	•	•
128	0.0078 V	+1.9922 V	+0.9922 V	1111111	0000000	1	0

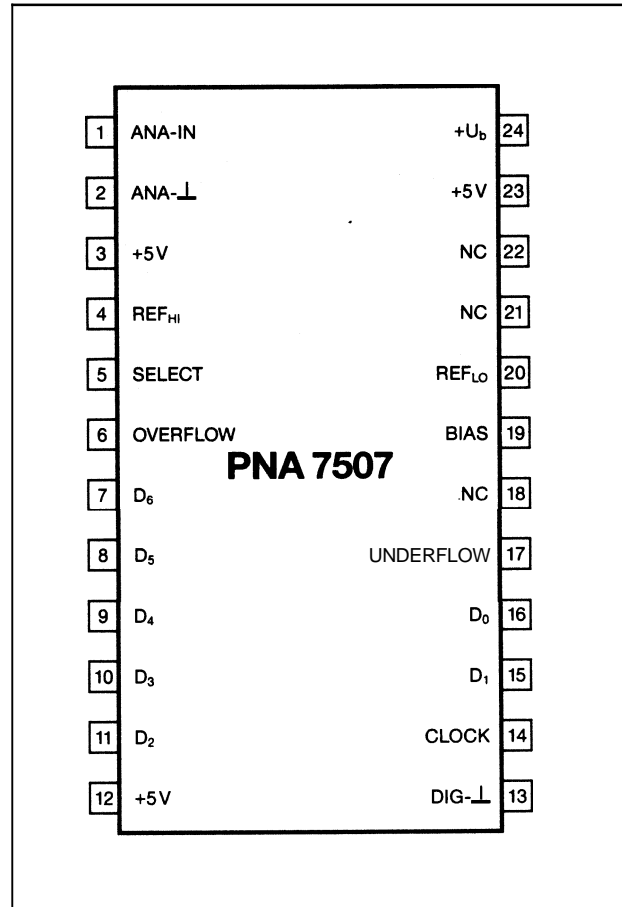
Figuur 12/8.3-30: Waarheids-tabel van de MC 10315 en de MC 10317 in functie van de grootte van de ingangsspanning.

Deel 12: Analooq naar digitaal en digitaal naar analoog omzetters

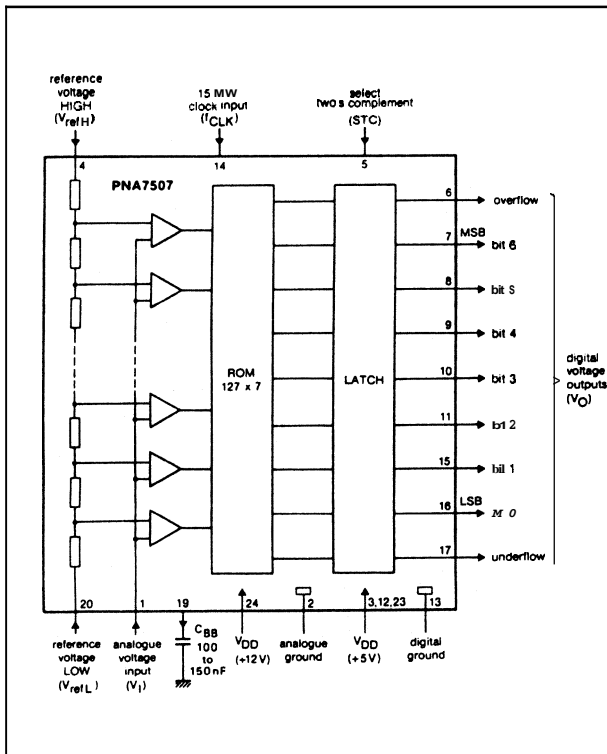
8.3 Type-beschrijving resolutie 5, 6 en 7 bit



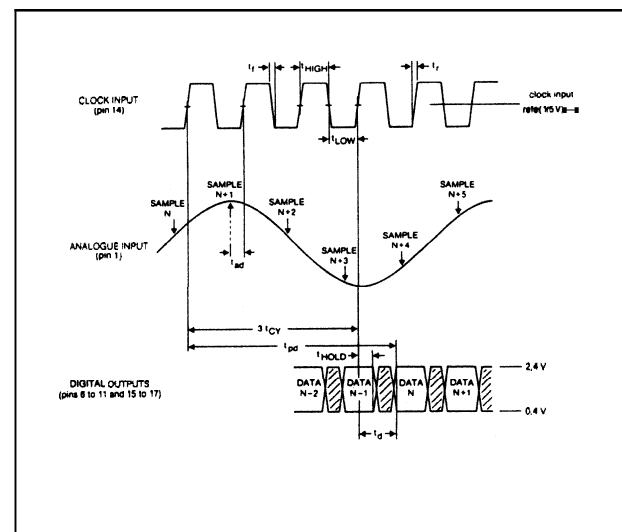
Figuur 12/8.3-31: Flash-omzetter met 7 bit resolutie, samengesteld met een MC 10315/ MC 10317 paar.



Figuur 12/8.3-32: Aansluitgegevens PNA 7507.



Figuur 12/8.3-33: Intern blokschema PNA 7507.

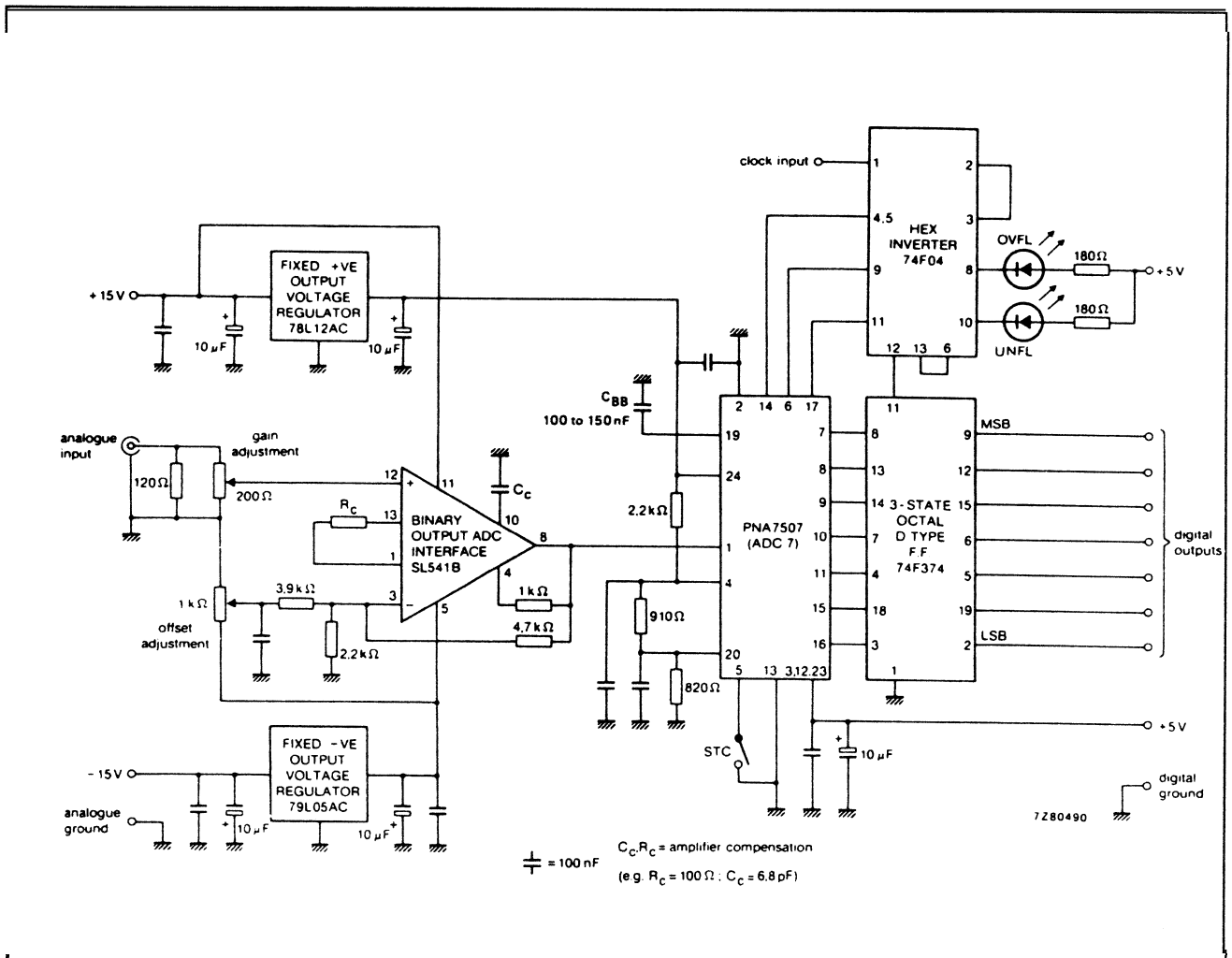


Figuur 1U8.3-34: Tijd-schemavan de PNA 7507.

8.3 Type-beschrijving resolutie 5, 6 en 7 bit

step	V ₁₋₂ (typ)	UNFL	OVFL	binary bit 6 – bit 0	two's complement bit 6 – bit 0
underflow	< 2,51	1	0	0 0 0 0 0 0 0	1 0 0 0 0 0 0
0	2,51	0	0	0 0 0 0 0 0 0	1 0 0 0 0 0 0
1	2,53	0	0	0 0 0 0 0 0 1	1 0 0 0 0 0 1
.
.
.
126	5,03	0	.	~ 1 1 1 1 1 1 0	~ 0 1 1 1 1 1 0
127	5,05	0	.	1 1 1 1 1 1 1	0 1 1 1 1 1 1
overflow	> 5,07	0	.	1 1 1 1 1 1 1	0 1 1 1 1 1 1

Figuur 12/8.3-35: Waarheids-tabel van de PNA 7507, met de twee referentie-ingangen ingesteld op +2,50 en +5,0 V en voor binaire en complementaire uitgangs-selectie.



Figuur 12/8.3-36: Praktisch schema van een video-digitizer opgebouwd rond een PNA 7507.

Deel 12: Analooq naar digitaal en digitaal naar analooq omzetters

8.3 Type-bescrijving resolutie 5, 6 en 7 bit

12/8.4

Type-beschrijving resolutie 8 bit en meer

ADC 0820

8 bit, 400 kHz, two step, clocked

Uit twee 4 bit geclockte flash-converters en een 4 bit DAC samengestelde omzetter, die tamelijk traag is en speciaal ontwikkeld als rechtstreeks op de data-bus aan te sluiten analogo naar digitaal interface voor 8 bit micro-processors.

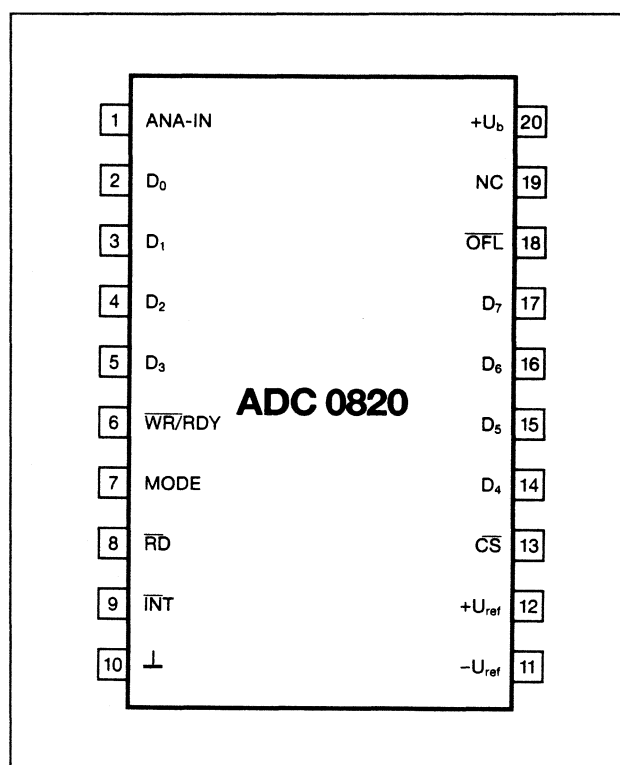
De schakeling is daarvoor voorzien van een groot aantal besturings-ingangen en tri-state uitgangen. Alle digitale in- en uitgangen zijn TTL-compatible.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-20
- aansluitgegevens: figuur 12/8.4-1
- intern blokschema: figuur 12/8.4-2
- voedingsspanning: +10 V max.
+5 V typisch
- voedingsstroom: 15 mA max.
- referentie-spanning(+): $-U_{ref} \rightarrow +U_b$
- referentie-spanning(-): $GND \rightarrow +U_{ref}$
- referentie-weerstand: $1,25 \rightarrow 6 \text{ k}\Omega$
- ingangsspanning: $GND - 0,1 \text{ V min.}$
 $+U_b + 0,1 \text{ V max.}$
- ingangsstroom : $3 \mu\text{A max.}$
- ingangs-capaciteit: 45 pF
- niet-lineariteit: $\pm 1 \text{ bit}$
- digitale niveaus: $-0,2 \text{ V} \rightarrow +U_b + 0,2 \text{ V}$
- omzettingstijd:
 - RD-mode: $2,5 \mu\text{s max.}$
 - WR-RD-mode: $1,52 \mu\text{s max.}$

Nadere gegevens

- mode:
De omzetter kan in twee verschillende



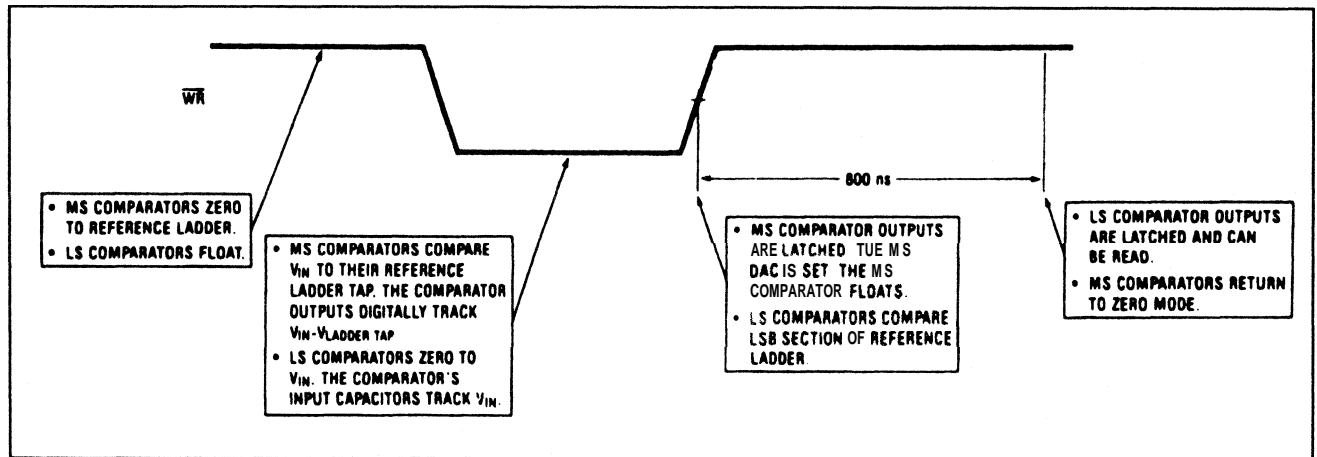
Figuur 12/8.4-1: Aansluitgegevens ADC 0820.

modi werken, die worden bepaald door het niveau op de MODE-ingang.

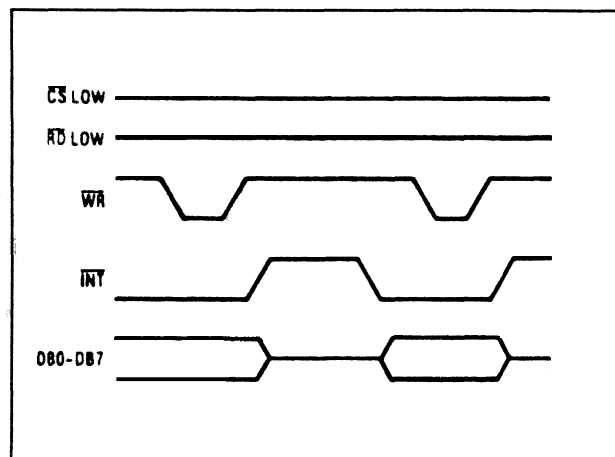
In beide gevallen moet de spanning op de CS-ingang eerst 'C' worden. Afhankelijk van de mode start de omzetting op de negatieve flank van de RD- of de WR-ingang. De omzetting eindigt bij de negatieve flank van de INT-uitgang. De volledige timing van de omzetter in beide modi volgt uit de grafieken van figuur 12/8.4-3.

- minimale puls-breedte:
De twee 4 bit omzetters werken volgens het clocked principe.

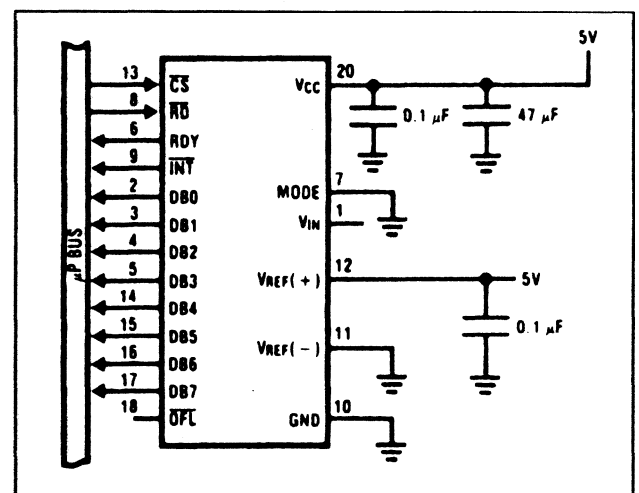
8.4 Type-beschrijving resolutie 8 bit en meer



Figuur 12/8.4-4: Verband tussen het verloop van de WR-puls en de verschillende activiteiten van het IC.



Figuur 12/8.4-5: Timing-diagramma bij zelfstandig gebruik van de ADC 0820.

Figuur 12/8.4-6: Gebruik van de ADC 0820 als 8 bit omzetter met μ P-besturing.

wordt echter geen gebruik gemaakt van een DAC en een verschil-versterker. De referentie-spanningen voor de 8 en 32 comparatoren worden afgeleid uit een spanningsdeler, samengesteld uit 256 identieke weerstanden. Deze weerstands-deler is voorzien van vier naar buiten gevoerde TAP's. Zowel de overflow als de data-uitgangen zijn tri-state uitgevoerd.

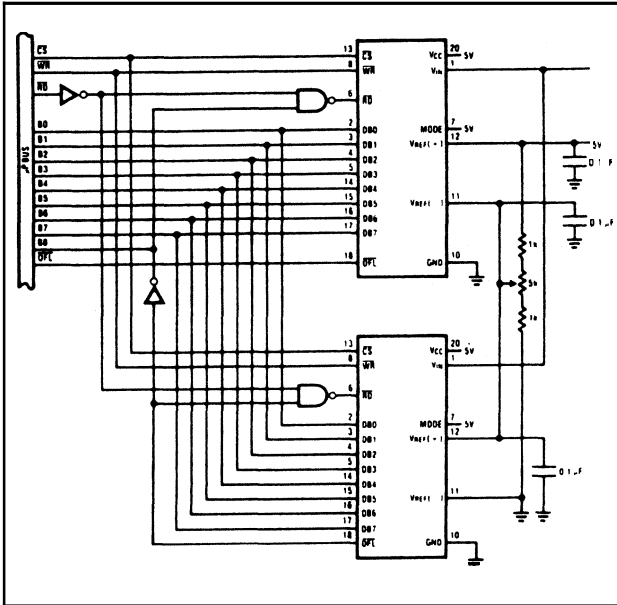
Het IC is uitgevoerd in CMOS-technologie en werkt met slechts een positieve voedingsspanning.

Technische gegevens

- fabrikant: Micro Power Systems

- behuizing: DIL-24
- aansluitgegevens: figuur 12/8.4-9
- intern blokschema: figuur 12/8.4-10
- waarheidstabel besturing: figuur 12/8.4-11
- voedingspanning: (1) \rightarrow +5 V
(2) \rightarrow +10 V max.
- dissipatie: 75 mW max.
- referentie-spanning: +3,0 V min.
+ U_b max.
- ladder-weerstand: 0,8 k Ω typisch
- ingangsspanning: GND min.
+ U_b max.
- ingangs-impedantie: 100 k Ω min.

8.4 Type-beschrijving resolutie 8 bit en meer

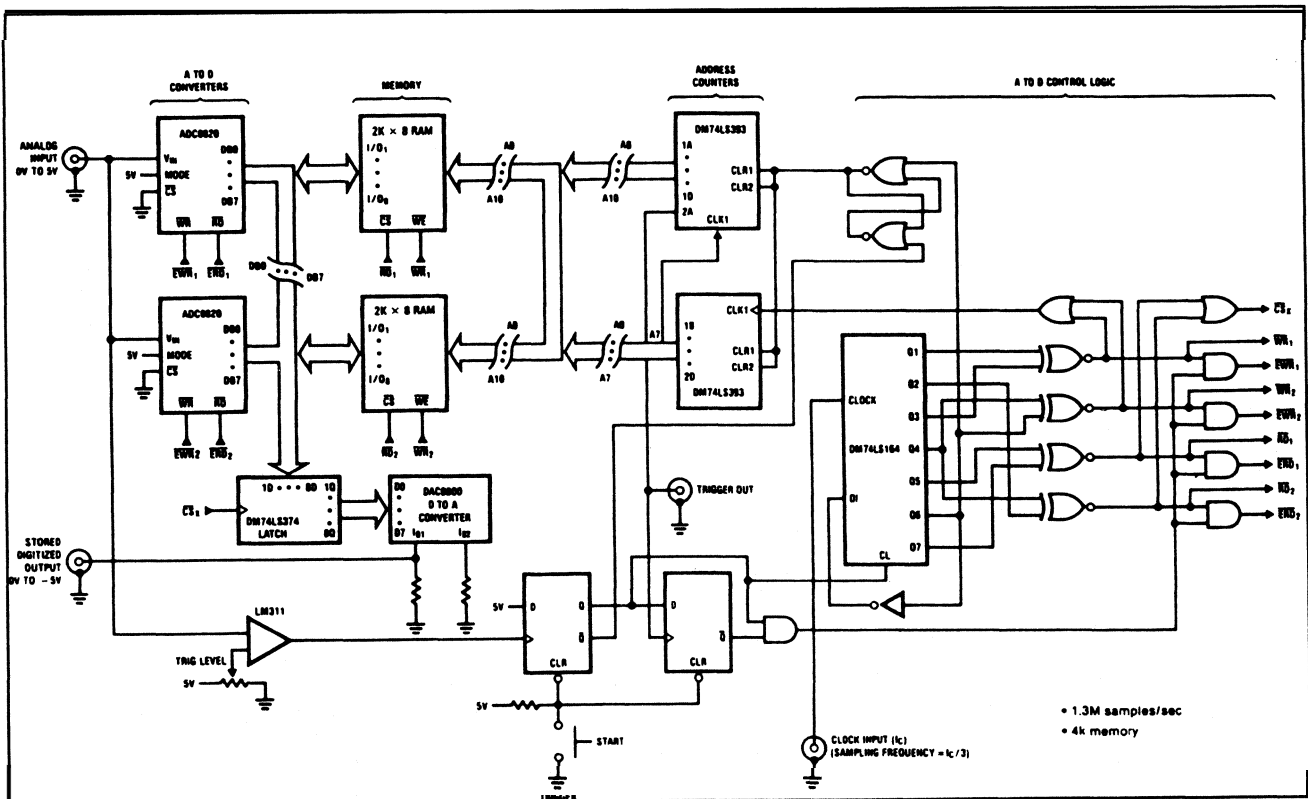


Figuur 12/8.4-7: Twee ADC 0820 omzetters als μP -gestuurde 9 bit omzetter.

- ingangs-capaciteit: 50 pF
- niet-lineariteit: $\pm 1/2$ bit
- sampling-rate: 5 MHz min.

Nadere gegevens

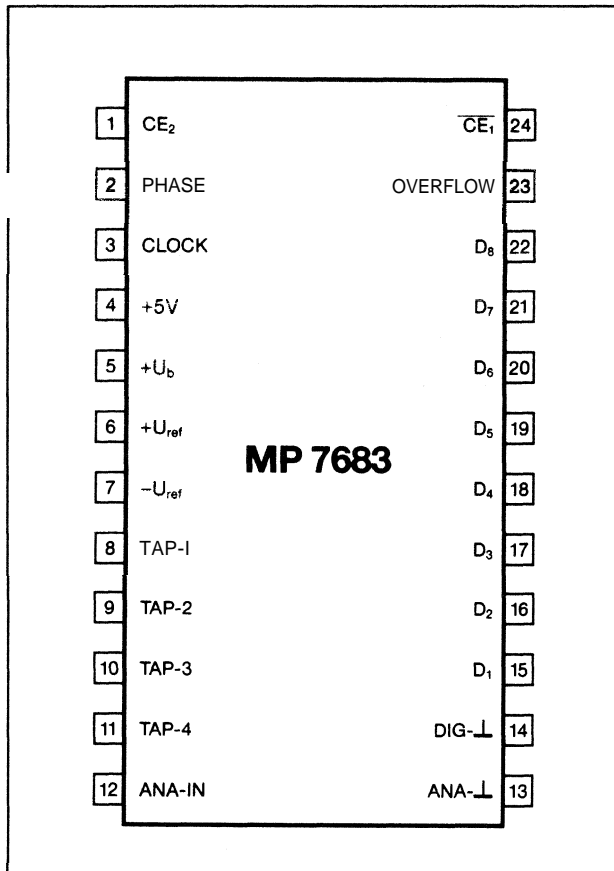
- timing:
 De spanning op de PHASE-ingang bepaalt of een omzetting plaats vindt tijdens de 'H'- of 'C'-fase van de clock. Als PHASE = 'C' wordt omgezet tijdens de 'C'-fase van de clock en worden de condensatoren van de comparatoren uitgebalanceerd gedurende de 'H'-periode van de clock. De comparator-uitgangen worden gelatched, omgezet in een binaire code en aangeboden aan de uitgangs-buffers. Een en ander heeft tot gevolg dat de resultaten van een omzetting slechts twee clock-perioden laten op de uitgangen ter beschikking staan, zie figuur 12/8.4-12.



Figuur 12/8.4-8: Volledig schema van een digitale golfvormrecorder, die bijvoorbeeld gebruikt zou kunnen worden voor het bouwen van een digitale geheugen-oscilloscoop.

• 1.3M samples/sec
 • 4k memory

8.4 Type-beschrijving resolutie 8 bit en meer

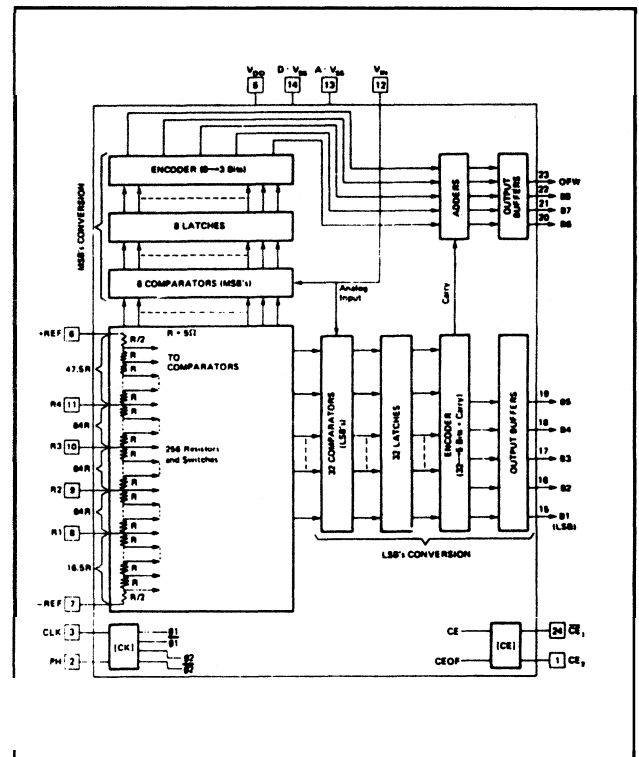


Figuur 12/8.4-9: Aansluitgegevens MP 7683.

- overflow: Een overflow wordt aangeduid door een 'H' op alle data-uitgangen en op de OVERFLOW-uitgang.
- analoge ingang: De analoge ingang moet uit een buffer met een uitgangs-impedantie van maximaal 50 Ω gestuurd worden. Het wordt aanbevolen coaxiale kabels te gebruiken!
- minimale clock-breedte: Om het ontladen van de condensatoren van de comparatoren te vermijden mag de periode van de clock niet kleiner zijn dan 10 μs, hetgeen overeen komt met een minimale clock-frequentie van 100 kHz.

Voorbeeld-schakelingen

- figuur 12/8.4-13: Basis-schema van de MP 7683 als 8 bit omzetter.



Figuur 1W8.4-10: Intern blokschema MP 7683.

\overline{CE}_1	CE_2	$B_1 - B_8$	OFW
0	1	Valid	Valid
1	1	TRI-STATE	Valid
X	0	TRI-STATE	TRI-STATE

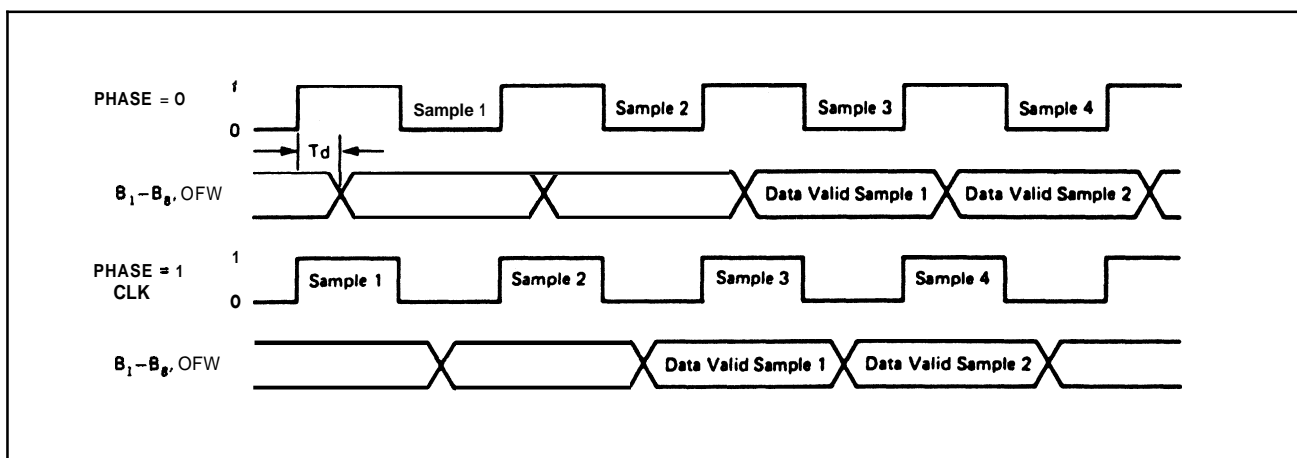
Figuur 12/8.4-11: Besturing van de tri-state uitgangen.

- figuur 12/8.4-14: Twee MP 7683 IC's kunnen in cascade worden geschakeld voor het samenstellen van een 9 bit omzetter.

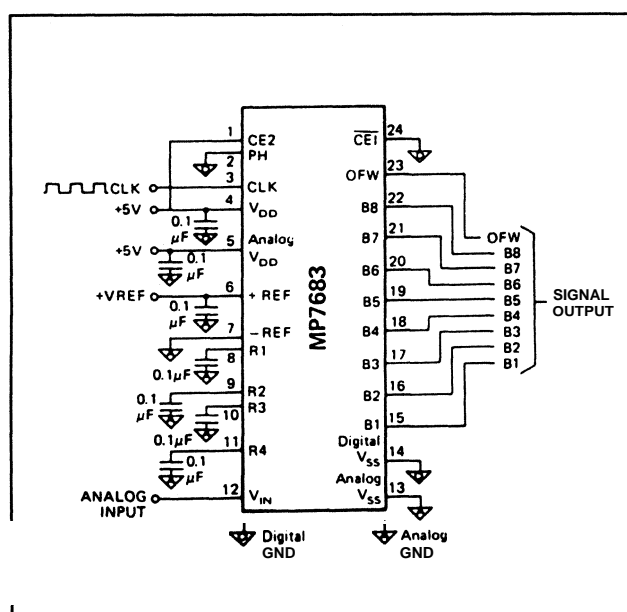
Opmerking

Van dit IC bestaan een aantal versies, die onderling verschillen in nauwkeurigheid, omzettings-snelheid en temperatuur-bereik. Deze zijn tabelarisch voorgesteld in figuur 12/8.4-15.

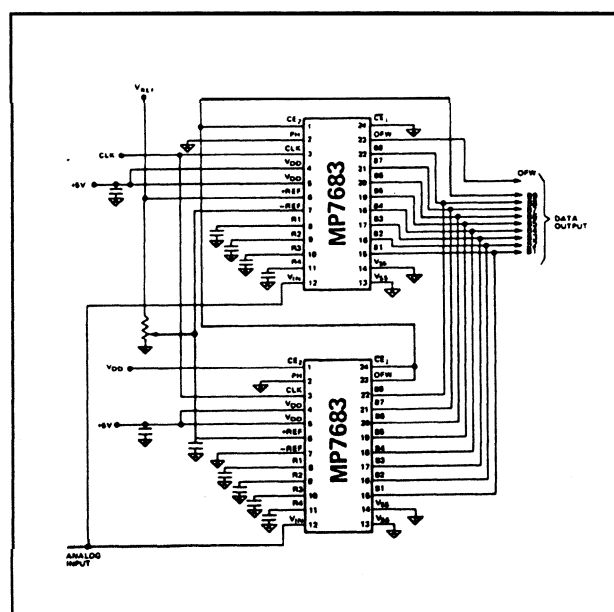
8.4 Type-beschrijving resolutie 8 bit en meer



Figuur 12/8.4-12: Timing-diagramma van de MP 7683 voor de twee mogelijke niveaus op de PHASE-ingang.



Figuur 12/8.4-13: Basis-schemata van de MP 7683.



Figuur 12/8.4-14: Cascade-schakeling van twee MP 7683 schakelingen als 9 bit omzetter.

CA 3308

8 bit, 15 MHz, clocked

Werkt volgens het one step principe met 256 geclockte dubbele comparatoren. Door deze zogenaamde CAB-techniek, Cascaded Auto Balance, worden de fouten bij de auto-balance fase van de comparatoren geminimaliseerd. Het IC werkt met een positieve voedingsspanning, heeft tri-state uitgangen en is gefabriceerd volgens de CMOS-technologie.

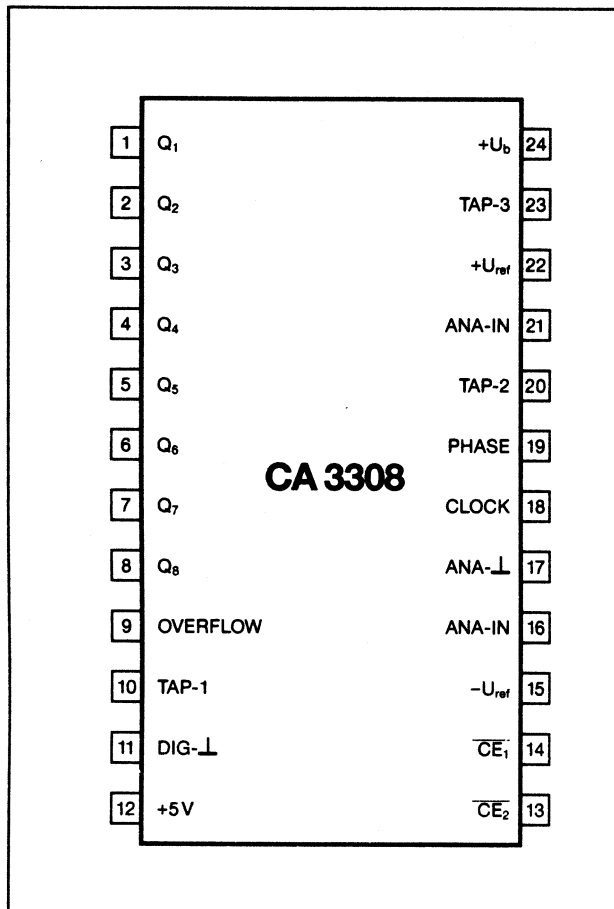
Technische gegevens

- fabrikant: RCA
- behuizing: DIL-24
- aansluitgegevens: figuur 12/8.4-16
- intern blokschema: figuur 12/8.4-17
- voedingsspanning: (1) → +5 V
(2) → +8 V max.
- dissipatie: 315 mW max.
- referentie-spanning: 0 V min.
+U_b max.

8.4 Type-beschrijving resolutie 8 bit en meer

RELATIVE ACCURACY	SAMPLING RATE	TEMPERATURE RANGE		
		0–70°C	–25°C to +85°C	–55°C to +125°C
f1 LSB (7 bit)	5 MHz (200 ns)	MP7683XJN	MP7683XAD	MP7683XSD
±1/2 LSB (8 bit)	5 MHz (200 ns)	MP7683XKN	MP7683XBD	MP7683XTD
±1/4 LSB (9 bit)	5 MHz (200 ns)	MP7683XLN	MP7683XCD	
±1 LSB (7 bit)	10 MHz (100 ns)	MP7683YJN		

Figuur 12/8.4-15: Overzicht van de leverbare versies van de MP 7683 met hun specificaties.



Figuur 12/8.4-16: Aansluitgegevens CA 3308.

- ladder-weerstand: 0,9 kΩ max.
- ingangsspanning: GND min.
+U_b max.
- ingangsstroom: 2 mA max.
- ingangscapaciteit: 50 pF

- niet-lineariteit: +/-1 bit
- sampling-rate: 17 MHz typisch

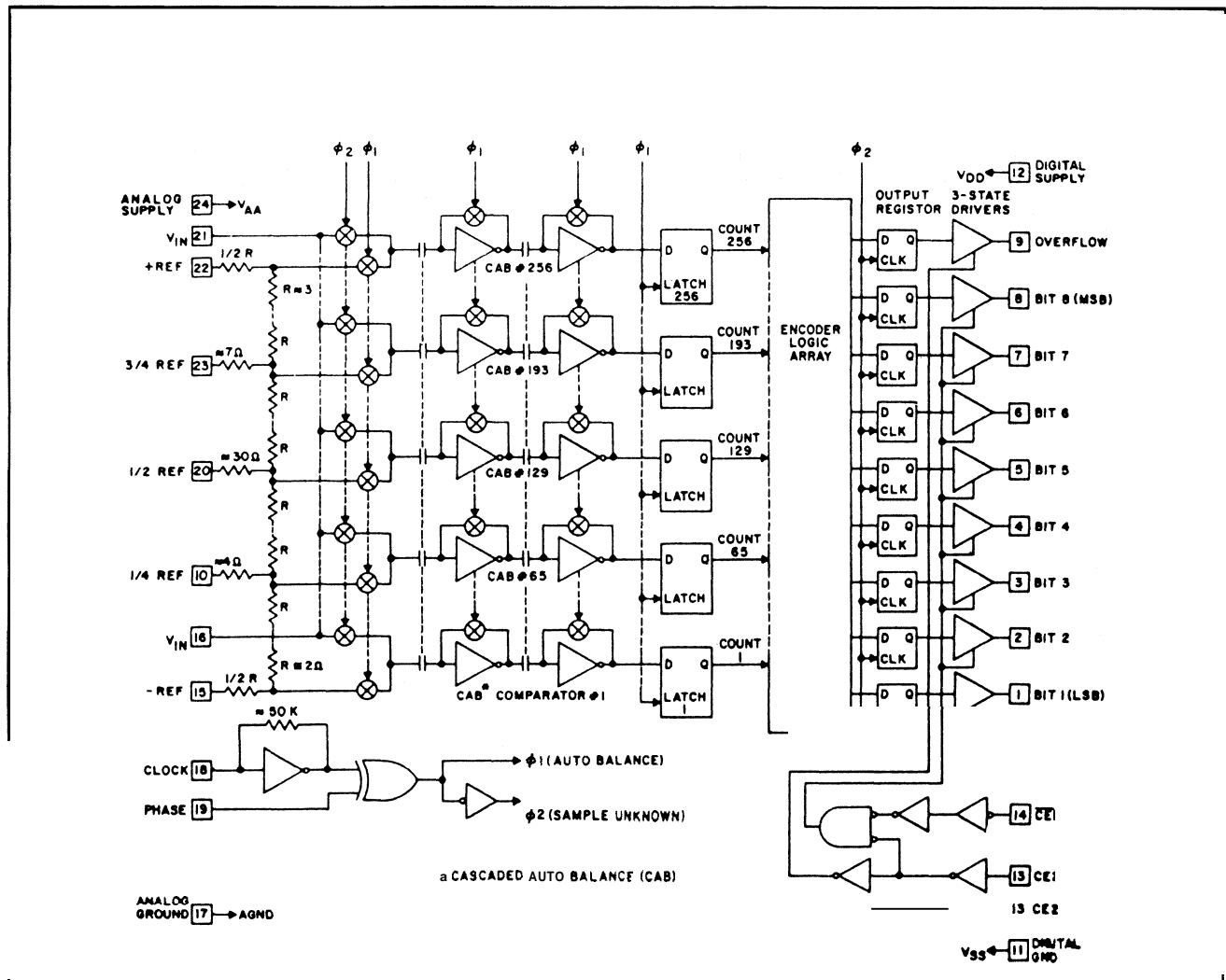
Nadere gegevens

- timing:
De spanning op de PHASE-ingang bepaalt of een omzetting plaats vindt tijdens de 'H'- of 'L'-fase van de clock. Als PHASE = 'C' wordt omgezet tijdens de 'H'-fase van de clock en worden de condensatoren van de comparatoren uitgebalanceerd gedurende de 'C'-periode van de clock. De resultaten van een omzetting staan 1/2 clock-perioden later op de uitgangen ter beschikking. De timing van het IC is getekend in figuur 12/8.4-18.
- overflow:
Een overflow wordt aangeduid door een 'H' op alle data-uitgangen en op de OVERFLOW-uitgang.
- analoge ingang:
De analoge ingang wordt op twee pennen uitgevoerd, die parallel moeten worden geschakeld en uit een buffer met een uitgangsimpedantie van maximaal 50 Ω gestuurd worden. Het wordt aanbevolen coaxiale kabels te gebruiken!

Voorbeeld-schakelingen

- figuur 12/8.4-19:
Basis-schema van de CA 3308 als 8 bit omzetter. Hoewel het mogelijk is de analoge +U_b te voeden met 5 V, wordt het aanbevolen een spanning van minstens 6 V te gebruiken, dit verhoogt namelijk de lineariteit van

8.4 Type-beschrijvingresolutie 8 bit en meer



Figuur 12/8.4-17: Intern blokschema van de CA 3308, waaruit duidelijk de afwijkende structuur van de comparator-schakeling blijkt.

de werking. In dit schema zijn de drie TAP's op de weerstands-deleraangesloten op een externe spanningsdeler. De lineariteit kan echter geoptimaliseerd worden door deze aansluitingen te verbinden met extern instelbare individuele referentie-spanningen met als grootte $1/4$, $2/4$ en $3/4$ van U_{ref} . Een bruikbaar schema is getekend in figuur 12/8.4-20.

MP 7684

8 bit, 20 MHz, clocked

Werkt volgens het one step principe met 256 geclockte comparatoren. Het IC werkt met

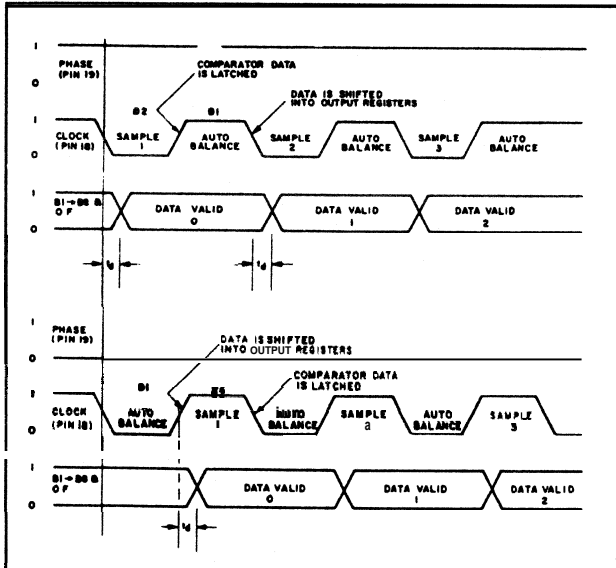
een positieve analoge voedingsspanning, die gelijk moet zijn aan de digitale voeding. De schakeling heeft tri-state uitgangen, is gefabriceerd volgens de CMOS-technologie en kan dus rechtstreeks LS-schakelingen aansturen. De analoge ingang heeft een zeer hoge ingangs-impedantie van 10 MR.

Technische gegevens

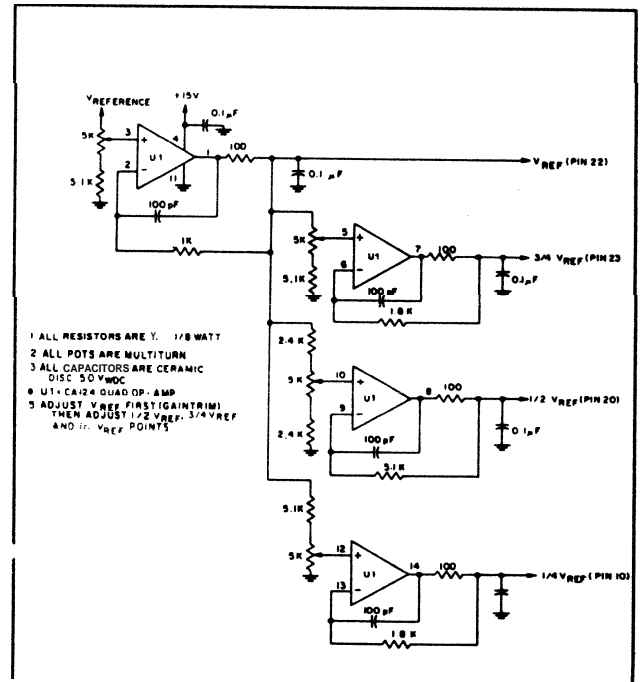
- fabrikant: Micro Power Systems
- behuizing: DIL-28
- aansluitgegevens: figuur 12/8.4-21
- intern blokschema: figuur 12/8.4-22

Deel 12: Analog naar digitaal en digitaal naar analog omzetters

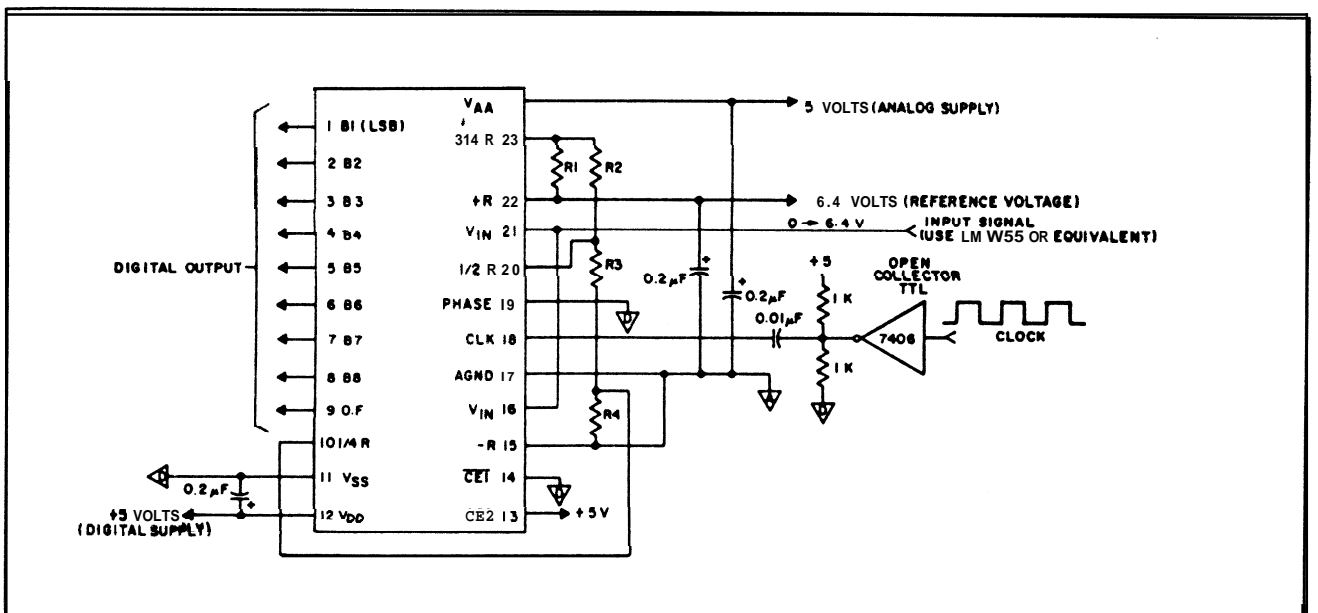
8.4 Type-beschrijving resolutie 8 bit en meer



Figuur 12/8.4-18: Timing-diagramma van de CA 3308 voor de twee PHASE-niveaus.

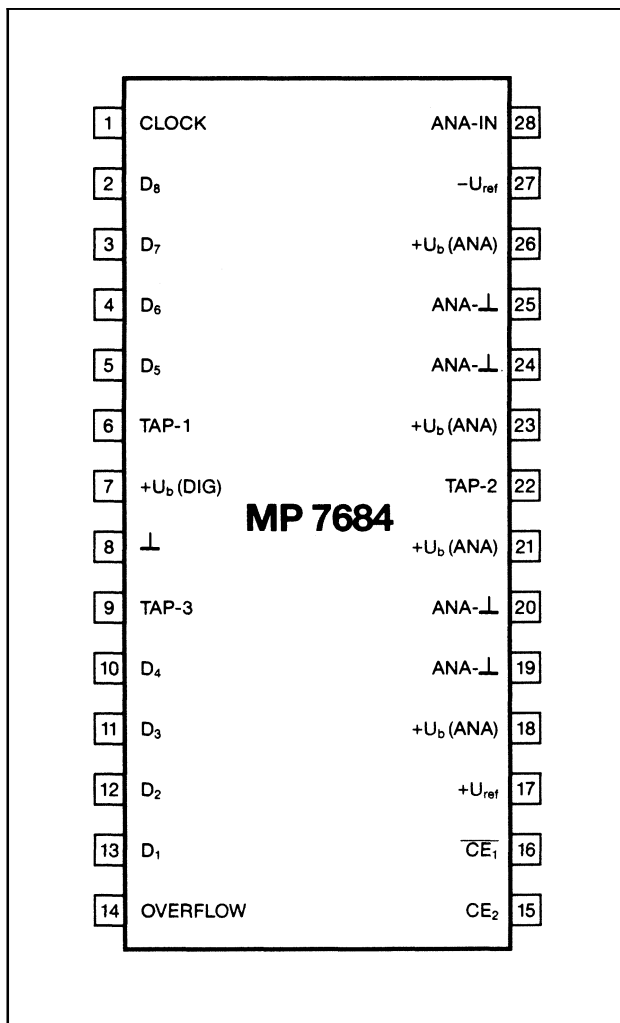


Figuur 12i8.4-20: Externe schakeling voor het opwekken van vier nauwkeurige referenties voor het voeden van de TAP-punten van de weerstand-deler.



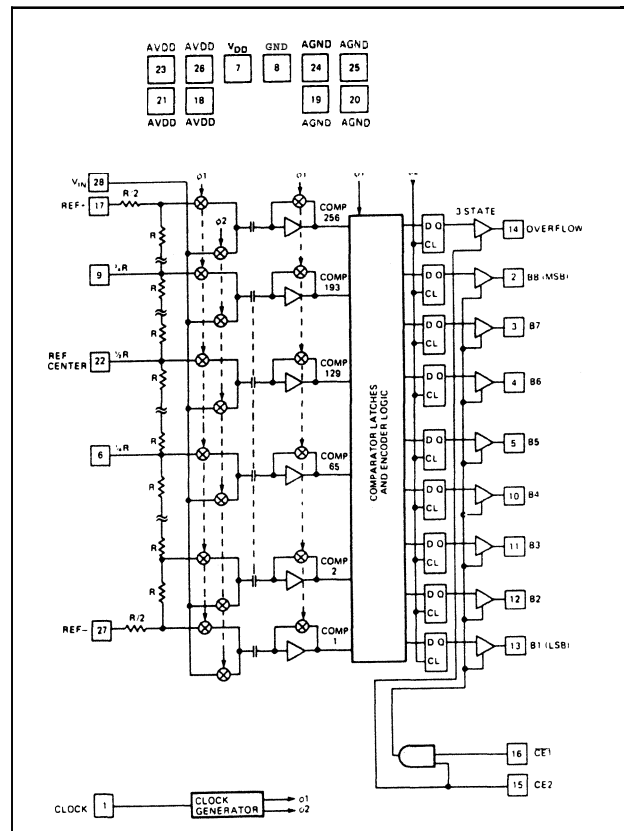
Figuur 12/8.4-19: Basis-schema van de CA 3308 met een bereik van 0 tot +6,4 V en standaard-besturing van de clock.

8.4 Type-beschrijving resolutie 8 bit en meer



Figuur 12i8.4-21: Aansluitgegevens MP 7684.

- waarheidstabelbesturing: figuur 12/8.4-23
- voedingsspanning: +3V min. +8V max.
- dissipatie: 300 mW max.
- referentie-spanning: 0V min. +Ub max.
- ladder-weerstand: 0,2 kΩ max.
- ingangsspanning: GND min. +Uref max.
- ingangs-weerstand: 10 MR min.
- ingangs-capaciteit: 50 pF
- niet-lineariteit: +/-0,4% van de volle schaal
- sampling-rate: 25 MHz typisch



Figuur 12i8.4-22: Intern blokschema van de MP 7684.

\overline{CE}_1	CE ₂	B ₁ -B ₈	OFW
0	1	Valid	Valid
1	1	TRI-STATE	Valid
X	0	TRI-STATE	TRI-STATE

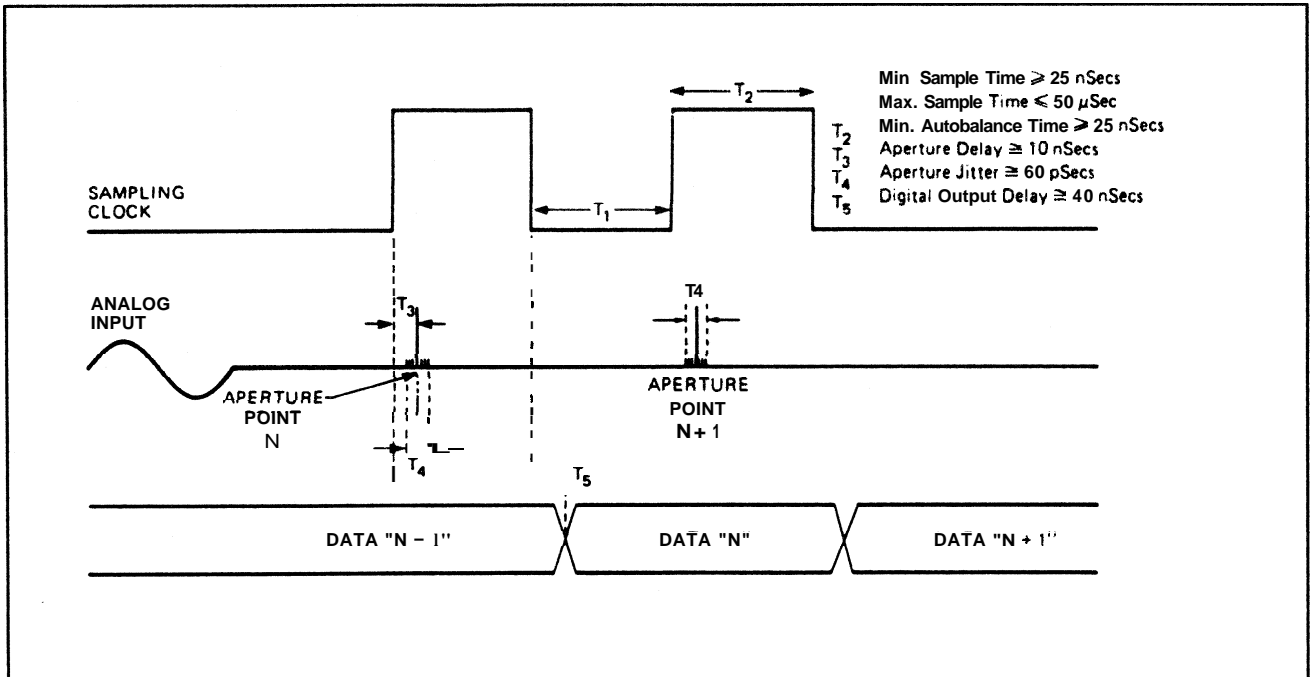
Figuur 12/8.4-23: Waarheids-tabel voor de besturing van de tri-state uitgangen.

Nadere gegevens

- timing: Het timing-diagramma van de schakeling is getekend in figuur 1218.4-24. De schakeling balanceert de comparatoren tijdens de hoge clock-puls en zet de analoge ingang om tijdens de lage clock-syclus.

Deel 12: Analooq naar digitaal en digitaal naar analooq omzetters

8.4 Type-beschrijving resolutie 8 bit en meer



Figuur 12/8.4-24: Timing-diagramma van de MP 7684.

- maximale clock-breedte:
De twee fasen van de clock mogen niet langer dan $25 \mu\text{s}$ duren, dit om de condensatoren van de integratoren niet te ontladen.
- overflow:
Als de ingangsspanning groter wordt dan de positieve referentie gaan de OFW- en alle data-uitgangen naar 'H'.

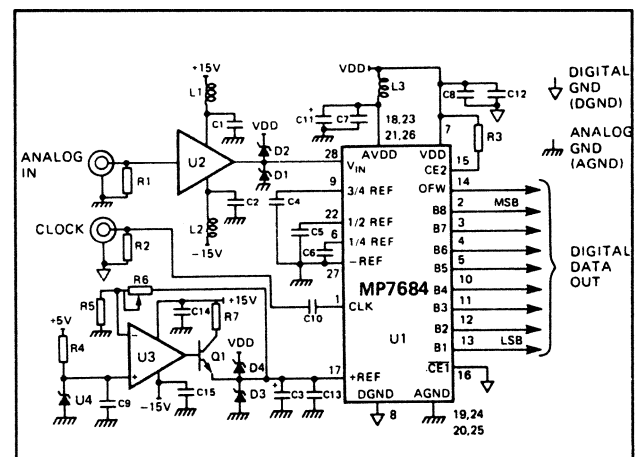
Voorbeeld-schakelingen

- figuur 12/8.4-25:

Basis-schema van de MP 7684 als enkelvoudige 8 bit omzetter. De analoge voeding kan uit de standaard +5 V digitale voeding worden gevoed, maar moet dan worden ontkoppeld met een CL-filtertje L3,C7,C11 van respectievelijk 100 pF, 100 nF en 10 μ F. De clock moet via een scheidings-condensator C10 (10 nF) op de bron worden aangesloten. Als men de drie TAP's niet aansluit op externe referentie-spanningen, moeten deze drie aansluitingen ontkoppeld worden naar de massa met condensatoren van 100 nF.

- figuur 12/8.4-26:

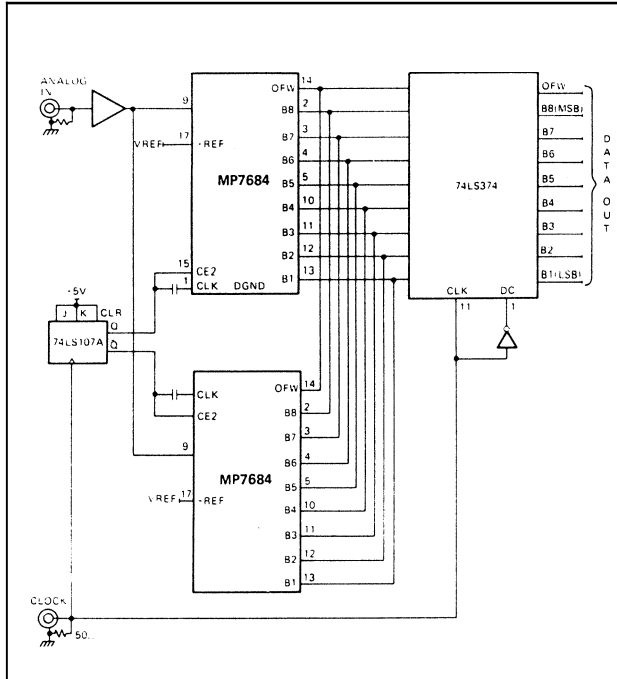
Een omzetter met een resolutie van 8 bit en



Figuur 1W8.4-25: Basis-schema van de MP 7684 met analoge ingangs-buffer, referentie-generator en ontkoppelingen van de voedings-aansluitingen.

een sampling-rate van 40 MHz ontstaat als men twee IC's parallel schakelt. De twee clock-ingangen worden gevoed uit de twee complementaire uitgangen van een flip-flop. De dubbele snelheid ontstaat omdat het ene IC de analoge ingang kan bemonsteren, terwijl het andere IC bezig is met het balanceren van de comparatoren.

8.4 Type-beschrijving resolutie 8 bit en meer



Figuur 1W8.4-26: Door het parallel schakelen van twee identieke schakelingen en het voeden van de clock-ingangen in tegenfase ontstaat een omzetter met een verdubbelde sampling-rate.

PRODUCT NUMBER	TEMPERATURE RANGE	INTEGRAL AND DIFFERENTIAL LINEARITY ERROR	SAMPLE RATE
MP7684 JD	0°C to +70°C	7 Bit ($\pm 0.4\%$)	10 MSPS
MP7684 KD	0°C to +70°C	8 Bit ($\pm 0.2\%$)	10 MSPS
MP7684 LD	0°C to +70°C	7 Bit ($\pm 0.4\%$)	20 MSPS
MP7684 OD	0°C to +70°C	8 Bit ($\pm 0.2\%$)	20 MSPS
MP7684 SD	-55°C to +125°C	7 Bit ($\pm 0.4\%$)	10 MSPS
MP7684 TD	-55°C to +125°C	8 Bit ($\pm 0.2\%$)	10 MSPS
MP7684 UD	-55°C to +125°C	7 Bit ($\pm 0.4\%$)	20 MSPS
MP7684 VD	-55°C to +125°C	8 Bit ($\pm 0.2\%$)	20 MSPS
MP7684 SD/883	-55°C to +125°C	7 Bit ($\pm 0.4\%$)	10 MSPS
MP7684 TD/883	-55°C to +125°C	8 Bit ($\pm 0.2\%$)	10 MSPS
MP7684 UD/883	-55°C to +125°C	7 Bit ($\pm 0.4\%$)	20 MSPS
MP7684 VD/883	-55°C to +125°C	8 Bit ($\pm 0.2\%$)	20 MSPS

Figuur 1W8.4-27: Overzicht van de leverbare uitvoeringen van de MP 7684.

Opmerking

Van dit IC zijn 12 uitvoeringen op de markt, die onderling verschillen in nauwkeurigheid, maximale sampling-rate en temperatuur-bereik. Een overzicht van deze specificaties is gegeven in de tabel van figuur 12/8.4-27.

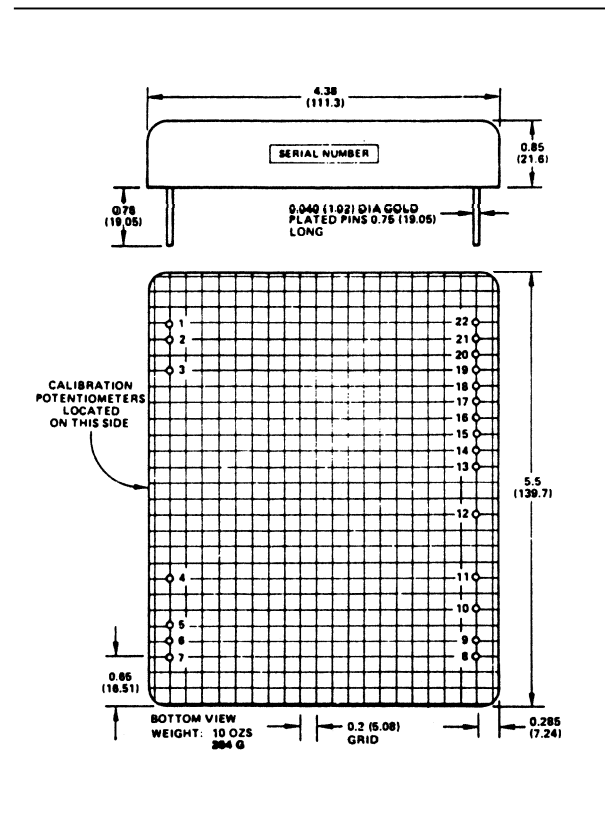
MATV-0820

8 bit, 20 MHz, clocked

Hybride, speciaal ontwikkeld voor het digitaliseren van breedbandige video-signalen in het standaard spanningsbereik van 0 tot +1 V of +/-0,5 V. De schakeling is uitgerust met een interne referentie-bron en wordt volledig gecalibreerd geleverd. De digitale in- en uitgangen zijn TTL-compatible. De hybride moet worden gevoed met +5 V digitaal en +/-15 V analooq.

Technische gegevens

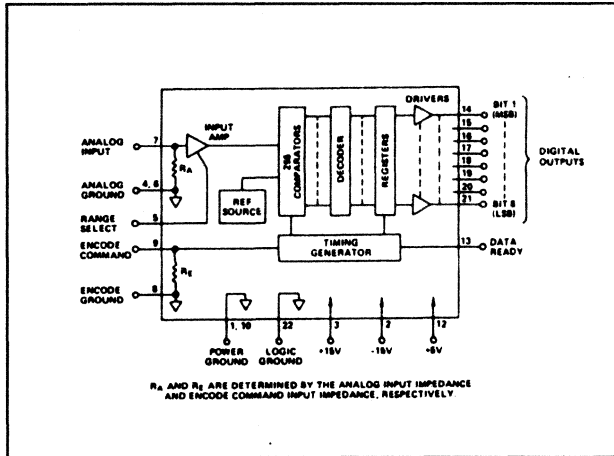
- fabrikant: Analog Devices



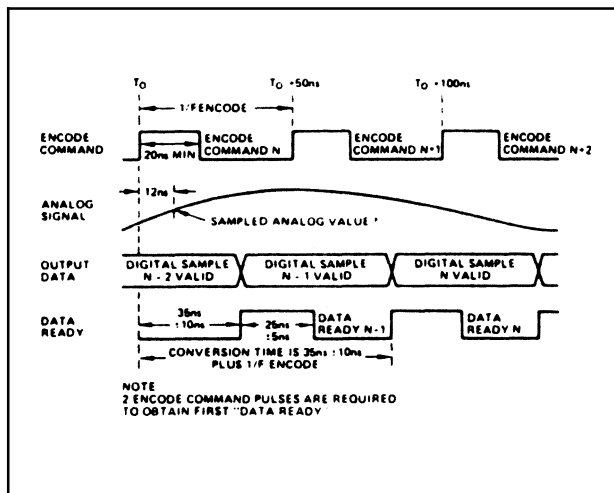
Figuur 12/8.4-28: Behuizing en aansluit-code van de hybride omzetter MATV-0820.

- behuizing: speciaal, zie figuur 12/8.4-28
- intern blokschema: figuur 12/8.4-29

8.4 Type-beschrijving resolutie 8 bit en meer



Figuur 12/8.4-29: Intern blokschema van de MATV-0820.



Figuur 12/8.4-30: Timing-diagramma van de MATV-0820.

- timing-diagramma: figuur 1218.4-30
- voedingsspanning: +5 V digitaal
+/- 15 V analog
- dissipatie: 8 W max.
- referentie-spanning: intern, gecalibreerd
- ingangsspanning:
RANGE SELECT 'C': 0 → +1 V
RANGE SELECT 'H': +/- 0,5 V
- ingangs-weerstand: 75 R
- niet-lineariteit:
+/- 0,2% van de volle schaal
- sampling-rate: 20 MHz typisch

Deel 12: Analog naar digitaal en digitaal naar analog omzetter

8.4 Type-beschrijving resolutie 8 bit en meer

13

Analoge schakelaars

Inhoud

- 1311** Achtergrond-informatie
- 1312** Eenpolige schakelaars
- 1313** Tweepolige schakelaars
- 1314** Vierpolige schakelaars
- 1315** Achtpolige schakelaars
- 1316** Zestienpolige schakelaars
- 1317** Niet 2"-polige schakelaars
- 1318** Matrix-schakelaars(crosspoint)
(basiswerk)
- 1319** Diversen

13/8

Matrix-schakelaars (crosspoint)

Inhoud

13/8.1 Achtergrond-informatie

13/8.2 Type-beschrijving

CD 4741 B	4 HOR → 4 VER + geheugen
MC 142100	zie CD 4741 B
CD 22100	zie CD 4741 B
M 22100	zie CD 4741 B
MC 145100	4 HOR → 4 VER + geheugen + reset
MC 3416	4 HOR → 4 VER balans
RC 4444	zie MC 3416
MCBH 7601	zie MC 3416
MC 14492	2 HOR → 2 VER balans
M 089	2 HOR → 8 VER + geheugen
M 099	2 HOR → 8 VER + geheugen + reset
CD 22101	4 HOR → 4 VER dubbel + geheugen
CD 22102	4 HOR → 4 VER dubbel + geheugen + reset
UM 92100	CD 22100 compatible

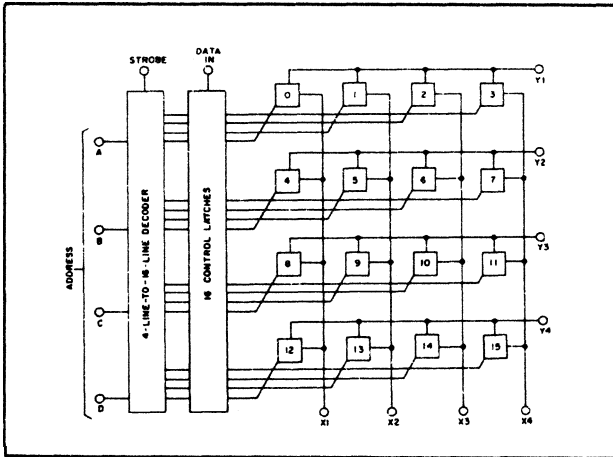
13/8.1

Achtergrond-informatie

Matrix-schakelaars

Matrix-schakelaars, in het engels vaak crosspoint switches genoemd, zijn volgens figuur 13/8.1-1 opgebouwd uit een aantal horizontale lijnen Y en een aantal verticale lijnen X. Op ieder kruispunt tussen een verticale en horizontale lijn is een elektronische schakelaar aangebracht.

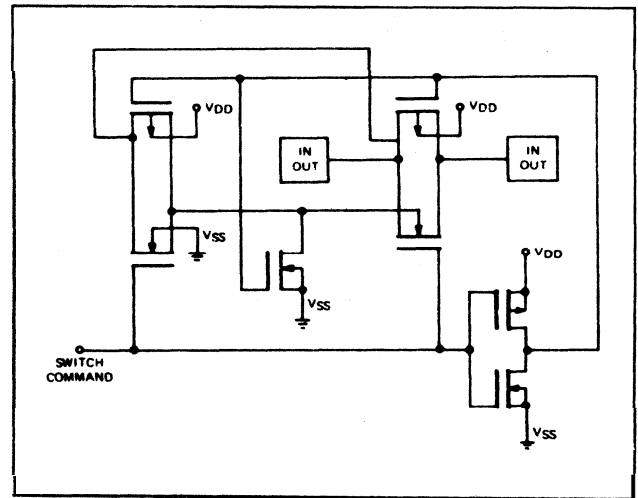
De schakelaars worden gestuurd uit een digitale code, zodat men gelijk welke horizontale met gelijk welke verticale lijn kan doorverbinden door op de data-ingangen een welbepaalde code aan te leggen.



Figuur 13/8.1-1: Basis-schema van een matrix-schakelaar.

In de meeste gevallen zijn de elektronische schakelaars opgebouwd volgens de uit de normale elektronische schakelaars bekende 'transmission gate' techniek. Figuur 13/8.1-2 geeft als voorbeeld de structuur van de schakelaars die in het MC 14492 IC worden toegepast.

De eigenschappen van de transmission gate matrix-schakelaars zijn dan ook volledig te vergelijken met de eigenschappen van de identiek samengestelde enkelvoudige schakelaars of multi-plexers. Deze worden in de algemene inleiding 13/1 besproken.



Figuur 13/8.1-2: Transmission gate in CMOS technologie.

Balans-matrixen

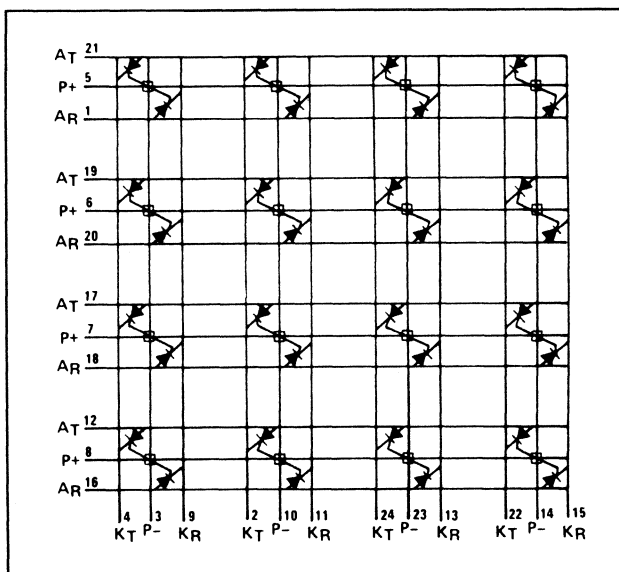
Matrix-schakelaars worden vaak gebruikt in communicatie netwerken, waar meestal met symmetrische verbindingen wordt gewerkt. Bij deze systemen wordt het te schakelen analoge signaal symmetrisch ten opzichte van de massa vervoerd over twee leidingen. De matrixen die dit soort signalen schakelen moeten ook symmetrisch zijn opgebouwd. Sommige IC's maken gebruik van paren van transmission gates, die het symmetrische ingangssignaal naar een van de symmetri-

8.1 Achtergrondinformatie

sche uitgangen van de balans-matrix schakelen.

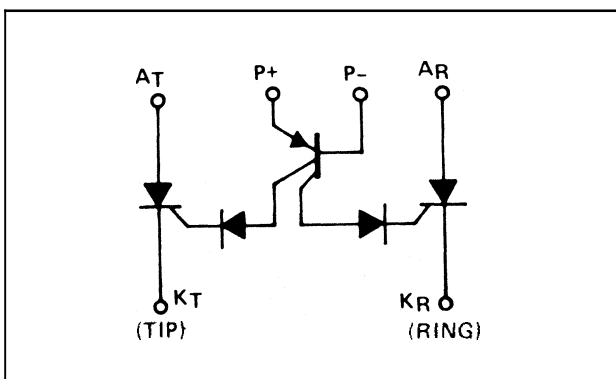
Balans-matrixen met thyristor-schakelaar

Er zijn echter ook balans-matrixen verkrijgbaar, waarbij de symmetrische signalen worden geschakeld door middel van thyristoren, volgens het schema van figuur 13/8.1-3.



Figuur 1318.1-3: Balans matrix met thyristor-schakelaars.

De symmetrische signalen worden horizontaal aangevoerd op de $P+$ en $P-$ leidingen en vertikaal afgevoerd via de K_T en K_R -lijnen. De elektronische schakelaar is opgebouwd volgens het schema van figuur 1318.1-4.

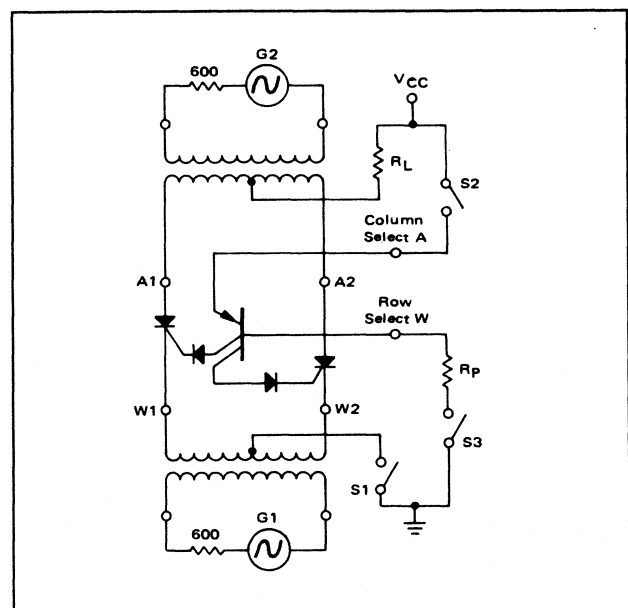


Figuur 1318.1-4: Basis-schemathyristor-schakelaar.

De gates van de schakel-thyristoren worden verbonden met een PNP-transistor met dubbele kollektor-geometrie en het geheel wordt geleidend als men tussen de besturings-klemmen $P+$ en $P-$ een positieve spanning aanbrengt. In de meeste gevallen kan men de emitter- en basis-aansluitingen van de schakelaar rechtstreeks aansturen uit standaard logische schakelingen. De schakelaar sluit bij een 'H' op de emitter en een 'L' op de basis. Men moet echter een weerstand in serie met de basis opnemen om de basis-emitter stroom te beperken en de noodzakelijke voorspanning op te wekken voor het in geleiding sturen van de dioden die in serie staan met de gates.

Basis-schema van een thyristor-balans-schakelaar

De thyristoren die worden gebruikt in de analoge balans-matrixen gehoorzamen aan dezelfde wetten als thyristoren in vermogensregelingen.



Figuur 1318.1-5: Stroomkring van thyristor matrix-schakelaar.

Dit heeft tot gevolg dat men speciale technieken moet toepassen voor het opbouwen van een thyristor-matrix. Figuur 1318.1-5 geeft het

8.1 Achtergrond-informatie

basis-schema van een met thyristor balansmatrix schakelaars opgebouwde verbinding tussen twee symmetrische apparaten G_1 en G_2 .

Thyristoren blijven, na het aanleggen van een gate-puls, alleen in geleiding als de stroom die door het onderdeel vloeit groter is dan de zogenaamde houd-stroom. De verbinding tussen G_1 en G_2 moet dus op dusdanige manier opgebouwd worden, dat er een gelijkstroom door alle in de verbinding aanwezige thyristoren kan vloeien. De meest voor de hand liggende methode is gebruik te maken van balans-transformatoren. Via de weerstand R_L vloeit de houdstroom door de beide secundaire wikkelingen van de bovenste transformator naar de anodes van de thyristoren. Via de beide secundaire wikkelingen van de onderste trafo vloeit de stroom van de katodes af naar de massa als de schakelaar S_1 gesloten is.

De schakelaar wordt gesloten als S_1 , S_2 en S_3 dicht zijn. De transistor gaat geleiden, de

gate's worden gestuurd en de thyristoren ontsteken. Er vloeit een gelijkstroom tussen V_{CC} en de massa en het wisselspanningssignaal zal door de transformator aan de 'zend'-zijde op deze gelijkstroom gesuperponeerd worden en in de trafo aan de 'ontvanger'-zijde een secundair signaal induceren.

Nadat de schakelaar is gesloten **kan** men de A- en W-signalen uitschakelen. De thyristoren blijven immers geleiden vanwege het vloeien van de gelijkstroom die groter is dan de houdstroom. De enige manier om de schakelaar weer te openen is het onderbreken van de gelijkstroomkring, dus door het openen van schakelaar S_1 .

De waarde van R_L is afhankelijk van de **beschikbare voedingsspanning** en de waarde van de houdstroom. Denk er aan dat R_L twee maal de waarde van de houdstroom moet leveren (een maal voor iedere thyristor) en dat de stroom door de thyristoren **gemoduleerd** wordt door het te transporteren **wisselspanningssignaal!**

8.1 Achtergrond informatie

13/8.2

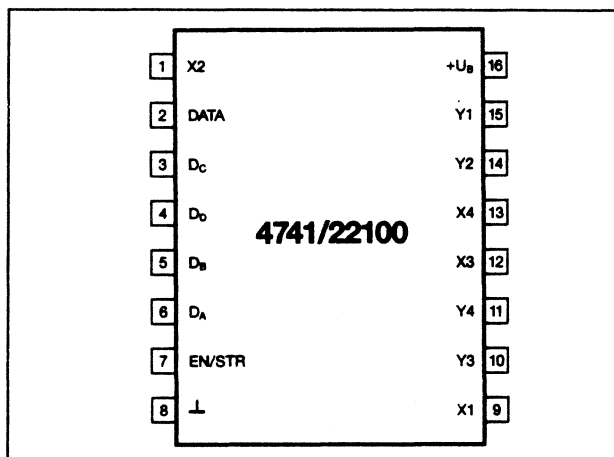
Type-beschrijving

CD 4741 B 4 HOR → 4 VER

Standaard CMOS-schakeling met 16 transmission gates op de snijpunten van vier horizontale met vier verticale lijnen. Gestuurd uit vier-bits code, voorzien van ingebouwde latch met enable-ingang.

Technische gegevens

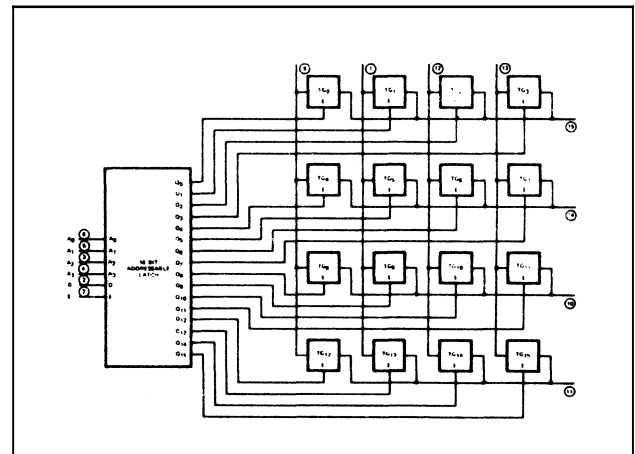
- fabrikant: Fairchild
- behuizing: DIL 16
- aansluitgegevens: figuur 13/8.2-1



Figuur 13/8.2-1: CD 4741 B, MC 142100, CD 22100, M 22100

- intern blokschema: figuur 13/8.2-2
- voedingsspanning: +4,2 tot +18 V
- logische werking:
Adresseer met enable 'L'. Na stabiele adres-gegevens kan men de enable 'H' maken. Geselecteerde schakelaar sluit als de data-ingang 'H' is en opent als de data-ingang 'L' is. Na openen of sluiten

van een schakelaar maakt men de enable weer 'C'. Meerdere schakelaars kunnen achter elkaar geprogrammeerd worden door telkens de adres-gegevens op de adres-ingangen zetten, de enable naar 'H' te schakelen en de data-ingang 'C' of 'H' te maken.



Figuur 13/8.2-2: Intern blokschema.

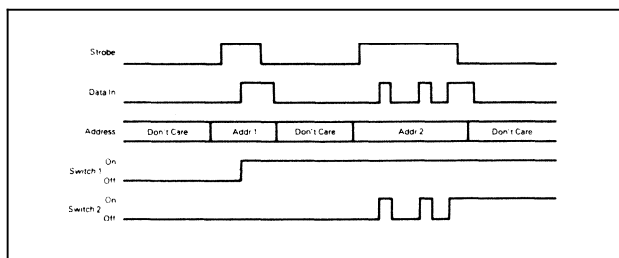
- waarheidstabel: figuur 13/8.2-3.
- logische niveau's: 'L' = $0,25 \cdot U_b \text{ max.}$
'H' = $0,70 \cdot U_b \text{ min.}$
- grafische werking: figuur 13/8.2-4
- analoge ingangsspanningen: U_b top-tot-top
- weerstand 'ON': 300 Ω max.
- spreiding op weerstand 'ON': 30 Ω max.
- lekstroom in 'OFF': 300 nA max.
- 3 dB bandbreedte: 10 MHz min.
- vervorming (1 kHz): 0,5 % max.
- scheiding tussen schakelaars: -80 dB min, bij 1 kHz
- doorspraak controle-sigitaal: 70 mV max.

8.2 Type-beschrijving

- capaciteit in 'OFF': 0,4 pF max.

TRUTH TABLE									
Address				Select	Address				Select
A	B	C	D		A	B	C	D	
0	0	0	0	X1Y1	0	0	0	1	X1Y3
1	0	0	0	X2Y1	1	0	0	1	X2Y3
0	1	0	0	X3Y1	0	1	0	1	X3Y3
1	1	0	0	X4Y1	1	1	0	1	X4Y3
0	0	1	0	X1Y2	0	0	1	1	X1Y4
1	0	1	0	X2Y2	1	0	1	1	X2Y4
0	1	1	0	X3Y2	0	1	1	1	X3Y4
1	1	1	0	X4Y2	1	1	1	1	X4Y4

Figuur 13/8.2-3: Waarheidstabel.



Figuur 13/8.2-4: Puls-diagram.

Dit IC wordt door diverse fabrikanten onder verschillende codes op de markt gebracht:

- Motorola: MC 142100
- RCA: CD 22100
- diversen: M 22100

Deze IC's verschillen onderling slechts op detail-punten. Enig wezenlijk verschil: CD 22100 heeft -3 dB bandbreedte van 40 MHz en max. voedingsspanning van +20 V.

MC 145100

4 HOR → 4 VER + geheugen + reset

Vergelijkbaar met MC 142100, maar met power-on reset (bij aanschakelen van de voedingspanning zijn alle schakelaars geopend), en openen van alle schakelaars in een rij behalve de geadresseerde.

Technische gegevens
Zie CD 4741 B.

MC 3416

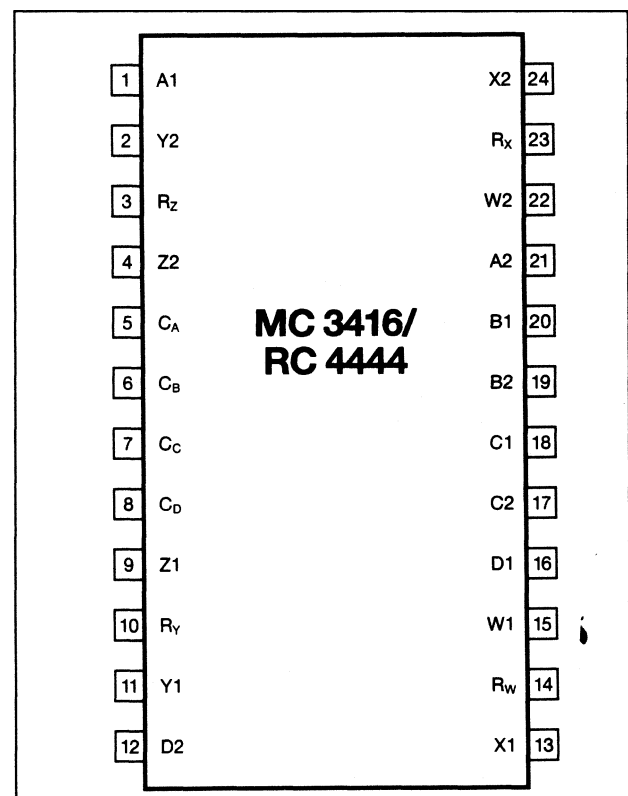
4 HOR → 4 VER balans

Matrix-schakelaar samengesteld uit 16 thyris-

tor-schakelaars en 16 schakelingen voor het sluiten van de schakelaars.

Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-24
- aansluitgegevens: figuur 13/8.2-5



Figuur 13/8.2-5: MC 3416, RC 4444

- intern schema: figuur 13/8.2-6
- max. sperspanning over schakelaars: -30 V
- max. thyristor-stroom: 150 mA continu
- min. houdstroom: 3 mA
- weerstand 'ON': 12 Ω max.
- weerstand 'OFF': 100 M Ω min.
- spanningsval over thyristor: 1,1 V max.
- inschakeltijd: 1,0 μ s max.
- capaciteit in 'OFF': 2,0 pF max.

Dit IC is pen-tot-pen compatible met:

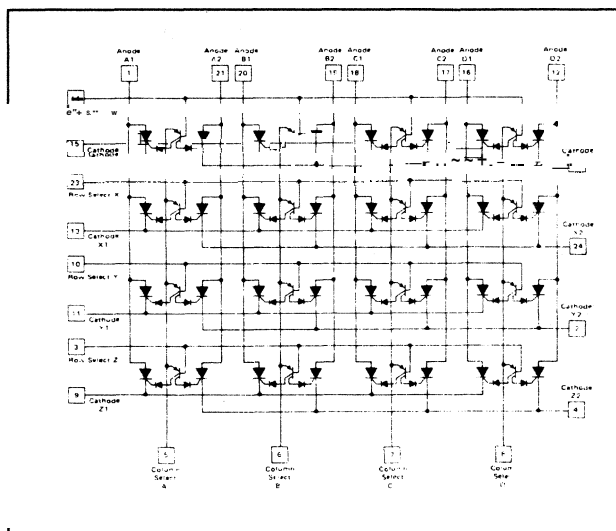
- Raytheon: RC 4444
- Motorola: MCBH 7601

8.2 Type beschrijving

MC 14492

2 HOR → 2 VER balans

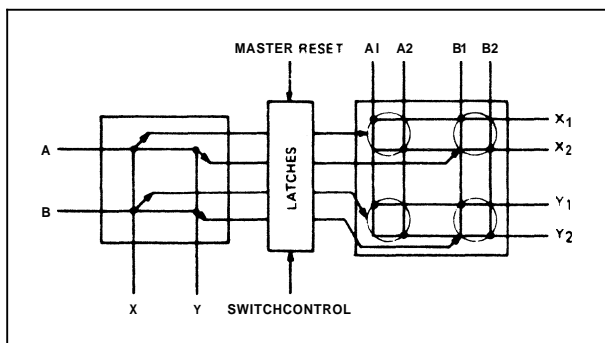
Matrix-schakelaar met twee symmetrische ingangen en twee symmetrische uitgangen die door middel van 2 X 4 transmission gates met elkaar verbonden kunnen worden.



Figuur 13/8.2-6: Intern Schema.

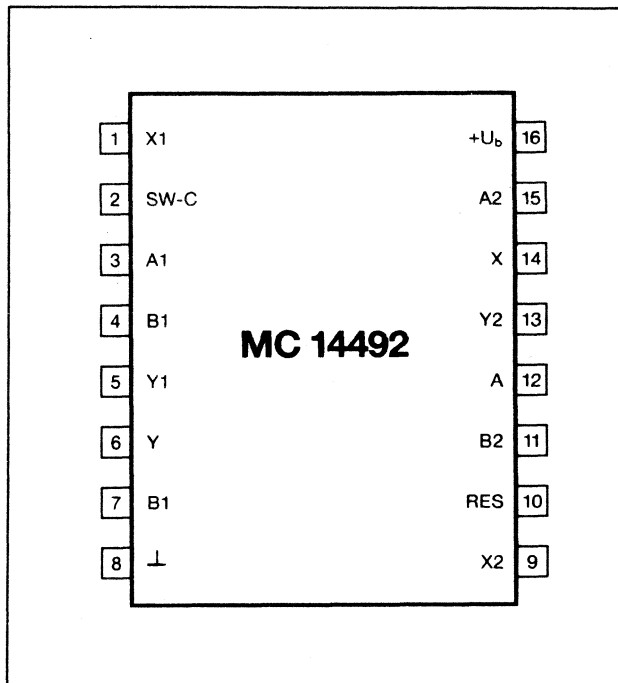
Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-16
- aansluitgegevens: figuur 13/8.2-7
- intern blokschema: figuur 13/8.2-8
- voedingsspanning: +3 tot +18 V
- weerstand 'ON': 40 Ω



Figuur 13/8.2-8: Intern blokschema.

- spreiding op weerstand 'ON': 5 Ω
- scheiding tussen schakelaars: -110 dB bij 3,4 kHz



Figuur 13/8.2-7: MC 14492.

- verzwakking 'OFF': -105 dB bij 3,4 kHz
- logica: standaard CMOS
- reset: 'H' → open schakelaars

M 089

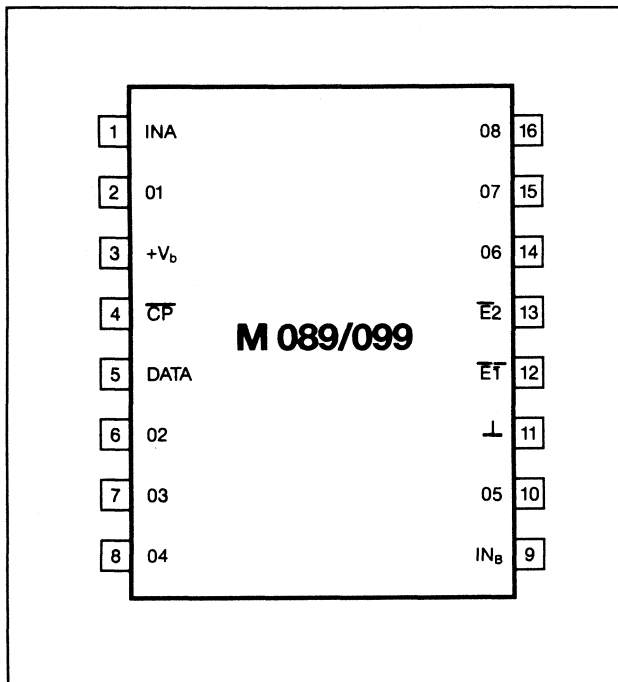
2 HOR → 8 VER + geheugen

Transmission gate matrix-schakelaar, waarbij de informatie over welke van de twee horizontale lijnen met welke van de acht verticale lijnen verbonden moet worden verpakt zit in een vijf-bits breed woord, dat serieel op het ritme van een clock-puls in een schuif-register wordt ingelezen.

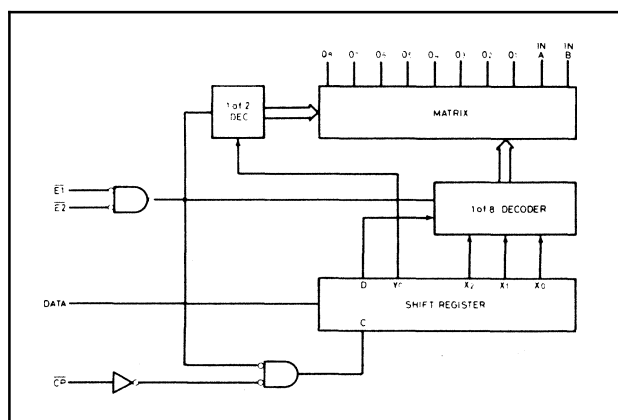
Technische gegevens

- fabrikant: diverse
- behuizing: DIL-16
- aansluitgegevens: figuur 13/8.2-9
- intern blokschema: figuur 13/8.2-10
- max. voedingsspanning: +17 V
- analoge in- en uitgangsspanningen: U_b top-tot-top
- spanning over 'OFF'-schakelaar: 10 V
- weerstand 'ON': 15 R max.
- spreiding op weerstand 'ON': ±2%

8.2 Type-beschrijving



Figuur 1318.2-9: M 089, M 099.



Figuur 1318.2-10: Intern blokschema (M 089).

- logische niveaus: 'C' 0,8 V max.
'H' 4,5 V min.
- verzwakking 'OFF': -95 dB bij 3 kHz
- scheiding tussen schakelaars: -95 dB bij 3 kHz
- max. clock-frequentie: 1 MHz
- logische werking:
Het vijf bits brede woord wordt bij de 'H' naar 'C' overgangen van het clock-sigitaal in het register geschoven, als de twee enable-ingangen 'C' zijn. De drie eerste bits X_0 ,

X_1 en X_2 definiëren een van de acht uitgangen, het vierde bit Y_0 de ingangslijn en het vijfde bit D of de geselecteerde schakelaar gesloten ('H') of geopend ('C') wordt. De ingelezen informatie wordt bij een 'C' naar 'H' flank op een van de enable-ingangen naar de schakelaars doorgegeven.

- waarheidstabel: figuur 1318.2-11

	O_1	O_2	O_3	O_4	O_5	O_6	O_7	O_8
	Y_0	X_2	X_1	X_0				
IN A	1111	1011	1101	1001	1110	1010	1100	1000
IN B	0111	0011	0101	0001	0110	0010	0100	mm

Figuur 1318.2-11: Waarheidstabeladressering.

M 099

2 HOR → 8 VER + geheugen + reset

Vergelijkbaar met de M 089, de vijf-bits data wordt echter voorafgegaan door een RESET-bit. R en D 'C' openen bij een 'C' naar 'H' overgang van een van de enables alle schakelaars. Bij het programmeren van een schakelaar moet R 'H' zijn.

Technische gegevens

Zie M 089

CD 22101

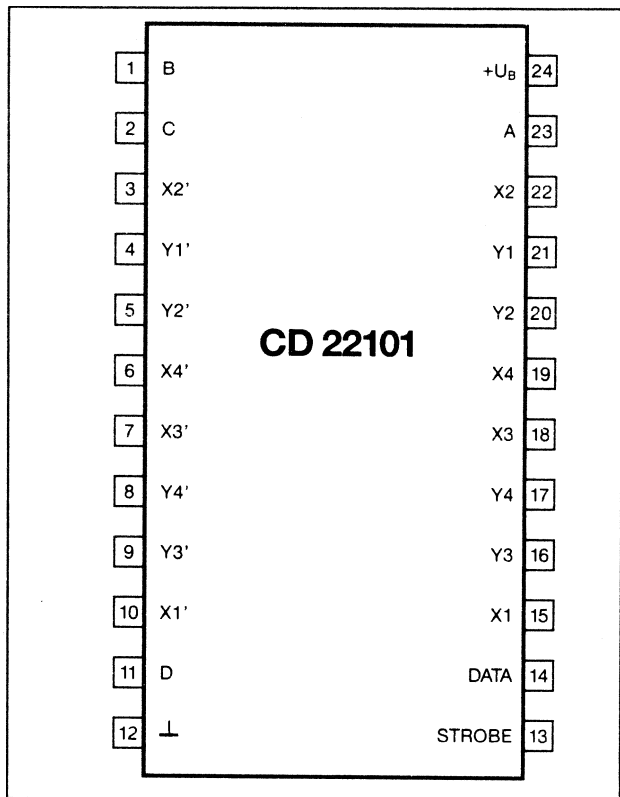
4 HOR → 4 dubbel + geheugen

Dubbele 4 x 4 matrix-schakelaar met transmission gates als elektronische schakelaars en gezamenlijke besturing van de twee matrixen uit vier adres-ingangen met tussengeheugen.

Technische gegevens

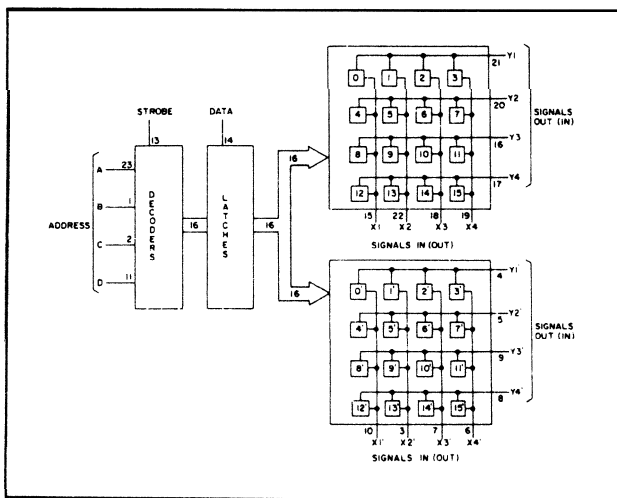
- fabrikant: RCA
- behuizing: DIL-24
- aansluitgegevens: figuur 13/8.2-12
- voedingsspanning: +3 tot +18 V
- analoge in- en uitgangsspanningen: U_b top tot-top
- weerstand 'ON': 75 Ω
- spreiding op weerstand 'ON': 5 Ω
- lekstroom in 'OFF': 100 pA max.
- vervorming (1 kHz): 0,4 %
- scheiding tussen schakelaars: -95 dB

8.2 Type beschrijving



Figuur 13/8.2-12: CD 22101.

- intern blokschema: figuur 13/8.2-13
- -3 dB bandbreedte: 10 MHz
- logische niveaus: standaard CMOS
- logische werking:
Adresseer de schakelaar met STROBE 'C'.



Figuur 13/8.2-13: Intern blokschema.

Stuur schakelaar open of dicht door 'C of 'H' op de DATA en STROBE 'H'. Maak STROBE weer 'C'. Diverse schakelaars kunnen onafhankelijk van elkaar een na een geprogrammeerd worden.

- waarheidstabel: figuur 13/8.2-14

Address				Select	Address				Select
A	B	C	D		A	B	C	D	
0	0	0	0	X1Y1 & X1'Y1'	0	0	0	1	X1Y3 & X1'Y3'
1	0	0	0	X2Y1 & X2'Y1'	1	0	0	1	X2Y3 & X2'Y3'
0	1	0	0	X3Y1 & X3'Y1'	0	1	0	1	X3Y3 & X3'Y3'
1	1	0	0	X4Y1 & X4'Y1'	1	1	0	1	X4Y3 & X4'Y3'
0	0	1	0	X1Y2 & X1'Y2'	0	0	1	1	X1Y4 & X1'Y4'
1	0	1	0	X2Y2 & X2'Y2'	1	0	1	1	X2Y4 & X2'Y4'
0	1	1	0	X3Y2 & X3'Y2'	0	1	1	1	X3Y4 & X3'Y4'
1	1	1	0	X4Y2 & X4'Y2'	1	1	1	1	X4Y4 & X4'Y4'

Figuur 13/8.2-14: Waarheidstabel adressering.

CD 22102

4 HOR → 4 VER dubbel + geheugen + reset

Vergelijkbaar met CD 22101 met als enig verschil dat de DATA en de STROBE vervangen zijn door twee controle-ingangen K_a en K_b, die het mogelijk maken alle schakelaars gelijktijdig te resetten.

Technische gegevens

- fabrikant: RCA
- behuizing: DIL-24
- aansluitgegevens: figuur 13/8.2-15
- waarheidstabel besturing: figuur 13/8.2-16

Function	Address				K _a	K _b	Select
	A	B	C	D			
Switch On	1	1	1	1	1	0	15 (X4Y4) & 15' (X4'Y4')
Switch Off	1	1	1	1	0	1	15 (X4Y4) & 15' (X4'Y4')
All Switches Off	X	X	X	X	1	1	All
No Change	X	X	X	X	0	0	X X X X

Figuur 13/8.2-16: Waarheidstabel besturing.

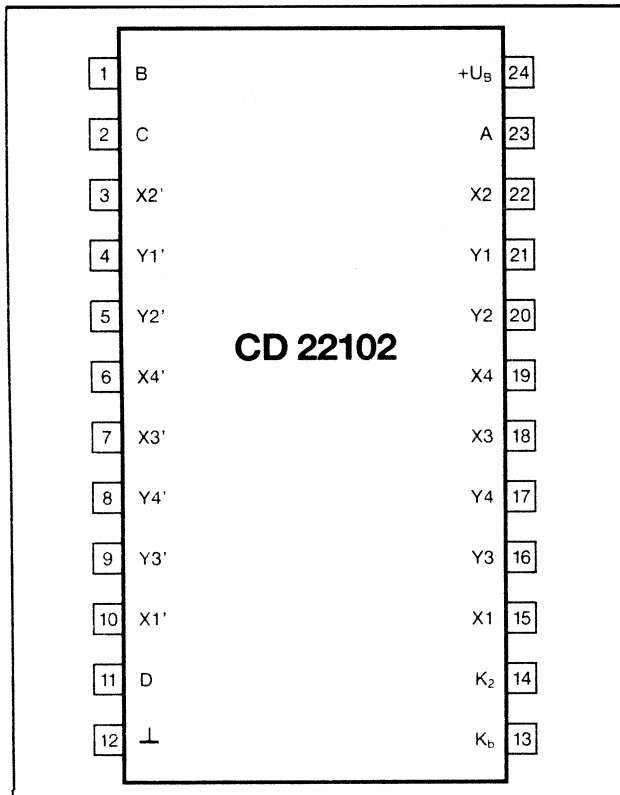
Voor de overige gegevens wordt verwezen naar de CD 22101.

UM 92100

CD 22100 compatible

United Microelectronics Corporation versie van de CD 22100. Zie aldaar.

8.2 Type-beschrijving



Figuur 1318.2-15: CD 22102.

14

Schakelingen voor audio toepassingen

Inhoud

- 1411 LF voorversterkers
(aanvulling1 + 2)
- 1412 Geluids-processoren
- 1413 Companders
- 1414 Analoge vertragingslijnen
(basis-werk)
- 1415 Filters
- 1416 Eindversterkers
- 14/7 IC's voor digitale geluidsverwerking
- 1418 Diversen
(aanvulling3)

14/1

LF voorversterkers

Inhoud

1411.1 Type-beschrijving bron-omschakelaars

(aanvulling 1)

TDA 1029	stereo, vier bron-ingangen
LM 1037	stereo, vier bron-ingangen
LM 1038	stereo, vier bron-ingangen
TDA 1028	dubbele omschakelaar, 2 x 2 standen

1411.2 Type-beschrijving lineaire voorversterkers

(aanvulling 1)

LM 381	stereo, lage ruis
LM 381 A	zie LM 381
LM 382	stereo, lage ruis, ingebouwdeterugkoppeling
LM 387	stereo, lage ruis
LM 387A	zie LM 387
LM 833	stereo, voorversterker
LM 833A	zie LM 833
LM 1303	stereo, voorversterker
LM 1897	stereo, koppen-versterker
NE 542	vergelijkbaar met LM 387
TDA 2320 A	stereo voorversterker
CA 3048	quad voorversterker
CA 3052	vergelijkbaar met CA 3048

1411.3 Type-beschrijvingelelektronische potentiometers

(aanvulling 2)

TDA 1074 A	stereo tandem-potentiometer
TDA 1074	verouderde uitvoering van TDA 1074
MC 3340 P	mono potentiometer
MFC6040	verouderde uitvoering van MC 3340 P
MC 3341	breedbandigepotentiometer

1411.4 Type-beschrijving volume-, balans-, toon- en stereo-regelaars*(aanvulling 2)*

TCA 730 A	stereo volume en balans
TCA 740 A	stereo toon
LM 1035	stereo volume, balans, toon
LM 1036	stereo volume, balans, toon
LM 1040	stereo volume, balans, toon
TCA 5500	stereo volume, balans, toon
TCA 5550	stereo volume, balans, toon
TDA 1524 A	stereo volume en toon
TDA 3810	stereo, pseude-stereo, 'spatial'-effect

1411.5 Type-beschrijving bandrecorder IC's*(aanvulling 2)*

LM 1818	audiotape-systeem
LM 1837	voorversterker/omschakelaar kop-systeem

14/1.1

Type-beschrijving bron-omschakelaars

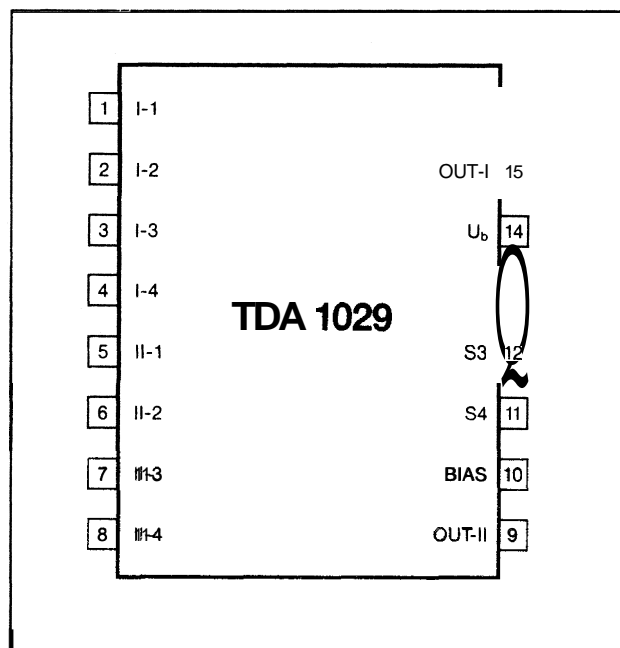
TDA 1029

stereo, vier bron-ingangen

Dubbele operationele versterkers, intern geschakeld als impedantie-omvormers, met ieder vier elektronisch schakelbare ingangen. Selectie door middel van vierpolige omschakelaar naar massa.

Technische gegevens

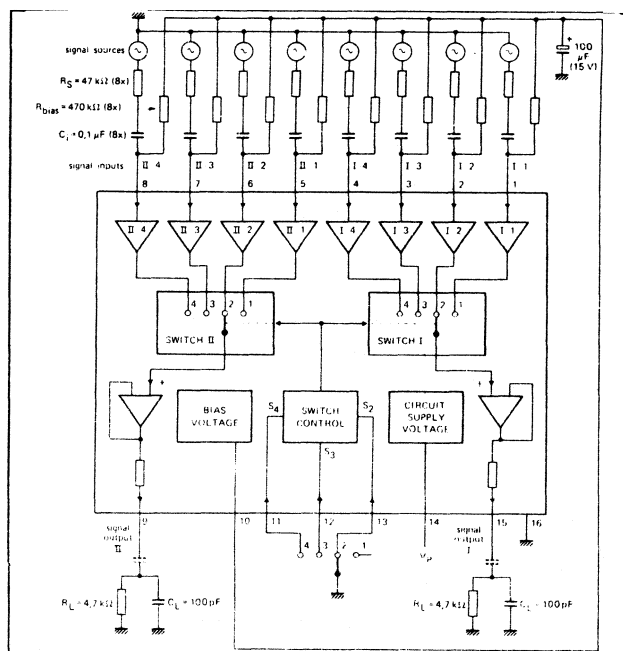
- fabrikant: Philips
- behuizing: DIL-16
- aansluitgegevens: figuur 1411.1-1



Figuur 14/1.1-1: TDA 1029.

- interne blokschema: figuur 14/1.1-2

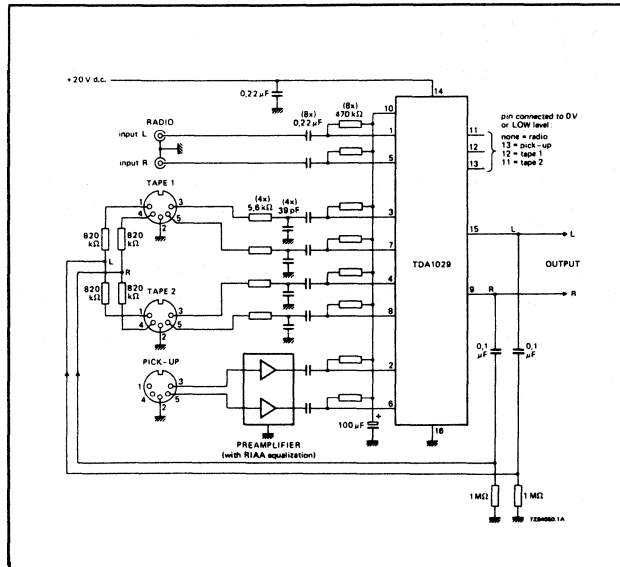
- voedingsspanning: 6 tot 23 V
Onderstaande specificaties gelden voor $U_b = 20V$
- voedingsstroom: 3,5 mA
- bias-spanning (pen 10): 10,2 á 11,8 V
- bias-impedantie: 8,2 k Ω
- signaal-ingangen
 - max. ingangsspanning: U_b
- ingangsstroom: < 950 nA
 - capaciteit tussen ingangen: 0,5 pF
 - overspraak: 100 dB
 - equivalente ingangs-ruis: 3,5 μV_{RMS}
- versterker
 - spannings-versterking: 0 dB
 - stroom-versterking: 100.000



Figuur 14/1.1-2: Intern blokschema TDA 1029.

1.1 Type-beschrijving bron-omschakelaars

- uitgangen
 - uitgangs-impedantie: 400Ω
 - max. stroom: 5 mA
 - frequentie-beroeik (1 V_{ptp}): 1,3 MHz
 - slew-rate: 2 V/μs
- controle-ingangen
 - 'H': > 3,3 V
 - 'L': < 2,1 V
- algemene gegevens
 - overspraai. links/rechts: 90 dB
 - doorlaatband 0,1 dB: 20 Hz - 20 kHz
 - harmonische vervorming (5 V, 20 kHz): 0,03%
 - max. uitgangsspanning (d = 0,1%): 5,3 VRMS
 - waarheids-tabel: figuur 14/1.1-3



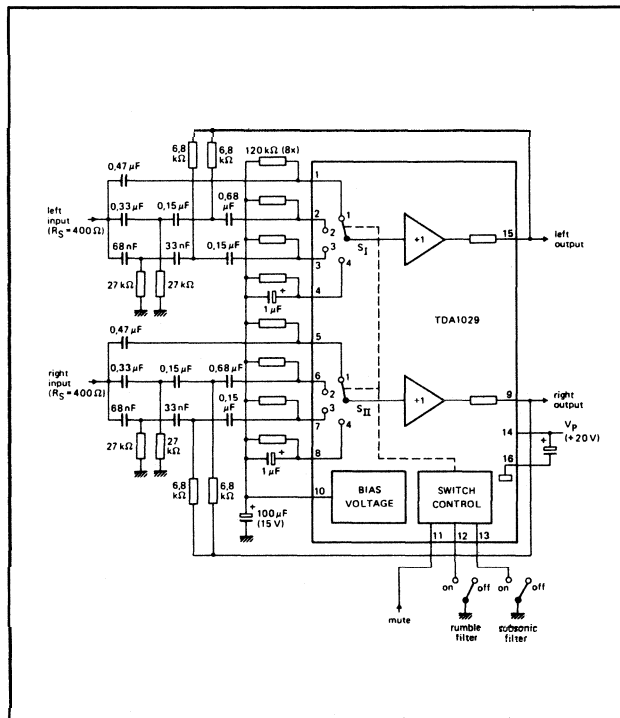
Figuur 1411.1-4: Basis-schema van een elektronische bron-schakelaar voor audio-versterkers.

switched-on inputs	interconnected pins	control voltages		
		V11-16	V12-16	V13-16
1-1, 11-1	1-15, 5-9	H	H	H
1-2, 11-2	2-15, 6-9	H	H	L
1-3, 11-3	3-15, 7-9	H	L	H
1-4, 11-4	4-15, 8-9	L	H	H
1-4, 11-4	4-15, 8-9	L	L	H
1-4, 11-4	4-15, 8-9	L	H	L
1-4, 11-4	4-15, 8-9	L	L	L
1-3, 11-3	3-15, 7-9	H	L	L

Figuur 1411.1-3: Waarheids-tabel van de TDA 1029.

Voorbeeld-schakelingen

- figuur 14/1.1-4: Standaard-schema van een versterker ingangs-kring met selectie tussen tape 1, tape 2, tuner en platendraaier.
- figuur 14/1.1-5: TDA 1029 als derde orde actief hoogdoorlaat-filter met Butterworth karakteristiek en met selectie voor mute, rumble, subsonic en lineaire weergave.



Figuur 1411.1-5: Derde orde filter voor doorlaatband-manipulatie.

LM 1037

stereo, vier bron-ingangen

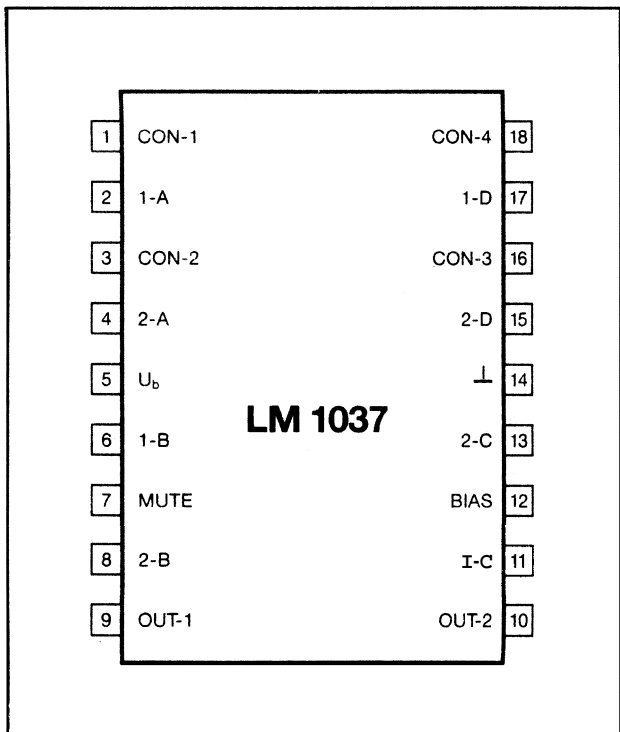
Stereo omschakelaar met TTL-compatibele selectie-ingangen en een speciale mute-ingang, waardoor het mogelijk wordt verschillende IC's te combineren.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-18

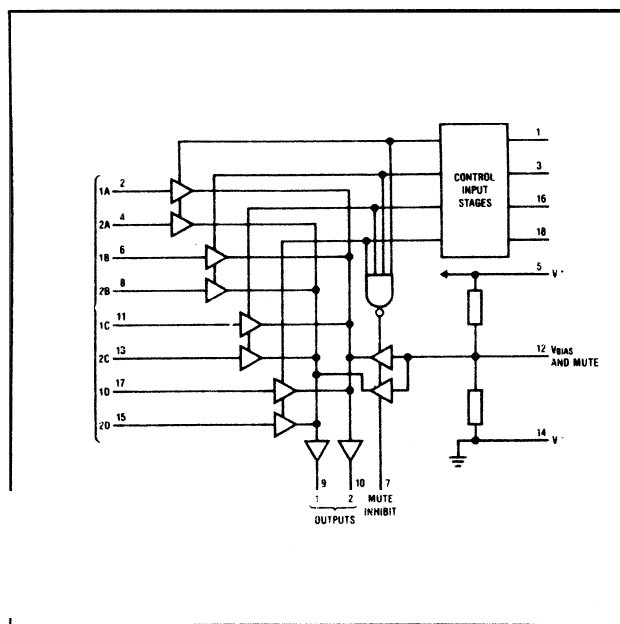
1.1 Type-beschrijving bron-omschakelaars

- aansluitgegevens: figuur 1411.1-6



Figuur 14/1.1-6: LM 1037.

- intern blokschema: figuur 1411.1-7



Figuur 14/1.1-7: Intern blokschema LM 1037.

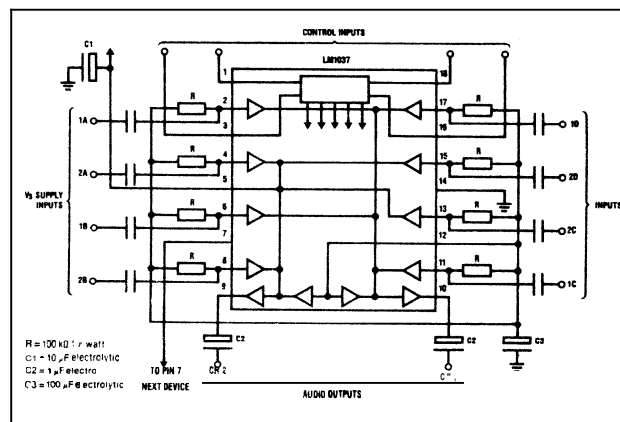
- voedingsspanning: 5 tot 28 V
- voedingsstroom: 8,5 mA
- spannings-versterking: -0,5 á +0,5 dB
- ingangsspanning: 3,0 V RMS
- harmonische vervorming (1 V RMS, 1 kHz): 0,1%
- overspraak: 95 dB
- uitgang in mute-mode: -90 dB
- uitgangs-ruis: 15 µV
- 'C'-controle-sigitaal: < 0,8 V
- 'H'-controle-sigitaal: 2,0 V < < 50 V
- waarheidstabel: figuur 1411.1-8

UP Channel Pin No.	Inputs Switched to Output Pins								Mute Control Pin No.
	1A	2A	1B	2B	1C	2C	1D	2D	
1	V _L	V _L	V _L	V _L	V _H	V _H	V _L	V _L	V _L
3	V _L	V _L	V _L	V _L	V _L	V _L	V _H	V _H	V _L
16	V _H	V _H	V _L	V _L	V _L	V _L	V _L	V _L	V _L
18	V _L	V _L	V _H	V _H	V _L	V _L	V _L	V _L	V _L
Output Pin	10	9	10	9	10	9	10	9	9 and 10
Output	O/P1	O/P2	O/P1	O/P2	O/P1	O/P2	O/P1	O/P2	

Figuur 14/1.1-8: Waarheids-tabel LM 1037.

Voorbeeld-schakeling

Figuur 1411.1-9 geeft het basisschema van de LM 1037 als viervoudige stereo bron-selector.



Figuur 14/1.1-9: Basis-schema LM 1037.

LM 1038

stereo, vier bron-ingangen

Stereo omschakelaar, bestuurd uit twee binaire controle-ingangen met latches waarin de selectie-informatie wordt opgeslagen.

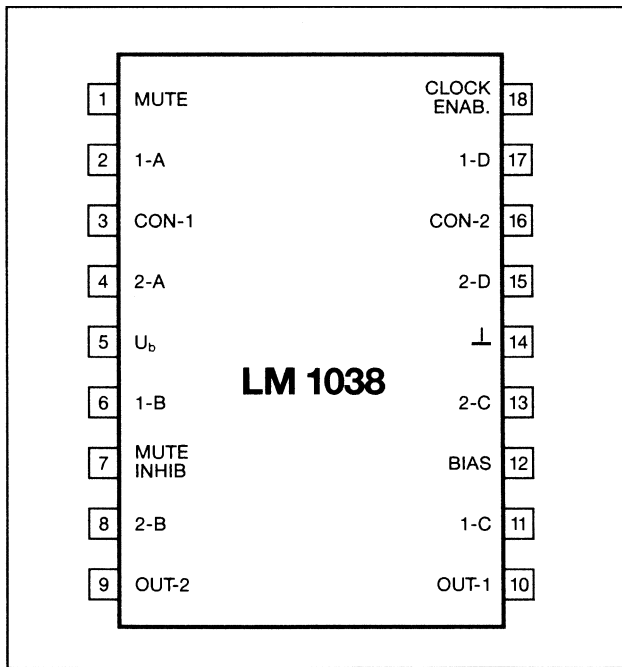
1.1 Type-beschrijving bron-omschakelaars

De schakeling heeft een mute en een mute-inhibit ingang en een interne bias-voorziening voor het instellen van de schakeltrappen.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-18
- aansluitgegevens: figuur 14/1.1-10

- voedingsspanning: 5 tot 28 V
- voedingsstroom: 20 mA
- spannings-versterking: -0,5 a +0,5 db
- ingangsspanning: 3,0 V RMS
- harmonische vervorming: 0,1%
- overspraak: 95 dB
- uitgang in mute-mode: -95 dB
- uitgangsruis: 15 μ V
- 'L'-controle-sigitaal: < 0,8 V
- 'H'-controle-sigitaal: 2,0V < < 50 V
- waarheidstabel: figuur 14/1.1-12



Figuur 1411.1-10: LM 1038.

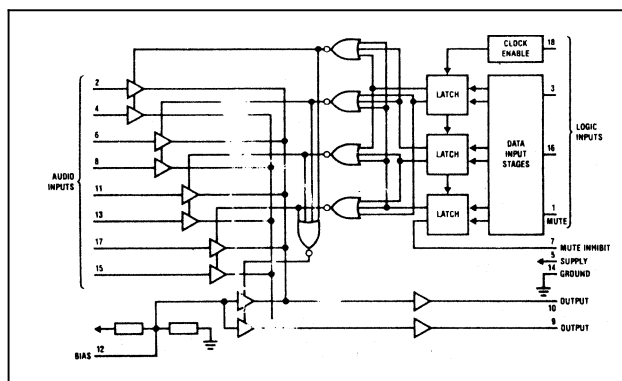
Logic Inputs		Mute	Stereo Channel Selected	
Pin 3	Pin 16	Pin 1	9 (Pin)	10 (Pin)
V _L	V _L	V _L	2D (15)	1D (17)
V _L	V _H	V _L	2A (4)	1A (2)
V _H	V _L	V _L	2B (8)	1B (6)
V _H	V _H	V _L	2C (13)	1C (11)
X	X	1	Mute — DC Output Bias Only	

Figuur 1411.1-12: Waarheidstabel LM 1038.

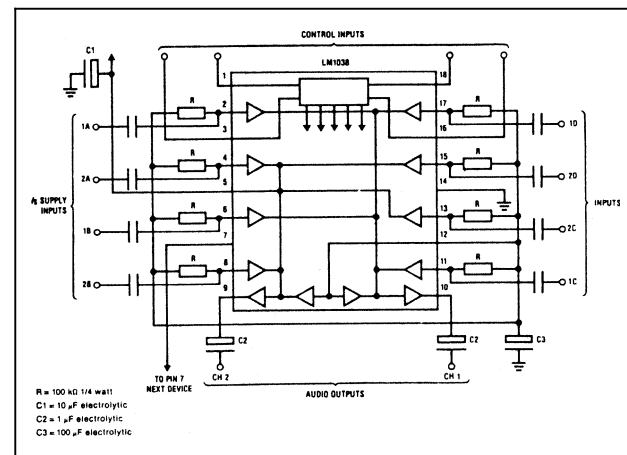
Voorbeeld-schakeling

Figuur 14/1.1-13 geeft het standaard-schema van de LM 1038 als elektronische bron-schakelaar met vier stereo-ingangen. De mute-inhibit uitgang wordt gebruikt als men een bron-schakelaar met meer dan vier ingangen wil samenstellen met twee IC's.

- intern blokschema: figuur 14/1.1-11



Figuur 1411.1-11: Intern blokschema LM 1038.



Figuur 1411.1-13: Standaard-schema LM 1038.

1.1 Type-beschrijvingbron-omschakelaars

TDA 1028**dubbele omschakelaar, 2 x 2 standen**

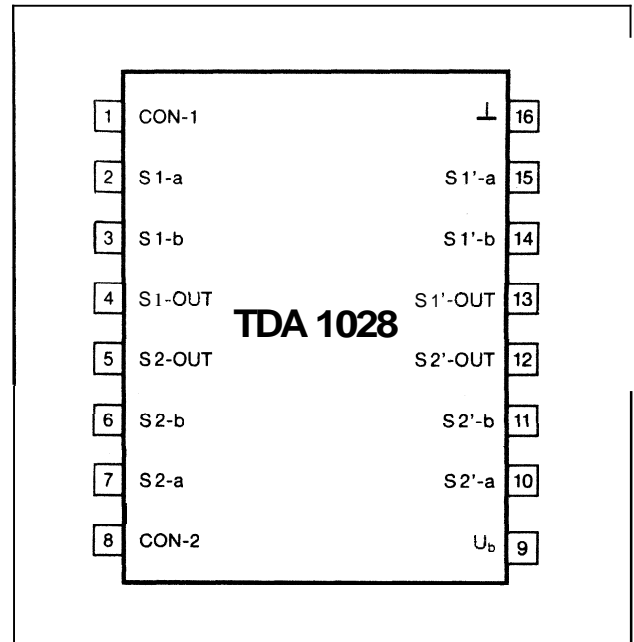
Elektronische omschakelaar, opgebouwd uit vier omschakelaars die twee aan twee gestuurd worden door een stuursignaal.

Het IC heeft geen ingebouwde BIAS-voorziening, zodat de ingangen van de schakelaars via een externe bias-schakeling op de helft van de voedingsspanning moeten worden ingesteld.

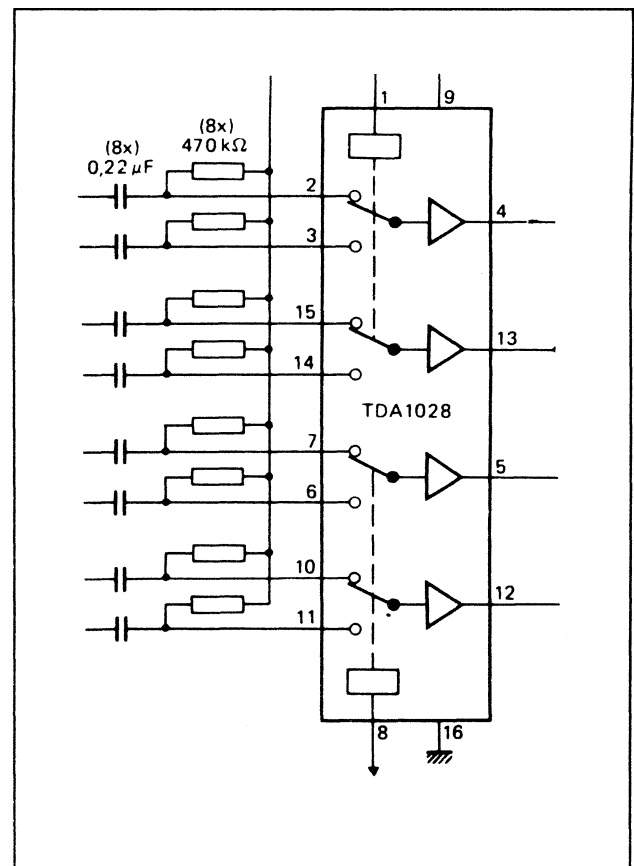
Technische gegevens

- fabrikant: Philips
- behuizing: DIL-16
- aansluitgegevens: figuur 1411.1-14
- intern blokschema: figuur 1411.1-15
- logica: besturing 'H': a-contacten verbonden met uitgang
besturing 'C': b-contacten verbonden met uitgang

Nadere gegevens ontbreken.



Figuur 14/1.1-14: TDA



Figuur 14/1.1-15: Intern blokschema TDA 1028.

1.1 Type-beschrijving bron-omschakelaars

14/1.2

Type-beschrijving lineaire voorversterkers

LM 381

stereo, lage ruis

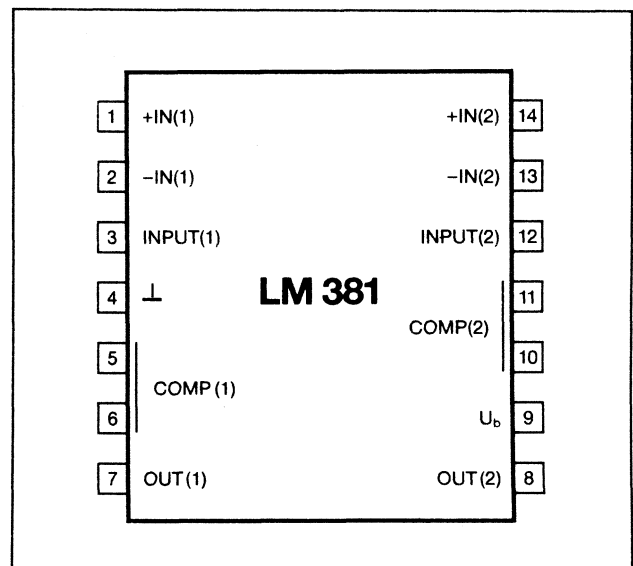
Stereo voorversterker ontwikkeld voor het versterken van zeer lageingangsspanningen in toepassingen waar hoge eisen aan de ruis-vrijheid worden gesteld. Iedere versterker kan zowel als verschil-versterker (ingangen +IN en -IN) als versterker met enkele ingang (INPUT) gebruikt worden. De laatstgenoemde ingang werkt inverterend naar de uitgang toe.

De versterker is intern gecompenseerd door middel van een kleine condensator, externe compensatie is echter ook mogelijk.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-14
- aansluitgegevens: figuur 14/1.2-1
- voedingsspanning: 9 tot 40 V
- voedingsstroom: 10 mA
- ingangsimpedantie+ ingang: 100 k Ω
- ingangsimpedantie- ingang: 200 k Ω
- uitgangsimpedantie: 150 Ω
- max. uitgangsstroom: 8 mA source
2 mA sink
- max. ingangsspanning: 300 mV RMS
- max. uitgangsspanning: $U_b - 2V$
- spanningsversterking: 160.000 verschil-
ingang
320.000 enkele in-
gang
- unity gain bandbreedte: 15 MHz
- power bandbreedte: 75 kHz
- harmonische vervorming: 0,1%
- overspraak: 60 dB

- ingangs-ruis: 1,0 μV



Figuur 14/1.2-1: LM 381.

Voorbeeld-schakelingen

- figuur 14/1.2-2:

Standaard schema van een lineaire versterker met een spanningsversterking van 10 en een vervorming van 0,05% voor een uitgangsspanning van 3 V RMS.

- figuur 14/1.2-3:

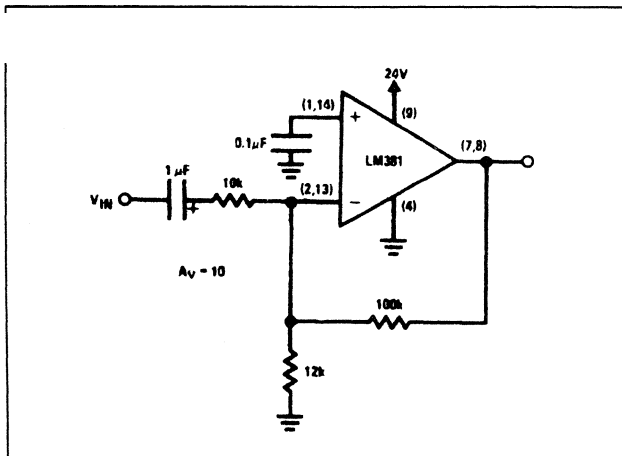
Voorversterker voor magneto-dynamische element met RIAA-compensatie.

- figuur 14/1.2-4:

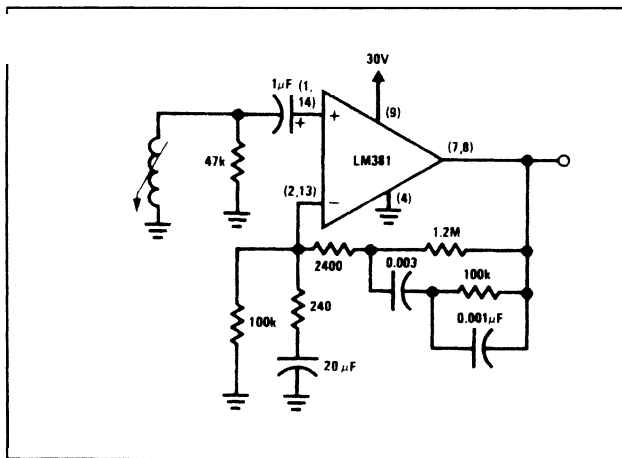
Voorversterker voor weergave-kop van cassette recorder.

Van dit IC is een LM 381 Aversie in de handel,

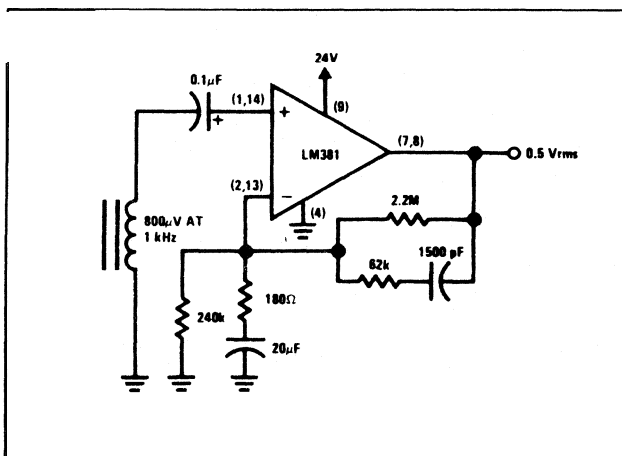
1.2 Type-beschrijving lineaire voorversterkers



Figuur 1411.2-2: Lineaire versterker.



Figuur 1.2-3: RIAA-voorversterker.



Figuur 1.2-4: NAB-voorversterker.

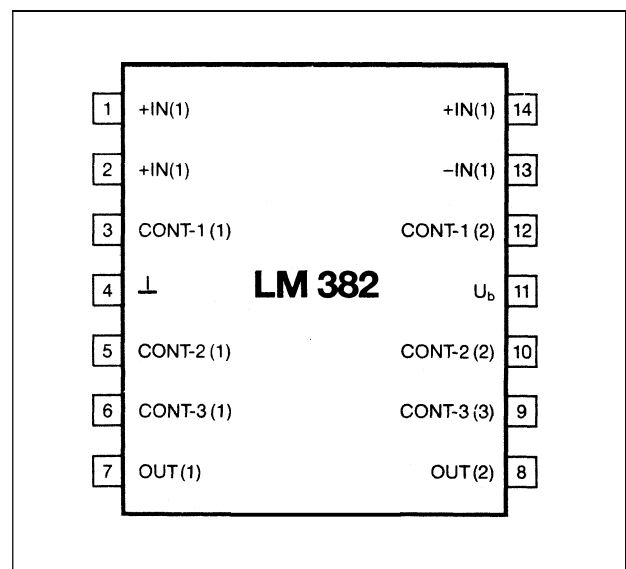
met als enig verschil een gegarandeerde ingangsruis van minder dan $0,7 \mu V$.

LM 382
stereo, lage ruis, ingebouwde terugkoppeling

Stereo differentiële voorversterker met zeer lage ruis. In het IC is tussen de uitgang en de inverterende ingang een uit vijf weerstanden samengesteld terugkoppel-netwerk opgenomen, waarvan drie knopen extern beschikbaar zijn (CONT-1 tot en met CONT-3). Op deze manier kan men in de meeste gevallen een aantal externe componenten besparen.

Technische gegevens

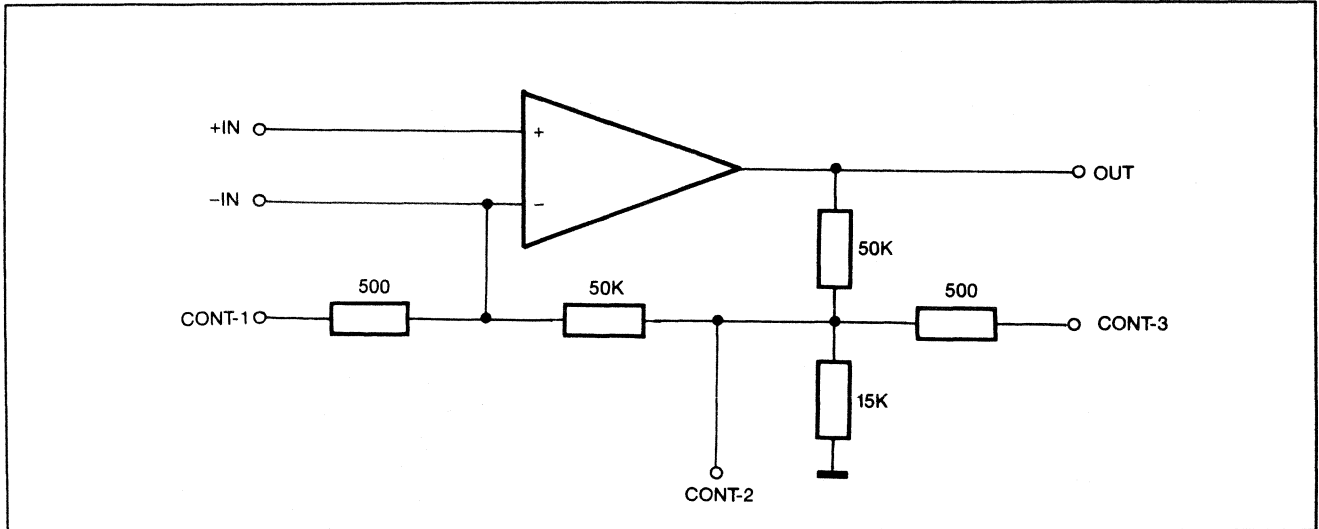
- fabrikant: National Semiconductor
- behuizing: DIL-14
- aansluitgegevens: figuur 14/1.2-5



Figuur 14/1.2-5: LM 382.

- terugkoppel-netwerk: figuur 14/1.2-6
- voedingsspanning: 9 tot 40 V
- voedingsstroom: 16 mA
- ingangsimpedantie+ ingang: $100 k\Omega$
- ingangsimpedantie- ingang: $200 k\Omega$
- uitgangsimpedantie: 150Ω

1.2 Type-beschrijving lineaire voorversterkers

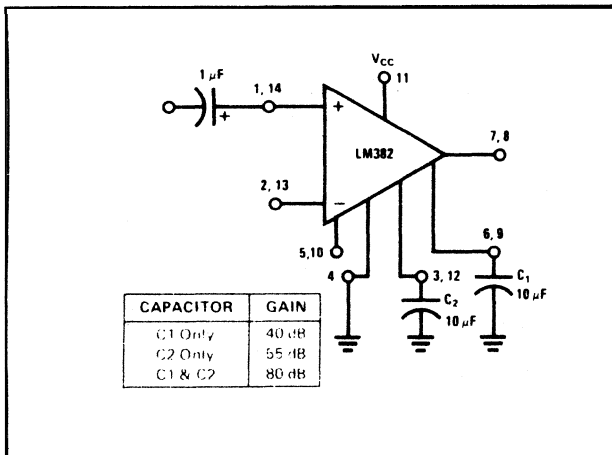


Figuur 14/1.2-6: Intern terugkoppel-netwerk van de LM 382 voor het instellen van de versterking.

- max. uitgangsstroom: 8 mA source
2 mA sink
- max. ingangsspanning: 300 mV RMS
- max. uitgangsspanning: 12 V ptp
- spanningsversterking: 100.000
- unity gain bandbreedte: 15 MHz
- power bandbreedte: 75 kHz
- harmonische vervorming: 0,3%
- overspraak: 60 dB
- ingangs-ruis: 1,2 μ V

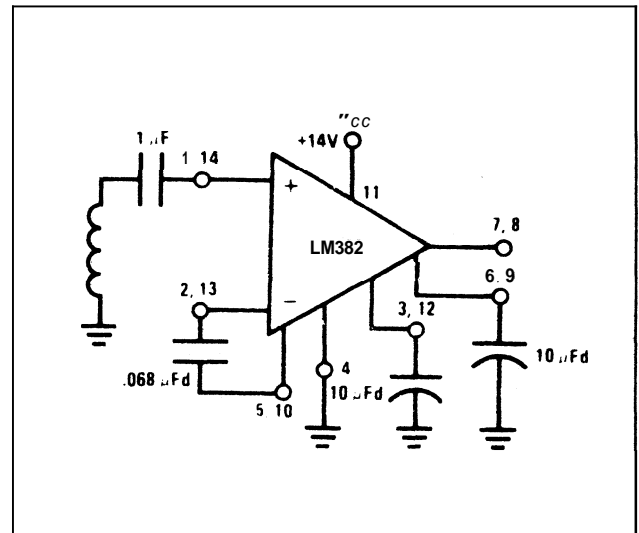
Voorbeeld-schakelingen

- figuur 14/1.2-7:



Figuur 14/1.2-7: Lineaire versterker.

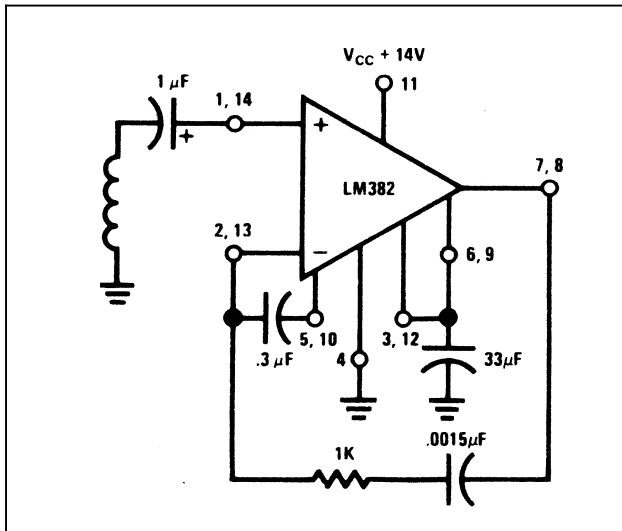
Lineaire versterker met door de CONT-ingangen bepaalde versterkings-factor. De versterking wordt ingesteld door bepaalde CONT-ingangen door middel van een condensator naar de massa te ontkoppelen.



Figuur 14/1.2-8: NAB-voorversterker.

- figuur 14/1.2-8: Voorversterker voor recorder-weergavekop. Correctie volgens NAB.
- figuur 14/1.2-9: Magneto-dynamische voorversterker met RIAA-correctie.

12 Type-beschrijving lineaire voorversterkers



Figuur 1411.2-9: RIAA-voorversterker.

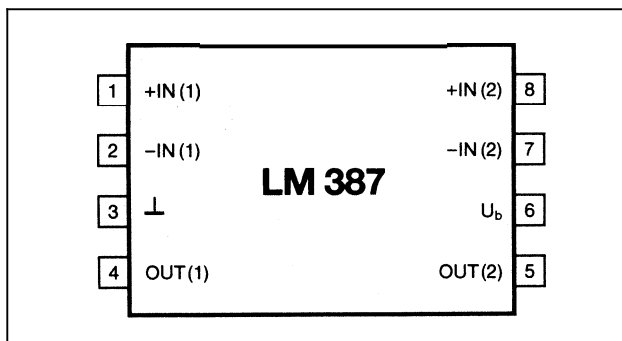
LM 387**stereo, lage ruis**

In grote lijnen identiek aan de LM 381, met dit verschil dat de enkele ingang is vervallen en de compensatie-ingangen ontbreken. Het IC is ondergebracht in een DIL-8 behuizing.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-8
- aansluitgegevens: figuur 1411.2-10

Voor de overige gegevens wordt verwezen naar de LM 381.



Figuur 1411.2-10: LM 387.

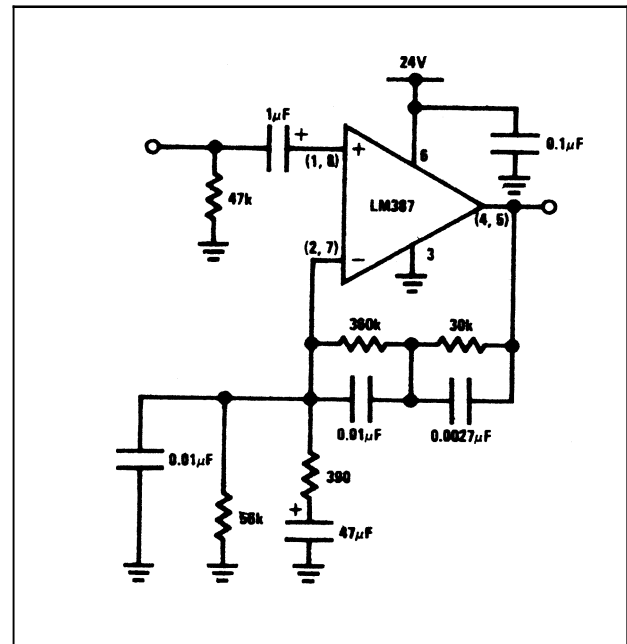
Ook van dit IC is een op minimale ruis geselecteerde versie in de handel onder type-

code LM 387 A, met een gegarandeerde ingangs-ruis van minder dan $0,9 \mu\text{V}$.

Voorbeeld-schakelingen:

- figuur 14/1.2-11:

Voorversterker voor magneto-dynamische elementen met RIAA-correctie.



Figuur 1411.2-11: RIAA-voorversterker.

- figuur 1411.2-12:

Voorversterker voor weergave-kop met NAB-correctie.

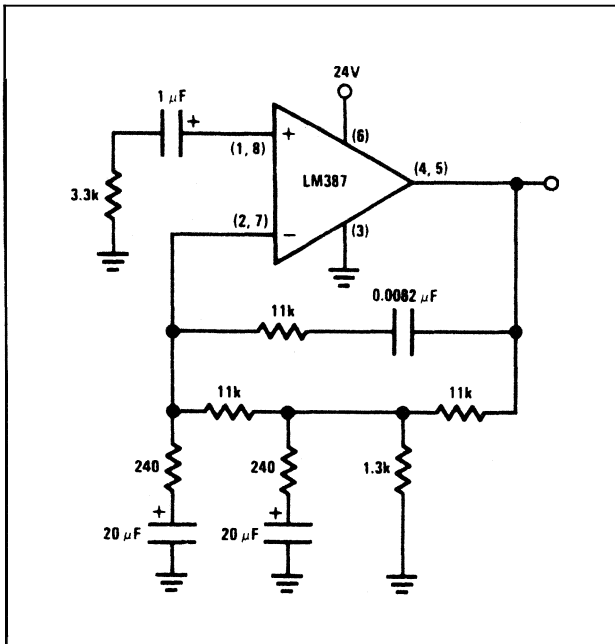
LM 833**stereo, voorversterker**

Dubbele voorversterker voor algemene audio-toepassingen volgens het differentiële principe in de standaard pen-configuratie van dubbele operationele versterkers. Intern gecompenseerd.

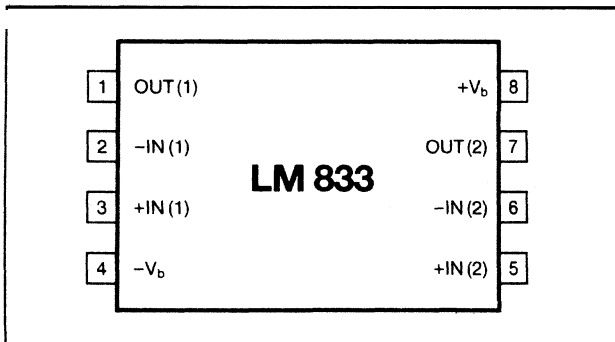
Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-8
- aansluitgegevens: figuur 14/1.2-13
- voedingsspanning: $\pm 18 \text{ V}$ max.
- ingangs-offset: 5 mV max.

1.2 Type-beschrijving lineaire voorversterkers



Figuur 1411.2-12: NAB-voorversterker.



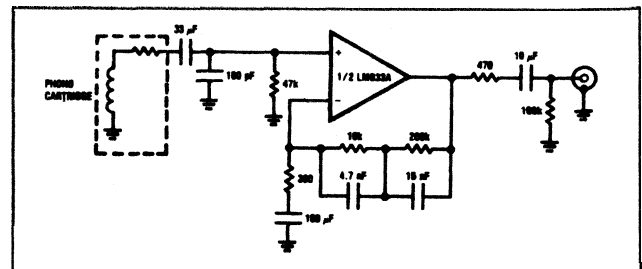
Figuur 1411.2-13: LM 833.

- ingangsstroom: 1000 nA max.
- spannings-versterking: 110 dB
- max. uitgangsspanning: ±13,5 V
- slew rate: 7V/µs
- unity gain bandbreedte: 9 MHz
- power bandbreedte: 120 kHz
- harmonische vervorming: 0,002%
- overspraak: 120 dB

Van dit IC is een LM 833 A versie in de handel, die getest is op maximale ruis spanning van 0,8 µV. Bij de LM 833 wordt de ruis niet gespecificeerd.

Voorbeeld-schakelingen

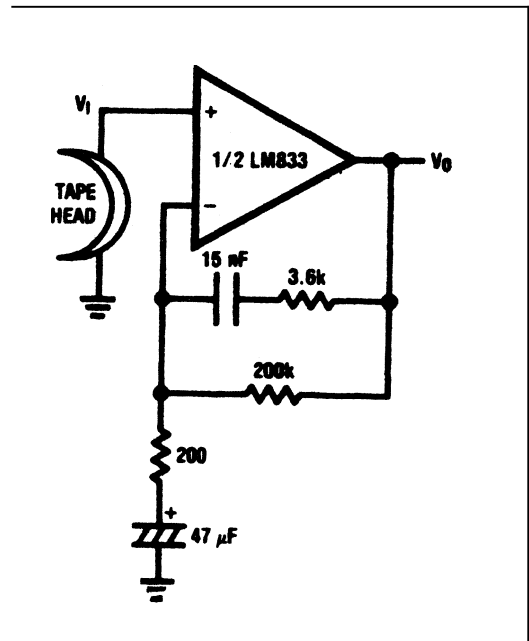
- figuur 14/42-14:



Figuur 1411.2-14: RIAA-versterker.

RIAA-versterker voor magneto-dynamische elementen met een versterking van 35 dB, een ingangs-ruis van 0,33 µV, een signaal/ruis-verhouding van 90 dB.

- figuur 14/1.2-15:



Figuur 1411.2-15: NAB-voorversterker.

NAB-voorversterker voor recorder-koppen met een versterking van 34,5 en een gewogen ruis-spanning van 0,38 µV.

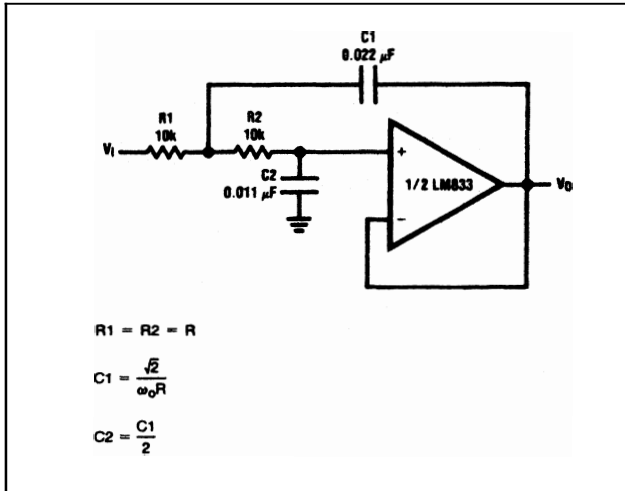
- figuur 14/1.2-16:

Laagdoorlaagfilter van de tweede orde met Butterworth-karakteristieken.

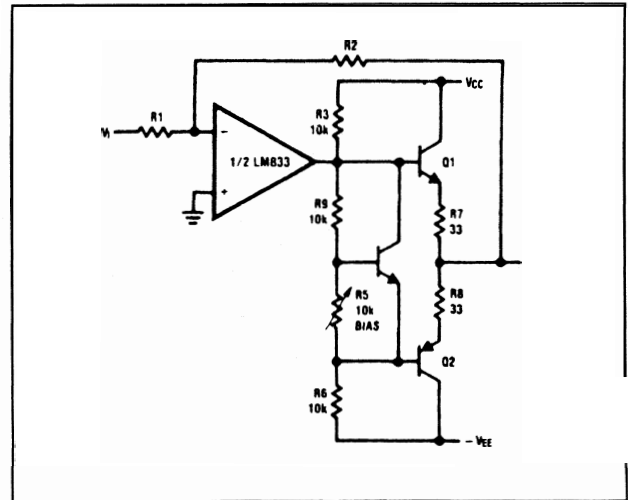
- figuur 14/1.2-17:

Lijn-versterker met complementaire eind-

1.2 Type-beschrijving lineaire voorversterkers



Figuur 1411.2-16: Laagdoorlaat-filter van de tweede orde.



Figuur 1411.2-17: Lijn-versterker

trap voor het aansturen van lange signaal-leidingen of het aansluiten van hoofdtelefoons.
 – figuur 1411.2-18:
 Baxandall-toonregeling met F 20 dB regelingen voor laag en hoog.
 – figuur 1411.2-19:
 Basis-schema voor het samenstellen van een grafische equalizer met 10 banden.

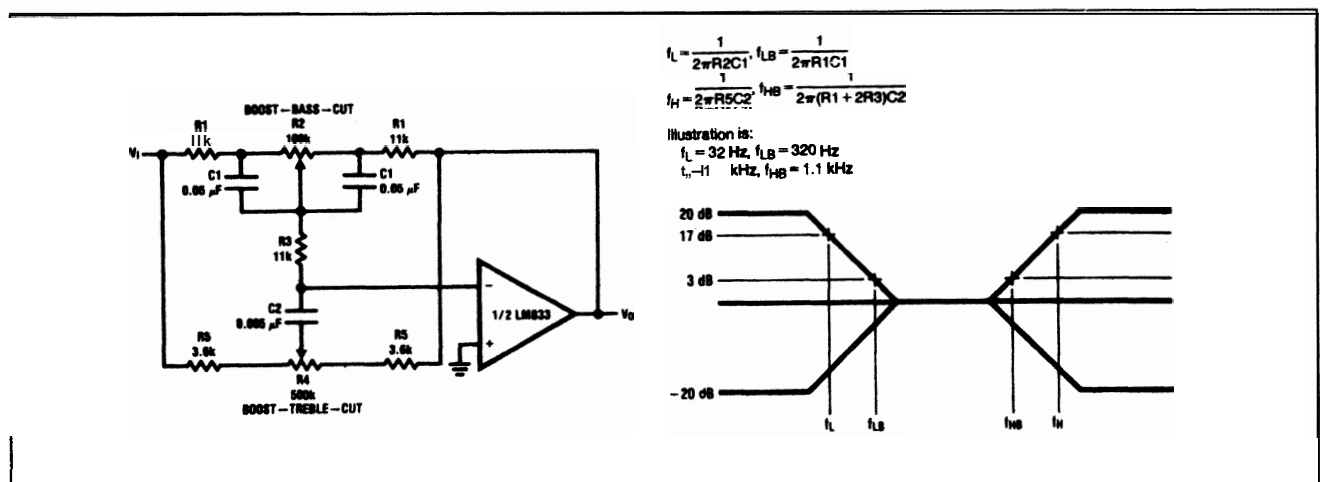
en de uitgang en de uitgang (LAG), waardoor men de eigenschappen van de schakeling binnen ruime grenzen zelf kan bepalen.

LM 1303
stereo, voorversterker

Stereo voorversterker volgens het differentieële principe, met aftakkingen in de ingang

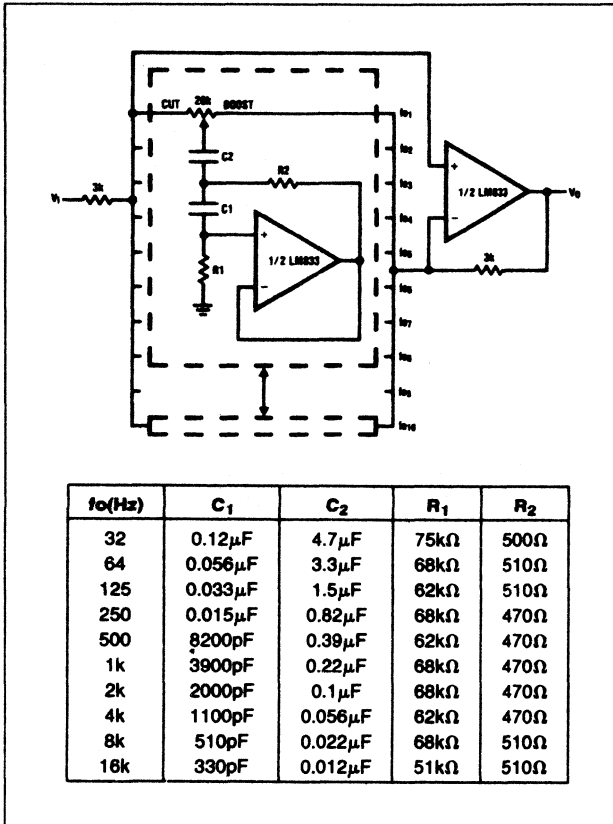
Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-14
- aansluitgegevens: figuur 1411.2-20
- intern schema: figuur 14/1.2.-21
- voedingsspanning: ± 15 V
- ingangs-offset: 10 mV
- ingangsstroom: 10 µA
- spannings-versterking: 10.000
- max. uitgangsspanning: 5,5 V RMS

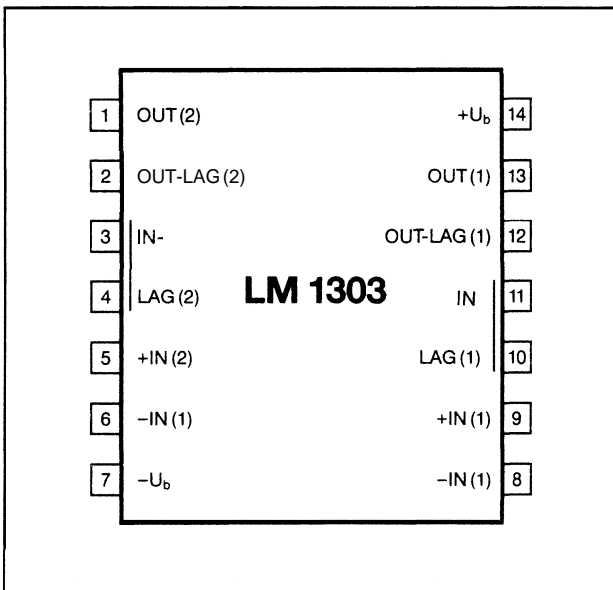


Figuur 1414.1-18: Baxandall-toonregeling.

1.2 Type-beschrijving lineaire voorversterkers

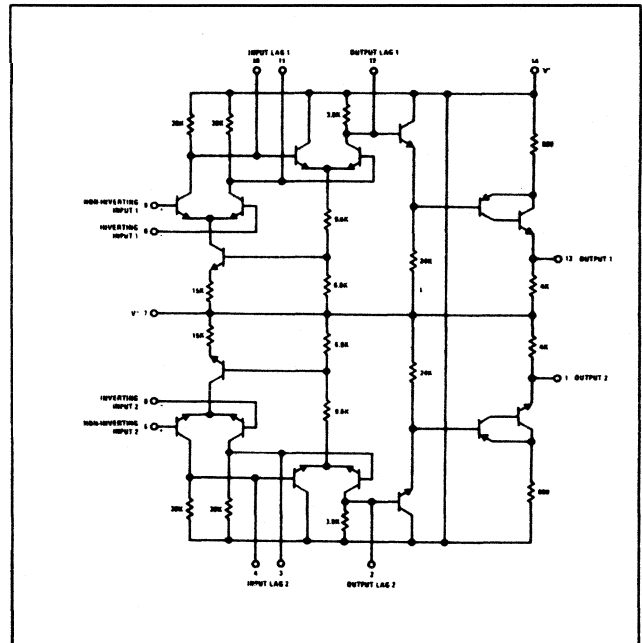


Figuur 14/1.2-19: Grafische equalizer.



Figuur 14/1.2-20: LM 1303.

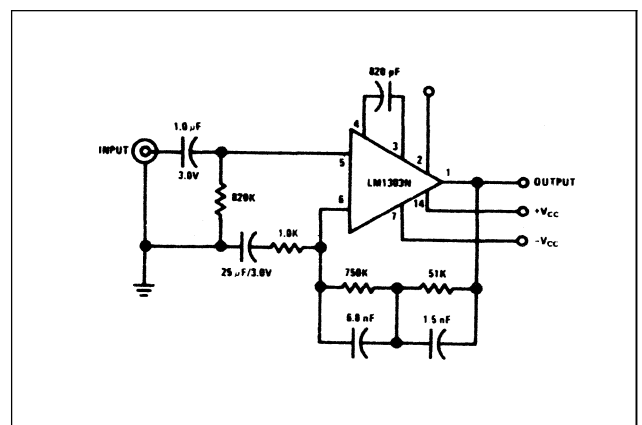
- overspraak: 70 dB



Figuur 14/1.2-21: Intern schema LM 1303.

Voorbeeld-schakeling

Figuur 14/4.2-22 geeft het schema van een RIAA-versterker met een spannings-versterking van 34 dB, een max. ingangsspanning van 100 mV RMS en ruis-niveau 70 dB onder 10 mV bron-signaal.



Figuur 14/1.2-22: RIAA-versterker.

LM 1897

stereo, koppen-versterker

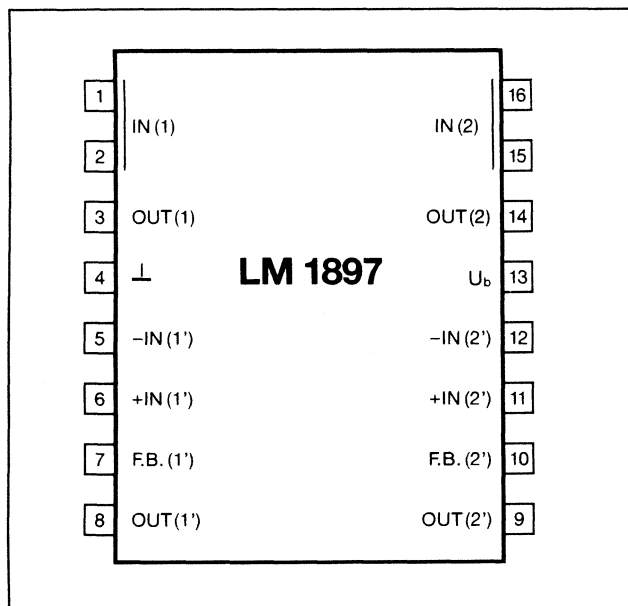
IC, speciaal ontwikkeld als versterker voor de weergave-koppen van een band- of cas-

1.2 Type-beschrijving lineaire voorversterkers

sette-recorder. Ieder kanaal is samengesteld uit een voorversterker, die galvanisch met de kop verbonden kan worden en een eindversterker voor correctie van de weergave-karakteristiek. De schakeling voorziet in de mogelijkheid de koppen uit te schakelen (MUTE) door middel van een enkel-polige naar massa te schakelen schakelaar.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-16
- aansluitgegevens: figuur 14/1.2-23



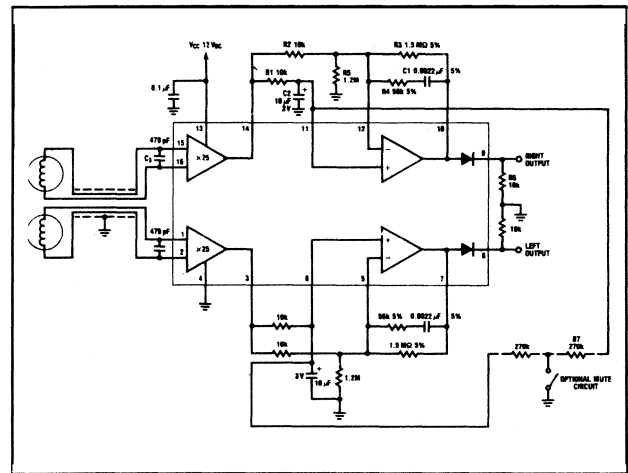
Figuur 1411.2-23: LM 1897.

- voedingsspanning: 4 tot 18 V
- voedingsstroom: 12 mA
- ingangsversterker
 - ingangs-impedantie: 50 k Ω
 - versterking: 28 dB
 - max. uitgangsspanning: 2,2 V
 - max. uitgangsstroom: 10 mA
- uitgangsversterker
 - spanningsversterking: 110 dB
 - ingangs-offset: 5 mV
 - versterking x bandbreedte: 5 MHz
 - slew-rate 6 V/ μ s
 - max. uitgangsspanning: 11 V_{ptp}
- algemeen

- harmonische vervorming: 0,03%
- ingangs-ruis: 0,6 μ V (CCIWARM)
- absoluut klik-vrij bij inschakelen voeding of MUTE

Voorbeeld-schakelingen

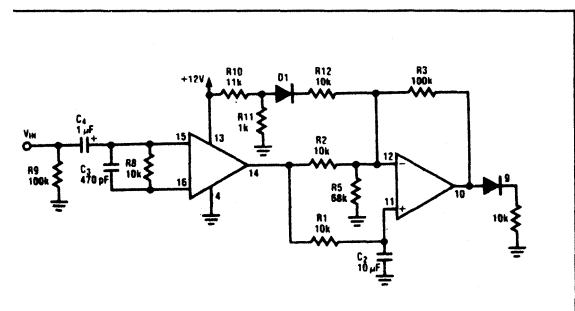
- figuur 14/1.2-24:



Figuur 1411.2-24: Koppen-voorversterker met mute schakelaar.

Standaard-schema van een stereo versterker voor weergave-koppen met MUTE-schakelaar en correctie-netwerken.

- figuur 14/1.2-25:



Figuur 1411.2-25: Microfoon-voorversterker met capacatieve koppeling.

Voorbeeld van het IC gebruikt met capacatieve koppeling met de bron, in dit specifieke geval een microfoon. De waarde van R8, een weerstand tussen de twee ingangen die voor het instellen van de voorversterker noodzakelijk is, moet zo laag mogelijk zijn.

1.2 Type-beschrijving lineaire voorversterkers

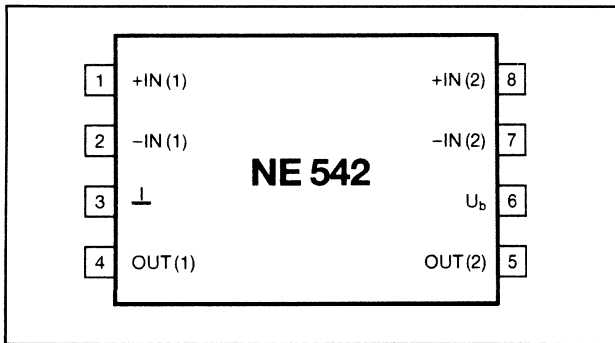
De waarde van R10 is afhankelijk van de voedingsspanning en wordt berekend met:
 $R_{10} = (U_b - 1) \cdot 1k$

NE 542
 vergelijkbaar met LM 387

Functie-, pin- en specificatie-compatible met LM 387.

Technische gegevens

- fabrikant: Signetics
- behuizing: DIL-8
- aansluitgegevens: figuur 14/1.2-26



Figuur 14/1.2-26: NE 542.

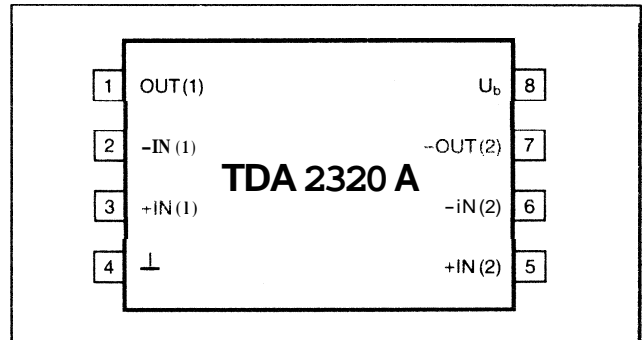
Voor de overige gegevens wordt verwezen naar de LM 387 en LM 381.

TDA 2320 A
 stereo, voorversterker

Stereo voorversterker volgens het differentiële principe voor algemene audio-toepassingen in DIL-8 behuizing.

Technische gegevens

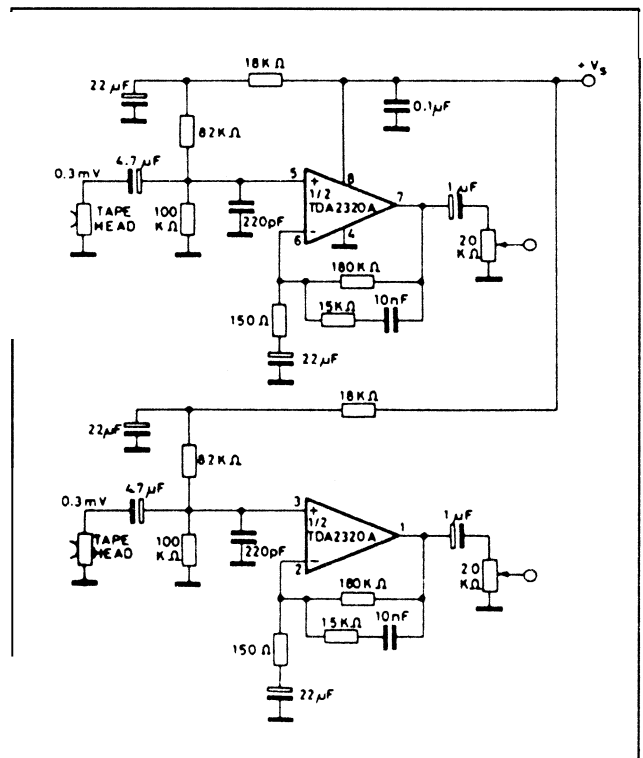
- fabrikant: SGS
- behuizing: DIL-8
- aansluitgegevens: figuur 14/1.2-27
- voedingsspanning: 3 tot 36 V
- voedingsstroom: 2 mA
- ingangs-offset: 5 mV
- spannings-versterking: 70 dB
- max. uitgangsspanning: 13 V_pt
- versterking x bandbreedte: 2,5 MHz
- vermogen-bandbreedte: 70 kHz



Figuur 14/1.2-27: TDA 2320 A.

- slew-rate: 1,6 V/μs
- harmonische vervorming: 0,08%
- overspraak: 100 dB
- ingangs-ruis: 2 μV

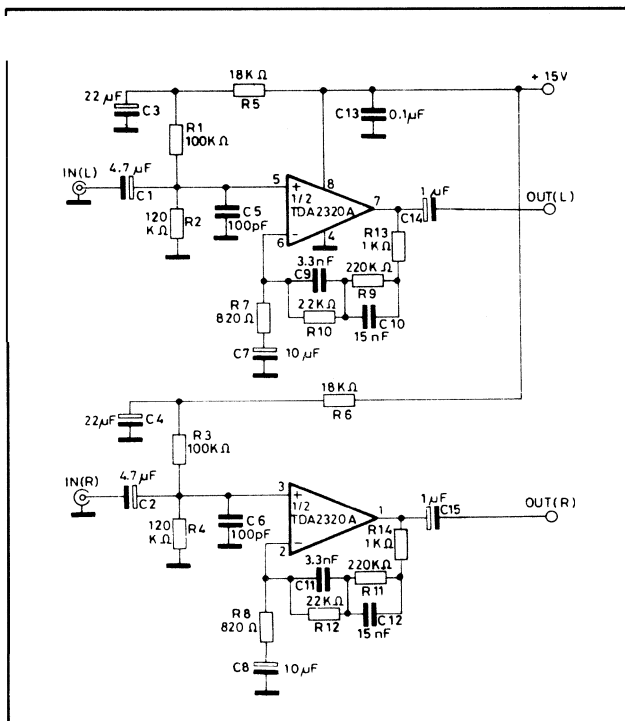
Voorbeeld-schakelingen
 figuur 14/1.2-28:



Figuur 14/1.2-28: Stereo-voorversterkervoor een walk-men.

Stereo voorversterkervoor walk-men,
 - figuur 14/1.2-29:

1.2 Type-beschrijving lineaire voorversterkers



Figuur 1411.2-29: RIAA-voorversterker.

Stereo RIA.-voorversterker voor magnetodynamische elementen.

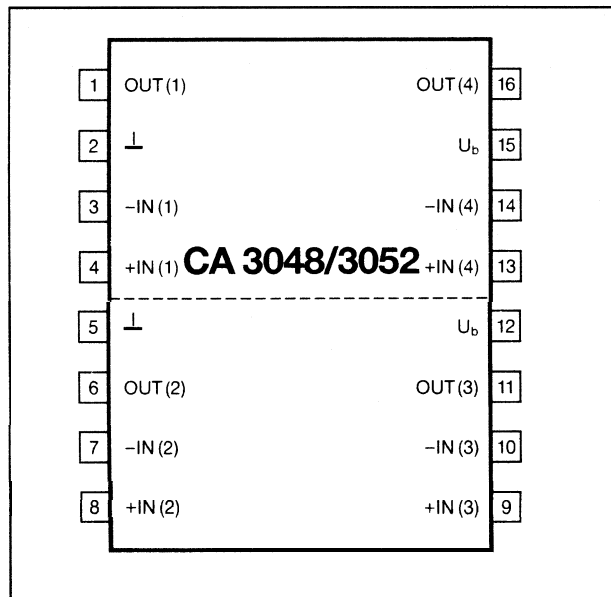
CA 3048

quad voorversterker

Vier identieke AC-versterkers in een behuizing. Iedere versterker heeft een hoogimpedante signaal-ingang en een laagimpedante terugkoppel-ingang. Een weerstand tussen deze ingang en de massa bepaalt, samen met de interne terugkoppeling, de versterking van de schakeling. Het IC heeft twee volledig gescheiden voedings- en massa-aansluitingen, zodat het gevaar voor koppeling tussen de versterkers via de voeding wordt geminimaliseerd.

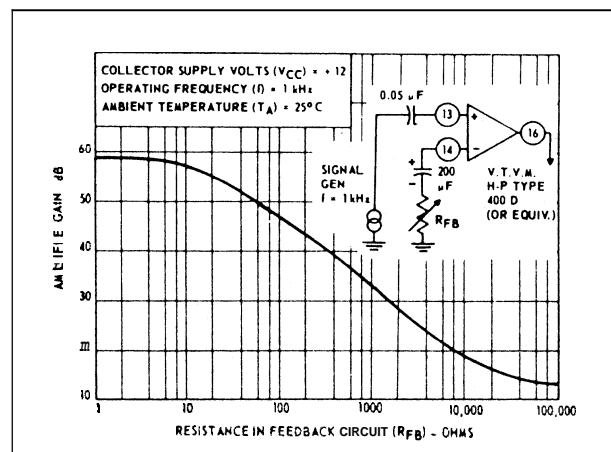
Technische gegevens

- fabrikant: RCA
- behuizing: DIL-16
- aansluitgegevens: figuur 14/1.2-30
- max. voedingsspanning: 16 V
- voedingsstroom: 4 x 9 mA



Figuur 1411.2-30: CA 3048, CA 3052.

- ingangs-impedantie signaal-ingang: 90 k Ω
- ingangs-capaciteit: 9 pF
- open lus versterking: 58 dB
- max. ingangsspanning: 0,5 V RMS
- -3 dB bandbreedte: 300 kHz
- harmonische vervorming: 0,65%
- uitgangs-impedantie: 1 k Ω
- uitgangs-capaciteit: 18 pF
- overspraak: 45 dB
- gewogen uitgangs-ruis: 2,2 mV
- verband R_{FB} /versterking: figuur 14/1.2-31



Figuur 1411.2-31: Verband tussen de feedback-weerstand en de versterking/verzwakking.

12 Type-beschrijving lineaire voorversterkers

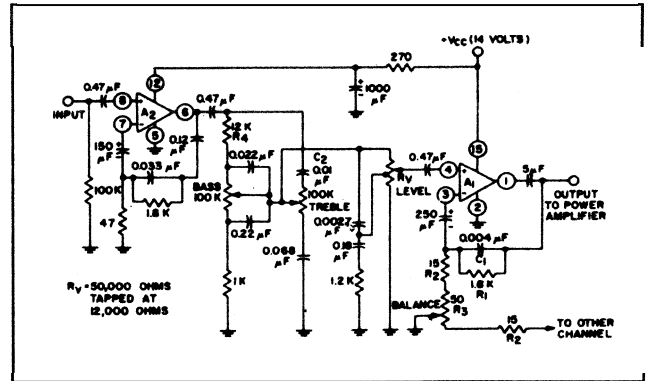
Voorbeeld-schakeling

Figuur 14/1.2-32 geeft het schema van 1/2 CA 3048 als complete voorversterker voor een audio-versterker. Versterking bij 1 kHz gelijk aan 47 dB, toonregeling 411 dB, harmonische vervorming 0,3% en ruis 70 dB onder 1 V.

**CA 3052
vergelijkbaar met CA 3048**

Identiek IC, maar geselecteerd op minimale ruis voor de versterkers 1 en 4. De equivalente ingangs-ruis voor deze versterkers is gegarandeerd kleiner dan $6,4 \mu V$. Voor de overige twee versterkers geldt een

maximale equivalente ingangs-ruis van $15,0 \mu V$.



Figuur 1411.2-32: Voorversterker voor audio-versterker.

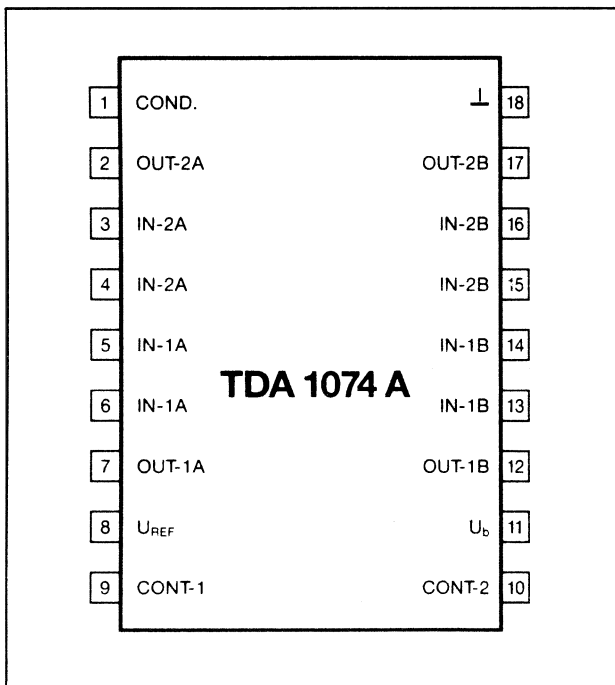
1.2 Type-beschrijving lineaire voorversterkers

14/1.3

Type-beschrijving elektronische potentiometers

TDA 1074 stereo tandem-potentiometer

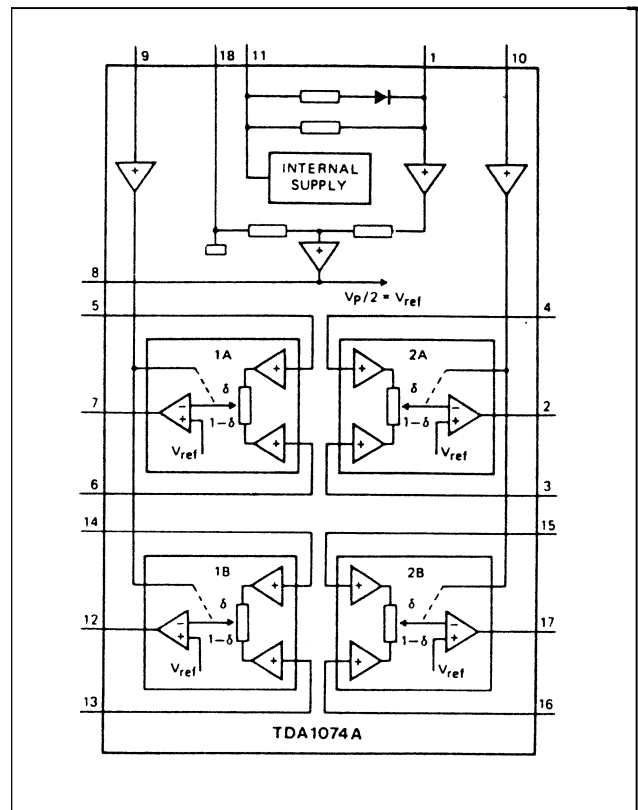
Vier elektronische potentiometers, waarvan beide uiteinden toegankelijk zijn via bufferversterkers en de "lopers" via operationele versterkers ter beschikking staan. De vier potentiometers worden per paar gestuurd door een gelijkspanning. Doordat beide uiteinden ter beschikking staan van de gebruiker, kan men niet alleen elektronische volume- en balans-regelaars opbouwen maar kan men de schakeling ook gebruiken in de terugkoppeling van een externe versterker, bijvoorbeeld bij gelijkspannings-gestuurde toon-regelingen.



Figuur 14/1.3-1: TDA 1074 A.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-18
- aansluitgegevens: figuur 14/1.3-1
- intern blokschema: figuur 14/1.3-2



Figuur 14/1.3-2: Intern blokschema TDA 1074 A.

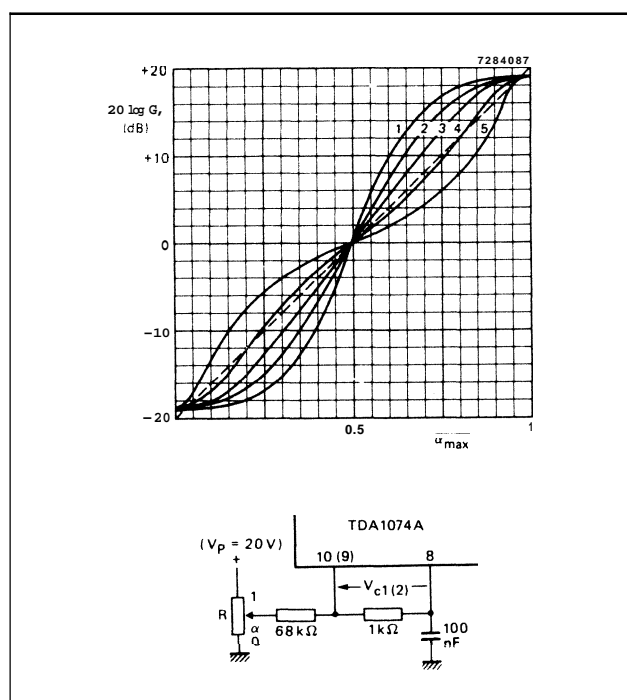
- voedingsspanning: 7,5 tot 23 V
- voedingsstroom: 22 mA
- controle-spanning: 1 V max.
- regel-bereik: 110 dB
- gelijkheid tandem-potentiometers: 0,5 dB

1.3 Type-beschrijvingelelektronische potentiometers

- max. ingangsspanning: 6 VRMS
- spanningsversterking: 0 dB
- harmonische vervorming: 0,05%
- uitgangsrui: $50 \mu\text{V}$
- overspraak: 80 dB

Voorbeeld-schakelingen

- figuur 1411.3-3:

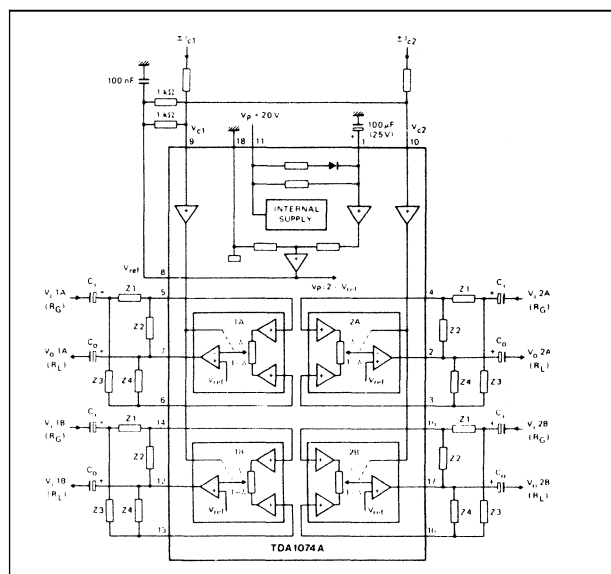


Figuur 1411.3-3: Verband tussen versterking/versterking en stand van de loper van de potentiometer voor verschillende waarden.

Basis-schema voor het controleren van de "stand" van de potentiometer. De twee stuur-ingangen zijn stroom-ingangen, de stuurspanning wordt door middel van een serie-weerstand omgezet in een stuurstroom. Op pen 8 staat een referentie-spanning ter beschikking van precies de halve waarde van de voedingsspanning. Deze spanning moet via een weerstand van $1 \text{ k}\Omega$ gemengd worden met de externe stuur-spanning. Op deze manier is het mogelijk de stuur-spanning symmetrisch ten opzichte van de nul te laten verlopen. De grafiek geeft het verband tussen de openings-hoek van de lineaire besturings-po-

tentiometer R en de versterking van het IC, voor verschillende waarden van de potentiometer. De curves zijn genummerd van 1 tot en met 5, hetgeen respectievelijk overeen komt met een potentiometer van $10, 100, 220, 470$ en $1000 \text{ k}\Omega$. De waarde $470 \text{ k}\Omega$ geeft dus de meeste lineaire werking.

- figuur 1411.3-4:



Figuur 1411.3-4: Basis-schema TDA 1074 A.

Basis-schema van de externe elektronica. De twee stuurstromen kunnen zowel positief als negatief zijn, waardoor het mogelijk is de spanning op de controle-ingangen rond de U_{REF} te variëren.

$Z1 = Z2 = Z3 = Z4 = 22 \text{ k}\Omega$; generator-impedantie $R_g = 60 R$; belastings-impedantie $R1 = 4,7 \text{ k}\Omega$; $C_i = 2,2 \mu\text{F}$ en $C_o = 10 \mu\text{F}$.

- figuur 1411.3-5:

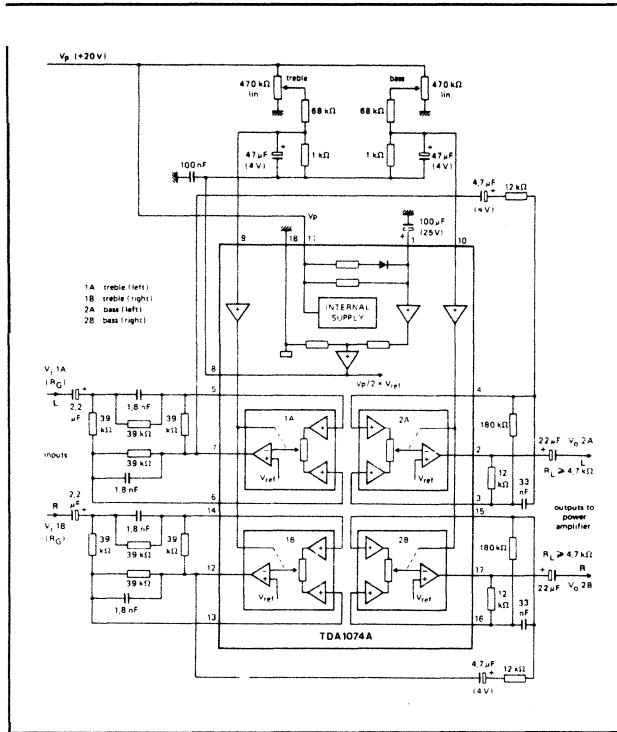
Lage en hoge toon-regeling met een TDA 1074 A. Regelbereik $\pm 17,5 \text{ dB}$, vervorming 0,015%, -1 dB bandbreedte 10 Hz tot 20 kHz, ruis-spanning $230 \mu\text{V}$, spanningsversterking bij lineaire instelling 0 dB.

TDA 1074

verouderde uitvoering van TDA 1074 A

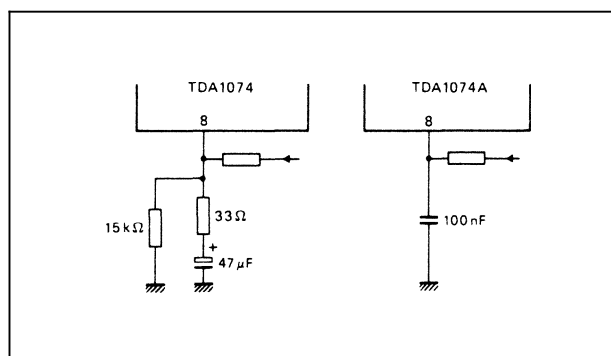
Pin-, functie- en specificatie-compatibele voorganger van de TDA 1074 A. Het enige

1.3 Type-beschrijvingelektronischepotentiometers



Figuur 1411.3-5: Lage- en hoge-tonen regeling met TDA 1074 A.

verschil is de externe bedrading van de referentie-uitgang pen 8. Zie figuur 14/1.3-6 voor vergelijking.



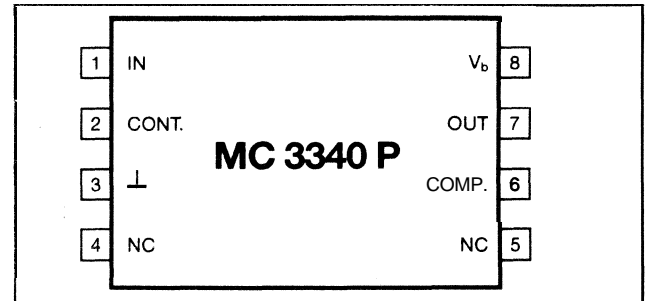
Figuur 1411.3-6: Verschil in externe bedrading tussen de TDA 1074 en de TDA 1074 A.

MC 3340 P
mono potentiometer

Spanning- of weerstand-gestuurde versterker met een eigen versterking van 13 dB en een verzwakkings-bereik van 80 dB.

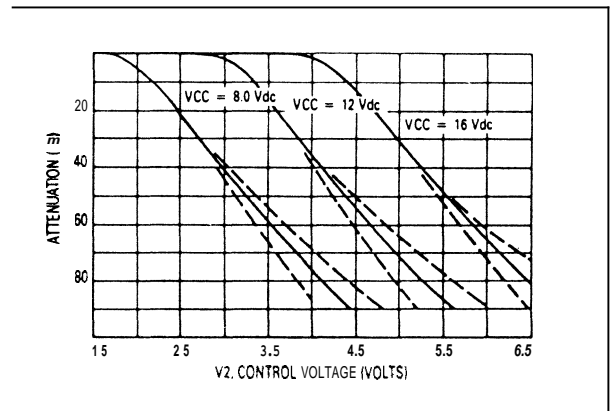
Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-8
- aansluitgegevens: figuur 14/1.3-7



Figuur 1411.3-7: MC 3340 P.

- voedingsspanning: 8 tot 18 V
- voedingstroom: 70 mA
- max. stroom in control: 2,0 mA
- max. ingangsspanning: 0,5 V RMS
- spannings-versterking: 13 dB
- verzwakkings-bereik: 80 dB
- harmonische vervorming: 1,0%
- -3 dB frequentie: 1 MHz
- max. uitgangsspanning: 8,5 V ptp
- verzwakking in functie control-spanning: figuur 14/1.3-8



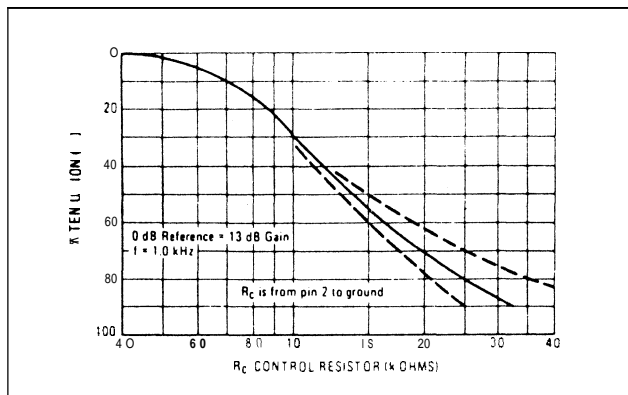
Figuur 1411.3-8: Verzwakking in functie van de controlespanning.

- verzwakking in functie van weerstand: figuur 14/1.3-9.

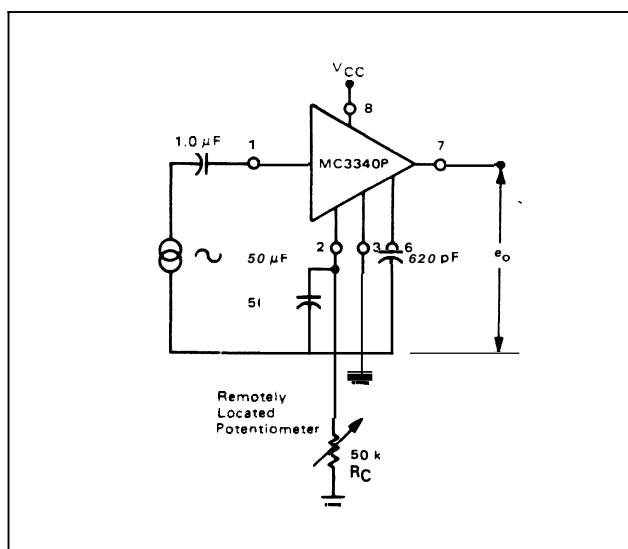
Voorbeeld-schakeling

Figuur 14/1.3-10 geeft het standaard-schema

1.3 Type-beschrijving elektronische potentiometers



Figuur 14/1.3-9: Verzwakking in functie van de weerstand.



Figuur 14/1.3-10: Standaard-schema rond de MC 3340 P.

van de elektronische potentiometer met afstands-besturing via een regelbare weerstand.

MFC 6040

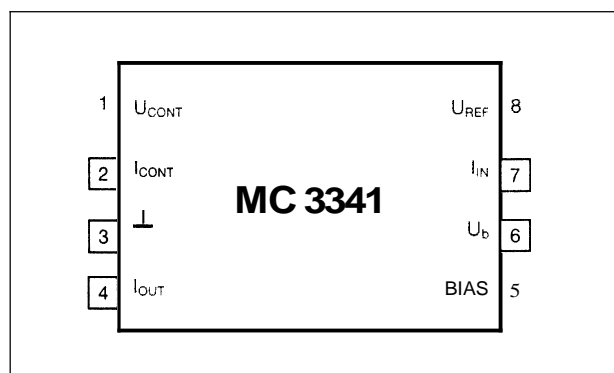
verouderde uitvoeringen van MC 3340 P
Nadere gegevens ontbreken.

MC 3341

breedbandige mono potentiometer
Brandbreedte van 10 MHz, vervorming max. 0,01%, regelbereik 120 dB.

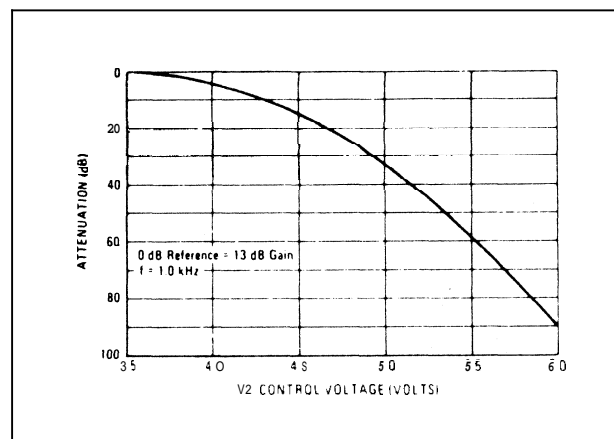
Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-8
- aansluitgegevens: figuur 1411.3-11



Figuur 1411.3-11: MC 3341.

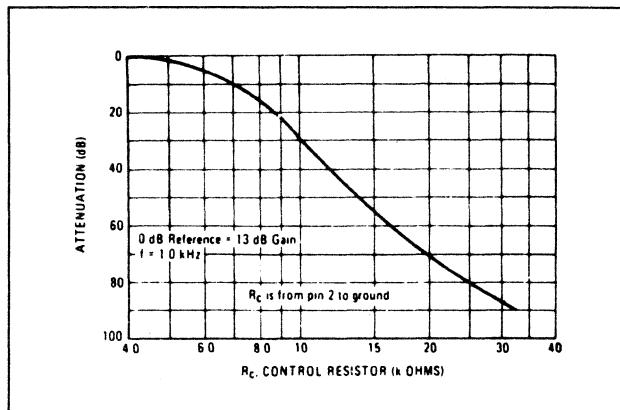
- max. voedingsspanning: 18 V
- max. ingangsspanning: 0,5 V RMS
- verzwakkings-bereik: 120 dB
- harmonische vervorming: < 0,01% bij 0 dB verzwakking, 3,1% bij 50 dB verzwakking
- -3 dB frequentie: 5 MHz
- max. uitgangsspanning: 8,5 V ptp
- spannings-versterking: 13 dB
- verzwakking in functie control-spanning: figuur 14/1.3-12



Figuur 14/1.3-12: Verzwakking in functie van de controlespanning.

- verzwakking in functie van weerstand: figuur 1411.3-13

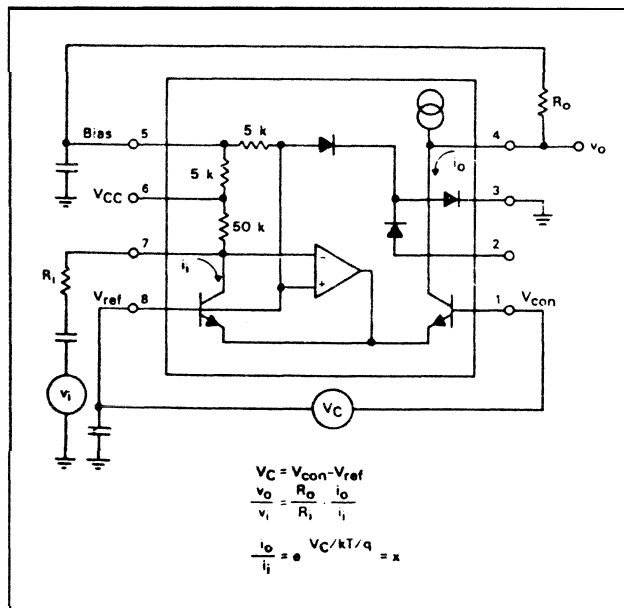
1.3 Type-beschrijving elektronische potentiometers



Figuur 14/1.3-13: Verzwakking in functie van de weerstand.

Voorbeeld-schakeling

Figuur 14/1.3-14 geeft het standaard-schema van de potentiometer met spannings-besturing. Bij het gebruik van een controle-potentiometer moet deze tussen de massa en de stroom-ingang pen 2 geschakeld worden. De in- en uitgangen zijn stroom-pennen en moeten door respectie-



Figuur 14/1.3-14: Standaard-schema MC 3341.

velijk een voorschakelweerstand en een pull-up weerstand omgezet worden in in- en uitgangsspanningen.

1.3 Type-beschrijving elektronische potentiometers

14/1.4

Type-beschrijving volume-, balans-, toon- en stereo-regelaars

Opmerking

In verband met de complexiteit van deze IC's en de vele speciale in- en uitgangen wordt afgezien van het geven van een pen-identificatie tekening. De benamingen van deze pennen zijn toch volledig inhoudsloos zonder dat een blokschema ter beschikking staat. De pen-identificatie kan worden afgeleid van de interne blok-schema's en voorbeeld-schakelingen.

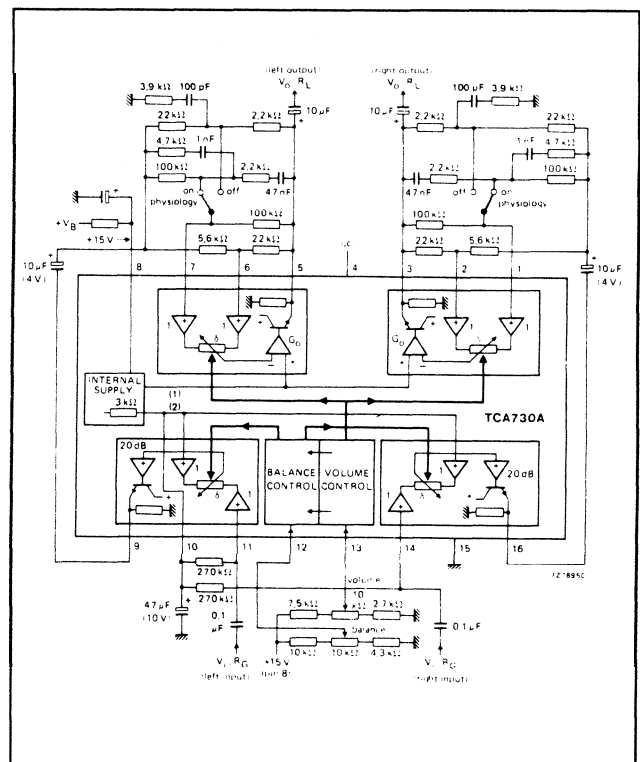
TCA 730 A

stereo volume en balans

Bestuurbaar door gelijkspanningen tussen +2 en +9 V, met een volume regel-bereik van 100 dB en een balans-bereik van 13 dB. De volume-regeling werkt fysiologisch, dat wil zeggen dat de weergave-karakteristiek wordt aangepast aan de gevoeligheid van het menselijke gehoor.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-16
- intern blokschema: figuur 14/1.4-1
- voedingsspanning; +18 V max.
+15 V aanbevolen
- voedingsstroom: 43 mA max.
- ingangs-impedantie: 250 k Ω
- ingangs-spanning: 1,7 V_{eff} max.
- totale harmonische vervorming: 0,1% bij
 $U_{uit} = 1 V_{eff}$
- signaal tot ruis verhouding: 67 dB
- frequentie-weergave: 20 Hz - 20 kHz, -1 dB
- kanaal-scheiding: 55 dB
- controle-ingangen:



Figuur 14/1.4-1: Intern blokschema TCA 730 A.

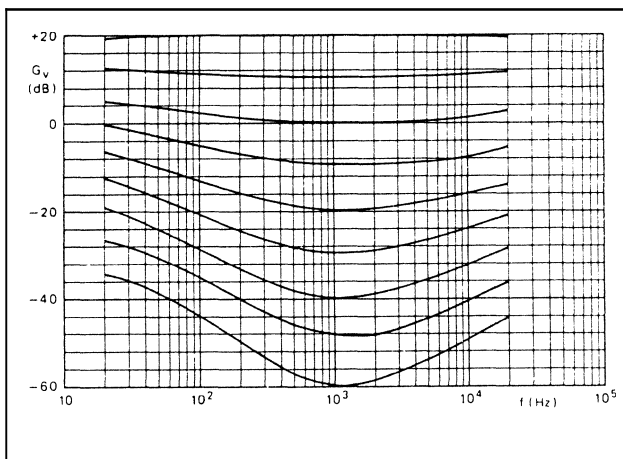
- ingangs-impedantie: 500 k Ω
- aanbevolen regel-spanning volume: +2 tot +9,5 V
- aanbevolen regel-spanning balans: +2,5 tot +9,0 V
- regelspanning voor A = -10 dB: +6,7 tot +7,1 V
- regelspanning voor 0 dB balans: +5,9 V \pm 0,2 V
- regelbereik volume: -80 tot +20 dB
- regelbereik balans: -7 tot +5 dB
- algemene gegevens:
 - bias-spanning op pen 10: +5,7 tot +6,1 V

1.4 Volume-, balans-, toon- en stereo-regelaars

- uitgangsimpedantie bias: $3\text{ k}\Omega$
- uitgangsimpedantie: $10\text{ }\Omega$

Regel- en frequentie-karakteristieken

- fysiologische volume-regeling:
Met de betreffende schakelaar op stand "ON" verloopt de frequentie-amplitude karakteristiek volgens figuur 14/1.4-2.



Figuur 1411.4-2: Frequentie-karakteristiek met de fysiologische volume-regeling ingeschakeld.

- volume-regeling:

Figuur 14/1.4-3 geeft het verband tussen de versterking van een kanaal en de gelijkspanning op pen 13.

Figuur 14/1.4-4 geeft het verband tussen de openings-hoek van de regelpotentiometer en de versterking voor de speciale schakeling die in dezelfde figuur is getekend.

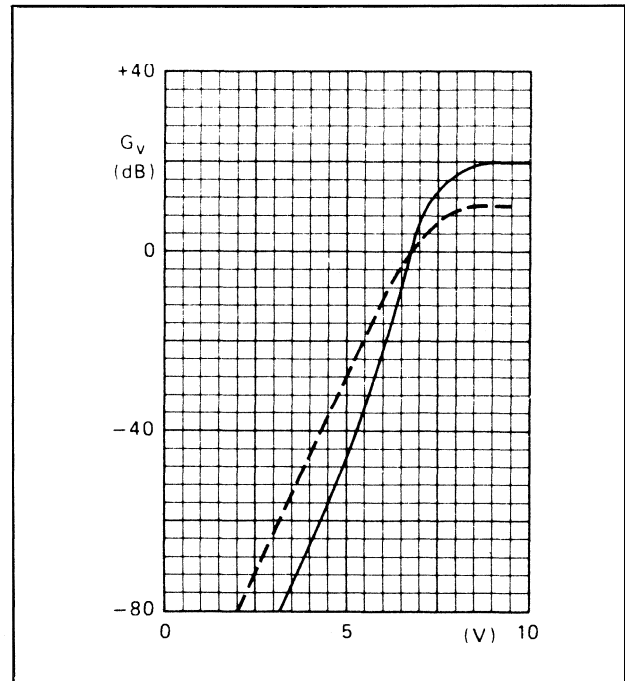
- balans-regeling:

Figuur 14/1.4-5 geeft de invloed van de balans regel-spanning op de versterkings-factor van de twee kanalen.

Voorbeeld-schakeling

Figuur 14/1.4-6 geeft de standaard-schakeling rond de TCA 730 A met gelijkspanningssturing via potentiometers.

Tussen de lopers van de regel-potentiometers en de massa moeten condensatoren van $1\text{ }\mu\text{F}$ worden geschakeld voor het onderdrukken van de ruis die ontstaat bij het verdraaien van de lopers over de koolbaan.



Figuur 1411.4-3: Volume-regeling in functie van stuur-spanning.

TCA 740 A**stereo toon**

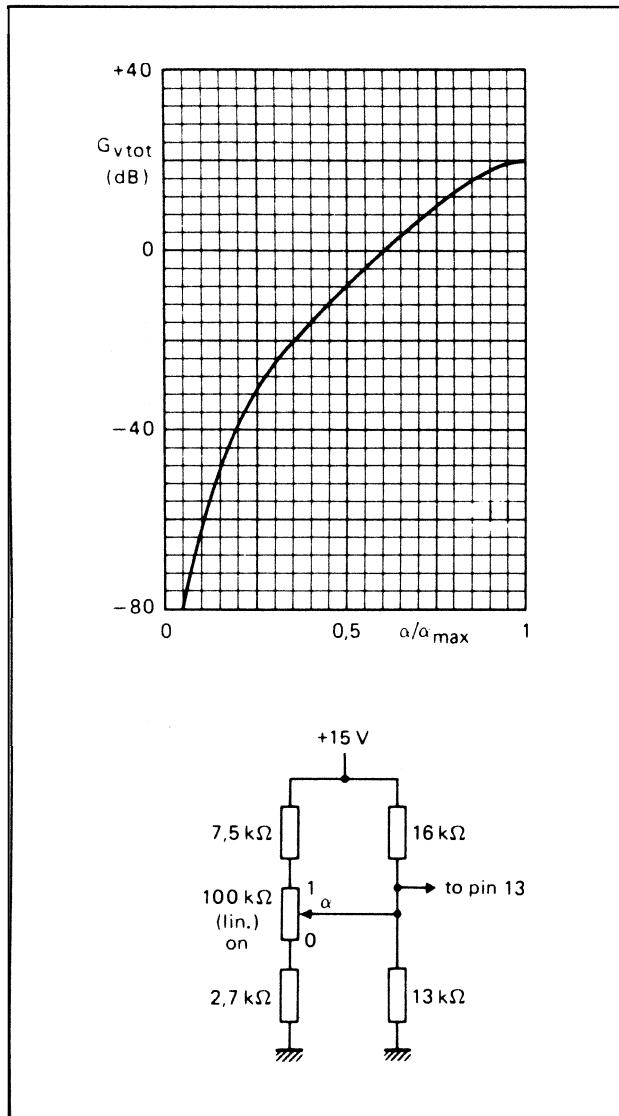
Toon-regeling door middel van twee gelijkspanningen tussen $+1,8$ en $+9,5\text{ V}$.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-16
- intern blokschema: figuur 14/1.4-7
- voedingsspanning: $+18\text{ V max.}$
 $+15\text{ V aanbevolen}$
- voedingsstroom: 45 mA max.
- ingangs-impedantie: $800\text{ k}\Omega$
- ingangs-spanning: $2V_{\text{eff max.}}$
- totale harmonische vervorming: $0,1\%$ bij $U_{\text{uit}} = 1V_{\text{eff}}$
- signaal tot ruis verhouding: 65 dB
- frequentie-weergave, recht: $20\text{ Hz} - 20\text{ kHz, } -1\text{ dB}$
- kanaal-scheiding: 70 dB
- uitgangsimpedantie: 10Ω
- controle-ingangen:
 - regelspannings-bereik: $+2$ tot $+9,2\text{ V}$
 - regelspanning voor lineaire weergave:

1.4 Volume-, balans-, toon en stereo-regelaars

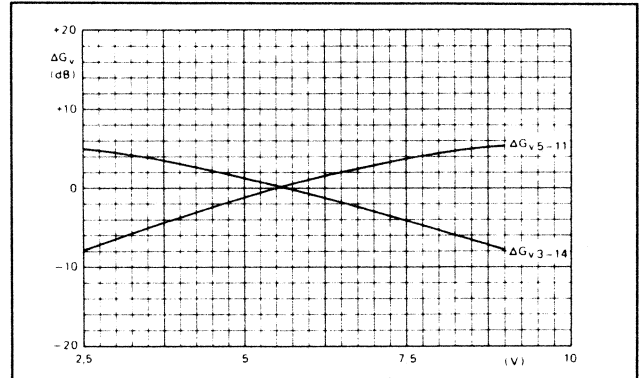
- +5,4 tot +5,8 V
- ingangs-impedantie stuur-ingangen: 800 kΩ



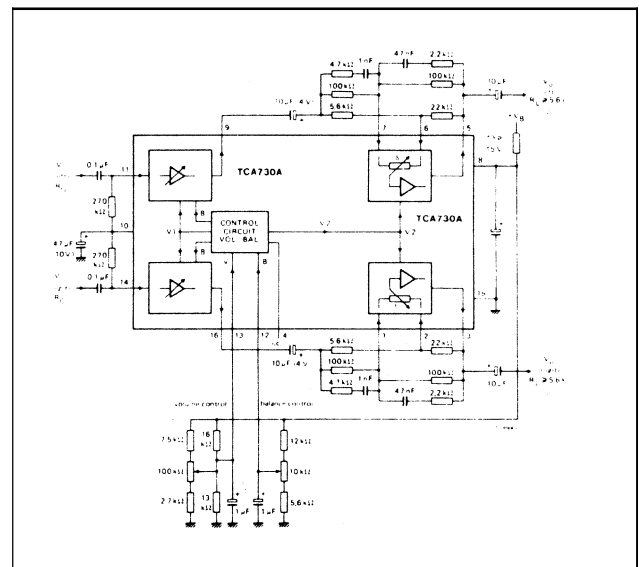
Figuur 14/1.4-4: Uitbreidings-schakeling met karakteristiek voor het besturen van het volume met een lineaire potentiometer.

Regel- en frequentie-karakteristieken

- totaal-regeling:
 - Figuur 14/1.4-8 geeft de amplitude-frequentie karakteristiek voor twee verschillende waarden van de regel-spanningen, namelijk voor de minimale en maximale waarde.



Figuur 14/1.4-5: Balans-regelkarakteristiek.



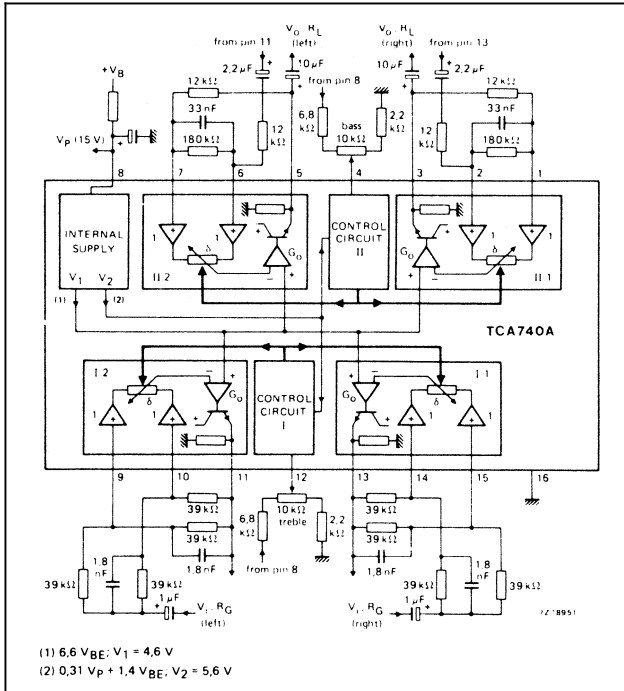
Figuur 14/1.4-6: Standaard-schakeling TCA 730 A.

- laag-regeling:
 - Figuur 14/1.4-9 geeft het regelbereik van de lage regel-spanning bij een frequentie van 40 Hz.
- hoog-regeling:
 - Figuur 14/1.4-10 geeft het regelbereik van de hoog-regeling bij een frequentie van 16 kHz.

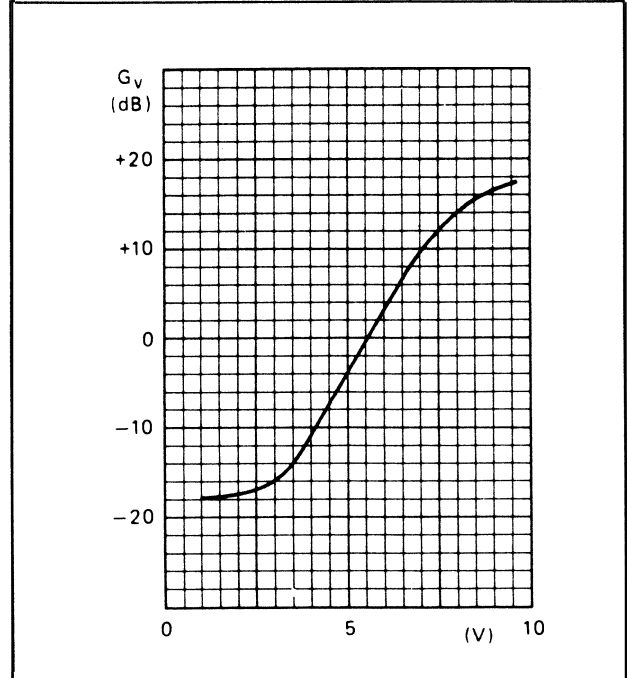
Voorbeeld-schakelingen

- figuur 14/1.4-11:
 - Basis-schema van toon-regeling met gelijkspannings-besturing bij gebruik van een TCA 740 A. De twee condensatoren van 1 μF, geschakeld tussen de lopers van de potentiometers en de massa, onderdrukken de

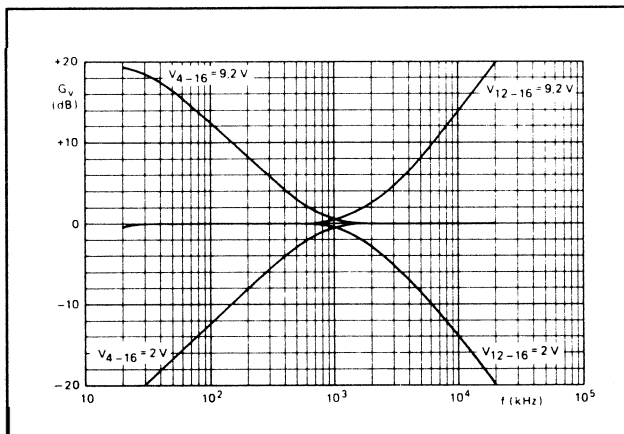
1.4 Volume-, balans-, toon- en stereo-regelaars



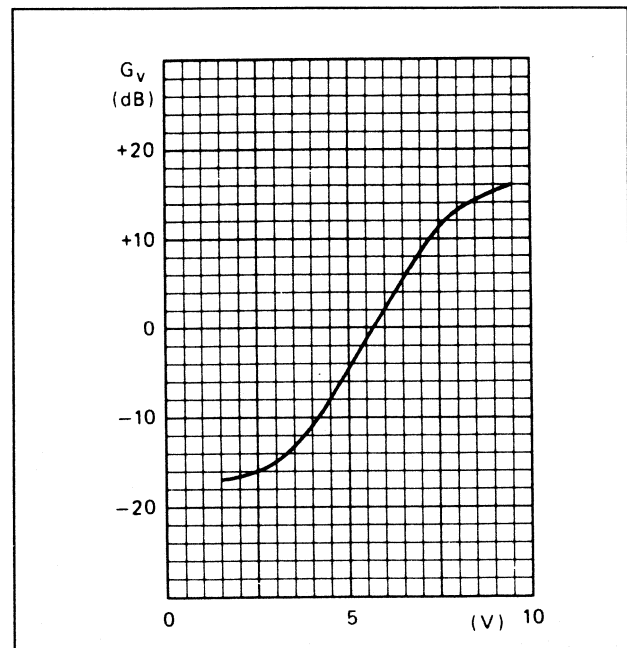
Figuur 1411.4-7: Intern schema TCA 740 A.



Figuur 14/1.4-9: Laag-regeling infunctie van stuurspanning bij 40 Hz.



Figuur 1411.4-8: Regel-karakteristiek van de toonregeling.



Figuur 1411.4-10: Hoog-regeling bij 16 kHz.

ruis bij bewegen van de lopers over de koolbaan. De met (1) gekenmerkte onderdelen zijn aanwezig voor het beperken van de werking van de toonregeling in het subsonische gebied.

– figuur 14/1.4-12:

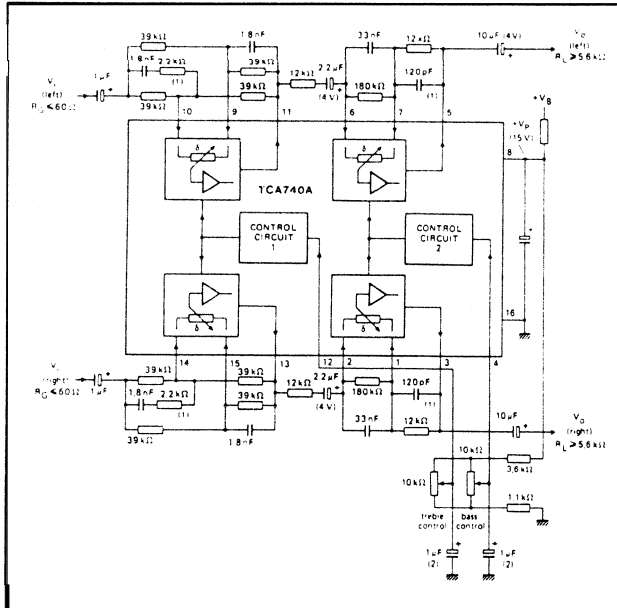
Volledige stereo voorversterker met TCA 730/740 A combinatie voor de regeling van volume, balans en toon met behulp van gelijkspanningen.

LM 1035

stereo volume, bas, toon

Geïntegreerde voorversterker met zeer lage vervorming (0,05%) en regelbereik van 0 tot

1.4 Volume-, balans-, toon en stereo-regeiaars

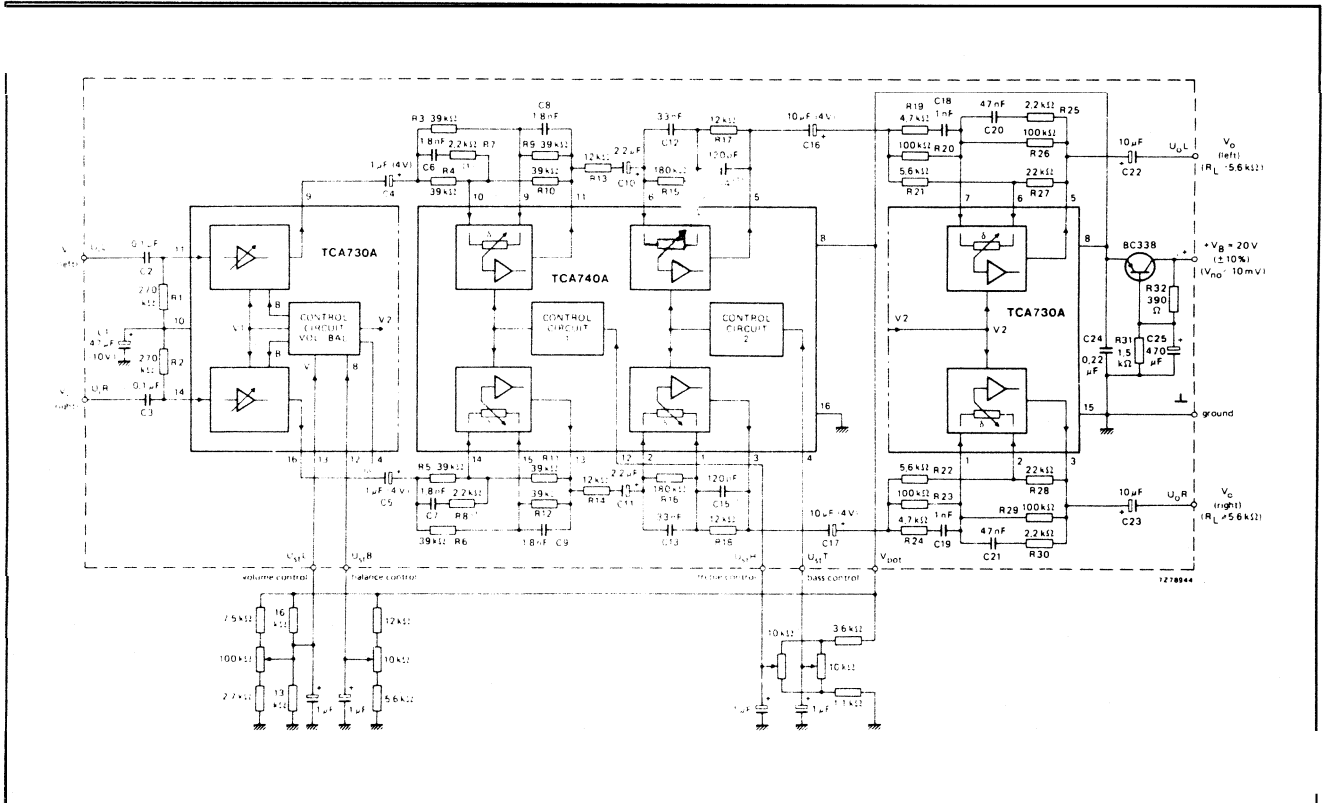


Figuur 14/1.4-11: Voorbeeld-schakeling rond de TCA 740 A.

+5,4 V voor volume, balans en toon.

Technische gegevens

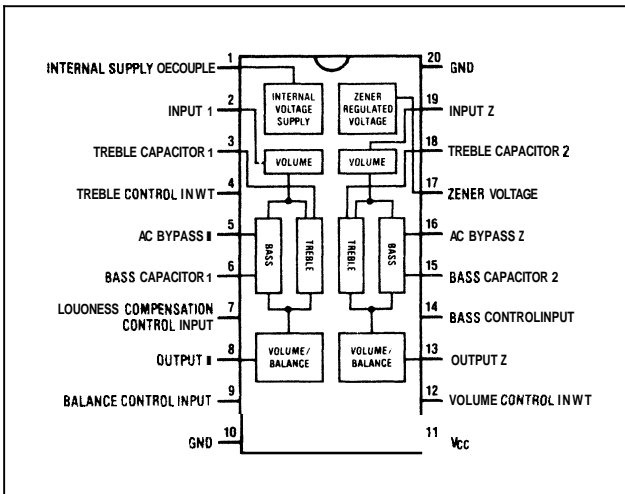
- fabrikant: National Semiconductor
- behuizing: DIL-20
- intern blokschema: figuur 14/1.4-13
- voedingsspanning: +20 V max.
+12 V aanbevolen
- voedingsstroom: 45 mA
- interne regelspanning (pen 17): +5,4 V
- beasting int. regelspanning: 5 mA max.
- ingangs-spanning: 2,5 V_{eff} max.
- ingangs-impedantie: 30 kΩ
- versterking, recht: -12 dB
- uitgangs-impedantie: 20 R
- regelspannings-bereik: 0 tot +5,4 V
- volume-regeling: -80 tot 0 dB
- gelijkheid beide kanalen: ±3 dB
- balans regelbereik: ±10 dB
- regelbereik lage tonen: ±18 dB
- regelbereik hoge tonen: ±18 dB
- totale harmonische vervorming (1 V_{eff}): 0,2% max.
0,05% typisch



Figuur 14/1.4-12: Volledige voor- en regelversterker met de TCA 730 A en TCA 740 A. Let op het splitsen van de TDA 730 A in voor- en eindversterker!

1.4 Volume-, balans-, toon- en stereo-regelaars

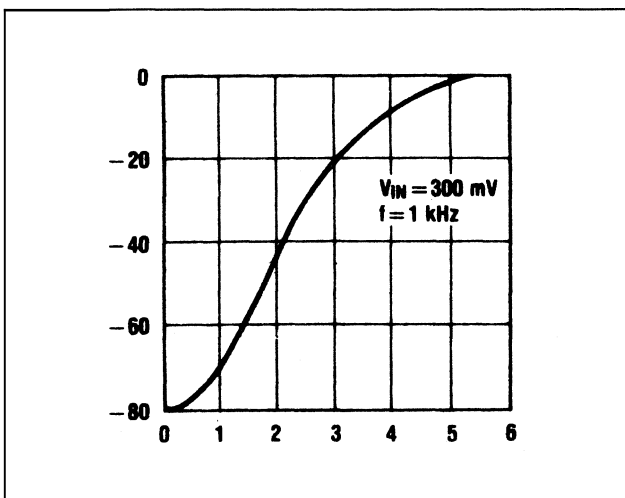
- kanaal-scheiding: 75 dB
- signaal-ruis verhouding: 80 dB
- frequentie-bereik, recht: 250 kHz, -1 dB



Figuur 1411.4-13: Intern blokschema LM 1035.

Regel- en frequentie-karakteristieken

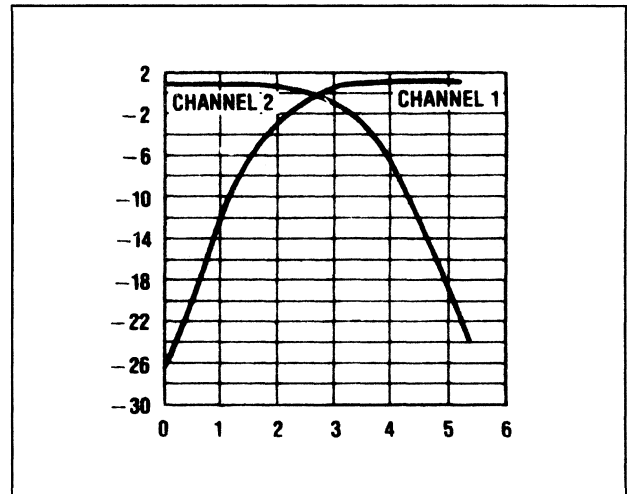
- volume-regeling:
 - Figuur 1411.4-14 geeft het verband tussen de versterking van het IC en de regelspanning op pen 12.



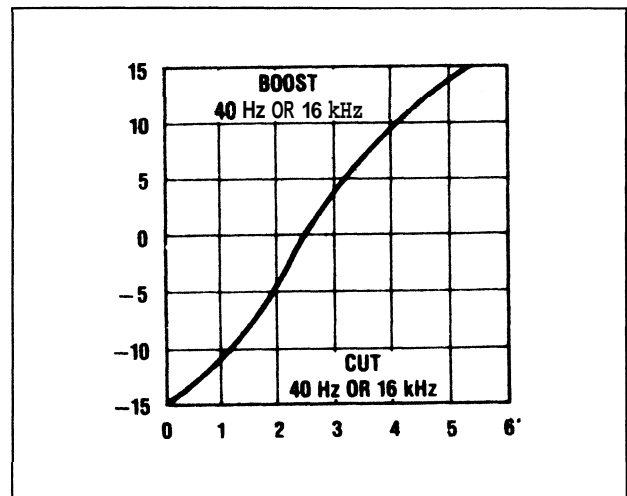
Figuur 1411.4-14: Volume-regeling LM 1035

- balans-regeling:
 - Figuur 14/1.4-15 geeft het verband tussen de versterking van beide kanalen en de regelspanning op pen 9.
- toon-regeling:

Figuur 14/1.4-16 geeft het verband tussen de versterking van het IC bij 40 Hz en 16 kHz in functie van de regelspanning op pen 4 of 14.



Figuur 1411.4-15: Balans-regeling LM 1035.



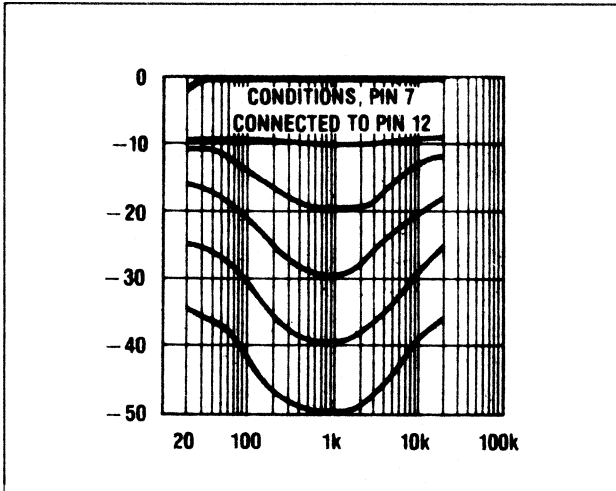
Figuur 1411.4-16: Toon-regeling LM 1035.

- physiologische volume-regeling:
 - Figuur 1411.4-17 geeft de frequentie-amplitude karakteristiek van het IC voor verschillende verzwakkingen bij ingeschakelde "loudness compensation".

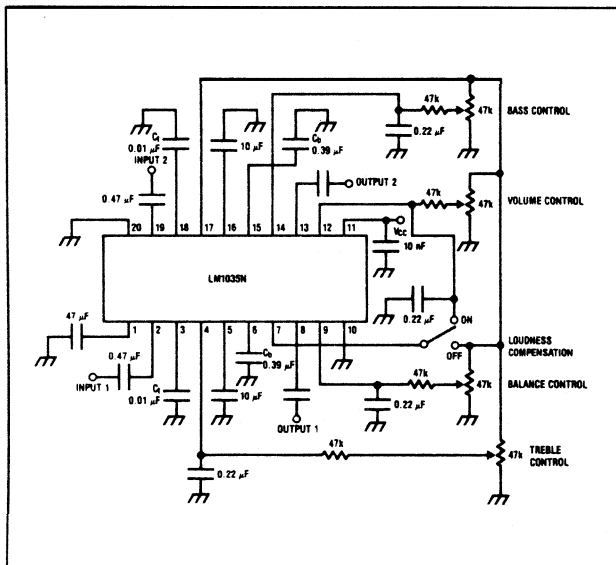
Voorbeeld-schakeling

Figuur 14/1.4-18 geeft het basis-schema van de LM 1035 als complete stereo voor- en regelversterker.

1.4 Volume-, balans-, toon en stereo-regelaars



Figuur 14/1.4-17: Frequentie-weergave loudness-filter.



Figuur 14/1.4-18: LM 1035 als volledige regel-versterker.

LM 1036

stereo volume, balans, toon

Schakeltechnisch identiek aan de LM 1035, maar met enige afwijkingen in de karakteristieken. In het algemeen kan men stellen dat de 1036 iets minder goede specificaties heeft dan de 1035.

Technische gegevens

- fabrikant: National Semiconductor
- voedingsspanning: +16V max.

- +12 V aanbevolen
- ingangsspanning: $1,6 V_{eff}$ max.
- totale harmonische vervorming: $(0,3 V_{eff})$: 0,3% max.
0,06% typisch

Voor de overige gegevens wordt verwezen naar de LM 1035.

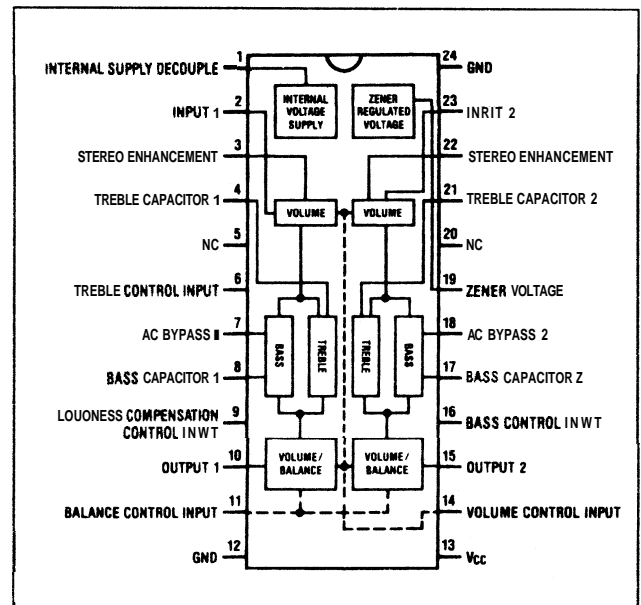
LM 1040

stereo volume, balans, toon met "spatial stereo"

Een uitgebreide versie van de LM 1035, waarbij de vier basisfuncties zijn aangevuld met een "spatial stereo"-effect. Met deze functie kan men het geluidsbeeld verbreden als de twee luidsprekers te dicht bij elkaar opgesteld moeten worden.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-24
- intern blokschema: figuur 14/1.4-19



Figuur 1411.4-19: Intern blokschema LM 1040.

- voedingsspanning: +16 V max.
+12 V aanbevolen
- ingangs-spanning: $1,6 V_{eff}$ max.
- uitgangs-impedantie: 20 Ω

1.4 Volume-, balans-, toon- en stereo-regelaars

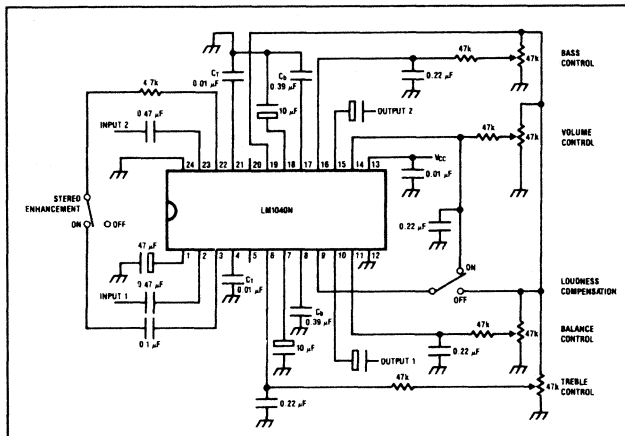
- totale harmonische vervorming
(0,3 V_{eff}): 0,3% max.
0,06% typisch

Voor de overige gegevens wordt verwezen naar de LM 1035.

Voorbeeld-schakelingen

- figuur 14/1.4-20:

Standaard-schema met omschakeling naar "spatial stereo" door middel van een mechanische schakelaar.



Figuur 1411.4-20: Voorbeeld-schakeling met manuele omschakeling basis-verbreding en loudness.

- figuur 14/1.4-21:

Elektronische omschakeling naar "spatial stereo" en naar physiologische volume-regeling. Voor het eerste effect moet men gebruik maken van een FET met een lage drempel, het tweede effect kan met een gewone NPN-transistor worden ingeschakeld. De stuursignalen zijn +5 V voor "AAN" en 0 V voor "UIT".

TCA 5500

stereo volume, balans, toon

Viervoudige DC-regeling door middel van stuurspanning tussen 0 en +5 V, af te takken van een interne referentie.

Slechts geschikt voor zeer kleine ingangssignalen (150 mV_{eff} max).

Technische gegevens

- fabrikant: Motorola

- intern blokschema: figuur 14/1.4-22
- voedingsspanning: +18 V max.
+8 V aanbevolen
- voedingsstroom: 30 ma max.
- interne referentie: +5 V
- stroomcapaciteit int. ref.: 3 mA max.
- ingangsspanning: 25 mV_{eff} max.
150 mV_{eff} max. met gereduceerde versterking
- ingangs-impedantie: 100 kΩ
- uitgangs-impedantie: 100 Ω
- volume-regeling: -68 tot +12 dB
- balans-regeling: -40 tot +3 dB
- toon-regeling: ± 14 dB
- regelspanningen: 0 tot +5 V
- kanaal-scheiding: 45 dB
- totale harmonische vervorming (100 mV_{eff}): 0,1%
- signaal-ruis verhouding: 70 dB

Regel- en frequentie-karakteristieken

- toon-regeling:
Figuur 14/1.4-23 geeft het verband tussen de versterking en de stuurspanning bij 40 Hz en 16 kHz.

Voorbeeld-schakeling

Figuur 14/1.4-24 geeft het basis-schemavan de regel-versterker met TCA 5500, met gebruik van de interne +5 V referentie voor het genereren van de regel-spanningen.

TCA 5550

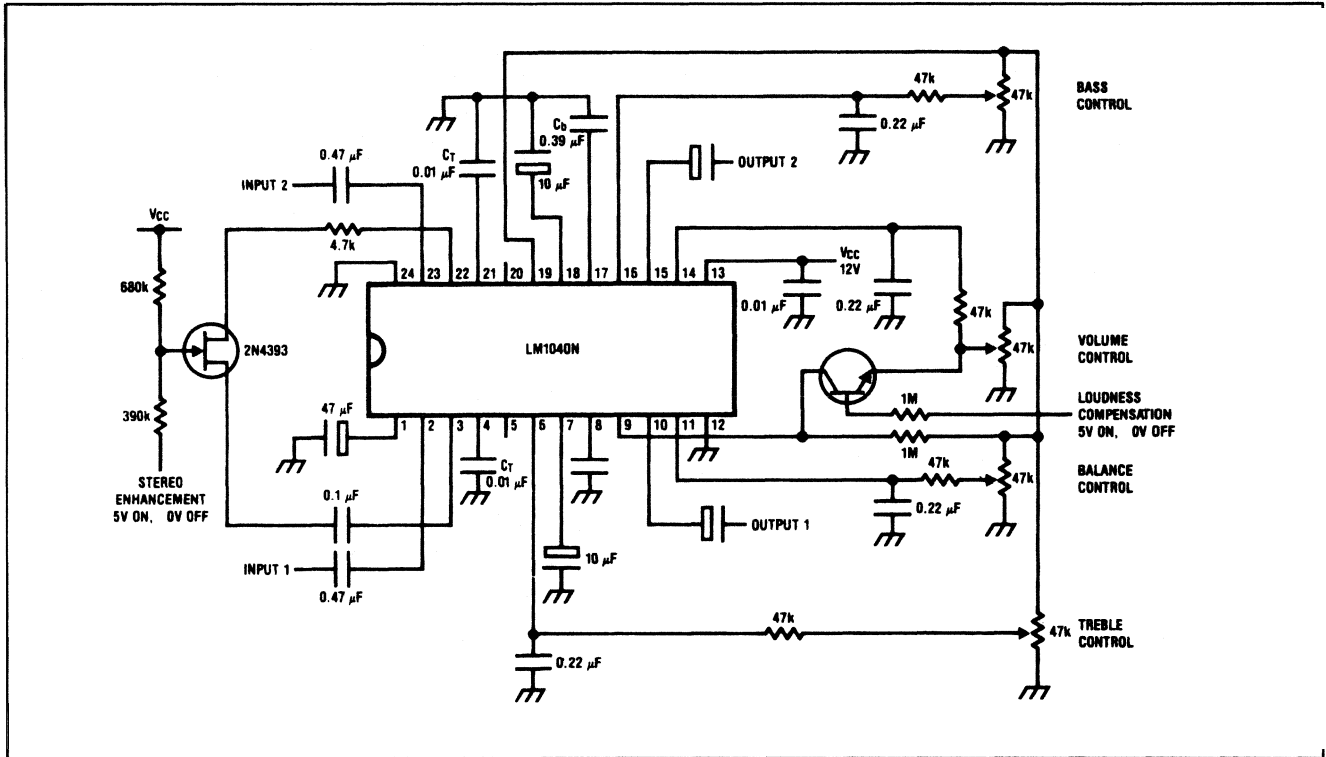
stereo volume, balans, toon

Schakeltechnisch identiek aan de TCA 5500, maar met verbeterde specificaties, met name een groter uitsturings-bereik.

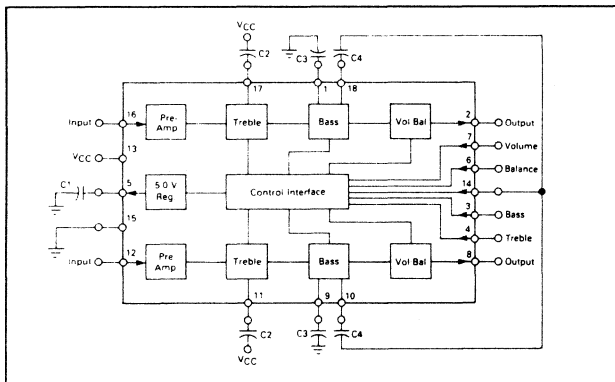
Technische gegevens

- fabrikant: Motorola
- ingangsspanning: 100 mV_{eff} max.
500 mV_{eff} max. met gereduceerde versterking
- uitgangs-impedantie: 300 Ω

1.4 Volume-, balans-, toon en stereo-regelaars



Figuur 14/1.4-21: Voorbeeld-schakeling met elektronische omschakeling speciale effecten.



Figuur 14/1.4-22: Intern blokschema TCA 5500.

Voor de overige gegevens wordt verwezen naar de TCA 5500.

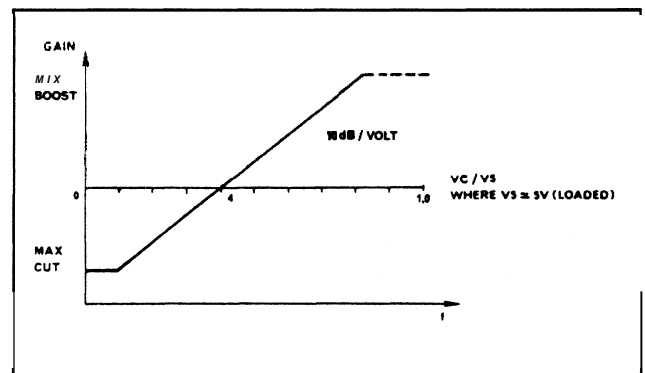
TDA 1524 A

stereo volume, balans en toon

Speciaal ontwikkeld voor voedingsspanning van +12 V, dus voor gebruik in automatische auto-radio's en cassette-spelers. Regel-bereik 0 tot +4 V. Mogelijkheid tot physiologische volume-regeling.

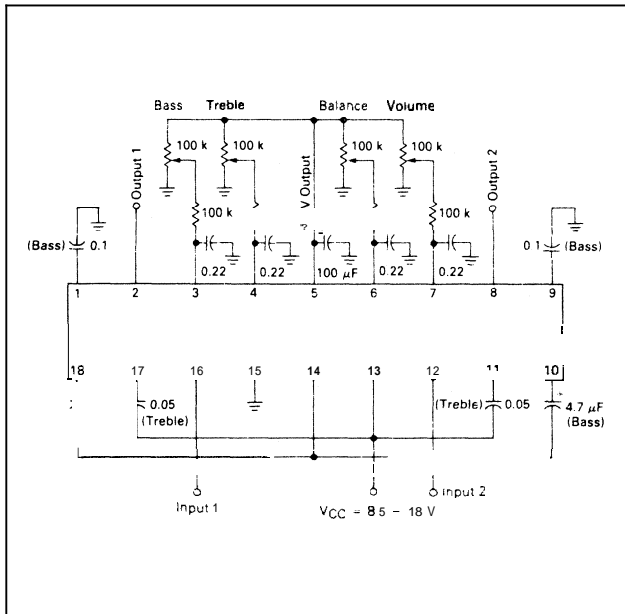
Technische gegevens

- fabrikant: Philips
- behuizing: DIL-18
- intern blokschema: figuur 14/1.4-25
- voedingsspanning: +20 V max.
+12 V aanbevolen
- voedingsstroom: 45 mA max.
- interne referentie (pen 17): +3,4 tot +4,0 V
- ingangs-spanning: 3,2 V_{eff} max.
1,4 V_{eff} voor vervorming van 0,5%



Figuur 14/1.4-23: Poon-regeling TCA 5500.

1.4 Volume-, balans-, toon- en stereo-regelaars



Figuur 14/1.4-24: Volledige regel-versterker met TCA 5500.

- ingangs-impedantie: 10 tot 160 k Ω , afhankelijk van versterking, zie figuur 14/1.4-26.
- uitgangs-impedantie: 300 Ω
- totale harmonische vervorming (1 V_{eff}): 0,3%
- volume regel-bereik: -80 tot +21,5 dB
- balans regel-bereik: 40 dB
- toon regel-bereik: ± 15 dB
- gelijkheid beide kanalen: ± 3 dB
- kanaal-scheiding: 60 dB
- ruis: 310 μV

Regel- en frequentie-karakteristieken

- volume-regeling:
Figuur 14/1.4-27 geeft het verband tussen versterking en regelspanning.
- balans-regeling:
Figuur 14/1.4-28 geeft het verband tussen de versterking en de regelspanning.
- lage tonen regeling:
Figuur 14/1.4-29 geeft de versterking bij 40 Hz in functie van de regelspanning.
- hoge tonen regeling:
Figuur 14/1.4-30 geeft de versterking bij 16 kHz in functie van de regelspanning.

Voorbeeld-schakelingen

Gelijkspannings-terugkoppeling met filter-netwerk voor het verbeteren van het uitsturing-bereik.

- Figuur 14/1.4-32:

Tweede orde filter voor het verbeteren van de weergave van de lage tonen bij maximale versterking van de bas-regelaar.

Door dit filter worden de frequenties beneden de 50 Hz verzwakt, waardoor de vervorming van lage frequenties daalt en het uitsturing-bereik toeneemt.

TDA 3810

stereo, pseudo-stereo, "spatial"-effect

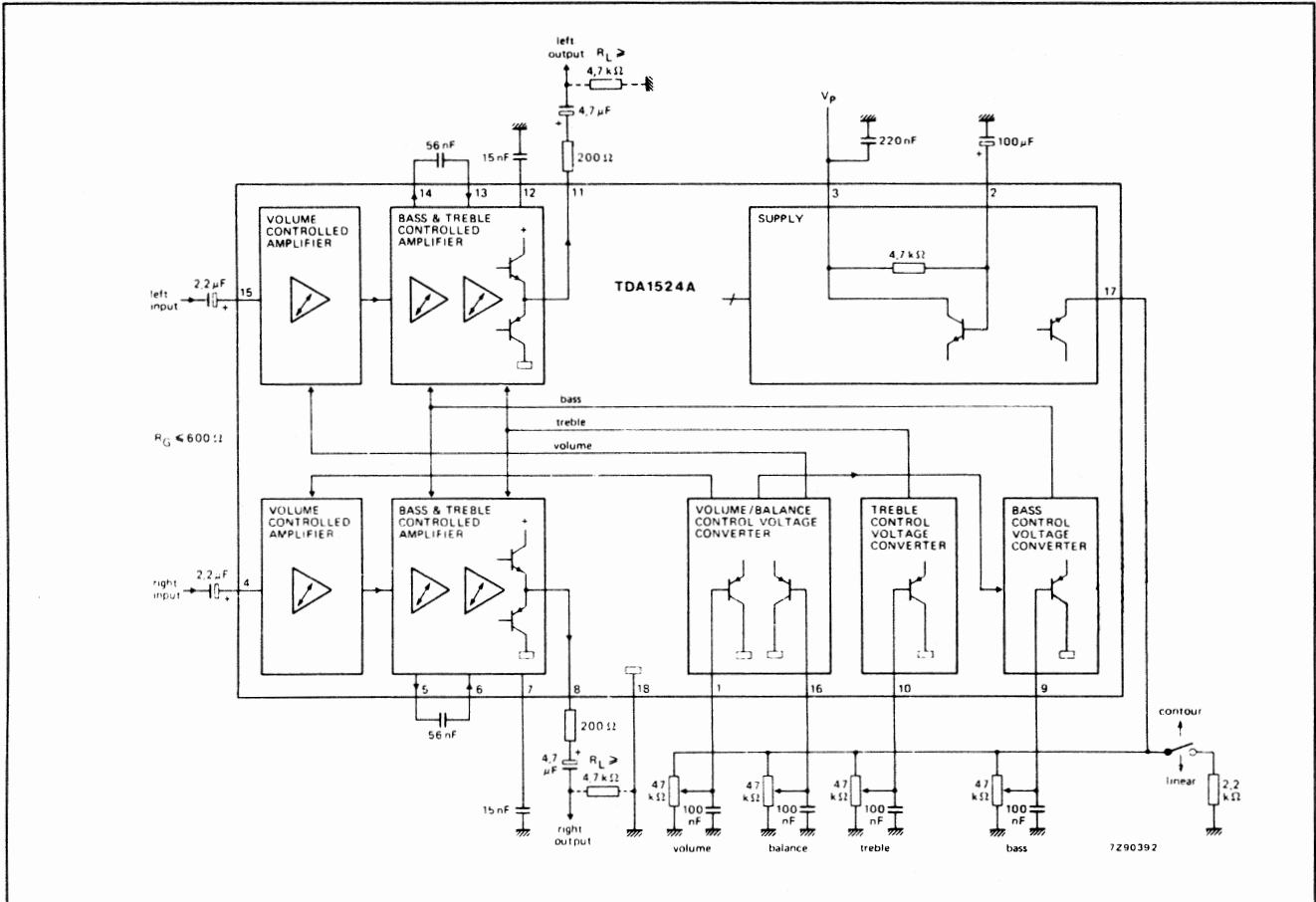
Met dit IC kan men door middel van een twee-bit binaire code drie verschillende effecten instellen:

- stereo: normale stereo-weergave van de ingangssignalen;
- pseudo-stereo: vormt een mono-sigitaal om tot een pseudo-stereo signaal;
- "spatial": verbreedt het geluids-beeld van een stereo-sigitaal, noodzakelijk als bijvoorbeeld de weergevers te dicht bij elkaar staan, zoals in de auto, kleine kamers of draagbare stereo-ontvangers.

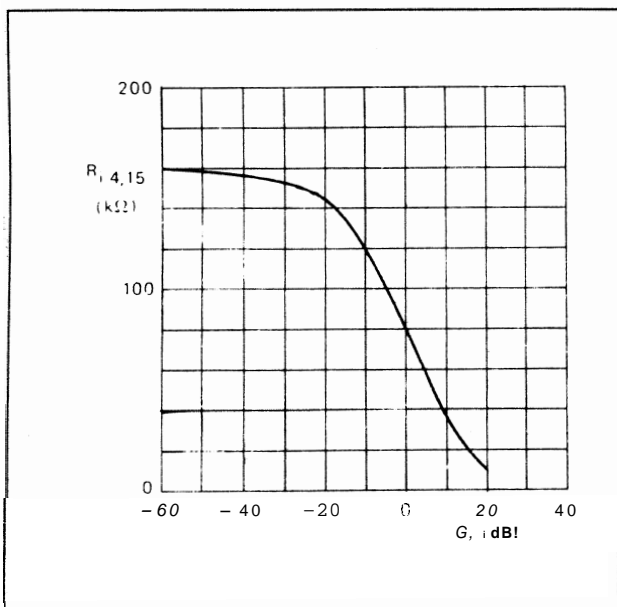
Technische gegevens

- fabrikant: Philips
- behuizing: DIL-18
- intern blokschema: figuur 14/1.4-33
- voedingsspanning: +18 V max.
+12 V aanbevolen
- voedingsstroom: 12 mA
- interne referentie: +5,3 tot +6,7 V
- ingangsspanning: 2 V_{eff}
- ingangs-impedantie: 75 k Ω
- spannings-versterking: 0 dB
- kanaal-scheiding: 70 dB
- totale harmonische vervorming (1 V_{eff}): 0,3%
- besturings-signalen: TTL-compatible
- waarheids-tabel: figuur 14/1.4-34
- LED-uitgangen: 15 mA max.

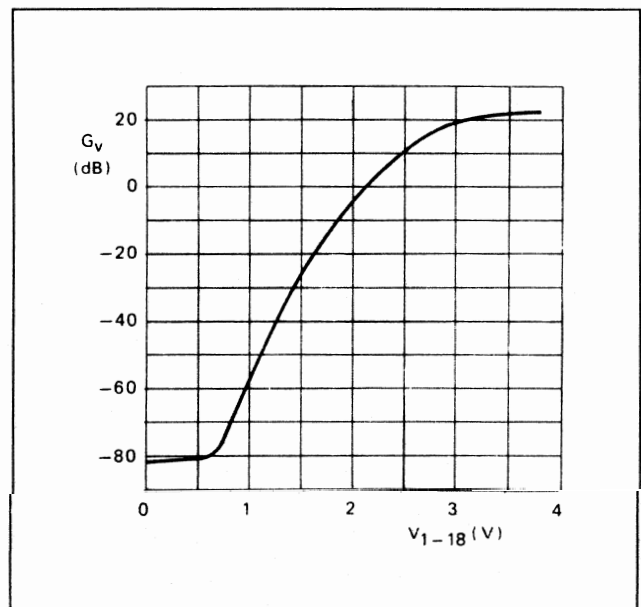
1.4 Volume-, balans-, toon en stereo-regelaars



Figuur 14/1.4-25: Intern blokschema en voorbeeld-schakeling van de TDA 1524 A.

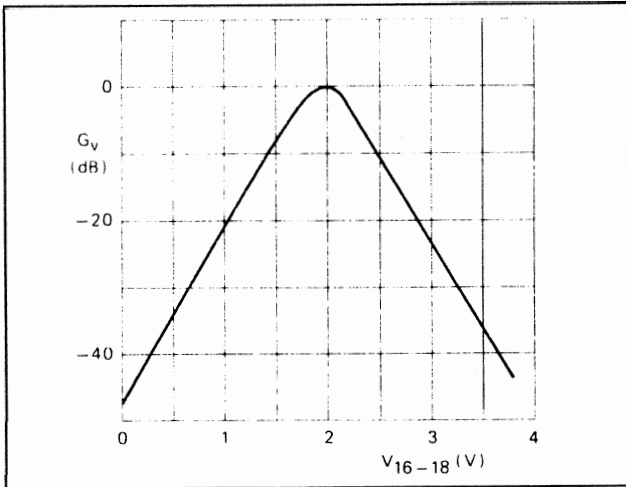


Figuur 14/1.4-26: Ingangs-impedantie TDA 1524 A in functie van de versterking.

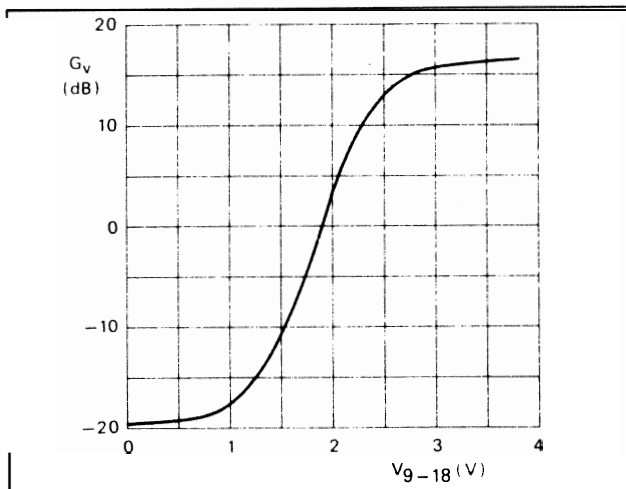


Figuur 14/1.4-27: Volume-regeling TDA 1524 A.

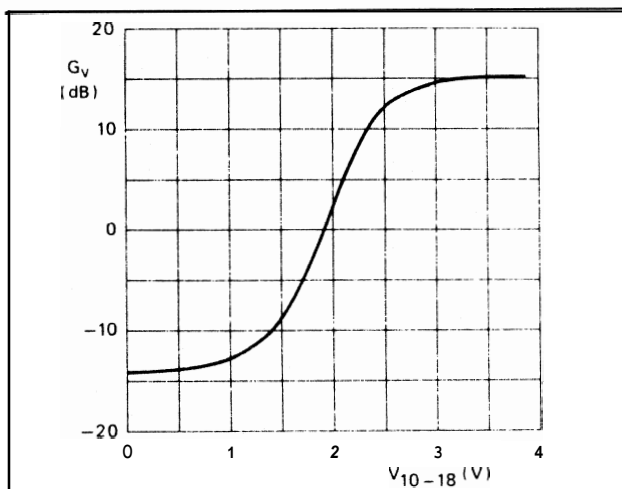
1.4 Volume-, balans-, toon- en stereo-regelaars



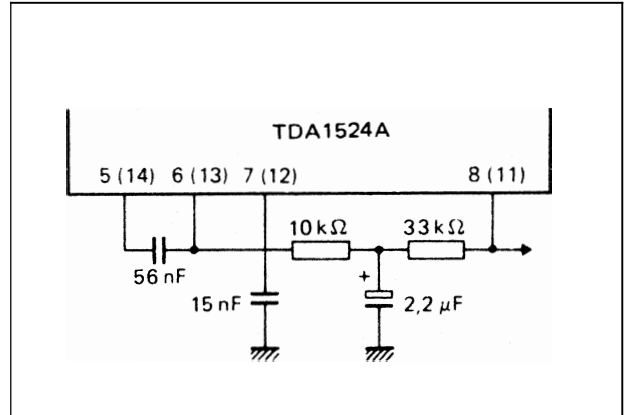
Figuur 1411.4-28: Balans-regeling TDA 1524 A.



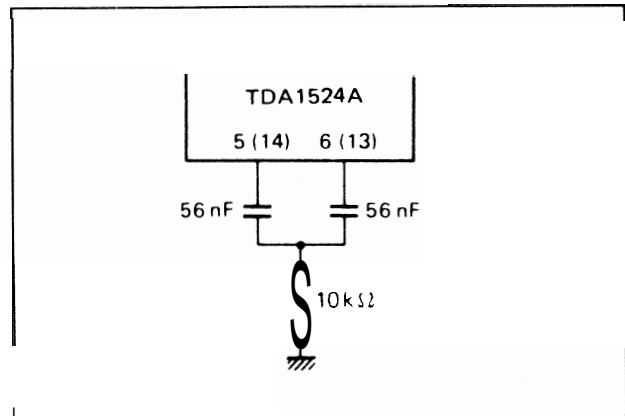
Figuur 1411.4-29: Laag-regeling TDA 1524 A.



Figuur 1411.4-30: Hoog-regeling TDA 1524 A.

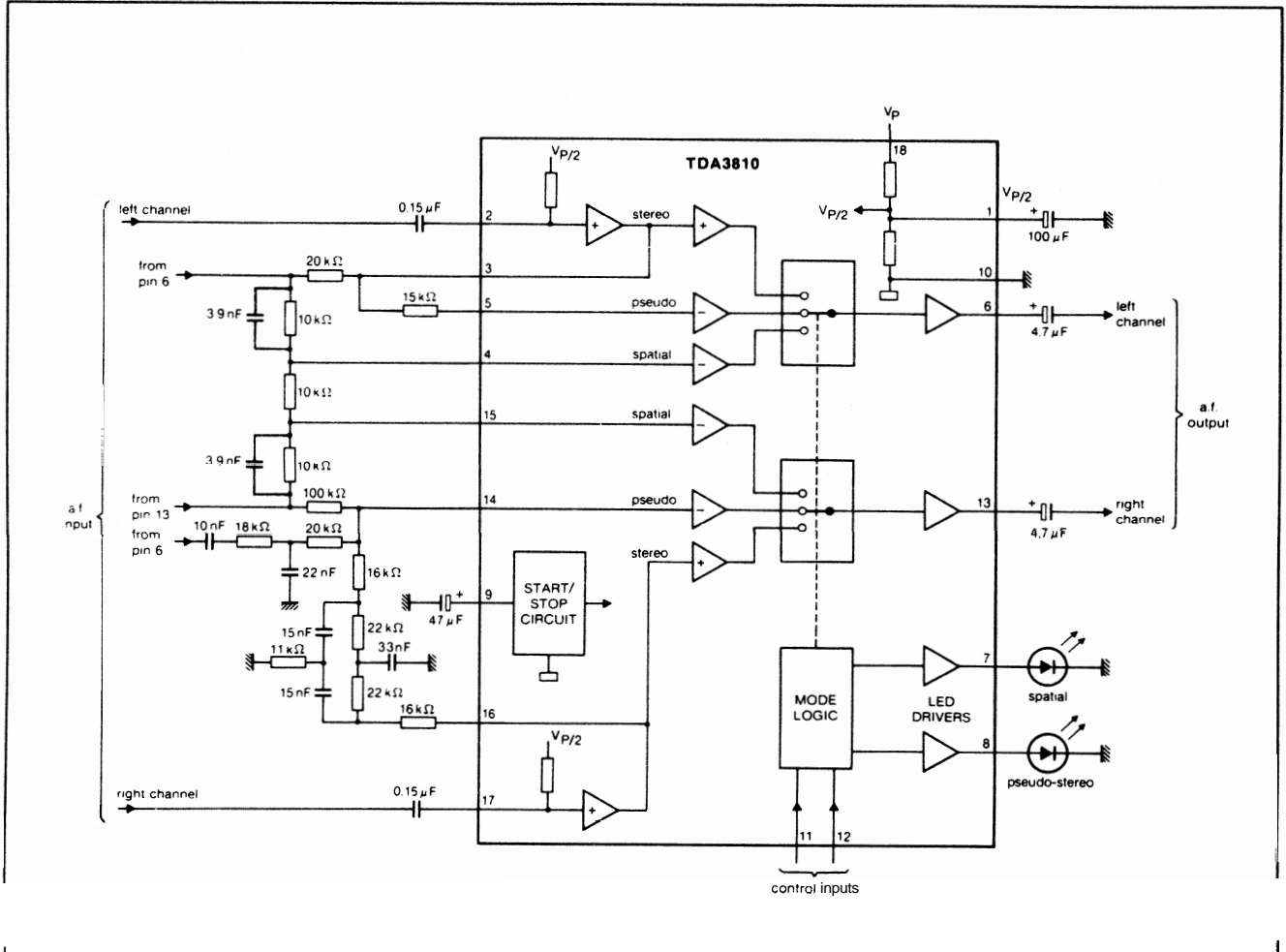


Figuur 1411.4-31: Terugkoppel-netwerk voor het verbeteren van het dynamische bereik.



Figuur 1411.4-32: Verzwakking van frequenties onder 50 Hz voor het minimaliseren van de vervorming bij maximale ophaling van de lage tonen.

1.4 Volume-, balans-, toon en stereo-regelaars



Figuur 14/1.4-33: Intern blokschema en voorbeeld-schakeling van de TDA 3810. Wat de waarde van de voedingsspanning ook zij, de twee controle-ingangen moeten steeds met TTL-signalen worden gestuurd.

mode	control input state		LED spatial pin 7	LED pseudo pin 8
	pin 11	pin 12		
Mono pseudo stereo	HIGH	LOW	off	on
Spatial stereo	HIGH	HIGH	on	off
Stereo	LOW	X	off	off

Figuur 14/1.4-34: Waarheids-tabel TDA 3810.

1.4 Volume-, balans-, toon- en stereo-regelaars

14/1.5

Type-beschrijving bandrecorder IC's

Opmerking

In verband met de complexiteit van deze IC's en de vele speciale in- en uitgangen wordt afgezien van het geven van een pen-identificatie tekening. De benamingen van de pennen zijn toch volledig inhoudsloos zonder dat een blokschema ter beschikking staat. De pen-identificatie kan worden afgeleid van de interne blokschema's en voorbeeld-schakelingen.

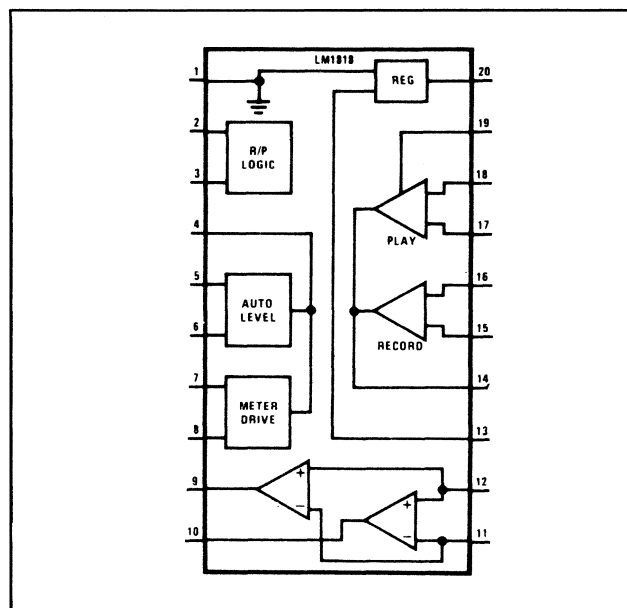
LM 1818**audio tape systeem**

Dit IC bevat alle schakelingen die nodig zijn voor het samenstellen van een tape- of cassette-deck, met uitzondering van de bias-oscillator:

- microfoon voorversterker;
- playback voorversterker;
- opname- en weergave-hoofdversterkers;
- VU-meter schakeling;
- automatische sterkte-regeling (ALC);
- anti-klik schakeling;
- elektronische schakelaars.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-20
- intern blokschema: figuur 14/1.5-1
- voedingsspanning: +18 V max.
+6 V aanbevolen
- voedingsstroom: 12 mA max.
- anti-klik vertraging: programmeerbaar tussen 50 en 400 ms
- gegevens voorversterkers:
 - spannings-versterking: 100 dB
 - ingangs-impedantie: 50 k Ω



Figuur 14/1.5-1: Intern blokschema LM 1818.

- signaal-ruis-verhouding: 69 dB
- gegevens hoofdversterkers:
 - spannings-versterking: 80 dB
 - uitgangsspanning: 1,65 V_{eff}
- ALG-gegevens:
 - regelbereik: 40 dB
 - aanspreekspanning: 25 mV_{eff}
 - ingangs-impedantie: 2 k Ω
 - attack-tijd: 7 ms
 - decay-tijd: 30 s
- algemene gegevens:
 - totale harmonische vervorming (40 dB): 0,05%
 - versterking VU-meter: 8
 - stroomcapaciteit VU-meter: 2 mA_{DC}
 - omschakeling opnemen/weergeven: 50 ms

15 Typebeschrijvingbandrecorder IC's

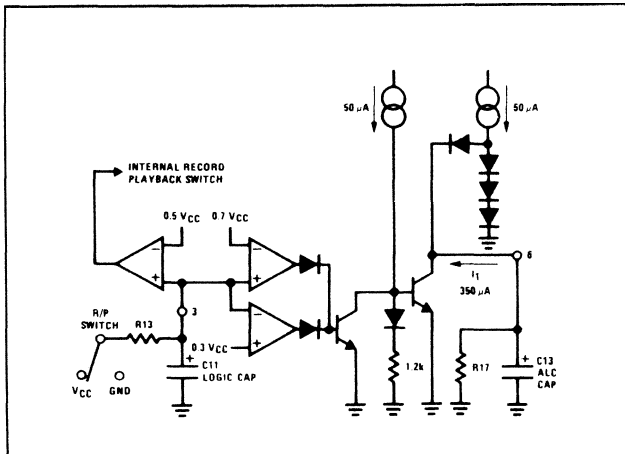
Nadere gegevens

- anti-klik schakeling:

Tussen pen 3 en de massa kan een condensator worden geschakeld die het systeem uitschakelt tijdens het omschakelen tussen opnemen en weergeven en vice versa. Op deze manier worden storende overgangsverschuiven (schakel-klikken) onderdrukt. De onderdrukkings-tijd wordt bepaald door de tijdconstante van de RC-kring die is aangesloten op pen 3, zie figuur 14/1.5-2 en de waarde van de ALC-condensator C13 volgens de formules:

$$R_{13} \cdot C_{11} = \frac{t_1}{0,51}$$

$$t_1 = C_{13} \cdot 7,2 \cdot 10^4$$



Figuur 14/1.5-2: Interne schakeling van de klik-onderdrukking.

De werking van deze schakeling is grafisch toegelicht in figuur 14/1.5-3.

- VU-meter schakeling:

De VU-meter wordt gestuurd met een gelijkspanning die gelijk is aan acht maal de wisselspanning op de ALC-ingangpen 4.

De RC-tijdconstante op pen 7 (figuur 14/1.5-4) bepaalt de reactie-snelheid van de meter. De geheugen-condensator C wordt ontladen door een speciaal netwerk (DISCHARGE CONTROL) dat de mate van ontlading laat afhangen van de spanning over de meter. Op deze manier zal de meter snel reageren op lage signaal-niveaus, traag op

signalen rond 0 dB en snel herstellen van een oversturings-piek.

Voorbeeld-schakeling

Figuur 14/1.5-5 geeft het standaard schema van de LM 1818 in een twee-kops recorder. Slechts één kanaal is getekend, het tweede is identiek opgebouwd. De voedingsspanning is gelijk aan +15 V.

LM 1837**voorversterker/omschakelaar kop-systeem**

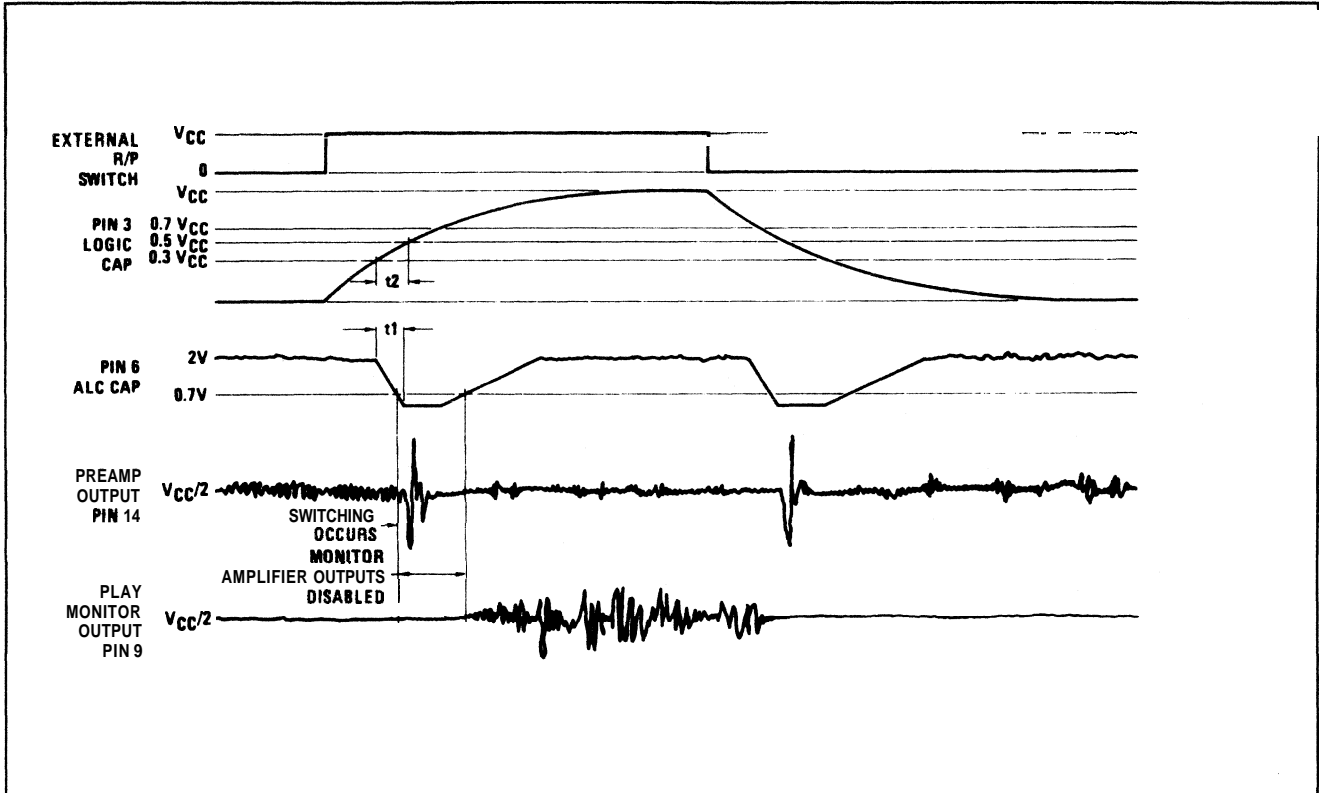
Dit IC bevat alle nodige schakelingen voor het opbouwen van een automatisch stereo reverse tape-systeem. Het IC bevat:

- vier lage ruis voorversterkers x 25;
- twee eindversterkers met terugkoppel-mogelijkheid;
- elektronische omschakelaars;
- anti-klik schakeling met programmeerbare vertraging.

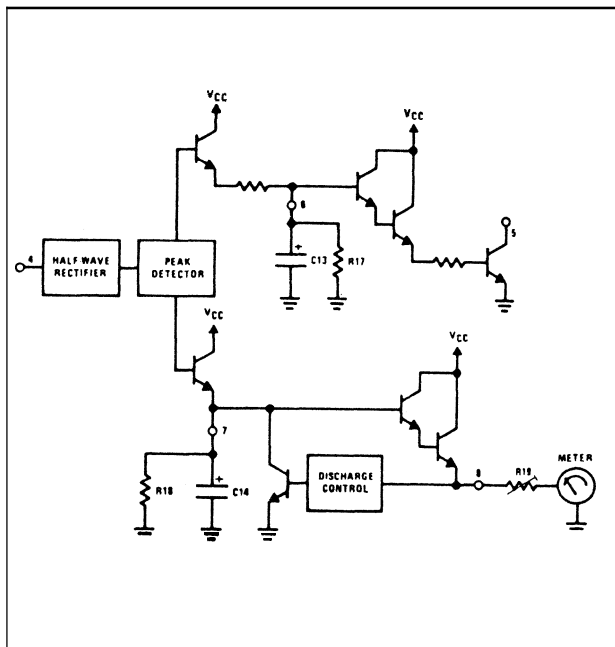
Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-18
- intern blokschema: figuur 14/1.5-6
- voedingsspanning: +18 V max.
+12 V aanbevolen
- voedingsstroom: 15 mA
- totale harmonische vervorming (0,3 mV): 0,03%
- kanaal-scheiding: 60 dB
- signaal-ruis verhouding: 58 dB
- gegevens ingangs-versterkers:
 - ingangs-impedantie: 150 kΩ
 - versterking: 28 dB
 - gelijkheid versterkers: ±0,5 dB
 - uitgangsspanning: 2,9 V_{eff} max.
- gegevens hoofd-versterkers:
 - open-loop versterking: 100 dB
 - versterking x bandbreedte: 5 MHz
 - ingangsstroom: 500 nA
 - slew-rate: 6 V/μs
 - uitgangsspanning: 11V_{ttt}
- gegevens logica:
 - stuurspanningreverse: 2,2 V min.

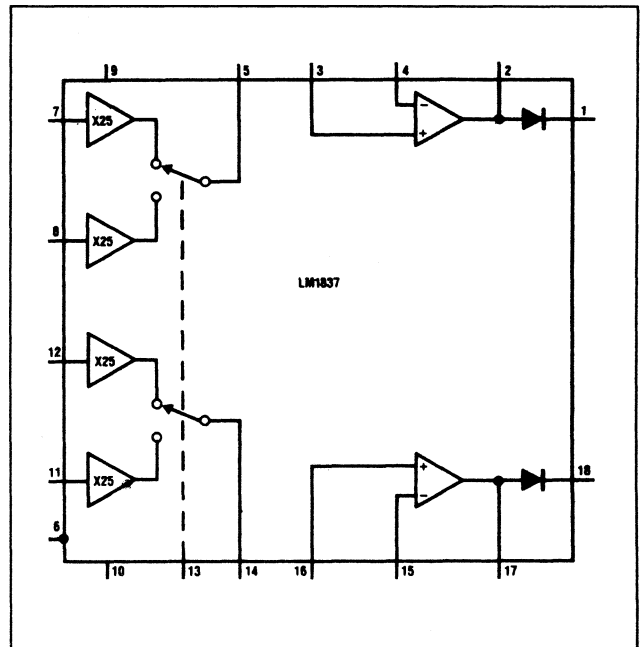
15 Type-beschrijving bandrecorder IC's



Figuur 1411.5-3: Werking van de klik-onderdrukking grafisch toegelicht.

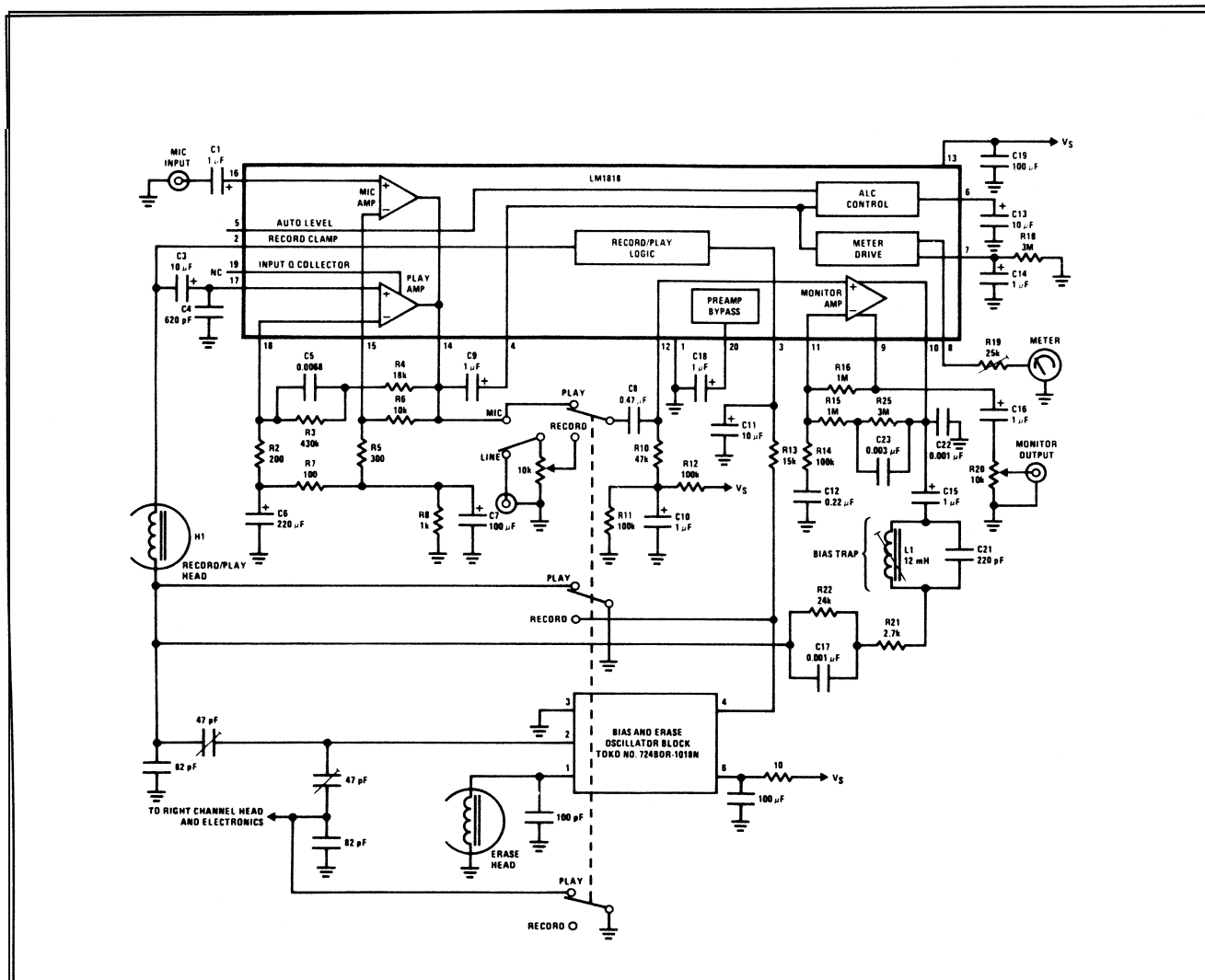


Figuur 1411.5-4: De interne VU-meter schakeling.



Figuur 14/1.5-6: Intern blokschema LM 1837.

1.5 Typebeschrijvingbandrecorder IC's



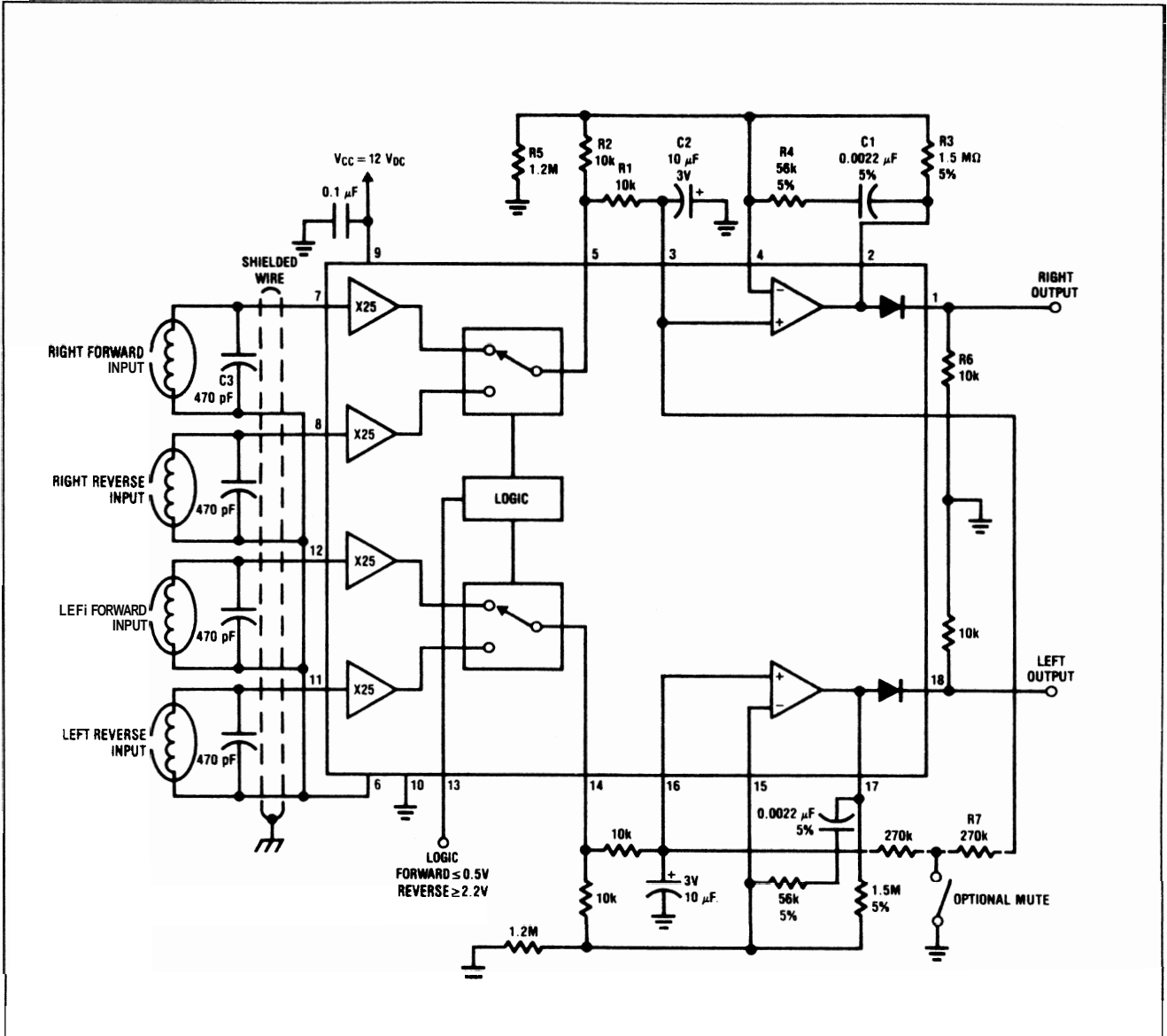
Figuur 14/1.5-5: Voorbeeld-schakeling van de LM 1818 in een stereo recorder met gecombineerde opname/weergave-kop.

– stuurspanning forward: 0,5 V max.

Voorbeeld-schakeling

Figuur 14/1.5-7 geeft het basis-schema van de LM 1837 als voorversterker in een stereo reverse deck.

1.5 Type-beschrijvingbandrecorder IC's



Figuur 14/1.5-7: Voorbeeld-schakeling van de LM 1837 in een stereo reverse recorder als voorversterker voor de weergave-koppen.

1.5 Typebeschrijving bandrecorder IC's

14/4

Analoge vertraginglijnen

Inhoud

14/4.1 Achtergrond-informatie

14/4.2 Type-beschrijving

TCA 350 Z	1x185
TDA 1096	2x256
TDA 1022	1 x512
SAD 512 D	1 x512
SDA 1024	2x512
TDA 2110	2x512
MN 3001	2x512
TDA 2107	1 x1024
TDA 1097	1 x1536
TDA 2108	1x2048
TDA 2105	1 x 4096
SAD 4096	1 x 4096
TAD 32	1 x32, tapped

4.1 Achtergrond-informatie

De even schakelaars worden gesloten als er op de CP2-lijn een positieve puls verschijnt, de oneven als er op de CP1-lijn een identieke puls ontstaat. Door de geïnverteerde kloksignalen zullen dus ofwel alle even ofwel alle oneven schakelaars gelijktijdig gesloten zijn. De ingang van de keten wordt verbonden met een analoge ingang signaal.

Op tijdstip t_1 worden alle oneven schakelaars gesloten. De condensator C1 zal via de gesloten schakelaar S1 verbonden worden met de ingangsspanning en de momentele waarde van deze spanning volgen. Omdat verondersteld wordt dat alle overige condensatoren volledig ontladen zijn, heeft het sluiten van de overige oneven schakelaars geen gevolgen.

Op tijdstip t_2 openen de oneven schakelaars en worden de even schakelaars gesloten. Condensator C1 wordt losgekoppeld van de ingang en zal de momentele waarde die de ingangsspanning op tijdstip t_2 bezit houden. De spanning verschijnt onverzwakt op de uitgang van de bufferversterker A1 en zal via de gesloten schakelaar de condensator C2 tot dezelfde waarde op laden.

Op tijdstip t_3 sluiten S1 en S3. De eerste condensator wordt weer verbonden met het ingangssignaal en zal de momentele waarde van deze spanning weer gaan volgen. Condensator C3 wordt via de gesloten schakelaars en de buffer opgeladen tot de spanning over C2.

Over C3 ontstaat dus een spanning die twee klokpulsen eerder op de ingang aanwezig was. Men kan stellen dat de momentele waarde van de ingangsspanning vertraagd op C3 verschijnt.

Als de keten is opgebouwd uit N condensatoren kan men in het algemeen stellen dat de momentele waarde van de ingangsspanning op tijdstip t_1 over deze condensator verschijnt op tijdstip $t_1 + N \cdot \Delta t$, waarbij Δt staat voor de halve periode van het kloksignaal. Er ontstaat een vertraging tussen het verloop van de spanning op de ingang en

het verloop van de spanning op de N-de condensator, waarbij de mate van vertraging afhankelijk is van het aantal cellen N en van de frequentie van het kloksignaal.

Geïntegreerde vertragingsslijn

De schakeling van figuur 14/4.1-1 leent zich niet voor integratie in een IC. In de praktijk worden de elektronische schakelaars en de buffer-versterkers uitgevoerd met MOS-transistoren. De condensatoren zijn zeer klein, slechts een fractie van een pF. In figuur 14/4.1-2 is een vereenvoudigde voorstelling getekend van de interne structuur van een standaard analoge vertragingsslijn. De condensatoren zijn, als gevolg van de ter beschikking staande integratie-technieken, aangebracht tussen de gate en de draine van de schakel-FET's. Dit heeft tot gevolg dat deze condensatoren niet alleen door het te bemonsteren ingangssignaal worden opgeladen, maar ook door de klok-puls. Omdat de amplitude van dit signaal vele malen groter is dan de amplitude van het te vertragen signaal zal dit laatste gesuperponeerd zijn op het 'dak' van de klok-puls.

Dit kleine signaal moet aan de uitgang van de lijn gescheiden worden van de klok. De twee laatste condensatoren van de keten worden door middel van buffers naar buiten gevoerd. Beide uitgangen worden resistief met elkaar gemengd. Op beide uitgangen is het vertraagde ingangssignaal aanwezig, gesuperponeerd op de klok. Omdat beide kloksignalen echter ten opzichte van elkaar geïnverteerd zijn zal na resistieve menging alleen het ingangssignaal overblijven.

De als buffer fungerende MOS-transistoren moeten door middel van een hulpspanning worden ingesteld in het midden van hun lineaire bereik. Dit lineaire bereik is vanwege de verschillen in afknijpspanning tussen de verschillende transistoren zeer klein, meestal niet veel groter dan $1,5V_{eff}$.

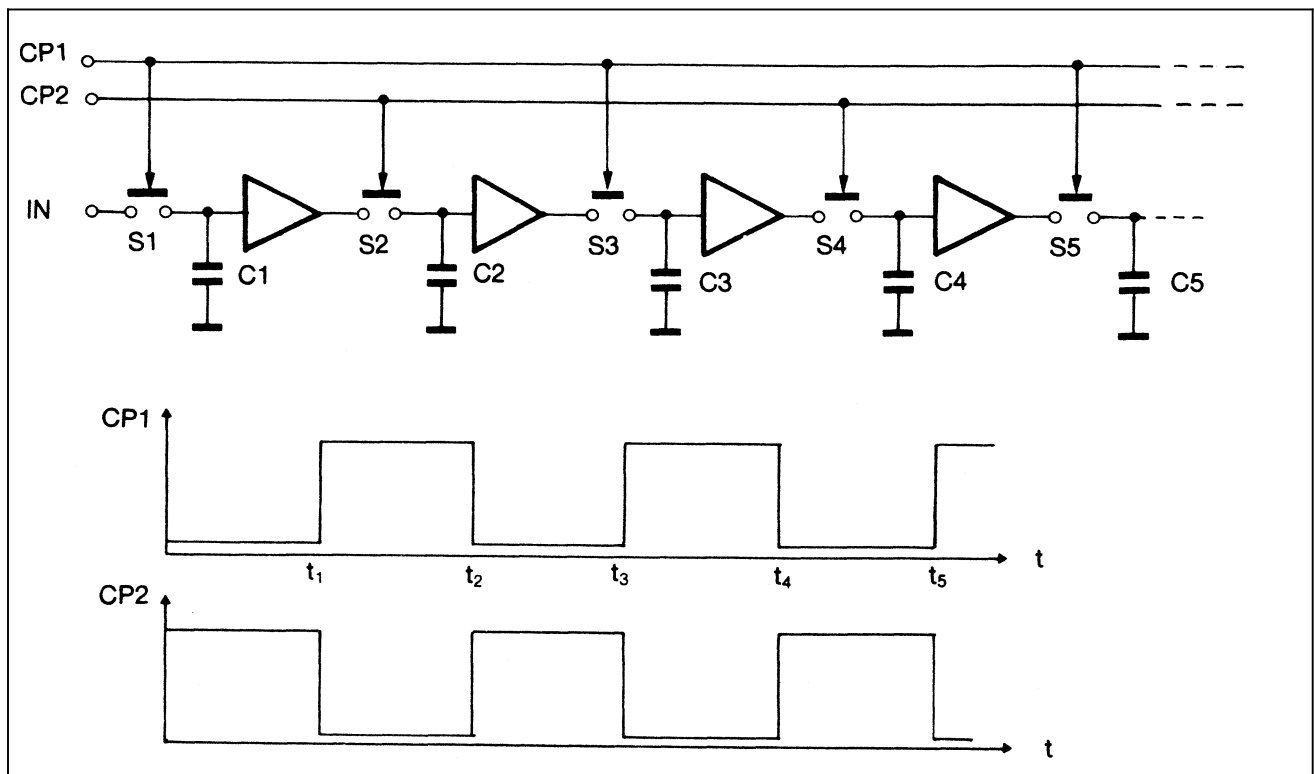
14/4.1

Achtergrond-informatie

Principiële werking

Analoge vertragslijnen, ook emmertjesgeheugens genoemd, behoren tot de zogenaamde ladingtransport-schakelingen. Bij deze schakelingen worden elektrische lading opgeslagen in condensatoren en door met deze lading te manipuleren kan men verschillende signaalbewerkingen, zoals vertraging of filteringen, uitvoeren.

Be fundamentele werking van de analoge vertragslijn wordt toegelicht aan de hand van het schema van figuur 14/4.1-1. De lijn is samengesteld uit een groot aantal cellen, elk opgebouwd uit een condensator C, een bufferversterker A en een elektronische schakelaar S. De elektronische schakelaars worden gestuurd uit twee klok-leidingen CP1 en CP2, die ten opzichte van elkaar geïnverteerde symmetrische vierkant-signalen voeren.



Figuur 14/4.1-1: Principiële werking van een analoge vertraginglijn.

4.1 Achtergrond-informatie

De even schakelaars worden gesloten als er op de CP2-lijn een positieve puls verschijnt, de oneven als er op de CP1-lijn een identieke puls ontstaat. Door de geïnverteerde kloksignalen zullen dus ofwel alle even ofwel alle oneven schakelaars gelijktijdig gesloten zijn. De ingang van de keten wordt verbonden met een analoge ingang signaal.

Op tijdstip t_1 worden alle oneven schakelaars gesloten. De condensator C1 zal via de gesloten schakelaar S1 verbonden worden met deingangsspanning en de momentele waarde van deze spanning volgen. Omdat verondersteld wordt dat alle overige condensatoren volledig ontladen zijn, heeft het sluiten van de overige oneven schakelaars geen gevolgen.

Op tijdstip t_2 openen de oneven schakelaars en worden de even schakelaars gesloten. Condensator C1 wordt losgekoppeld van de ingang en zal de momentele waarde die deingangsspanning op tijdstip t_2 bezit houden. De spanning verschijnt onverzwakt op de uitgang van de bufferversterker A1 en zal via de gesloten schakelaar de condensator C2 tot dezelfde waarde op laden.

Op tijdstip t_3 sluiten S1 en S3. De eerste condensator wordt weer verbonden met hetingangssignaal en zal de momentele waarde van deze spanning weer gaan volgen. Condensator C3 wordt via de gesloten schakelaars en de buffer opgeladen tot de spanning over C2.

Over C3 ontstaat dus een spanning die twee klokpulsen eerder op de ingang aanwezig was. Men kan stellen dat de momentele waarde van de ingangsspanning vertraagd op C3 verschijnt.

Als de keten is opgebouwd uit N condensatoren kan men in het algemeen stellen dat de momentele waarde van deingangsspanning op tijdstip t_1 over deze condensator verschijnt op tijdstip $t_1 + N \cdot T$, waarbij T staat voor de halve periode van het kloksignaal. Er ontstaat een vertraging tussen het verloop van de spanning op de ingang en

het verloop van de spanning op de N-de condensator, waarbij de mate van vertraging afhankelijk is van het aantal cellen N en van de frequentie van het kloksignaal.

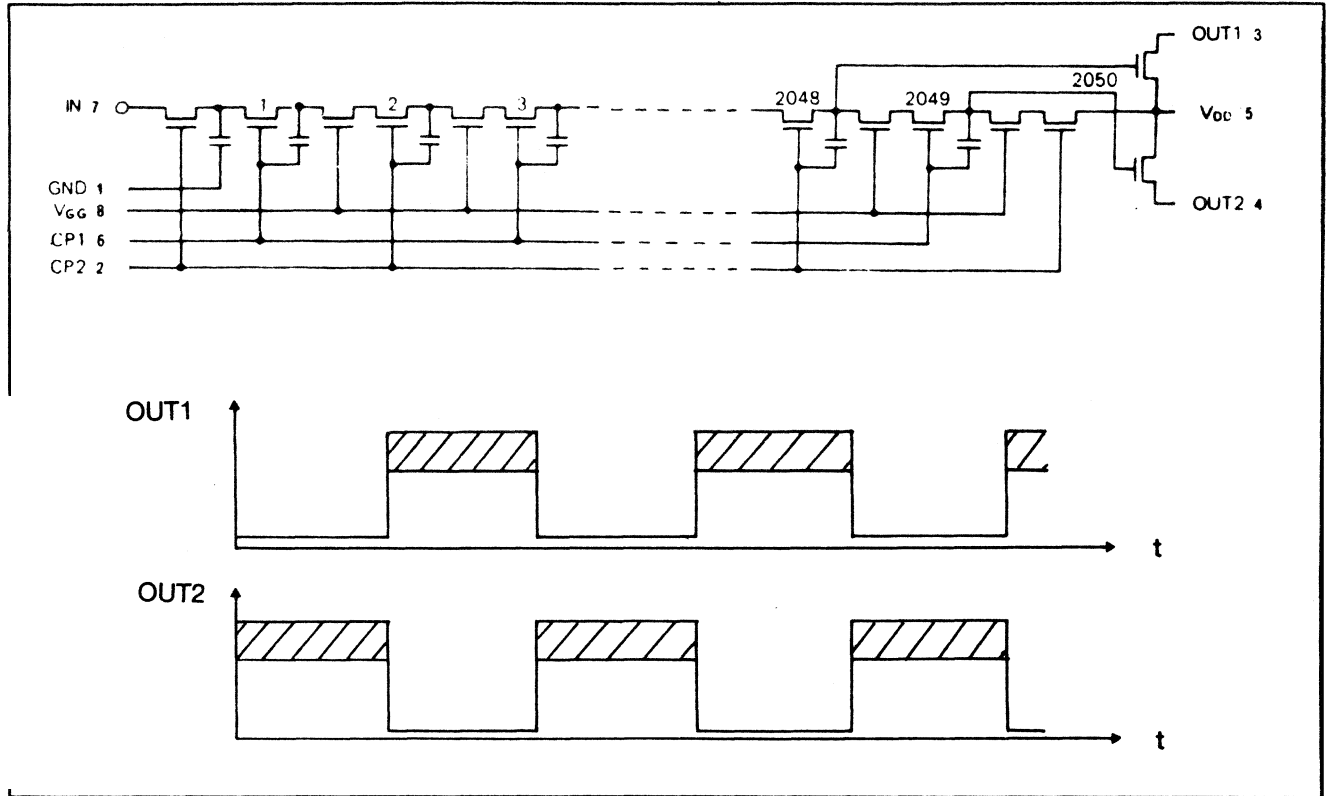
Geïntegreerde vertraginglijn

De schakeling van figuur 14/4.1-1 leent zich niet voor integratie in een IC. In de praktijk worden de elektronische schakelaars en de buffer-versterkers uitgevoerd met MOS-transistoren. De condensatoren zijn zeer klein, slechts een fractie van een pF. In figuur 14/4.1-2 is een vereenvoudigde voorstelling getekend van de interne structuur van een standaard analoge vertraginglijn. De condensatoren zijn, als gevolg van de ter beschikking staande integratie-technieken, aangebracht tussen de gate en de draine van de schakel-FET's. Dit heeft tot gevolg dat deze condensatoren niet alleen door het te bemonstereningangssignaal worden opgeladen, maar ook door de klok-puls. Omdat de amplitude van dit signaal vele malen groter is dan de amplitude van het te vertragen signaal zal dit laatste gesuperponeerd zijn op het 'dak' van de klok-puls.

Dit kleine signaal moet aan de uitgang van de lijn gescheiden worden van de klok. De twee laatste condensatoren van de keten worden door middel van buffers naar buiten gevoerd. Beide uitgangen worden resistief met elkaar gemengd. Op beide uitgangen is het vertraagdeingangssignaal aanwezig, gesuperponeerd op de klok. Omdat beide kloksignalen echter ten opzichte van elkaar geïnverteerd zijn zal na resistieve menging alleen hetingangssignaal overblijven.

De als buffer fungerende MOS-transistoren moeten door middel van een hulpspanning worden ingesteld in het midden van hun lineaire bereik. Dit lineaire bereik is vanwege de verschillen in afknijpspanning tussen de verschillende transistoren zeer klein, meestal niet veel groter dan $1,5V_{eff}$.

4.1 Achtergrond-informatie

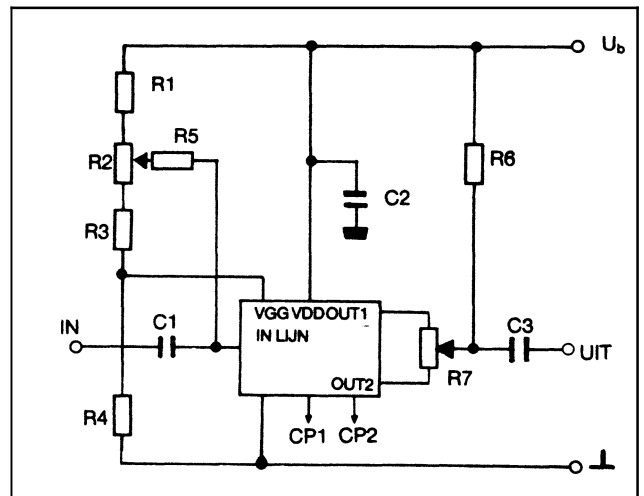


Figuur 1414.1-2: Basis-schakeling van een geïntegreerdemertjes-geheugen met balans-uitgangen.

Om nu deze beperkte uitsturingruimte optimaal te benutten moet de instelspanning U_{GG} door middel van een externe spanningsdeler met instelpotentiometer aan het IC worden aangeboden. Bij sommige typen moet men deze instelspanning echter mengen met het te vertragen ingangssignaal.

Het instellen van een analoge vertragslijn

In de meeste gevallen wordt een analoge vertragslijn ingesteld volgens het schema van figuur 14/4.1-3. Aan de ingang is een spanningsdeler tussen de voeding en de massa aanwezig, waarmee de instelspanning U_{GG} wordt opgewekt. Bij het als voorbeeld gebruikte type TDA 1022 wordt een 'groffe' instelling verzorgd door de spanning over R4 aan pen 13 van het IC aan te bieden en de 'fijne' instelling door een uit dezelfde spanningsdeler afkomstig potentiaal met de ingang te mengen (pen 5).



Figuur 14/4.1-3: De basis-afregelingen van een analoge vertragslijn.

De twee uitgangen van de lijn worden resistief gemengd. Omdat er nogal wat onderlinge verschillen bestaan tussen de diverse cellen van een lijn kan deze resistieve men-

4.1 Achtergrond-informatie

ger niet met vaste weerstanden worden uitgevoerd. De twee uitgangen worden aangesloten op de uiteinden van een instelpotentiometer R7, de looper is de uitgang van de lijn. Verdraait men de looper, dan zal de verhouding van de mengweerstanden worden gewijzigd en men kan deze verhouding zo instellen dat het kloksignaal volledig wordt weggemengd.

De meeste analoge vertragslijnen hebben twee klok-ingangen waarop men symmetrische en ten opzichte van elkaar geïnverteerde blokspanningen moet aansluiten. Er bestaan echter ook modellen waarbij slechts één klok-ingang aanwezig is en het daarop aangesloten signaal door middel van een interne flip-flop wordt omgezet in twee symmetrische en geïnverteerde uitgangen. Men moet er dan rekening mee houden dat de eigenlijke klok-frequentie gelijk is aan de helft van de frequentie van het externe signaal.

Klokfrequentie en -oscillator

Zoals reeds gezegd wordt de maximale vertragingstijd bepaald door het aantal elementen N waaruit de lijn is samengesteld en door de maximaal toelaatbare waarde van de klok-frequentie.

Emmertjesgeheugens worden aangeboden met 185 tot 4096 cellen, de maximale klok-frequentie verschilt van model tot model maar men kan algemeen 1 MHz als absoluut maximum aanhouden.

Uit de bespreking van de fundamentele werking van een analoge vertragslijn kan men afleiden dat voor elke periode van het kloksignaal het monster van hetingangssignaal over twee cellen wordt getransporteerd. Bij de positieve syclus van het ene kloksignaal van cel 1 naar cel 2, bij de positieve syclus van het andere klok-signal van cel 2 naar cel 3. Beide positieve syclusen vormen één periode van de klok.

De maximale vertragingstijd kan bijgevolgd

bekend worden met

$$\Delta t = \frac{N}{2 \cdot f}$$

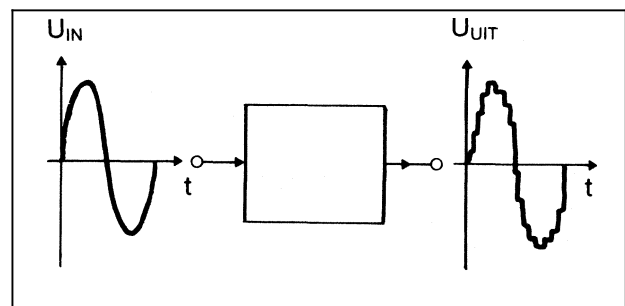
waarin:

Δt = de totale vertragingstijd;

N = aantal cellen van de lijn;

f = frequentie van het klok-signaal.

De maximale waarde van de klok-frequentie wordt bepaald door de eigenschappen van de vertragslijn. De minimale waarde wordt voorgeschreven door het zogenaamde algemene sampling theorema. Op het ritme van de klok worden er continu een aantal monsters of samples van hetingangssignaal genomen en van cel naar cel verplaatst. Zelfs bij maximale uitfiltering van het kloksignaal aan de uitgang zal het uitgangssignaal bestaan uit een trapvormig signaal, dat de vorm van hetingangssignaal benadert, zie figuur 14.1-4. Het algemeen sampling theorema stelt nu dat er bij een continu sampling-proces minstens twee monsters voor iedere periode van hetingangssignaal moeten worden genomen om de vorm van dit signaal door middel van filtering te benaderen.



Figuur 14/4.1-4: Het uitgangssignaal is een trapvormige benadering van deingangsspanning en moet gefilterd worden.

Deze stelling gaat uit van een ideaal procédé en omdat praktische elektronische schakelingen nooit ideaal zijn neemt men als maatstaf dat er minstens drie samples van iedere periode genomen moeten worden.

Wil men dus de totale audio-bandbreedte

4.1 Achtergrond-informatie

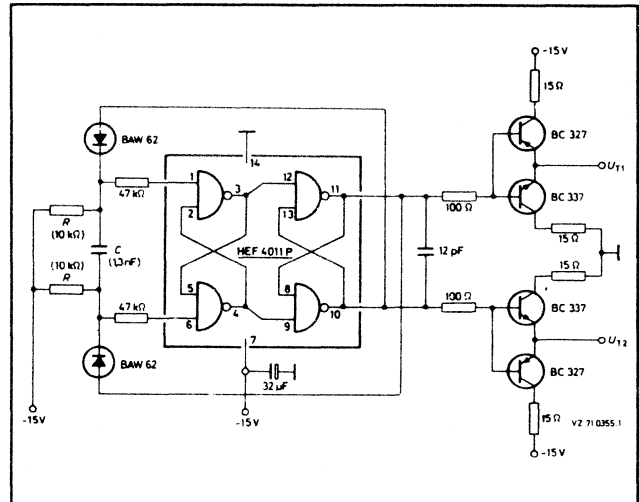
van 20 Hz tot 20 kHz door een analoge vertragslijn sturen, dan mag de klok-frequentie niet lager worden dan 60 kHz. Zelfs bij een uit 4096 cellen samengesteide lijn wordt de maximale vertragingstijd dan slechts:

$$\Delta t = \frac{4096}{2.60 \text{ kHz}} = 34 \text{ ms}$$

Omdat dit in de meeste gevallen onvoldoende is voor het verkrijgen van de gewenste effecten zal men een compromis moeten sluiten en genoeg nemen met een beperkte bandbreedte.

Aan de klok-oscillator worden tamelijk hoge eisen gesteld. De schakeling moet een symmetrische blokspanning leveren, die bovendien behoorlijk capacitef belast moet kunnen worden zonder dat de stijg- en daaltijden van het signaal worden aangetast. In de meeste gevallen wordt dan ook uitgegaan van een flip-flop om ervan verzekerd te zijn dat de uitgang volmaakt symmetrisch is. De twee uitgangen van de flip-flop worden afgesloten met laagimpedante buffers, die het signaal met behulp van elektronische schakelaars met de massa of met de voeding verbinden.

Figuur 14/4.1-5 geeft een voorbeeld van een universeel bruikbare schakeling. De vier poorten van de CMOS schakeling CD 4011 B vormen een zelfoscillerende bistabiele oscillator. De frequentie wordt bepaald door de waarde van de condensator C en de twee weerstanden R, die even groot moeten zijn. Door het variëren van de waarde van C tussen 30 pF en 8,4 nF kan men het frequentiebereik tussen 5 en 500 kHz bestrijken. De uitgangen van de flip-flop worden aangesloten op twee identieke complementaire buffers. Door het afwisselend geleiden en sperren van de complementaire transistoren zal de uitgang ofwel met de voeding ofwel met de massa worden doorverbonden. Deze buffers kunnen, zelfs bij maximale capaciteve



Figuur 1414.1-5: Algemeen bruikbaar schema voor het genereren van de twee ten opzichte van elkaar geïnverteerde klok-signalen CP1 en CP2, geschikt voor delay's die ui een negatieve spanning worden gevoed.

belasting door een uit 4096 cellen samengestelde vertragslijn, pulsen afgeven met een maximale stijg- en daaltijd van 100 ns.

Ingangs- en uitgangsfitering

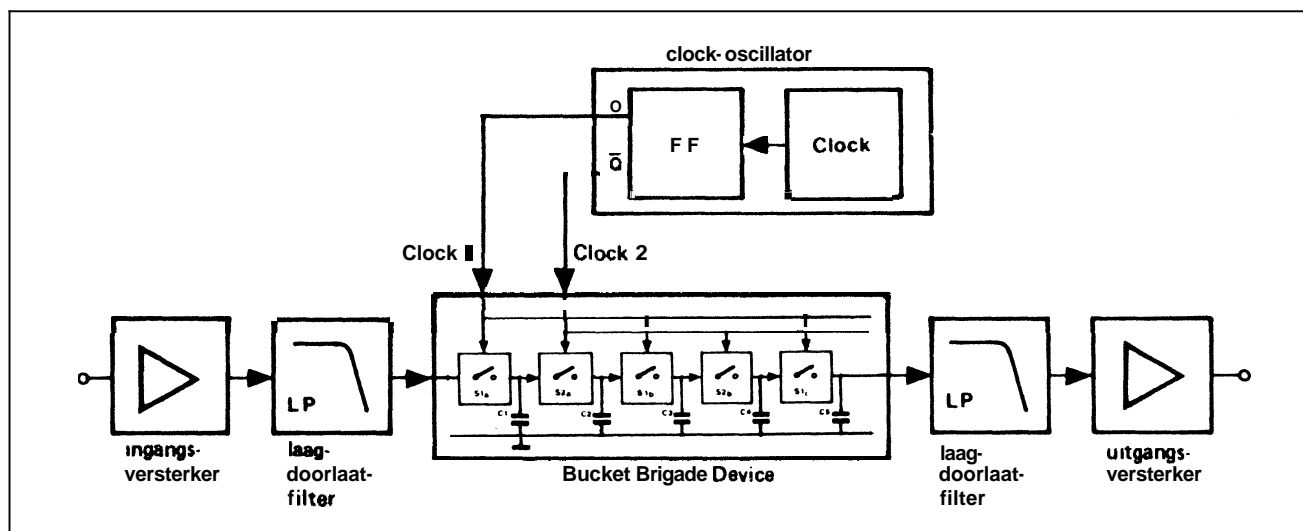
Het bemonsteren van het ingangssignaal kan vergeleken worden met een modulatieproces. De klokfrequentie wordt met het ingangssignaal gemoduleerd en men kan dan ook de algemeen geldende modulatie-theorieën toepassen. Een van deze stellingen zegt dat er bij het moduleren van twee signalen steeds twee zijbanden ontstaan, met frequenties die gelijk zijn aan de verschil- en somwaarden van de frequenties van de modulerende signalen.

Men moet er voor zorgen dat de frequenties van deze zijbanden niet in het hoorbare gebied van het frequentie-spectrum terecht komen.

Een voorbeeld.

Stel dat men op de ingang van de vertragslijn een sinusvormig signaal met een frequentie van 10 kHz aanlegt en dat men sampled met een klok-frequentie van 15 kHz. De zijbanden die als gevolg van deze

4.1 Achtergrond-informatie



Figuur 1414.1-6: Het algemene schema van een analoge vertragingsschakeling met in- en uitgangsfitering.

modulatie ontstaan hebben frequenties van:

$$\Delta f_+ = 10 \text{ kHz} + 15 \text{ kHz} = 25 \text{ kHz}$$

$$\Delta f_- = 15 \text{ kHz} - 10 \text{ kHz} = 5 \text{ kHz}$$

De verschilfrequentie ligt in het hoorbare gebied en veroorzaakt een zeer storend bijgeluid.

Vanwege dit verschijnsel is het noodzakelijk de bandbreedte van hetingangssignaal te beperken tot 1/3 van de minimale klok-frequentie. Men moet dus tussen de ingang van de schakeling en de signaalingang van de vertragingsslijn een laagdoorlaatfilter opnemen, dat men anti-aliasing filter noemt en de bandbreedte van het signaal zo scherp mogelijk tot 1/3 van de minimale klok-frequentie begrenst. Vaak worden vierde-orde filters toegepast!

Zoals reeds gezegd vormt de uitgangsspanning van de lijn een stapsgewijze benadering van de ingangsspanning. Bovendien zijn in de meeste gevallen restanten van het klok-signaal aanwezig. Om de stapvormige uitgangsspanning om te zetten in een benadering van de vorm van hetingangssignaal en om deze klok-restanten uit te filteren moet de vertragingsslijn worden afgesloten met een tweede laagdoorlaatfilter, waaraan men meestal dezelfde afsnij-frequentie toekent

als aan het ingangsfiter. Hoe scherper dit filter afsnijdt, hoe beter de kwaliteit van het vertraagde uitgangssignaal en vandaar dat men adviseert het uitgangsfiter ook minstens als vierde orde filter uit te voeren. Dit filter heeft immers ook als taak de door de modulatie ontstane verschil-signalen te onderdrukken.

Het algemene blokschema van een analoge vertragingsschakeling met emmertjesgeheugen is getekend in figuur 1414.1-6 en bestaat uit ingangsversterker,ingangsfiter, vertragingsslijn, uitgangsfiter, uitgangsversterker en klok-oscillator.

Het gebruik van companders bij analoge vertragingsslijnen

Zoals reeds gezegd heeft een analoge vertragingsslijn een zeer beperkte uitsturingruimte. Oversturen van de lijn leidt niet alleen tot grote signaalvormingen maar kan zelfs tot gevolg hebben dat de lijn 'blokkeert' en eerst na het uitschakelen van de voedingsspanning weer bereid is normaal te functioneren. In principe zou men deze situatie kunnen vermijden door in de ingang eenvoudige diode-begrenzers op te nemen.

Een analoge vertragingsslijn produceert ech-

4.1 Achtergrond-informatie

ter veel ruis. Deze ruis ontstaat door de niet ideale eigenschappen van de sampling-condensatoren. Deze hebben een grote lek, de lading inter,offHet is logisch dat dit verschijnsel toeneemt naarmate de frequentie van het klok-sig-naal daalt. Hoe trager de klok, hoe langer de lektijd en hoe groter de verliezen. De ruis is zeer breedbandig en heeft hele harmonischen in het hoorbare gebied. Deze ruis is met het aan de uitgang noodzakelijke laagdoorlaaffilter niet volledig te onderdrukken, hetgeen resulteert in signaalruis verhoudingen van minder dan 50 dB.

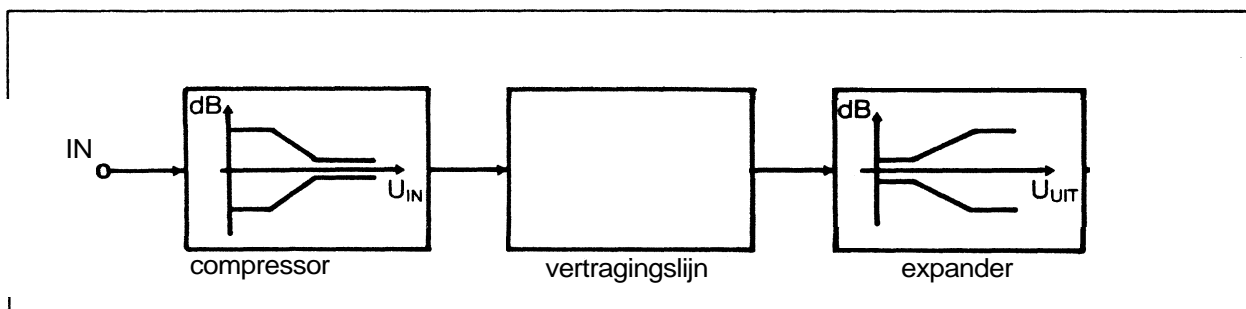
Zowel het probleem van de kleine uitsturing als dat van de ruis is in min of meerdere mate op te lossen door het signaal eerst te com-

primeren en na vertraging te expanderen.

Bij de compressie worden kleine ingangssignalen ongemoeid doorgekoppeld en grote pieken verzwakt. Door deze bewerking neemt het uitsturingsbereik van de vertraginglijn toe.

De expansie na de vertraging zal een toename van de signaal-ruis verhouding tot gevolg hebben omdat de kleine ruissignalen zonder extra bewerking door de expander gaan en de hogere signaal-amplitudes extra worden versterkt.

De schematische voorstelling van een analoge vertraginglijn met compander is getekend in figuur 14/4.1-7.



Figuur 14/4.1-7: Een emmertjes-geheugen wordt opgenomen tussen de twee helften van een compander om het dynamisch bereik te vergroten en de signaal-ruisverhouding te verbeteren.

4.1 Achtergrond-informatie

14/4.2

Type-beschrijving

TCA 350 Z

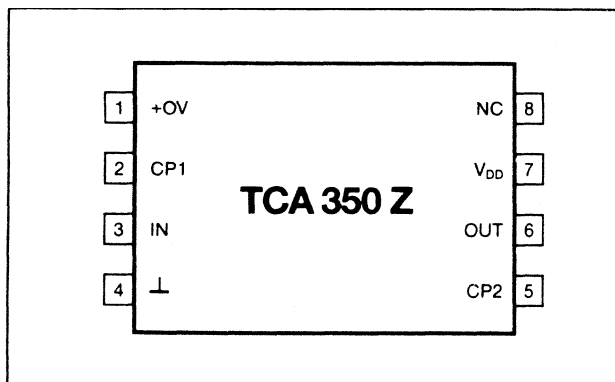
1 x 185 cellen

Enkelvoudige analoge vertragslijn met 185 in serie geschakelde FET's en sample-condensatoren, voor een maximale klok-frequentie van 250 kHz en symmetrische klok-ingangen.

Verouderd type.

Technische gegevens

- fabrikant: ITT
- behuizing: DIL-8
- aansluitgegevens: figuur 14/4.2-1
- intern schema en voorbeeld-schakeling: figuur 14/4.2-2
- maximale voedingsspanning: -22 V
- instelspanningen 1: ongeveer +6 V
- instelling uitgang: 0,5 mA naar het IC
- maximale klok-frequentie: 250 kHz



Figuur 14/4.2-1: TCA 350 Z

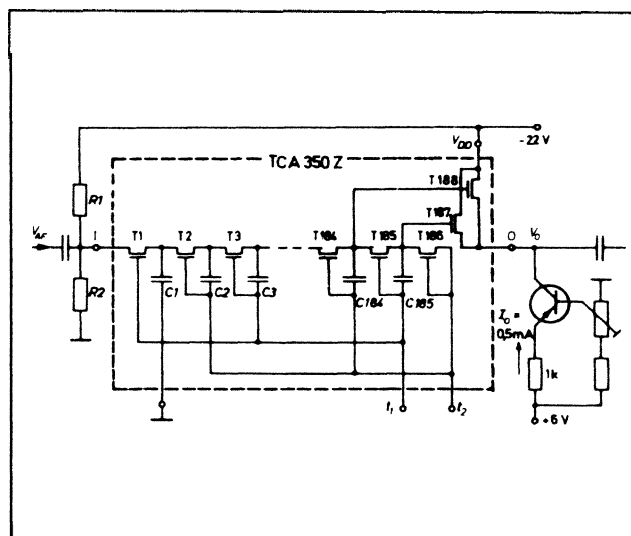
TDA 1096

2 x 256 cellen

Dubbele analoge vertragslijn met twee

maat 256 cellen voor klok-frequentiestussen 5 en 500 kHz. Ieder segment heeft afzonderlijke symmetrische klok-ingangen en ingebouwde mengweerstanden aan de uitgangen.

Verouderd type.



Figuur 14/4.2-2: Intern schema van de TCA 350 Z.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-16
- aansluitgegevens: figuur 14/4.2-3
- intern schema: figuur 14/4.2-4
- maximale klok-frequentie: 500 kHz

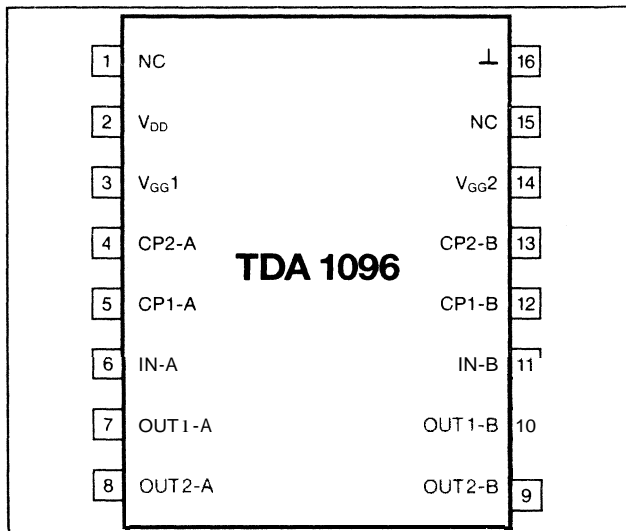
TDA 1022

1 x 512 cellen

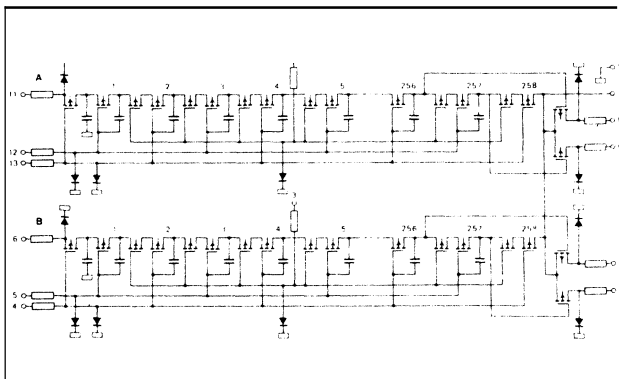
Enkelvoudig uit 512 cellen samengestelde

4.2 Type-beschrijving

vertragslijn volgens de p-channel technologie geïntegreerd.
verouderd type.



Figuur 14/4.2-3: TDA 1096.



Figuur 14/4.2-4: Intern schema van de TDA 1096.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-16
- aansluitgegevens: figuur 14/4.2-5

Voorbeeld-schakeling

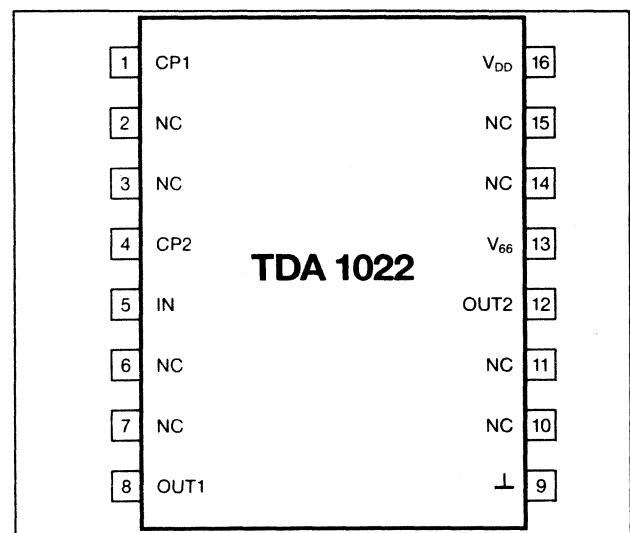
Figuur 14/4.2-6 geeft een analoge vertrags-schakeling voor signalen tot 15 kHz en met een klok van minimaal 50 kHz.

SAD 512 D

1 x 512 cellen

Enkelvoudige lijn met 512 met n-channel

MOSFET's opgebouwde cellen. Het IC heeft een enkelvoudige klok-ingang, die TTL-compatible is en intern wordt omgezet in twee symmetrische signalen met de halve frequentie. Daarnaast is echter ook een sync-ingang aanwezig, die kan worden gebruikt voor het synchroniseren van een aantal in serie geschakelde IC's. Op deze parallel geschakelde ingang wordt een symmetrische blokgolf aangelegd met een amplitude van 5 V. De normale klok-ingang blijft open. Gebruikt men de sync-ingang niet, dan moet deze aansluiting met de massa worden verbonden.



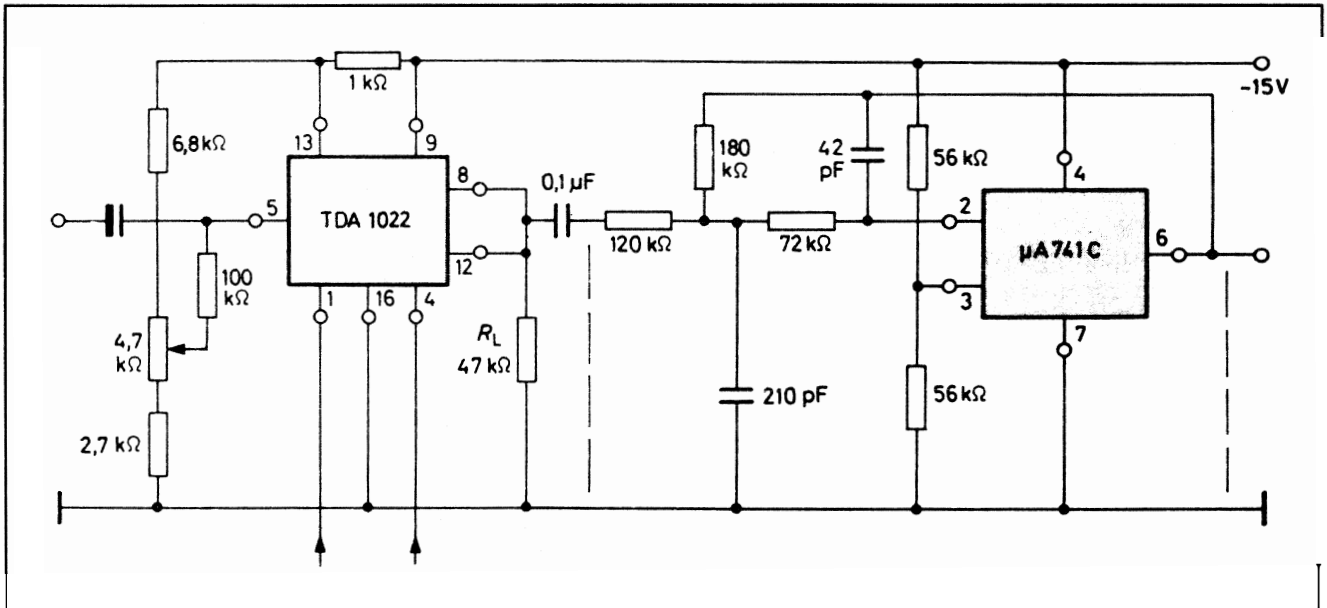
Figuur 14/4.2-5: TDA 1022.

Voor ingangsspanningen met een effectieve waarde van minder dan 500 mV blijft de vervorming onder de 1%. Boven deze drempel neemt de vervorming echter snel toe. Bij gebruik van een 100 kHz klok-sigitaal en filters met afsnijfrequentie van 20 kHz bedraagt de signaal-ruis verhouding meer dan 70 dB.

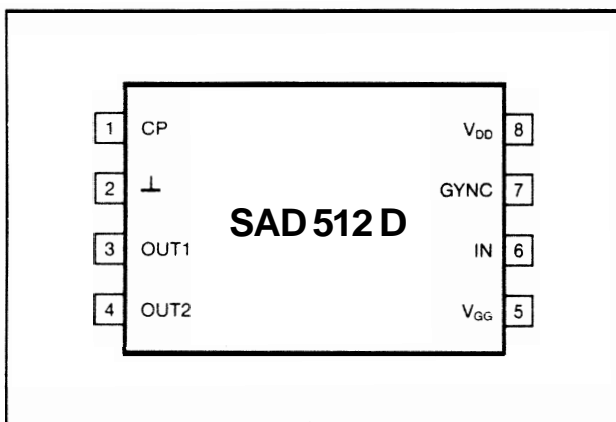
Technische gegevens

- fabrikant: Reticon
- behuizing: DIL-8
- aansluitgegevens: figuur 14/4.2-7
- intern schema: figuur 14/4.2-8
- maximale voedingsspanning V_{DD} : +17 V
- instelspanning V_{GG} : $V_{DD} - 1V$

4.2 Type-beschrijving



Figuur 14/4.2-6: Praktische schakeling met de TDA 1022

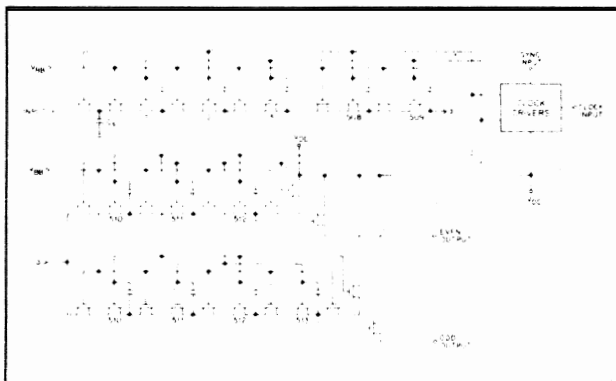


Figuur 14/4.2-7: SAD 512 D.

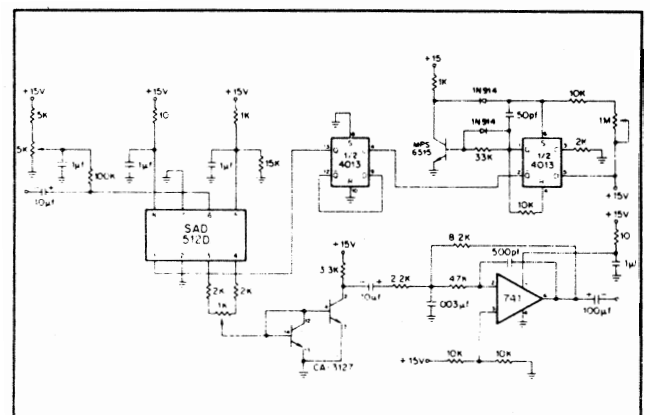
- maximale signaalfrequentie: 300 kHz (-3 dB)
- maximale ingangsspanning: 2V top-tot-top
- maximale klok-frequentie: 1,5 MHz
- klok-amplitude: +5 V, TTL-compatible
- belasting van de klok-ingang: 8 pF

Voorbeeld-schakeling

Figuur 14/4.2-9 geeft het schema van een SAD 512 D in een analoge nagalm-schakeling. De klok-oscillator is opgebouwd rond een CD 4013 BE type-D flip-flop, de frequentie is met behulp van de potentiometer van 1 MR instelbaar tussen 20 en 200 kHz.



Figuur 14/4.2-8: Intern schema SAD 513 D.



Figuur 14/4.2-9: Voledige schakeling van een analoge vertrager met een SAD 512 O.

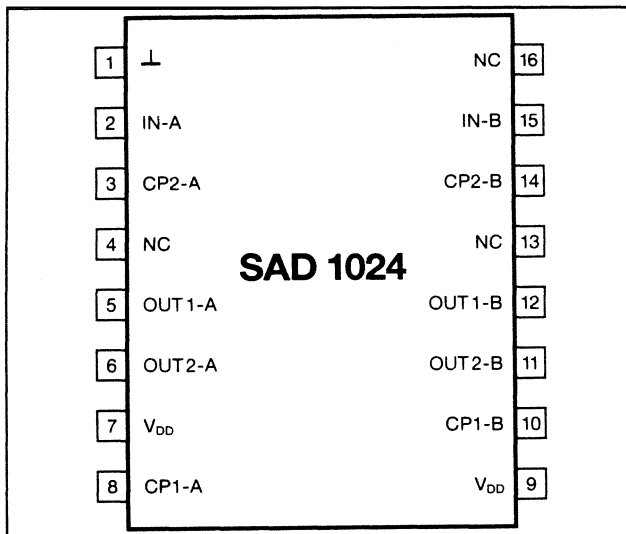
4.2 Type-beschrijving

Het ingangssignaal wordt gemengd met de middels de potentiometer van 5 kΩ af te regelen instelspanning. Het uitgangsfILTER heeft een afsnij-frequentie van 25 kHz.

SAD 1024

2 x 512 cellen

Dubbele vertragslijn met 2 x 512 cellen, die ieder op zich vrij identiek zijn aan de



Figuur 14/4.2-10: SAD 1024.

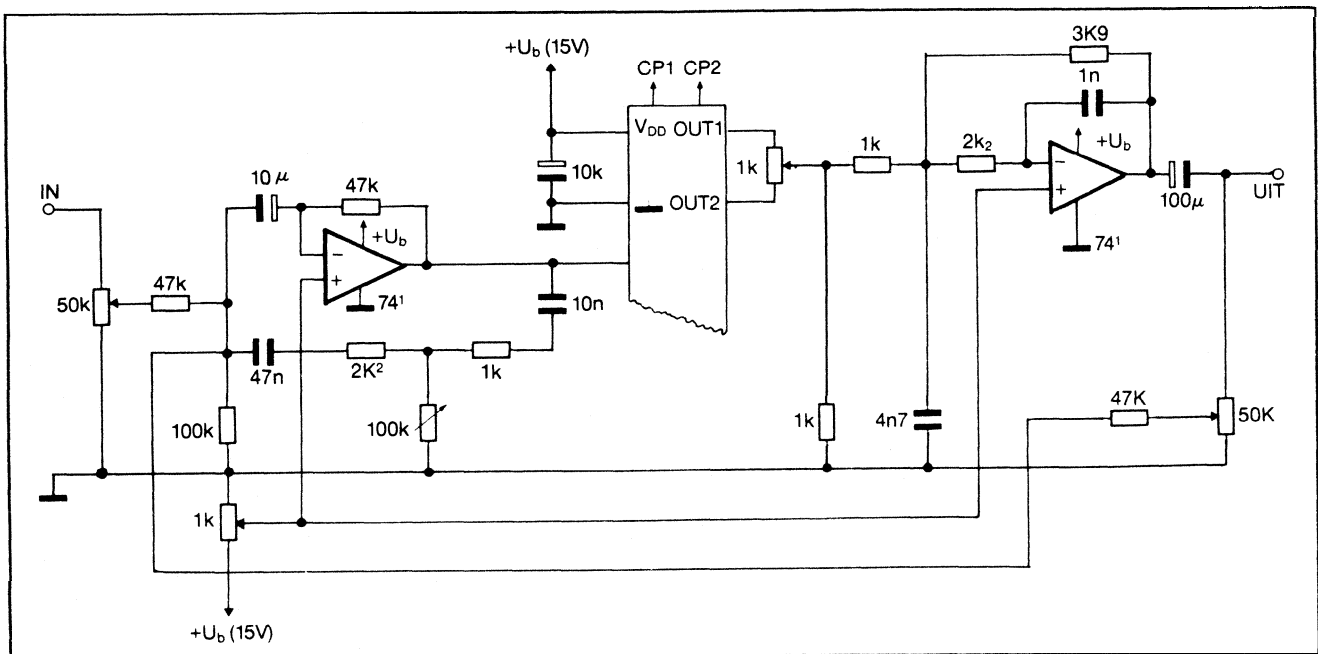
schakeling van de SAD 512 D. De 1024 heeft echter symmetrische klok-ingangen.

Technische gegevens

- fabrikant: Reticon
- behuizing: DIL-16
- aansluitgegevens: figuur 14/4.2-10
- maximale voedingsspanning: +18 V
- maximale klok-frequentie: 500 kHz
- maximale ingangsspanning: 2 V top-tot-top

Voorbeeld-schakeling

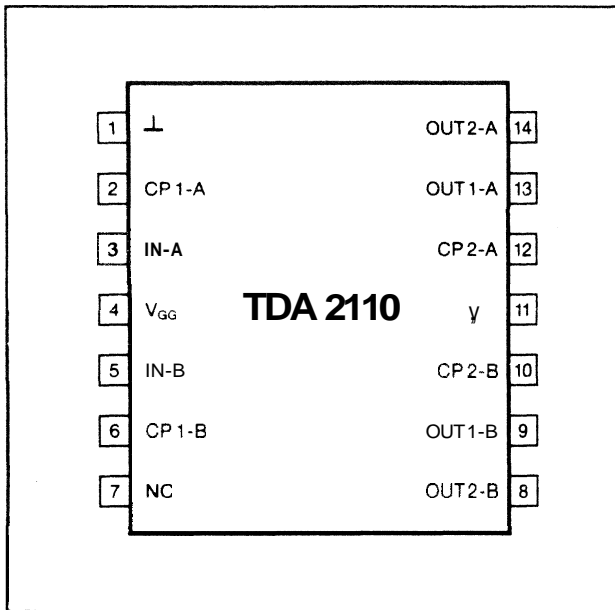
Figuur 14/4.2-11 geeft het schema van een analoge nagalm met teruggekoppelde uitgang. De afsnij-frequentie van het ingangsfILTER is instelbaar met de potentiometer van 100 kΩ tussen ongeveer 1 kHz en 20 kHz. De voorinstelling van de vertragslijn wordt opgewekt door de positieve ingangen van de op-amp's aan een spanning te leggen die instelbaar is met de potentiometer van 1 kΩ. Het uitgangsfILTER heeft een afsnij-frequentie van 20 kHz. Het uitgangssignaal van de schakeling wordt via de looper van de uitgangspotentiometer van 50 kΩ teruggevoerd naar de ingang, zodat het vertraagde



Figuur 14/4.2-11: Een halve SAD 1024 met in- en uitgangs-filtering en teruggekoppelde uitgang.

4.2 Type-beschrijving

signaal weer wordt gemengd met het ingangssignaal en het signaal diverse malen wordt vertraagd.



Figuur 14/4.2-12: TDA 2110.

TDA 2110

2 x 512 cellen

Dubbele vertragslijn, zowel geschikt voor serie- als voor parallel-bedrijf. In het laatste geval kan men door additieve menging het uitsturingsbereik verdubbelen.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-14
- aansluitgegevens: figuur 14/4.2-12
- maximale voedingsspanning V_{DD} : -15 V
- instelspanning V_{GG} : $V_{DD} + 1$ V
- totale harmonische vervorming: 0,4 % ($0,78 V_{eff}$)
- signaal-ruisverhouding: 85 dB
- maximale ingangsspanning: $1,8 V_{eff}$
- maximale signaal-frequentie: 12 kHz (-3 dB)
- verzwakking tussen in- en uitgang: 0 dB
- maximale klok-frequentie: 100 kHz
- belasting van de klok-ingang: 350 pF
- klok-amplitude: V_{DD}

Voorbeeld-schakeling

Figuur 14/4.2-13 geeft een nagalmschakeling met maximale vertragingstijd van ongeveer 10 ms.

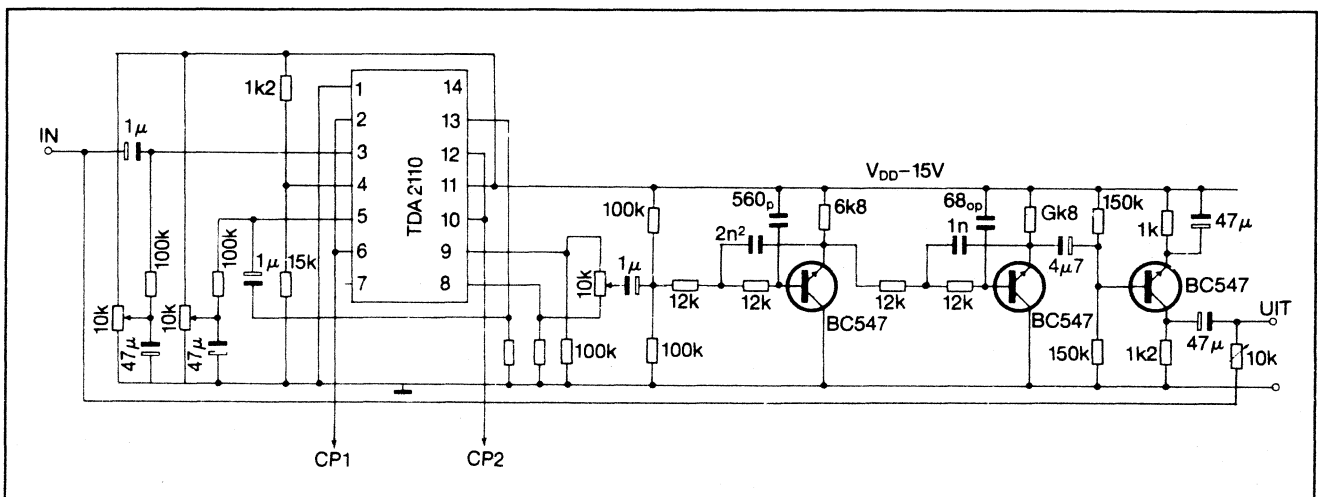
MN 3001

2 x 512 cellen

Analoge vertragslijn van Matsushita, waarvan behalve aansluitgegevens geen nadere informatie bekend is.

Technische gegevens

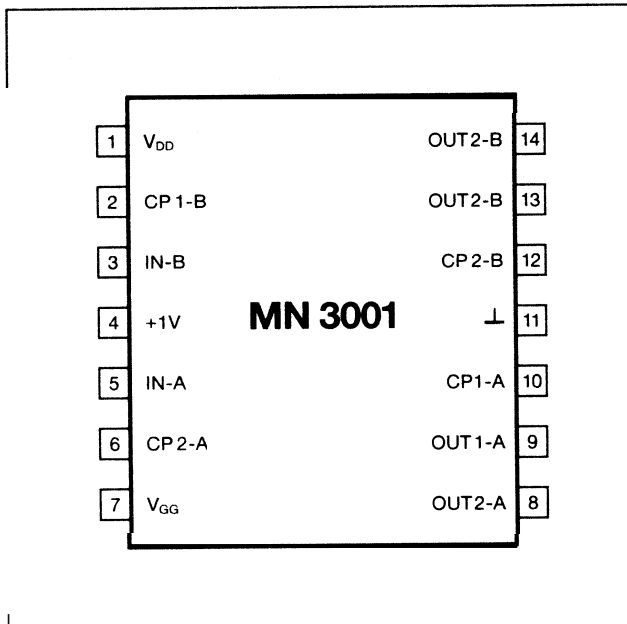
- fabrikant: Matsushita



Figuur 14/4.2-13: Instelling van een TDA 2110 met vierde orde uitgangs-filter en menging van de vertraagde uitgang met de ingang.

4.2 Type-beschrijving

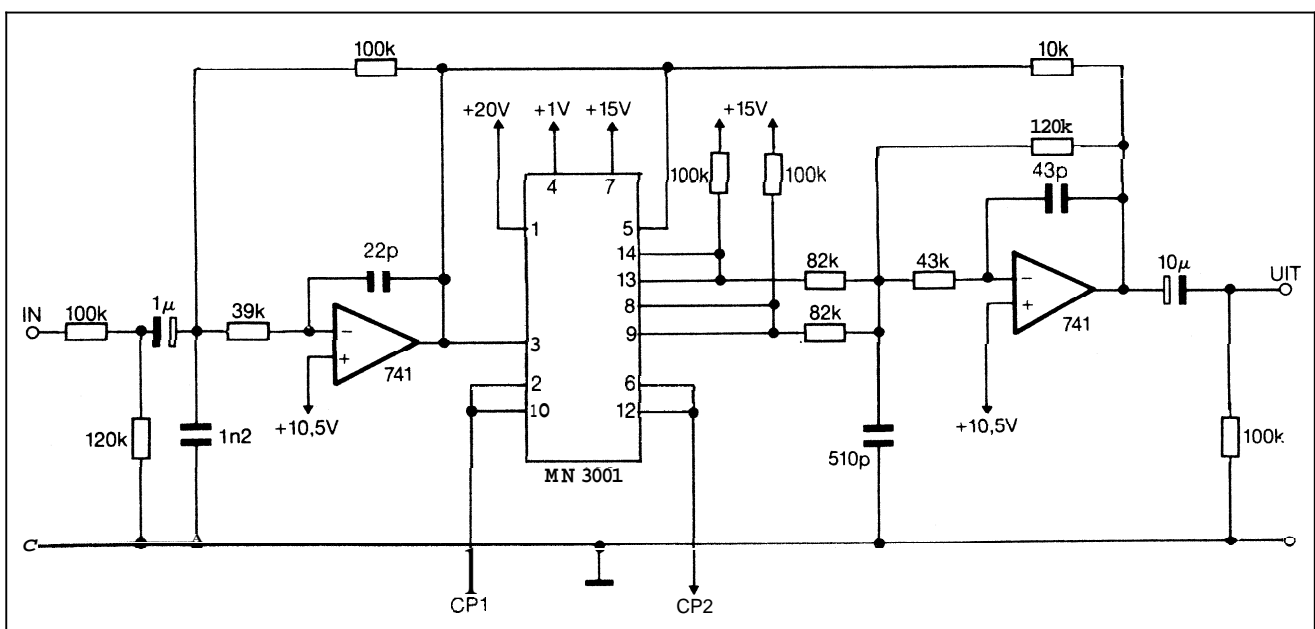
- behuizing: DIL-14
- aansluitgegevens: figuur 14/4.2-14



Figuur 14/4.2-14: MN 3001.

Voorbeeld-schakeling

Figuur 14/4.2-15 geeft de instelling en in- en uitgangsfitering voor twee parallel geschakelde segmenten.



Figuur 14/4.2-15: In- en uitgangsschakelingen van de MN 3001

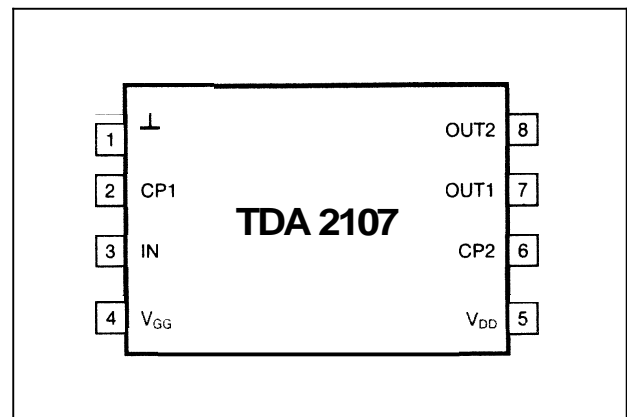
TDA 2107

1 x 1024 cellen

Moderne analoge vertragslijn in mini-DIL behuizing, geïntegreerd met p-channel tetrode MOS transistoren en met een verwaarloosbare verzwakking tussen in- en uitgang.

Technische gegevens

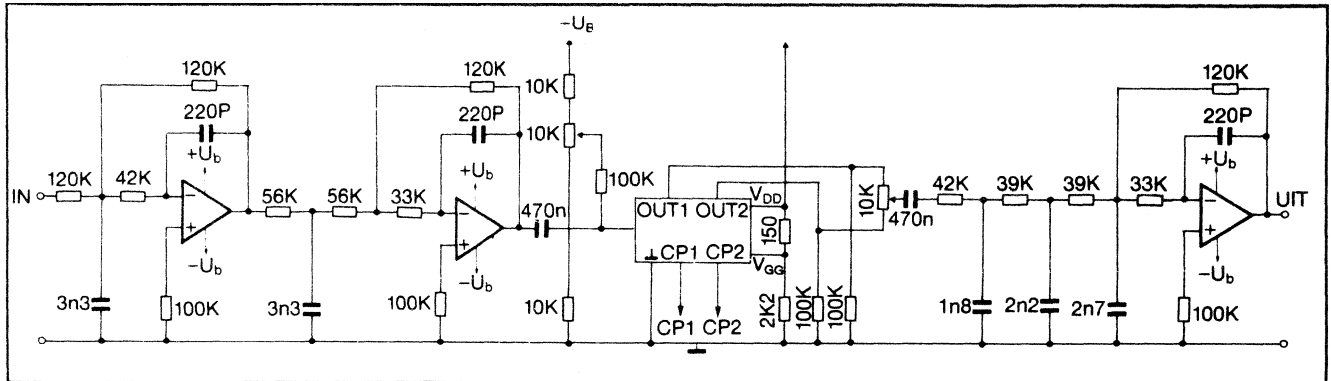
- fabrikant: Philips
- behuizing: DIL-8
- aansluitgegevens: figuur 14/4.2-16



Figuur 14/4.2-16: TDA 2107.

- maximale voedingsspanning V_{DD} : -18 V

4.2 Type-beschrijving



Figuur 14/4.2-17: Algemeen kwalitatief uitstekend schema voor het toepassen bij de analoge vertragslijnen van de types TDA 2107, TDA 2108 en TDA 2105.

- instelspanning $V_{GG}: V_{DD} + 1 V$
- maximale signaal-spanning: $1,5 V_{eff}$
- maximale signaal-frequentie: 12 kHz
- verzwakking tussen in- en uitgang: 0 dB
- totale harmonische vervorming: 0,5 % ($0,79 V_{eff}$)
- signaal-ruis verhouding: 80 dB
- ruisspanning bij $CP = 100 kHz$: $0,30 mV_{eff}$
- klok-amplitude: V_{DD}
- maximale klok-frequentie: 100 kHz
- belasting van de klok-ingang: 700 pF

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-8
- aansluitgegevens: figuur 14/4.2-18

Voorbeeld-schakeling

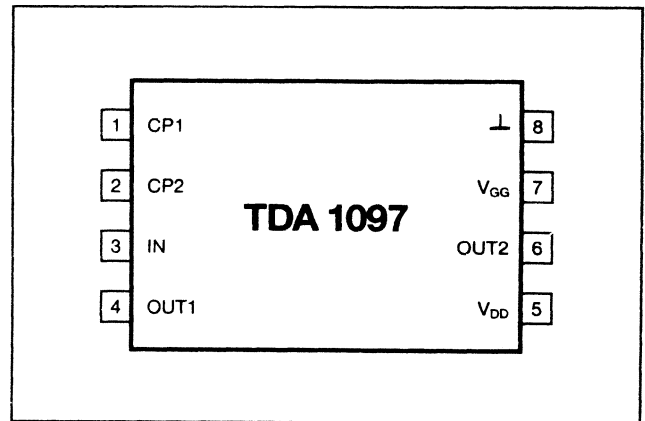
Figuur 14/4.2-17 geeft een nagalm-schakeling met in- en uitgangsfilering.

TDA 1097

1 x 1536 cellen

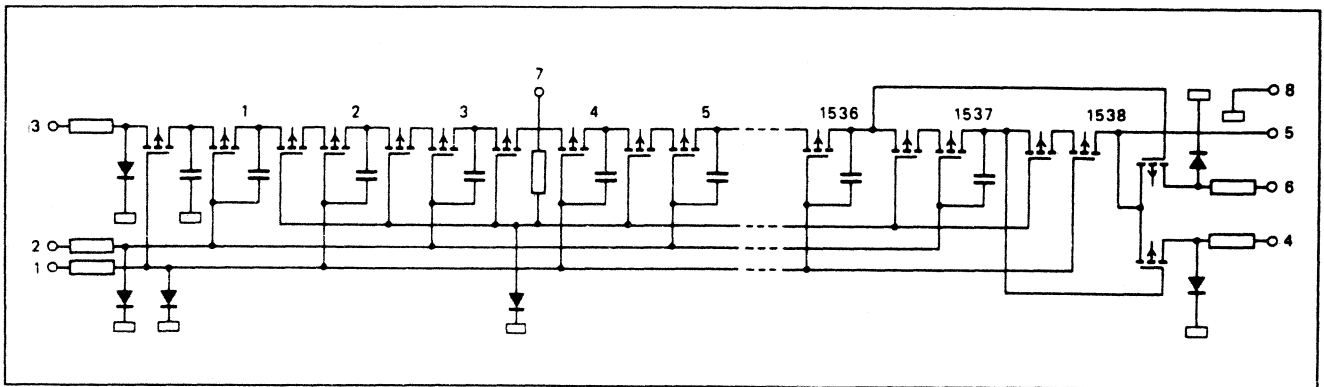
Enkelvoudige met p-channel enhancement MOSFET's opgebouwde vertragslijn voor klok-frequenties tussen 5 en 100 kHz.

Verouderd type.



Figuur 1414.2-18: TDA 1097.

- intern schema: figuur 14/4.2-19



Figuur 14/4.2-19: Intern schema van de TDA 1097

4.2 Type-beschrijving

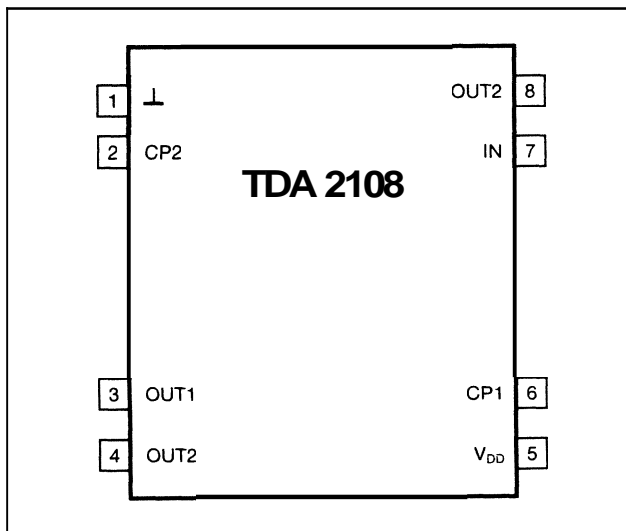
TDA 2108

1 x 2048 cellen

Identiek aan de TDA 2107, maar met verdubbelde capaciteit en eigenzinnige behuizing.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-16, speciaal
- aansluitgegevens: figuur 14/4.2-20



Figuur 14/4.2-20: TDA 2108.

- voor de overige gegevens wordt verwezen naar de TDA 2107, enige verschillen zijn een signaal-ruis verhouding van 78 dB en een capacitieve belasting van de klok van 1400 pF.

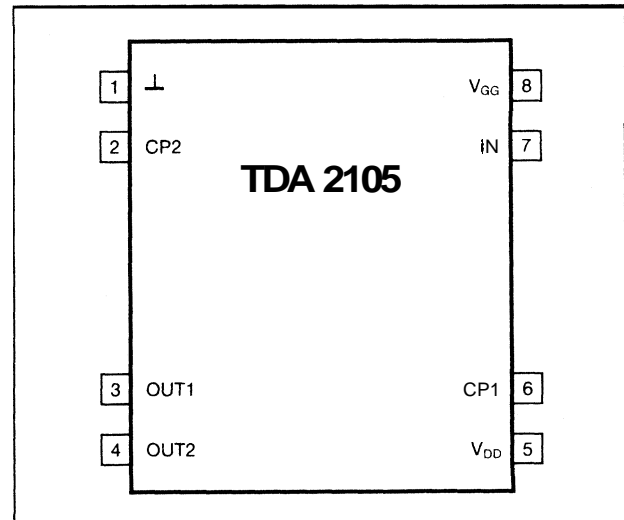
TDA 2105

1 x 4096 cellen

Een vervolgens de TDA 2107 technologie opgebouwde lijn met 4096 cellen.

Technische gegevens

- fabrikant: Philips
- aansluitgegevens: figuur 14/4.2-21
- voor de overige gegevens wordt verwezen naar de TDA 2107, de enige verschillen zijn een signaal-ruis verhouding van 75 dB een capacitieve belasting van de klok van 2,8 nF en een maximale ingangsspanning van $1,2V_{eff}$.



Figuur 14/4.2-21: TDA 2105

Voorbeeld-schakeling

Figuur 14/4.2-22 geeft de basis instellingen van de lijn.

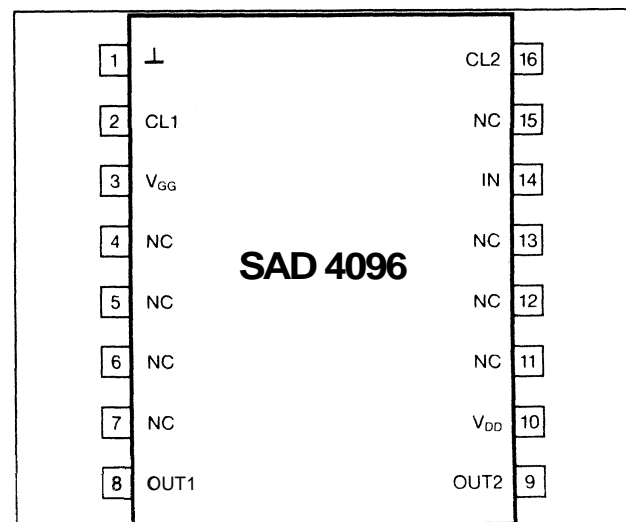
SAD 4096

1 x 4096 cellen

Met n-channel MOSFET's opgebouwde vertragslijn voor maximale klok-frequentie van 1 MHz en met verzwakking van 0 dB.

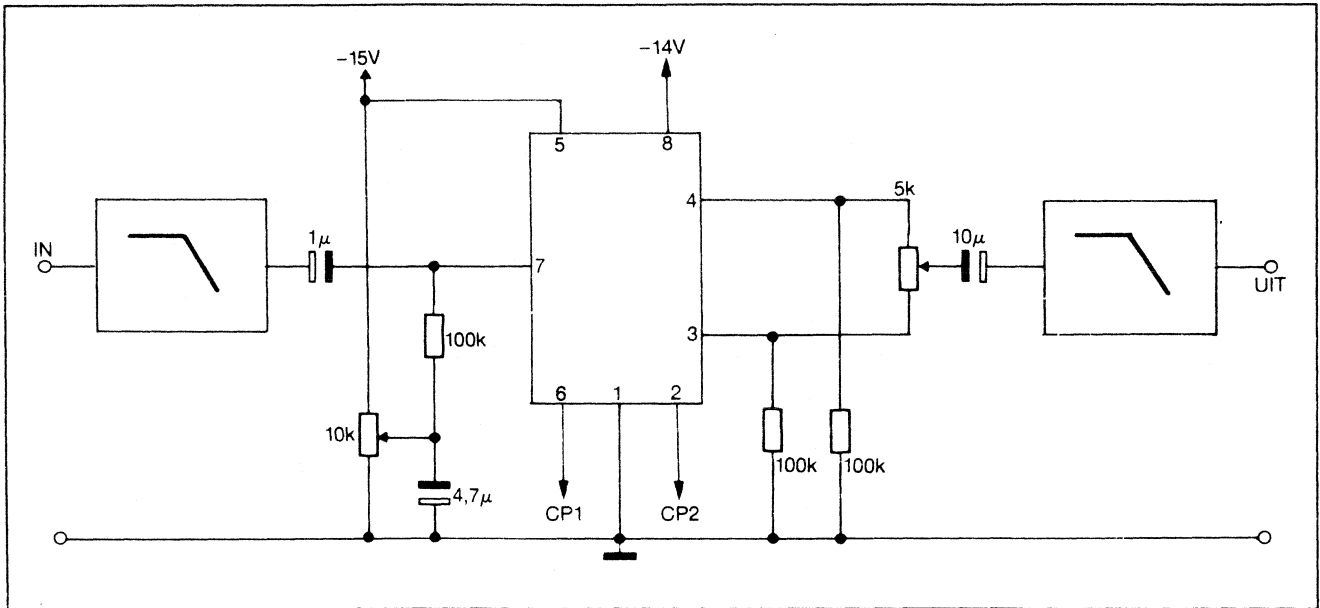
Technische gegevens

- fabrikant: Reticon
- behuizing: DIL-16
- aansluitgegevens: figuur 14/4.2-23



Figuur 14/4.2-23: SAD 4096.

4.2 Type-beschrijving



Figuur 14/4.2-22: Basis-instellingen van de TDA 2105.

- maximale voedingsspanning V_{DD} : 18 V
- instelspanning V_{GG} : $V_{DD} - 1 V$
- instelspanning op de ingang: $0,3 << 6 V$
- maximale signaal-ingang: $2 V_{ttt}$
- signaal-ruis verhouding: 70 dB
- maximale klok-frequentie: 1 MHz
- klok-amplitude: V_{DD}
- capacatieve belasting klok-ingang: 1000 pF

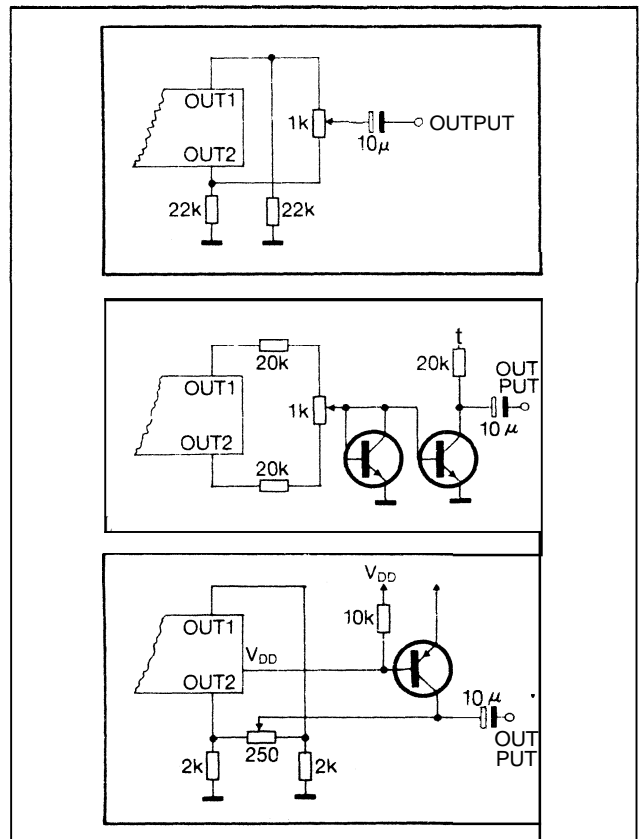
Voorbeeld-schakeling

Figuur 14/4.2-24 geeft enige voorbeelden van geadviseerde uitgangsnetswerken.

TAD 32

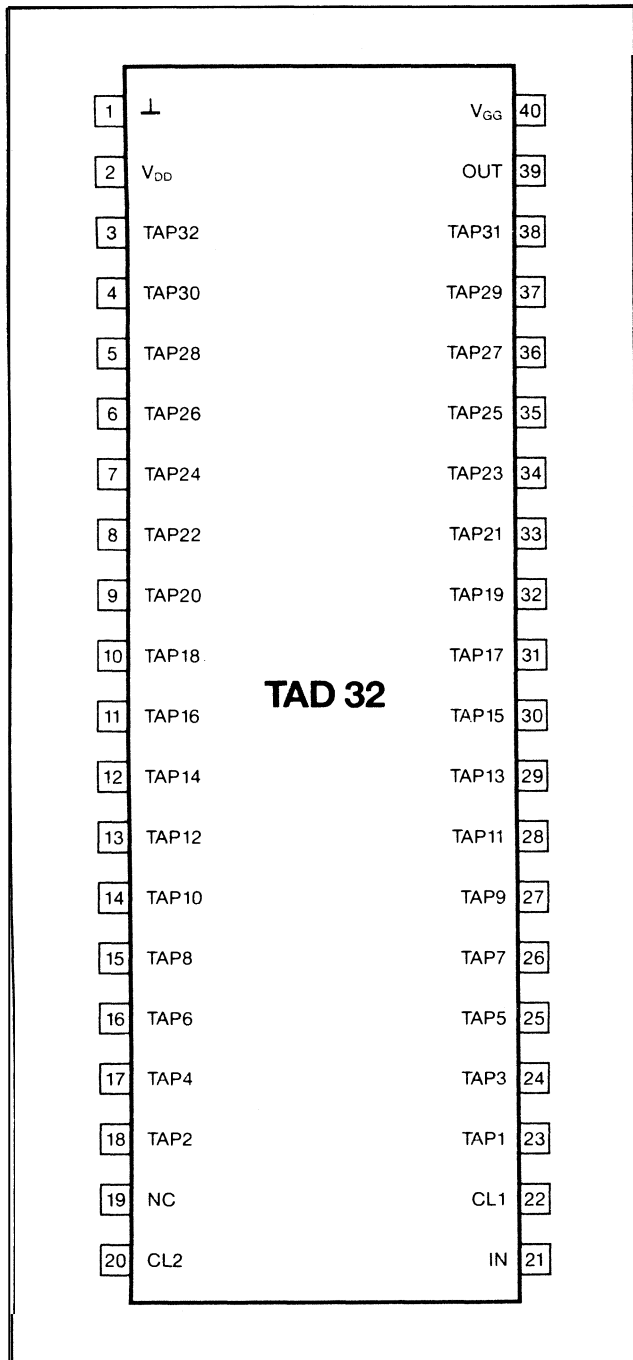
1 x 32 cellen, individueel toegankelijk

N-channel MOS vertragslijn met 32 individueel toegankelijke cellen, speciaal ontwikkeld voor het realiseren van transversale filters en analoge vertragslijnen met gemengde vertragingctijden. De ladingen over de condensatoren worden met buffers naar buiten gebracht. Deze buffers zijn geschakeld als laagimpedante source-volgers, waardoor het mogelijk is aan iedere uitgang een bepaalde 'gewogen' weerstand aan te sluiten voor het in bepaalde verhouding mengen van de verschillende vertraagde uitgangen.



Figuur 14/42-24: Diverse methoden voor het mengen van de uitgangen bij de SAD 4096.

4.2 Type-beschrijving



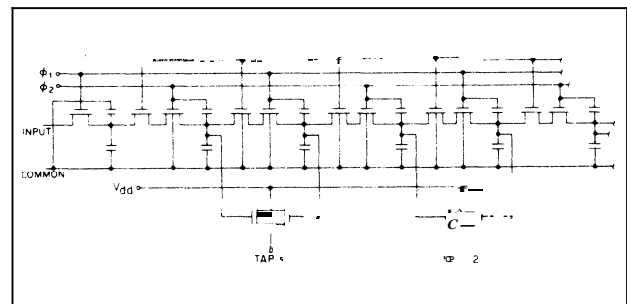
Figuur 4/4.2-25: TAD 32.

Een speciale uitgang (OUT) maakt het mogelijk verschillende identieke schakeling in serie te schakelen.

Technische gegevens

- fabrikant: Reticon

- behuizing DIL-40
- aansluitgegevens: figuur 14/4.2-25
- maximale voedingsspanning V_{DD} : 16 V
- instelspanning V_{GG} : $V_{DD} - 1$ V
- instelspanning op de ingang: 3 V
- gelijkspanning op de tap-uitgangen: 5 V
- ongebruikte tap's: verbinden met V_{DD}
- maximale ingangsspanning: $4V_{ttt}$
- signaal-ruis verhouding: 60 dB
- maximale klok-frequentie: 5 MHz
- klok-amplitude: V_{DD}
- capacatieve belasting klok-ingangen: 5 pF
- intern schema: figuur 14/4.2-26



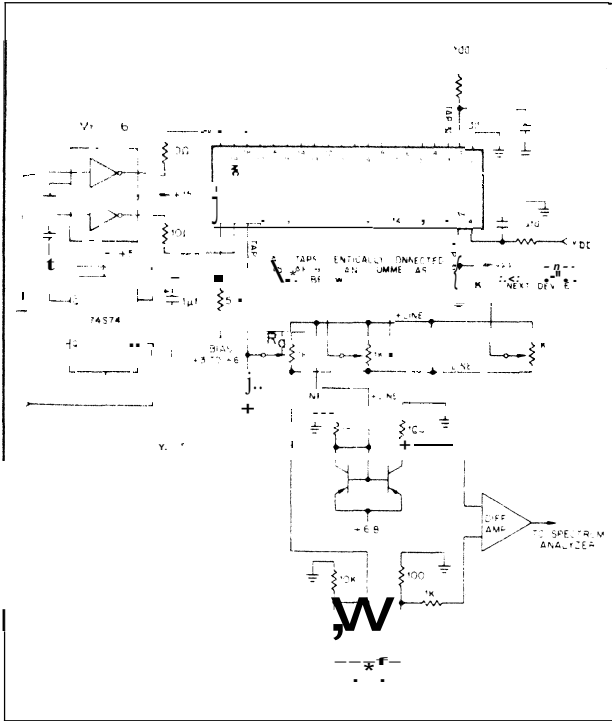
Figuur 14/4.2-26: Intern schema van de TAD 32.

Voorbeeld-schakelingen

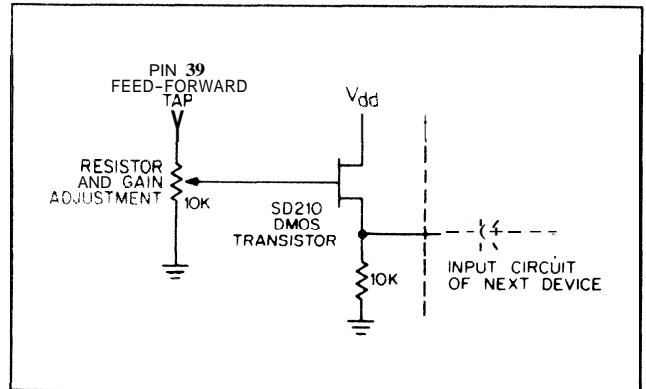
Figuur 14/4.2-27 geeft een voorbeeld van een schakeling waarbij alle tap-uitgangen door middel van potentiometers worden aangesloten op een uitgangs-mengversterker. Deze versterker moet geschakeld worden als verschilversterker, men kan een operationele versterker toepassen in een $U_{uit} = U_+ - U_-$ configuratie. Het ingangskloksignaal wordt door de Schottky TTL flip-flop omgezet in twee symmetrische besturingssignalen met de halve frequentie. Deze signalen worden door de translator MH 0026 (Motorola of National Semiconductors) omgezet in pulsen die zowel wat betreft amplitude als DC-niveau zijn aangepast aan de TAD 32.

Als men verschillende IC's in serie moet schakelen kan men de uitgang van pen 39 van het eerste IC verbinden met ingang pen 21 van het tweede IC. Tussen beide schakelingen moet een buffer opgenomen worden volgens het schema van figuur 14/4.2-28.

4.2 Type-beschrijving



Figuur 14/4.2-27: Basis-toepassing van de TAD 32 waarbij alle uitgangen gemengd worden en het 'gewicht' van iedere uitgang instelbaar is door middel van een potentiometer.



Figuur 14/4.2-28: Bij het serie schakelen van twee TAD 32 schakelingen moet men deze buffer tussen de uitgang en de ingang opnemen.

Met de potentiometer van 10 kΩ kan men de buffer-schakeling afregeien op spanningsversterking gelijk aan 1.

4.2 Type-beschrijving

14/6

Eindversterkers

Inhoud

14/6.1 Achtergrond-informatie

*(aanvulling5)*14/6.2 Type-beschrijving $P \leq 1 \text{ W}$ *(aanvulling5)*

LM389	0,5 W	8 Ω	15 V
MC 1306 P	0,6 W	8 Ω	15 V
LM386	1 W	8 Ω	15 V
LM390	1 W	4 Ω	10 V
U 413 B	1 W	8 Ω	16 V
U 420 B	1 W	8 Ω	16 V

14/6.3 Type-beschrijving $1 \text{ W} < P < 5 \text{ W}$ *(aanvulling5)*

U 412 B	1,1 W	8 Ω	16 V
U 820 B	1,1 W	8 Ω	16 V
TAA 611 A	1,4 W	4 Ω	12 V
LM388	1,5 W	4 Ω	15 V
TBA 820	2 W	8 Ω	16 V
TBA 820 M	2 W	8 Ω	16 V
TCA 830 SM	2 W	4 Ω	20 V
LM380	2,5 W	8 Ω	22 V
TAA 611 C	3,3 W	8 Ω	22 V
TCA 830 SR	4,2 W	4 Ω	20 V
TDA 1015	4,2 W	4 Ω	18 V
TDA 1013 A	4,5 W	8 Ω	35 V

14/6.4 Type-beschrijving $P = 5 \text{ W}$ *(aanvulling5)*

L 133 T	5 W	8 Ω	30 V
LM384	5 W	8 Ω	28 V
SL 414 A	5 W	8 Ω	20 V
SL 415 A	5 W	8 Ω	25 V
TBA 800	5 W	16 Ω	30 V
CA3131	5 W	8 Ω	28 V

1416.5 Type-beschrijving $5W < P < 10W$ *(aanvulling5)*

IBA810	6 W	4 Ω	40V
TDA2611 A	6 W	8 Ω	35V
TDA1011	6,5W	4 Ω	24V
TDA1011 A	6,5W	4 Ω	24V
TEA2021	7 W	4 Ω	28V
LM383	7 W	4 Ω	40V
TBA810 S	7 W	4 Ω	20V
TBA810 P	7 W	4 Ω	20V
LM2002	8 W	4 Ω	25V
LM2002 A	8 W	4 Ω	40V
TDA1010 A	9 W	2 Ω	24V

1416.6 Type-beschrijving $P = 10W$ *(aanvulling6)*

TCA940	10 W	4 Ω	24V
TCA940 E	10 W	4 Ω	24V
CA2002	10 W	2 Ω	28V
TDA2002	10 W	2 Ω	18V
TDA2002 A	10 W	2 Ω	18V
TDA2003	10 W	2 Ω	40V
TDA2006	10 W	4 Ω	30V

1416.7 Type-beschrijving $P > 10W$ *(aanvulling6)*

TDA1020	12 W	2 Ω	18V
CA2004	12 W	4 Ω	28V
TDA2006	12 W	4 Ω	30V
TDA2010	12 W	4 Ω	32V
TDA2030	18 W	4 Ω	32V
L149	20 W	4 Ω	40V
TDA1111	20 W	4 Ω	30V
LM1875	20 W	4 Ω	60V
TDA2020	20 W	4 Ω	44V
TDA2040	20 W	4 Ω	40V
TDA1512	21 W	4 Ω	35V
TDA1520	22 W	4 Ω	44V
TDA1520 A	22 W	4 Ω	50V
TDA1102	25 W	4 Ω	36V

1416.8 Type-beschrijvingstereo-IC's*(aanvulling 6)*

TDA 7050T	2x0,15 W	64 Ω	6 V
U2431 B	2x0,2 W	16 Ω	8 V
U 2432 B	2x0,2 W	16 Ω	8 V
LM 1895	2x0,3 W	4 Ω	12 V
LM 2895	2x0,3 W	4 Ω	18 V
LM 1896	2x1 W	4 Ω	12 V
LM 2896	2x1 W	4 Ω	18 V
LM 377	2x2 W	8 Ω	26 V
LM 1877	2x2 W	8 Ω	26 V
TEA 2025	2x2,3 W	4 Ω	15 V
TEA 2024	2x3,5 W	4 Ω	20 V
LM 378	2x4 W	8 Ω	35 V
LM 2877	2x4 W	8 Ω	26 V
LM 2878	2x5 W	8 Ω	35 V
LM 379	2x6 W	8 Ω	35 V
LM 2879	2x9 W	8 Ω	35 V
LM 2005	2x10 W	2 Ω	18 V
TDA 2009	2x10 W	4 Ω	28 V
TDA 1510	2x12 W	4 Ω	18 V
TDA 1515	2x12 W	2 Ω	18 V

14/6.1

Achtergrond-informatie

Inleiding

Geïntegreerde vermogenversterkers voor het sturen van luidsprekers verschillen in wezen niet zo erg veel van de bekende schakelingen, opgebouwd met discrete onderdelen, Begrippen als terugkoppeling, compensatie en voedingsspanning-onderdrukking zijn iedere bouwer van LF-versterkers bekend. Toch krijgen deze begrippen een onbekende betekenis als men er mee moet werken op de zwarte blokjes met onbekende inhoud, die geïntegreerde eindversterkers in wezen zijn.

Aan de hand van een praktisch voorbeeld, namelijk het volledig uitgewerkte inwendige schema van de TBA 810, zal in de volgende kopjes een poging worden gewaagd deze begrippen te verduidelijken bij het toepassen ervan op geïntegreerde laagfrequent vermogen versterkers.

Eindtrap

Niemand zal er nog over denken een met discrete onderdelen opgebouwde vermogen versterker uit te rusten met een semi-complementaire eindtrap! Toch hebben de meeste geïntegreerde laagfrequent vermogen versterkers een ouderwetse semi-complementaire staart. Hetgeen al meteen een indicatie is van de kwaliteit die men met dit soort IC's kan bereiken. Goed voor het standaard werk, absoluut ontoereikend voor kwalitatief hoogstaande versterkers, Uitzondering wordt hierbij gemaakt voor sommige van de in paragraaf 14/6.9 te beschrijven hybride-versterkers, die kunnen concurreren met de beste klassiek opgebouwde schakelingen.

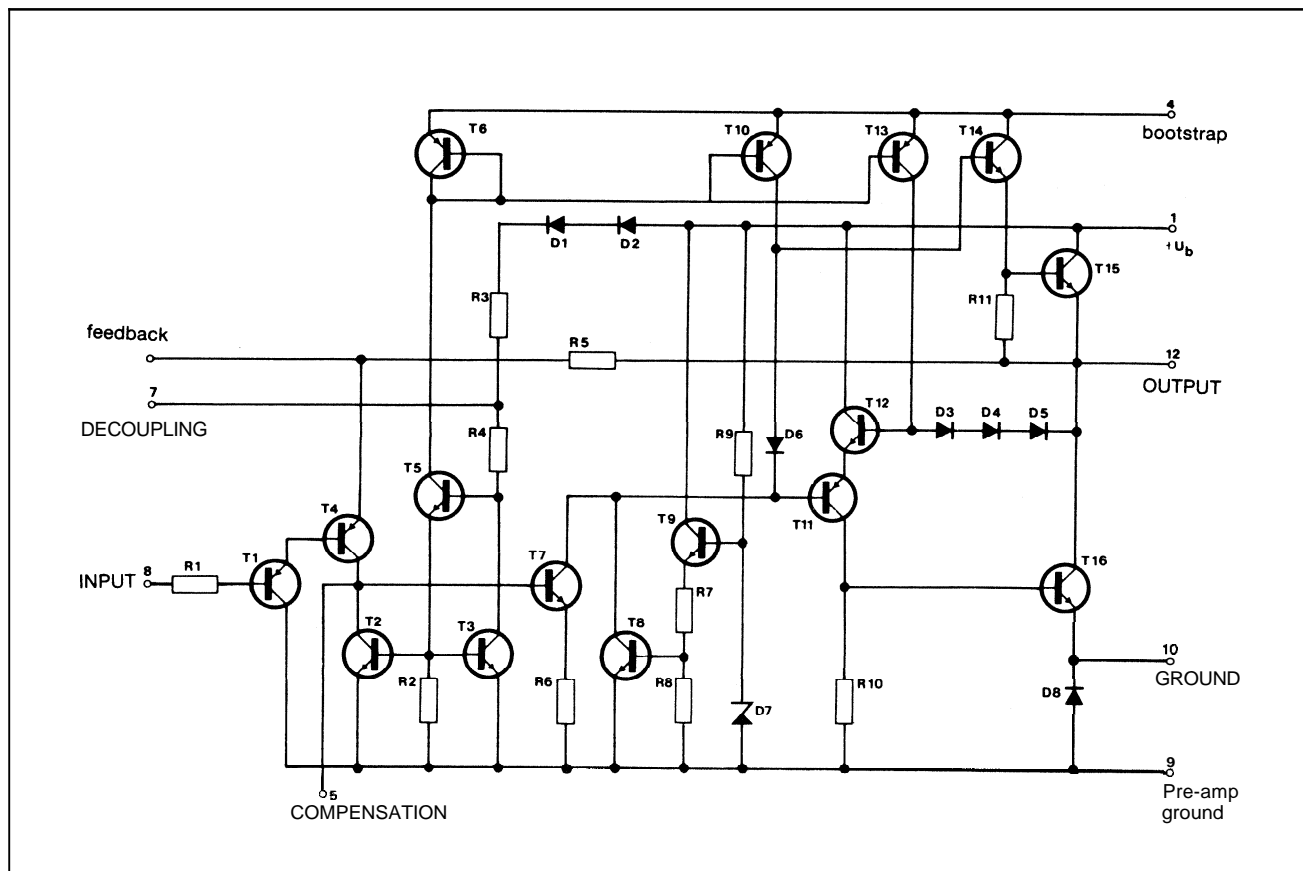
Uit het volledige schema van de TBA 810, getekend in figuur 14/6.1-1, kan men afleiden dat de eindtrap is uitgerust met een met NPN-transistoren opgebouwde semi-complementaire structuur. De stroomleverende helft (source) bestaat uit de Darlington T14-T15, de stroomabsorberende helft (sink) is samengesteld uit een nagemaakte PNP-transistor T16-T11.

Beide eenheden worden gestuurd uit de klassiek samengestelde bias-kring: een stroombron T10, diode D6 en stuurtrap T7. De basisen van de twee 'eindtransistoren' zijn respectievelijk met de anode en katode van de diode verbonden. Deze stuurkring wordt extra belast als de temperatuur van de chip boven een bepaalde maximaal toelaatbare waarde stijgt. De kring T8-T9 sluit T7 en daarmee de sturing van de eindtrap kort naar de massa als de basis van T9 door de temperatuurgevoelige zenerdiode D7 wordt gestuurd.

Bootstrapping

Zoals uit het schema blijkt is de collector van de eerste Darlington-transistor T14 niet met de voedingsspanning op pen 1 verbonden, maar wordt deze aangesloten op pen 4, de 'bootstrap'-ingang. Zou men deze transistor uit de $+U_b$ voeden, dan zou de sturing van de eindtrap in de problemen geraken bij maximale positieve uitsturing. Op dit moment zou immers de spanning op de basis van T14 ongeveer gelijk zijn aan de waarde van de voedingsspanning en de Darlington T14-T15 zou nauwelijks spanning overhouden om zichzelf tot tegen verzadiging te sturen. De positieve top van het signaal zou worden afgeplat, om-

6.1 Achtergrond-informatie



Figuur 14/6.1-1: Volledig uitgewerkt intern schema van de TBA 810.

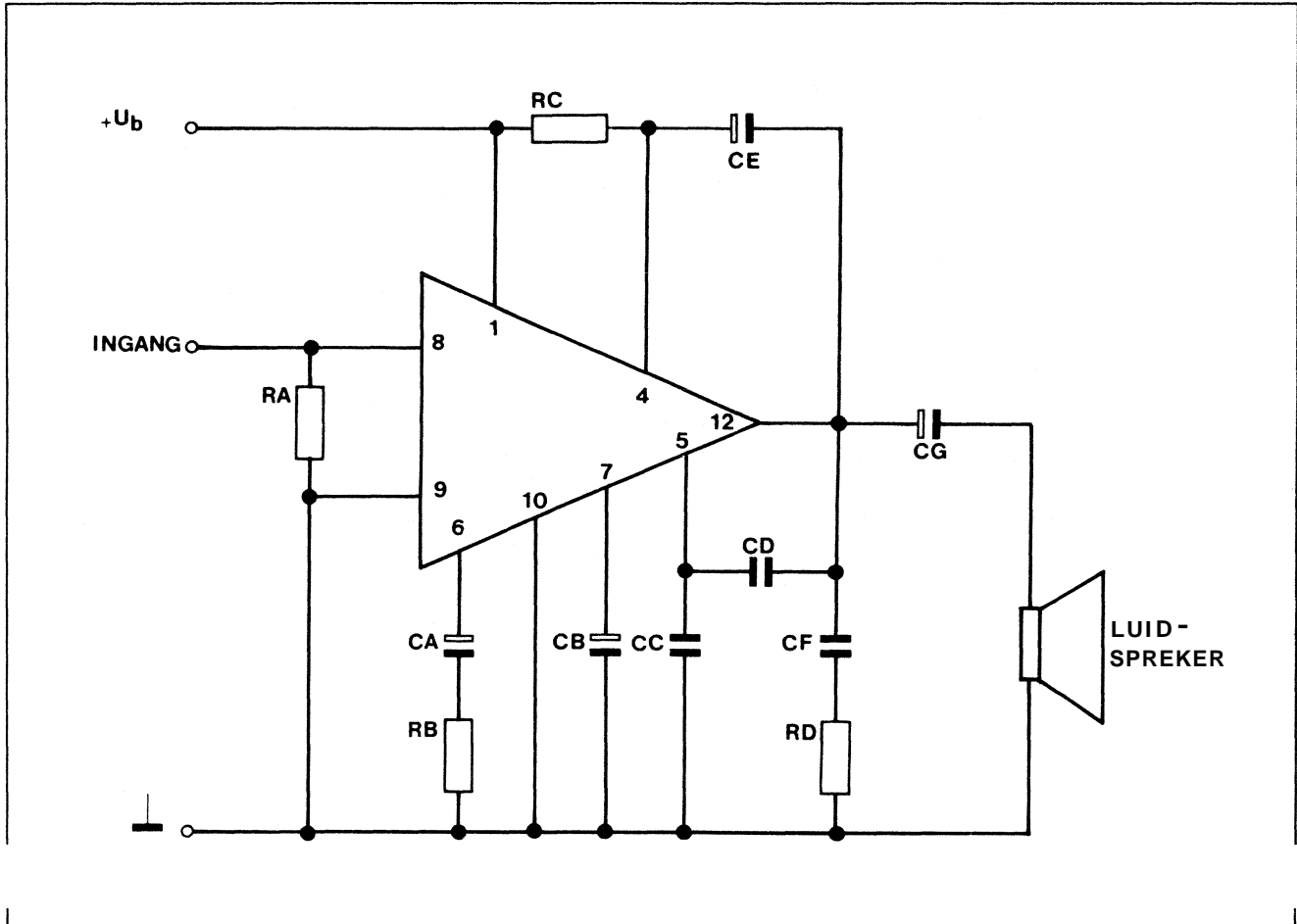
dat de source-helft van de semi-complementaire eindtrap te weinig spanning zou overhouden om goed te werken.

Dit probleem is op te lossen door te 'bootstrappen'. Zoals uit het praktische schema van figuur 14/6.1-2 blijkt, wordt de bootstrap-ingang pin 4 door middel van een grote elektrolytische condensator C_E verbonden met de uitgang van de versterker op pin 12. Tussen deze bootstrap-pen en de voeding staat bovendien een kleine weerstand R_C . In rust, dus zonder signaal op de ingang, staat de uitgang op de helft van de voedingsspanning. De condensator C_E is dus opgeladen tot de helft van de voedingsspanning. De spanning op de bootstrap-ingang is ongeveer gelijk aan de voedingsspanning op pin 1. Stel nu dat de versterker opeens maximaal positief wordt uitgestuurd. De spanning op de uitgang gaat

stijgen en deze spanningsstijging wordt door de grote bootstrap-condensator C_E doorgekoppeld naar de bootstrap-ingang pin 4. De spanning op dit punt gaat dus stijgen en wordt positiever dan de voedingsspanning! De weerstand R_C belet immers dat de lading van de condensator wegvloeit naar de veel grotere elco van de voeding. Naarmate de versterker meer positief wordt uitgestuurd zal de spanning op pin 4 stijgen. Het gevolg is dat de collector van de eerste darlington-transistor veel positiever wordt dan de spanning op de basis en de spanning op de basis en de sturing van de eindtransistor T15 gehandhaafd blijft.

Deze techniek noemt men bootstrapping en de meeste geïntegreerde eindversterkers zijn uitgerust met een extra bootstrap-pin, die men via een grote condensator met de uit-

6.1 Achtergrond-informatie



Figuur 14/6.1-2: Externe schakeling om het schema van figuur 14/6.1-1 tot leven te brengen.

gang van de versterker moet verbinden en via een kleine weerstand met de voeding. Zonder deze voorziening neemt het maximale onvervormde vermogen dat de schakeling kan leveren behoorlijk af.

Ingangs-kring

Er bestaan diverse ingangs-configuraties. Bij de meest eenvoudige schakelingen bestaat de ingang uit één transistor-trap, waarvan de basis door middel van twee externe weerstanden wordt ingesteld op een bepaalde instel- of bias-spanning. Het nadeel is dat het signaal door middel van een scheidings-condensator aan de ingang van de versterker moet worden aangesloten.

Geïntegreerde eindversterkers van de betere klasse hebben een echte differentiële- of ver-

schil-versterker in de ingang, net zoals operationele versterkers. Deze schakelingen hebben het grote voordeel dat zij tamelijk eenvoudig kunnen worden gebruikt in brugversterkers. Zie de laatste paragraaf van dit hoofdstuk.

De ingang-configuratie van de TBA 810 komt echter het vaakst voor. De ingang is aangesloten op de basis van een PNP-transistor T1, waarvan de collector aan de massa ligt. Het grote voordeel is dat zelfs bij eeningangssignaal van 0 V er stroom door de transistor zal vloeien. Men kan het signaal dus rechtstreeks aan de ingang van de versterker koppelen. De instelling van de versterker wordt bepaald door de mate waarin deze transistor geleidt. De trap wordt via de interne terugkoppel-

6.1 Achtergrond-informatie

weerstand R_5 gevoed uit de uitgang en deze terugkoppeling is verantwoordelijk voor de stabilisatie van het instelpunt. Men mag de ingang van dit soort versterkers echter nooit open laten, omdat de instelling dan danig verstoord wordt. De waarde van de externe weerstand R_A , geschakeld tussen de ingang en de massa, is dus zeer belangrijk omdat deze de volledige bias van de schakeling bepaalt.

Feed-back

De versterking wordt intern vastgelegd door de waarde van de weerstand R_5 . In de meeste gevallen is echter een feed-back ingang aanwezig, waardoor het mogelijk wordt de versterking van de versterker door middel van een externe kring te vergroten. In het schema van figuur 14/6.1-2 bestaat deze kring uit de onderdelen C_A en R_B . De serie-condensator maakt de terugkoppeling onwerkzaam voor gelijkspanningen, zodat alleen de wisselspannings-versterking wordt gewijzigd en er aan de instelling van de schakeling niets verandert.

Decoupling

Bij de meeste schakelingen wordt de voorversterker via een weerstand (R_3) uit de voedingspanning gevoed. Dit maakt het mogelijk de voeding voor de voorversterker extra te ontkoppelen door middel van een externe condensator. In het voorbeeld is dit condensator C_B , die is aangesloten tussen de decoupling-ingang pen 7 en de massa. Deze voorziening wordt bij sommige schakelingen 'ripple rejection' genoemd.

Compensation

De meeste IC's beschikken over een compensation-ingang, waardoor het mogelijk is de doorlaatband extern te beïnvloeden door het aanbrengen van een capacatieve terugkoppeling tussen de uitgang en de ingang. Bij de TBA 810 werkt deze terugkoppeling rechtstreeks in op de basis van de stuur-transistor van de eindtrap (T7). In de meeste gevallen bestaat deze frequentie-afhankelijke terugkoppeling uit twee condensatoren (C_C en C_D)

die tussen de uitgang en de massa zijn geschakeld en waarvan het knooppunt naar de compensatie-ingang gaat.

Door deze compensatie kan men de schakeling stabiliseren op wisselstroom-gedrag en oscillaties voorkomen.

Afzonderlijke massa's

De meeste schakelingen hebben twee massa-aansluitingen: een voor de voorversterker en een voor de eindtrap. Bij de TBA 810 zijn deze twee aansluitingen intern verbonden door middel van een diode (D8). De bedoeling van deze voorziening is te verhinderen dat de sink-stroom, die door de onderste helft van de semi-complementaire eindtrap naar de massa wordt afgevoerd, door de ingangskring vloeit. De diode D8 spert immers voor deze stroom, zodat deze wel via pen 10 terug kan vloeien naar de negatieve pool van de voeding, maar niet via pen 9.

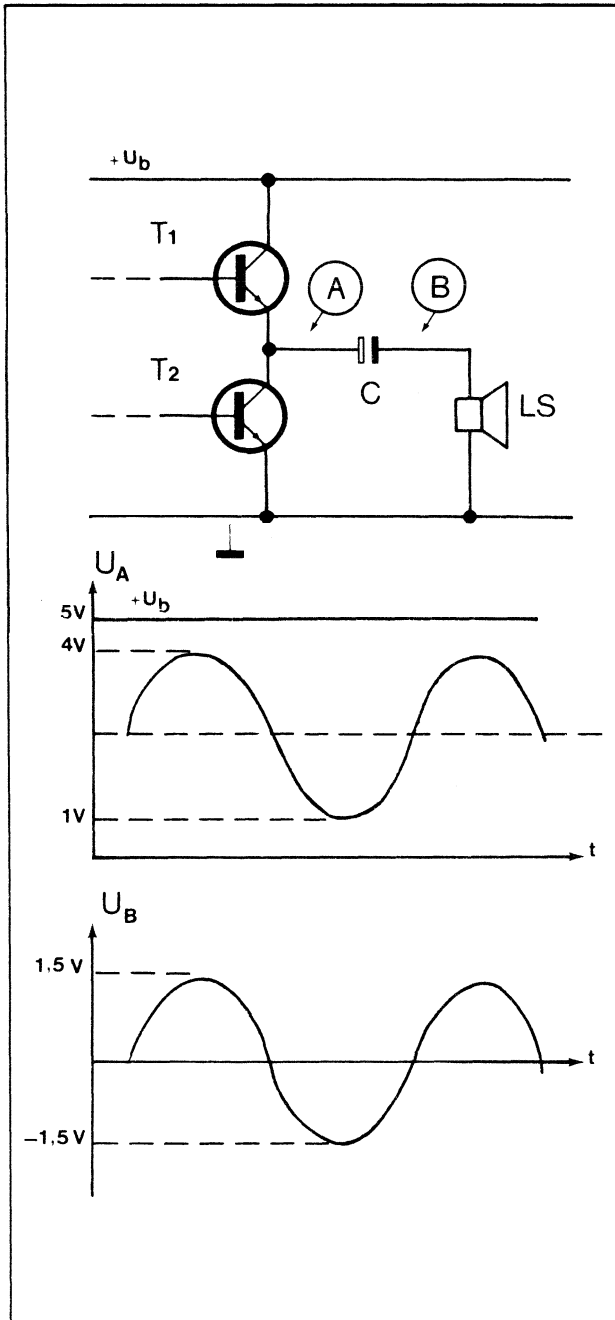
Bij het ontwerpen van printen voor geïntegreerde eindversterkers moet men er goed op letten dat er geen massa-lussen ontstaan door deze twee gescheiden massa's en dat de sink-stroom van de eindtrap niet kan afvloeien via de gevoelige voorversterker-schakelingen.

Brugschakelingen

Een groot aantal geïntegreerde eindversterkers is ontworpen voor lage spanningen, bedoeld voor toepassingen in de auto met zijn 13,4 V voeding. Een en ander heeft tot gevolg dat het maximale vermogen beperkt is en dat men met zeer lage luidspreker-impedanties (2 R) moet werken om voldoende nuttig vermogen uit de beschikbare spanning af te leiden. Bij geïntegreerde versterkers die zijn uitgerust met een verschil-versterker in de ingang en dus over twee ingangen beschikken, een positieve en een negatieve, kan men het maximale vermogen aanmerkelijk vergroten door twee identieke IC's in brug te schakelen.

Het principe van de brugschakeling wordt toegelicht aan de hand van de figuren 14/6.1-3 en 14/6.1-4.

6.1 Achtergrond-informatie



Figuur 1416.1-3: De maximale wisselspanning over de luidspreker bij enkelvoudige versterker.

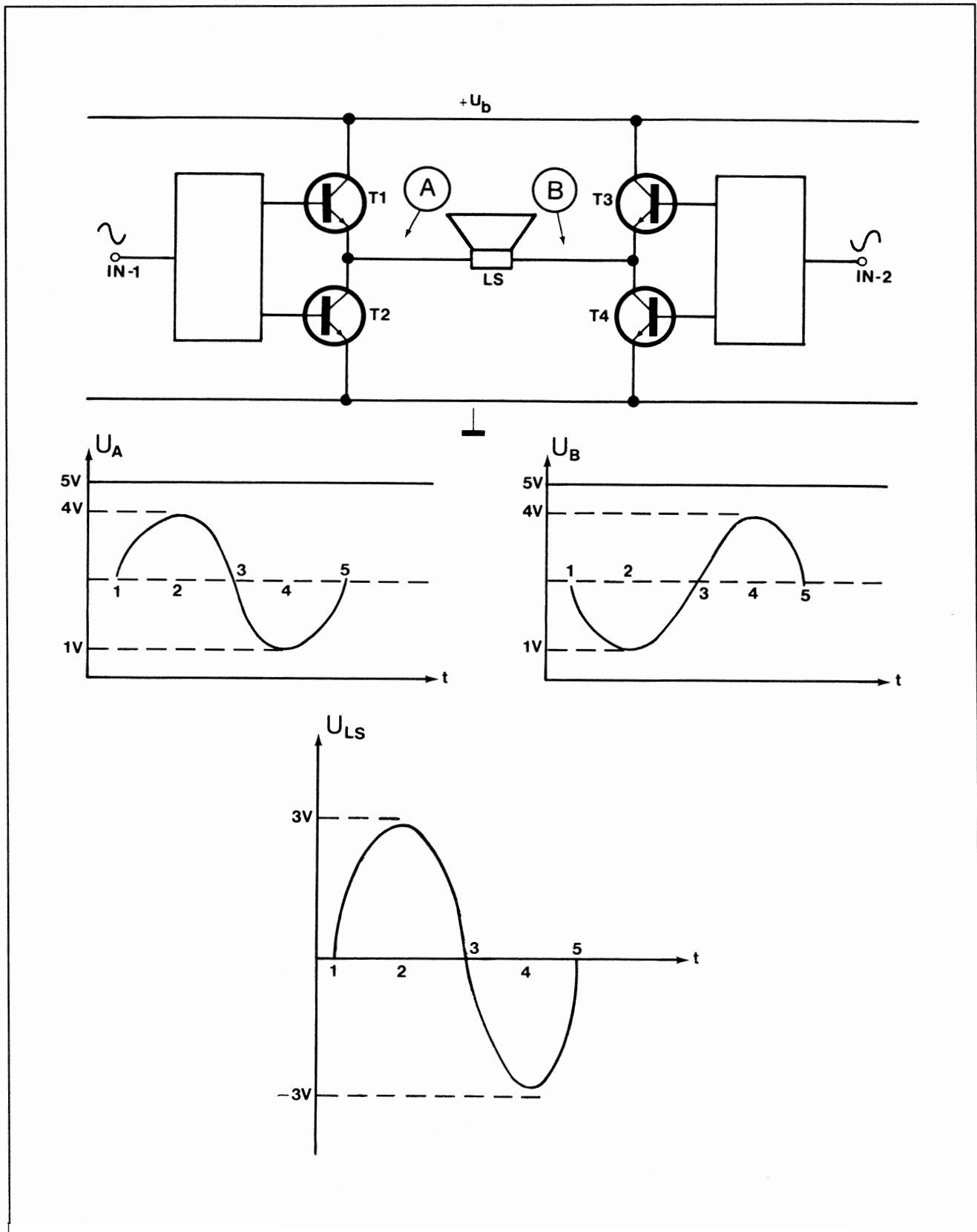
In 14/6.1-3 is een enkelvoudige eindtrap getekend. De spanning op punt A kan maximaal gelijk worden aan de voedingsspanning minus de noodzakelijke spanning om de Darlington die de source-stroom levert aan de praat te

houden. Bij negatieve sturing zal de spanning om een identieke reden niet lager kunnen worden dan ongeveer 1 V. Het signaal is gesuperponeerd op een gelijkspanning die gelijk is aan ongeveer de helft van de voedingsspanning. Het is dus noodzakelijk de luidspreker via een scheidings-condensator op de uitgang van de versterker aan te sluiten. Deze condensator laat wel de signaalspanning door, maar spt de instelspanning. Op punt B staat dus een wisselspanning, die van top tot top ongeveer gelijk is aan de voedingsspanning -2 V. De effectieve waarde is redelijk klein, uit een accu van 13,4 V kan men ten hoogste 4 V effectieve signaalspanning afleiden! Het maximale vermogen dat in een luidspreker van 4 Ω gedissipeerd kan worden bedraagt bijgevolg ongeveer 4 W.

Bij de brugschakeling, waarvan het principe is getekend in figuur 14/6.1-4, wordt de luidspreker rechtstreeks verbonden tussen de uitgangen van twee identieke IC's, die echter in tegenfase worden gevoed. In rust bevinden beide uitgangen zich op precies de helft van de voedingsspanning (deze absolute gelijkheid is voorwaarde voor dit soort schakelingen!) en het spanningsverschil over de luidspreker is nul. Als de versterker wordt uitgestuurd zal de spanning op punt A stijgen en de spanning op punt B even veel dalen. Tussen de luidsprekers staat dus een dubbel spanningsverschil en het gevolg is dat de top-tot-top waarde van het signaal over de luidspreker dubbel zo groot is als bij de enkelvoudige schakeling. Ook de effectieve wisselspanning is dus verdubbeld, hetgeen in principe viervoudige vermogens tot gevolg heeft. Men krijgt echter te maken met de stroomcapaciteit van de eindtransistoren in de IC's, waardoor het maximale reële vermogen beperkt blijft tot ongeveer 2,5 de waarde bij enkelvoudig bedrijf.

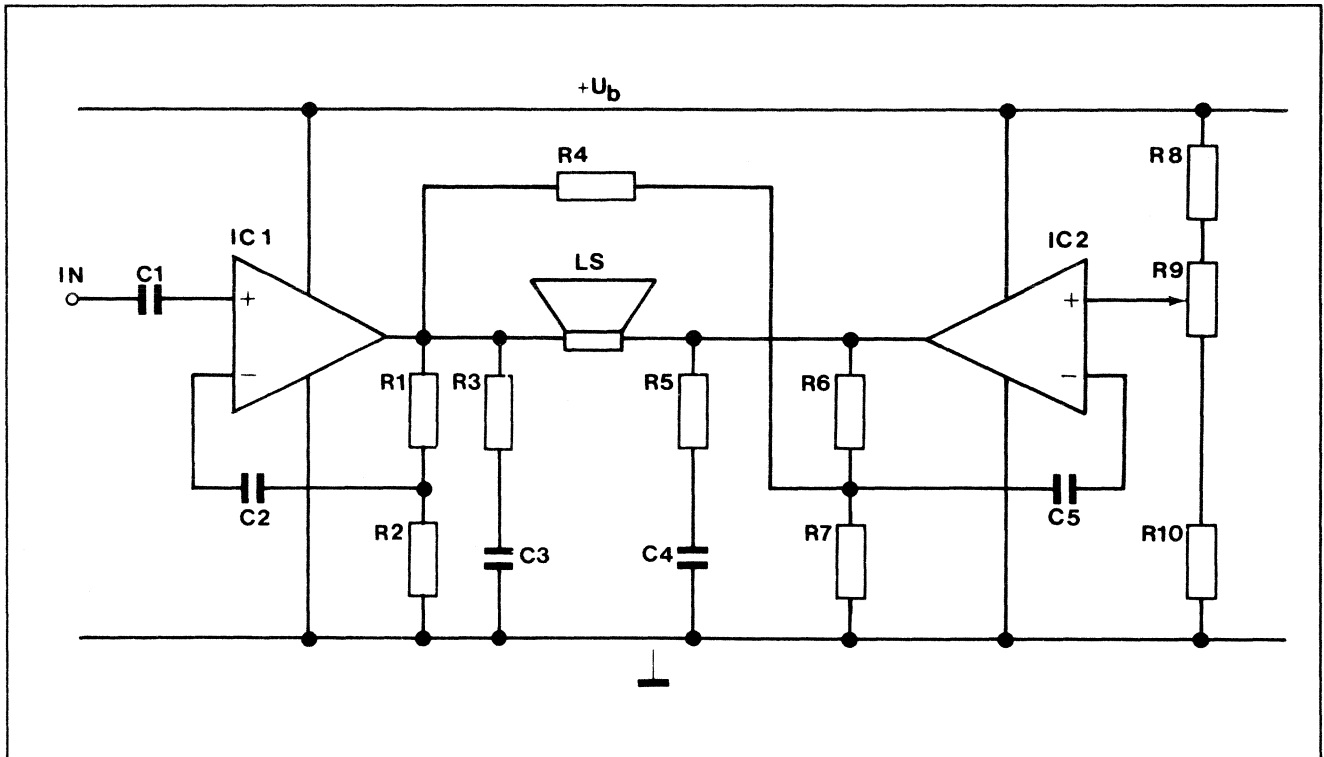
Figuur 14/6.1-5 geeft het praktische schema van een brugversterker met twee geïntegreerde eindversterkers met differentiële ingangen. Het ingangssignaal wordt aangeslo-

6.1 Achtergrond-informatie



Figuur 14/6.1-4: Principe van de brugschakeling van twee identieke versterkers.

6.1 Achtergrond-informatie



Figuur 14/6.1-5: Praktisch schema van een brugversterker.

ten op de positieve ingang van de linkse versterker. Tussen zijn uitgang en de negatieve ingang van de rechter versterker is een netwerk opgenomen, dat er voor zorgt dat de tweede versterker met een even groot signaal gestuurd wordt. De insteipotentiometer R9 is noodzakelijk om de uitgangsspanning op beide versterker-uitgangen in rust aan elkaar gelijk te maken. De geringste afwijking heeft een grote gelijkstroom door de luidspreker en dus de versterkers tot gevolg!

6.1 Achtergrond-informatie

14/6.2

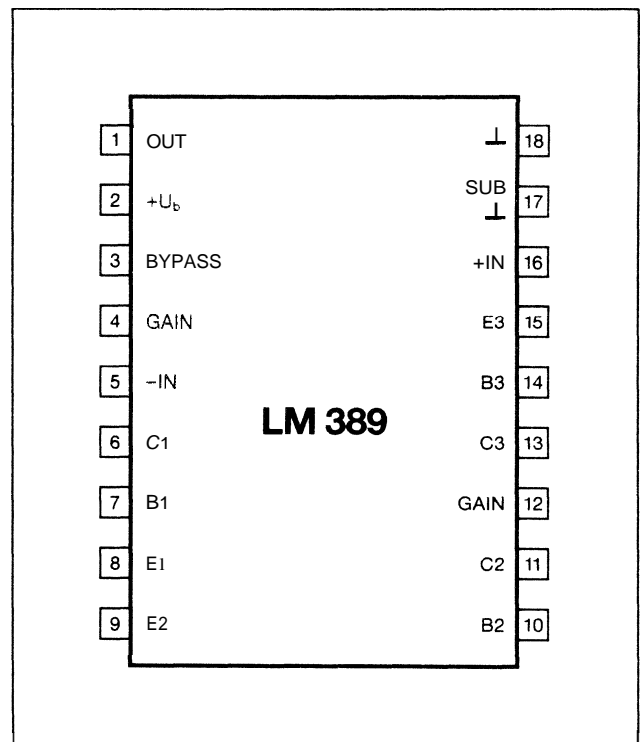
Type-beschrijving $P < = 1 W$

LM 389 0,5 W – 8 Ω – 15 V

Bevat een eindversterker die identiek is aan deze in de LM 386 en drie NPN transistoren, waarvan alle aansluitingen beschikbaar zijn en waarmee men bijvoorbeeld voorversterkers of toonregelingen kan samenstellen. De uitgang van de eindversterker wordt automatisch ingesteld op de helft van de voedingsspanning.

Technische gegevens

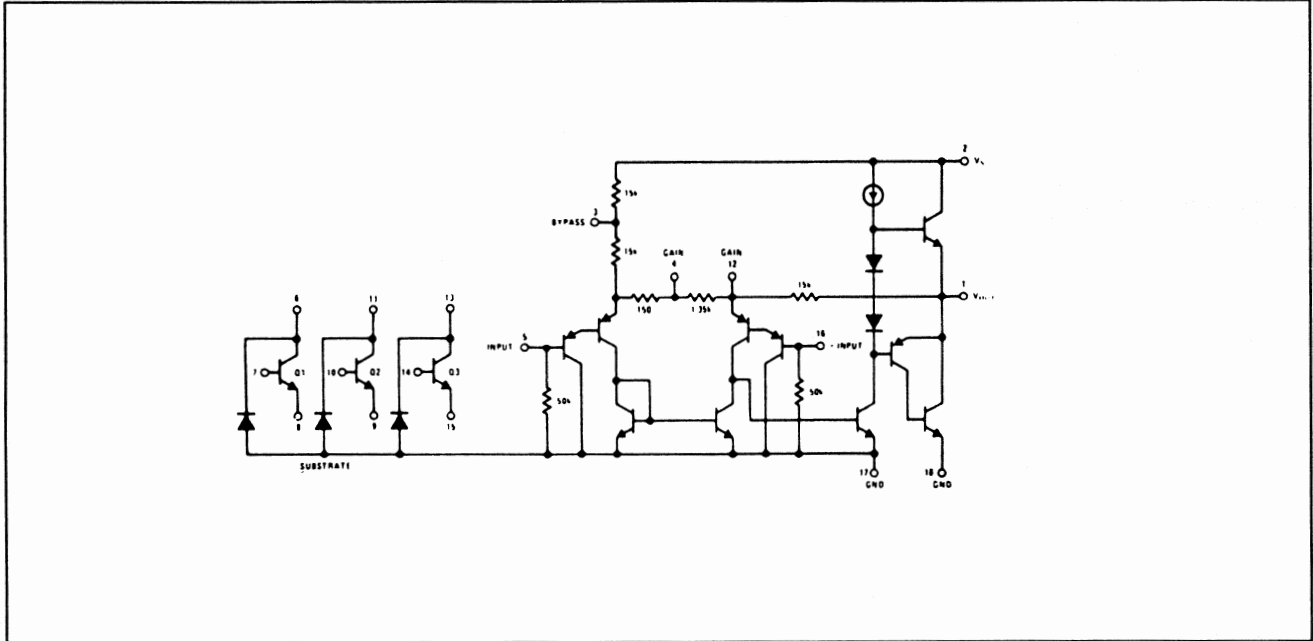
- fabrikant: National Semiconductor
- behuizing: DIL-18
- aansluitgegevens: figuur 14/6.2-1
- intern schema: figuur 14/6.2-2
- gegevens versterker
 - voedingsspanning: $\pm 5 V$ max.
+12 V typisch
+ 4 V min.
- ruststroom: 12 mA
- versterking: 30 dB max.
- bandbreedte: 250 kHz
- ingangsimpedantie: 50 k Ω
- ingangsstroom: 250 nA
- vermogen: 0,5 W bij 9 V, d = 10% en 16 R
0,3 W bij 6 V, d = 10% en 8 Ω
- voedings-onderdrukking: 50 dB
- gegevens transistoren
 - C-E spanning: 20 V max.
 - C-B spanning: 40 V max.
 - C-substraat spanning: 40 V max.
 - E-B spanning: 7,1 V max.
 - versterking: 275
 - collectorstroom: 25 mA max.
 - basisstroom: 5 mA max.
 - vermogen: 150 mW max.



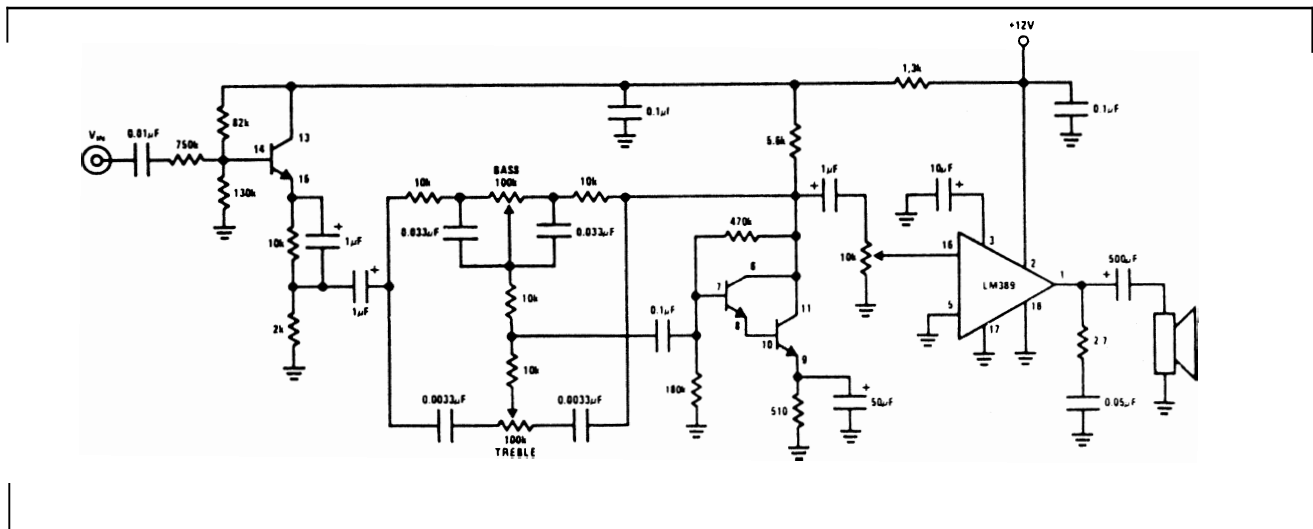
Figuur 14/6.2-1: Aansluitgegevens LM 389.

Voorbeeld-schakelingen

- figuur 14/6.2-3:
Totale versterker voor keramische toonopnemer met voorversterker, toonregeling en eindversterker.
- figuur 14/6.2-4:
Volledig schema van een opname/weergave versterker voor mono cassette-recorder met gelijkstroom voormagnetisatie.
- figuur 14/6.2-5:
Schema van een elektronische sirene met frequentie-zwaai tussen 250 en 1500 Hz.

6.2 Type-beschrijving $P \leq 1 \text{ W}$ 

Figuur 14/6.2-2: Intern schema LM 389.



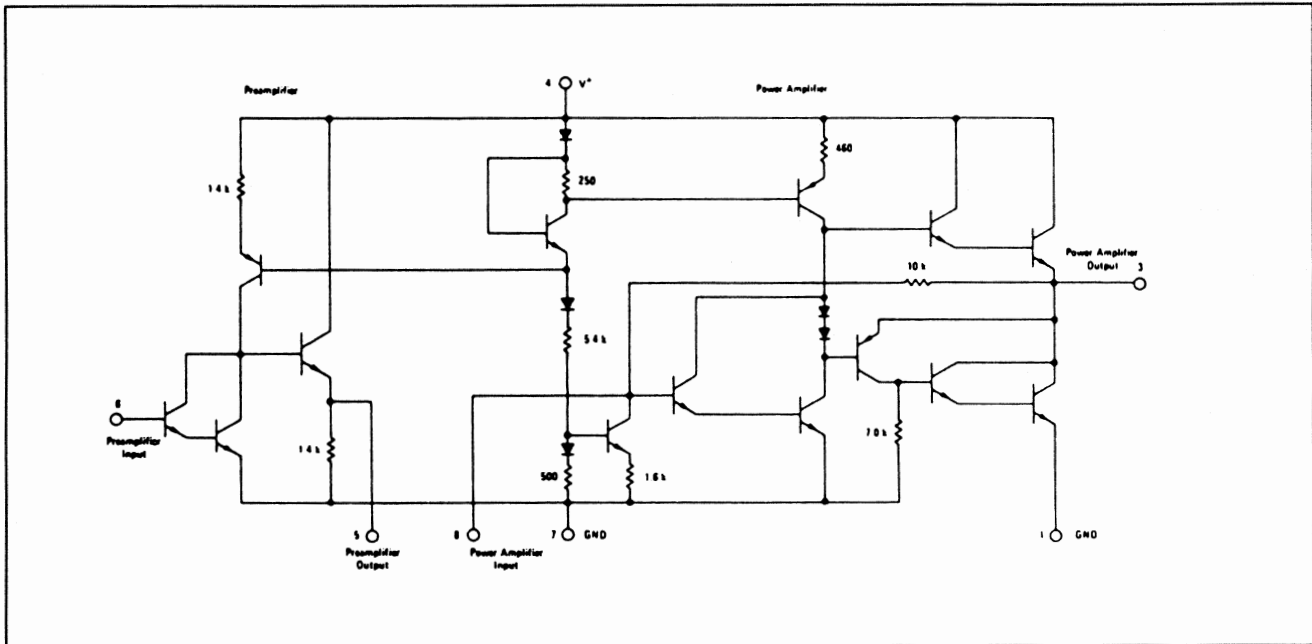
Figuur 14/6.2-3: Volledige versterker met voorversterker, toonregeling en eindversterker voor keramische toonafnemers.

MC 1306 P
0,6 W – 8 Ω – 15 V

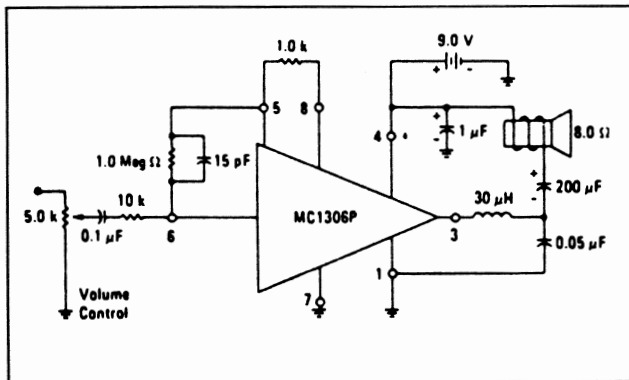
Uit tweetraps voorversterker en semi-complementaire eindtrap samengestelde schakeling met een maximale gevoeligheid van 3 mV voor vol vermogen en instelbare bandbreedte en versterking.

Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-8
- aansluitgegevens: figuur 14/6.2-6
- intern schema: figuur 14/6.2-7
- voedingsspanning: +15 V max.
+12 V typisch
+ 4 V min.

6.2 Type-beschrijving $P \leq 1\text{ W}$ 

Figuur 14/6.2-7: Intern schema MC 1306 P.

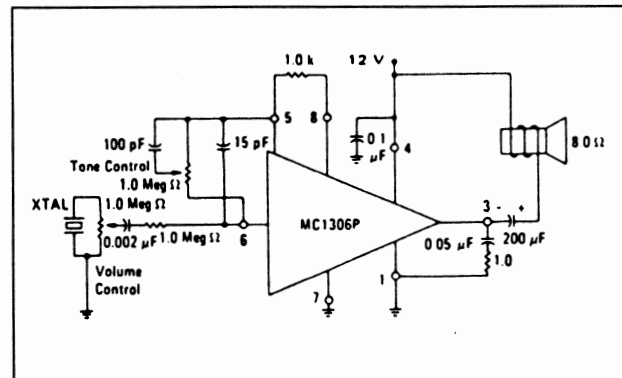


Figuur 14/6.2-8: Lineaire eindversterker met de MC 1306 P.

- ruststroom: 4 mA
- versterking:
 - voorversterker: 270 max.
 - eindversterker: 360 max.
- vermogen: 0,6 W bij 12 V, $d = 10\%$ en 8 Ω
- signaal-ruis verhouding: 55 dB

Voorbeeld-schakelingen

- figuur 1416.2-8:
Lineaire versterker voor AM- en FM-tuners.
- figuur 1416.2-9:
Gecompenseerde versterker voor keramische toonafnemer.



Figuur 14/6.2-9: Versterker voor keramische toonafnemer.

LM386

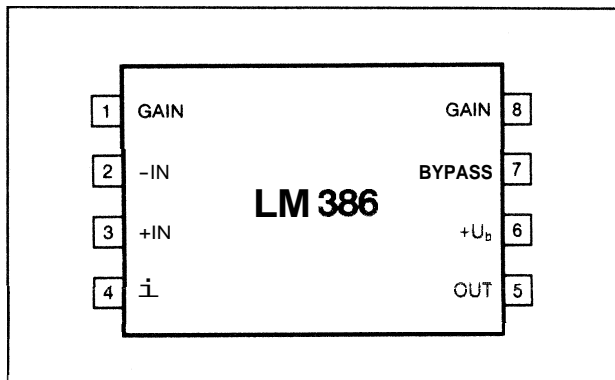
1 W – 8 Ω – 15 V

Semi-complementaire eindversterker met intern ingestelde versterking van 20, echter extern te verhogen. De uitgang wordt automatisch ingesteld op de helft van de voedingsspanning. Speciaal ontwikkeld voor gebruik bij 6 V batterij-voeding.

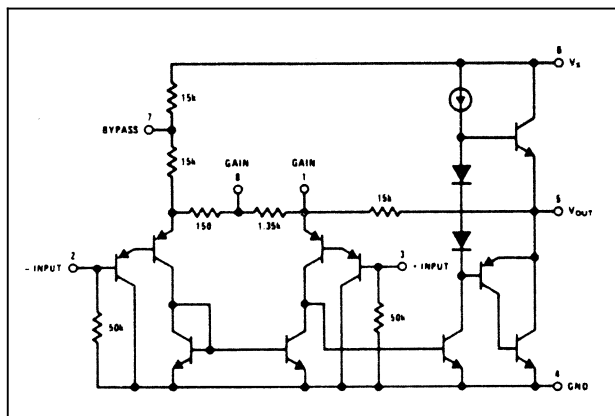
Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-8
- aansluitgegevens: figuur 1416.2-10

6.2 Type-beschrijving $P \leq 1\text{ W}$



Figuur 1416.2-10: Aansluitgegevens LM 386.



Figuur 1416.2-11: Intern schema LM 386.

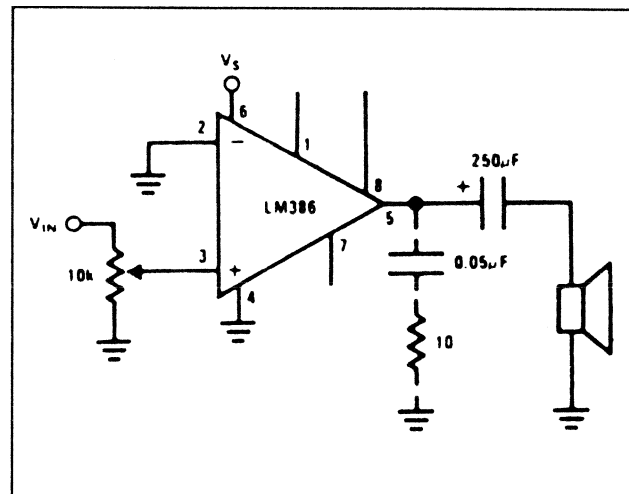
- intern schema: figuur 14/6.2-11
- voedingsspanning: +15 V max.
+12 V typisch
+ 4 V min.
- ruststroom: 4 mA
- versterking: 46 dB max.
- bandbreedte: 300 kHz
- ingangsimpedantie: 50 kΩ
- ingangsstroom: 250 nA
- vermogen: 1 W bij 15 V, $d = 10\%$ en 8 R
0,7 W bij 9 V, $d = 10\%$ en 8 R
- voedings-onderdrukking: 50 dB
- vervorming: 0,2% bij 8 R, 125 mW en 6 V

Voorbeeld-schakelingen

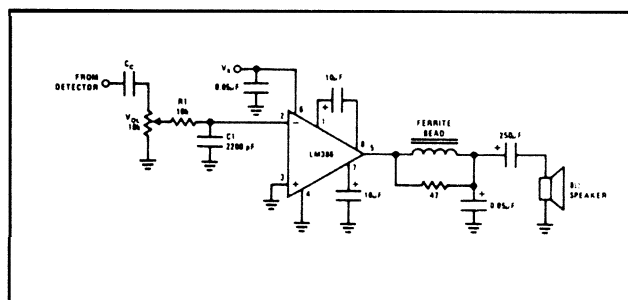
- figuur 14/6.2-12:

Basis-schema van de versterker met minimaal aantal externe onderdelen.

- figuur 14/6.2-13:



Figuur 1416.2-12: Basis-schema LM 386.



Figuur 14/6.2-13: Eindversterkertje voor draagbare radio-ontvanger.

Audio-gedeelte van draagbare AM- of FM-ontvanger met mono-uitgang.

LM 390

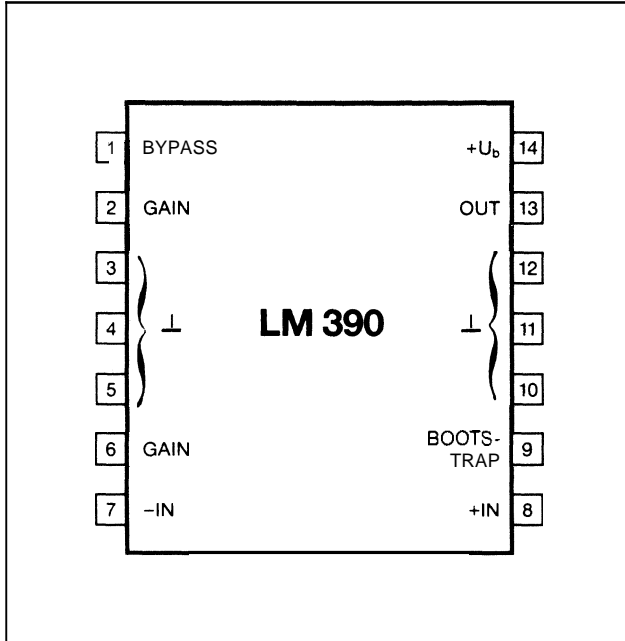
1 W – 4 R – 10 V

Semi-complementaire eindversterker met intern ingestelde versterking van 20, echter extern te verhogen. De uitgang wordt automatisch ingesteld op de helft van de voedingsspanning. Speciaal ontwikkeld voor gebruik in met 6, 7,5 en 9 V batterijen gevoede apparatuur.

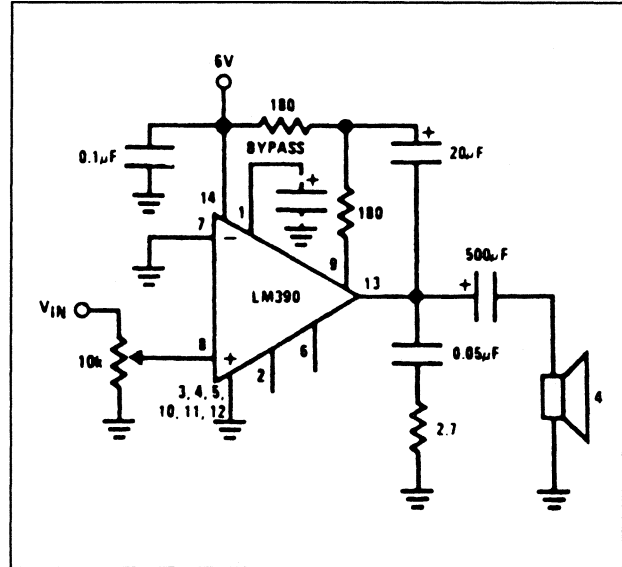
Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-14
- aansluitgegevens: figuur 14/6.2-14
- intern schema: figuur 14/6.2-15
- voedingsspanning: $\rightarrow \theta \parallel$ max.

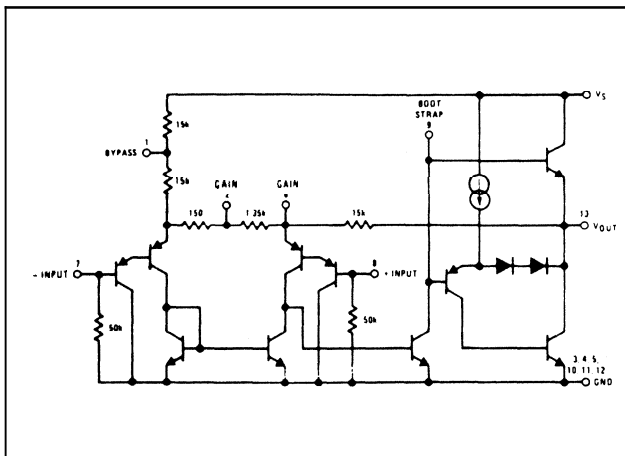
6.2 Type-beschrijving $P \leq 1 \text{ W}$



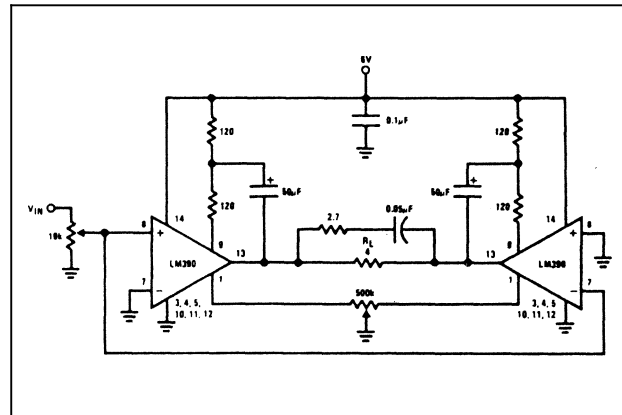
Figuur 1416.2-14: Intern schema LM 390.



Figuur 1416.2-16: Basis-schema versterker met LM 390.



Figuur 14/6.2-15: Intern schema LM 390.



Figuur: 14/6.2-17: Twee LM 390 IC's in brug geschakeld voor het verdubbelen van het vermogen.

- + 9 V typisch
- + 4 V min.
- ruststroom: 20 mA
- versterking: 30 dB max.
- bandbreedte: 300 kHz
- ingangsimpedantie: 50 kΩ
- ingangsstroom: 250 nA
- vermogen: 1 W bij 6 V, $d = 10\%$ en 4 Ω
- voedings-onderdrukking: 50 dB
- vervorming: 0,2% bij 4 Ω, 500 mW en 6 V

Voorbeeld-schakelingen

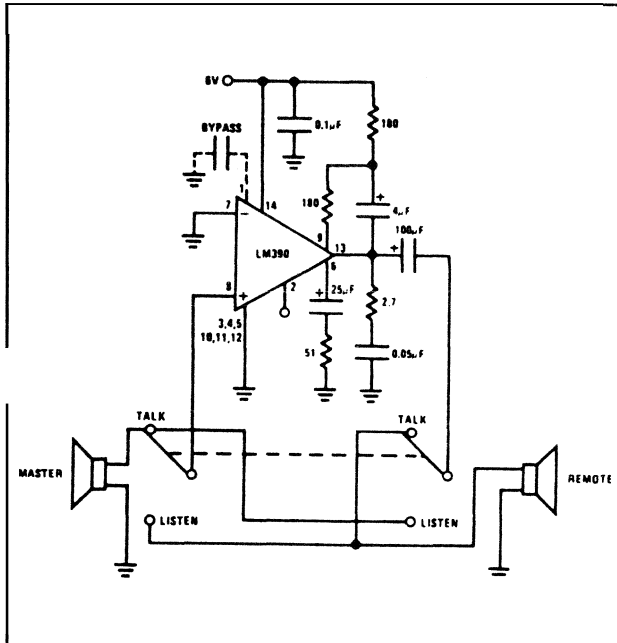
- figuur 14/62-16: Basis-schema van de versterker met minimaal aantal externe onderdelen.
- figuur 14/6.2-17: Twee in brug geschakelde IC's voor een maximaal vermogen van 2,5 W.
- figuur 14/6.2-18: Intercom-schakeling.

U413 B

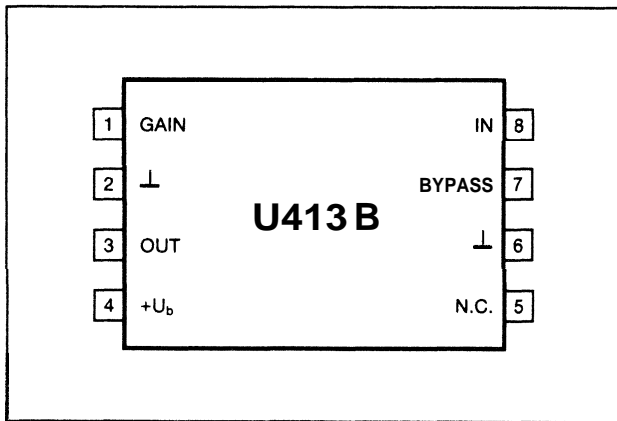
1 W – 8R – 16V

Mini-DIL IC ontwikkeld voor batterijgevoede

6.2 Type-beschrijving $P \leq 1\text{ W}$



Figuur 1416.2-18: Eenvoudige intercom-schakeling met een LM 390 als actief element.

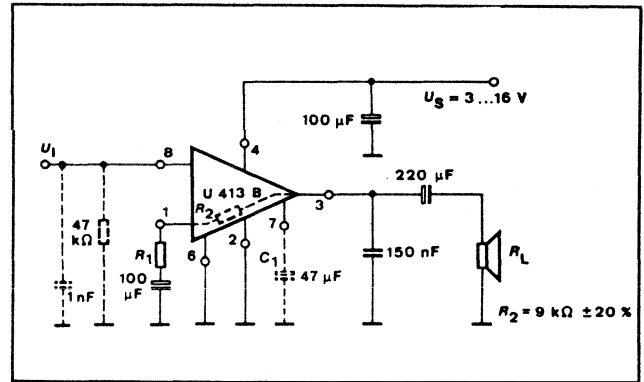


Figuur 1416.2-19: Aansluitgegevens U 413 B.

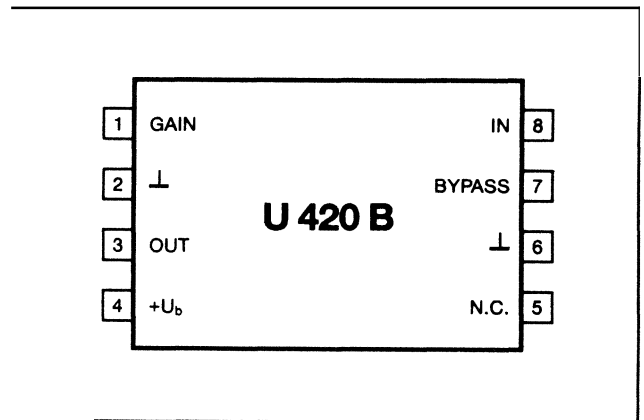
apparatuur in het voedingsbereik tussen 3 en 16 V.

Technische gegevens

- fabrikant: Telefunken
- behuizing: DIL-8
- aansluitgegevens: figuur 14/6.2-19
- voedingsspanning: $\pm 6\text{ V}$ max.
+12 V typisch
+ 3 V min.
- versterking: 54 dB max.
- bandbreedte: 28 kHz



Figuur 14/6.2-20: Basis-schema rond de U 413 B.



Figuur 14/6.2-21: Aansluitgegevens U 420 B.

- vermogen: 1 W bij 9 V, d = 10% en 8 R

Voorbeeld-schakeling

- figuur 14/6.2-20:
- Basis-schema van de versterker met minimaal aantal externe onderdelen.

U 420 B

1 W – 8 R – 16 V

Mini-DIL IC ontwikkeld voor batterijgevoede apparatuur in het voedingsbereik tussen 3 en 16 V.

Technische gegevens

- fabrikant: Telefunken
- behuizing: DIL-8
- aansluitgegevens: figuur 14/6.2-21
- voedingsspanning: $\pm 6\text{ V}$ max.
+12 V typisch
+ 3 V min.
- versterking: 40 dB max.

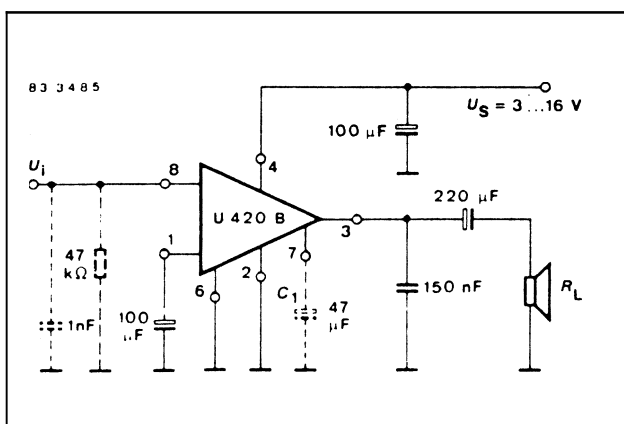
6.2 Type-beschrijving $P \leq 1 \text{ W}$

- bandbreedte: 28 kHz
- vermogen: 1 W bij 9 V, $d = 10\%$ en 8Ω

Voorbeeld-schakeling

- figuur 14/6.2-22:

Basis-schemavan de versterker met minimaal aantal externe onderdelen.



Figuur 1416.2-22: Basis-schema rond de U 420 B.

14/6.3

Type-beschrijving $1\text{ W} < P < 5\text{ W}$ **U 412 B****1,1 W – 8 Ω – 16 V**

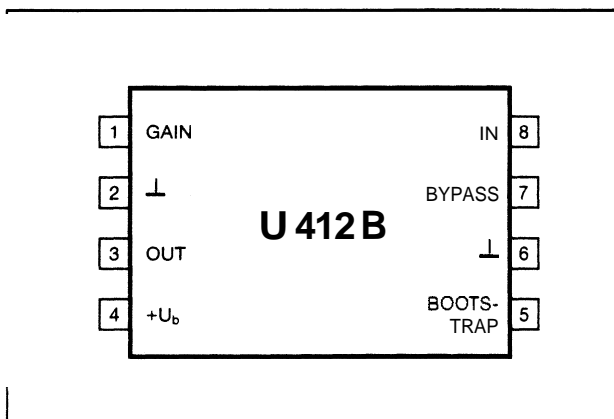
Eindversterker voor toepassingen in batterij-gevoede apparatuur met batterij-spanning tussen de 3 en 16 V.

Technische gegevens

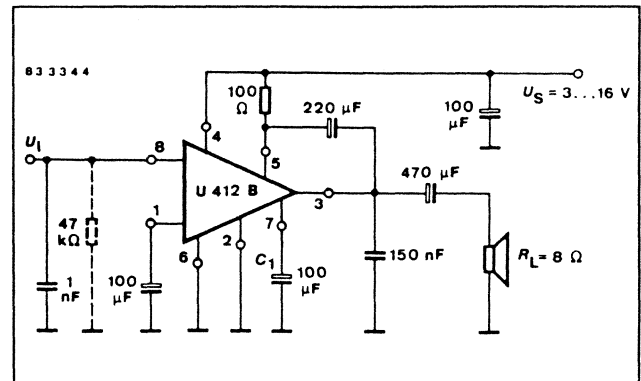
- fabrikant: Telefunken
- behuizing: DIL-8
- aansluitgegevens: figuur 14/6.3-1
- voedingsspanning: $\pm 6\text{ V}$ max.
+12 V typisch
+ 3 V min.
- vermogen: 1,1 W bij 9 V, $d = 10\%$ en $8\ \Omega$
- bandbreedte: 28 kHz
- voedings-onderdrukking: 42 dB

Voorbeeld-schakeling

- figuur 14/6.3-2:
- Basis-schema van de U 412 B eindversterker.



Figuur 14/6.3-1: Aansluitgegevens U 412 B.



Figuur 1416.3-2: Voorbeeld-schakeling U 412 B.

U 820 B**1,1 W – 8 Ω – 16 V**

Eindversterker voor toepassingen in batterij-gevoede apparatuur met batterij-spanning tussen de 3 en 16 V.

Technische gegevens

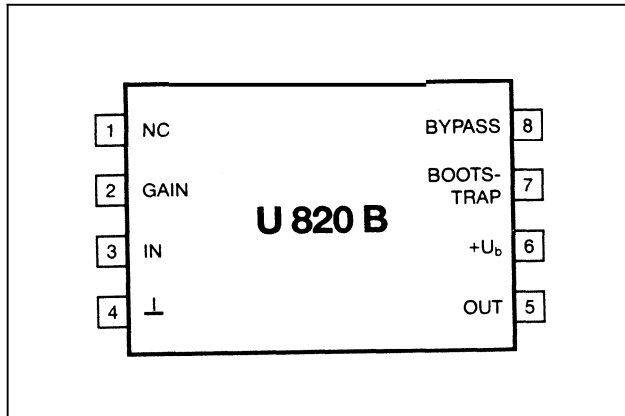
- fabrikant: Telefunken
- behuizing: DIL-8
- aansluitgegevens: figuur 14/6.3-3
- voedingsspanning: $\pm 6\text{ V}$ max.
+12 V typisch
+ 3 V min.
- vermogen: 1,1 W bij 9 V, $d = 10\%$ en $8\ \Omega$
- bandbreedte: 28 kHz
- spanningsversterking: 54 dB max.

Voorbeeld-schakeling

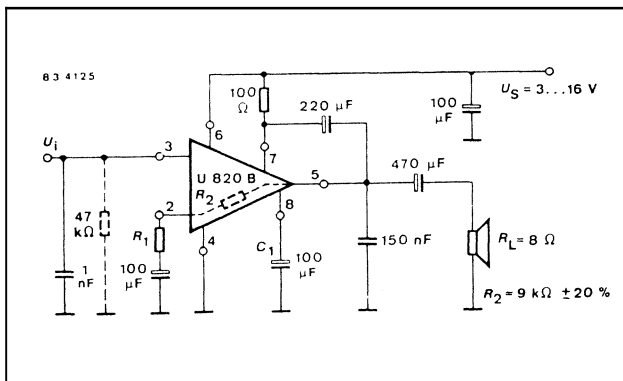
- figuur 14/6.3-4:
- Basis-schema van de U 412 B eindversterker.

TAA 611 A**1,4 W – 4 Ω – 12 V**

Eindversterker voor toepassingen in batterij-

6.3 Type-beschrijving $1\text{ W} < P < 5\text{ W}$ 

Figuur 1416.3-3: Aansluitgegevens U 820 B.

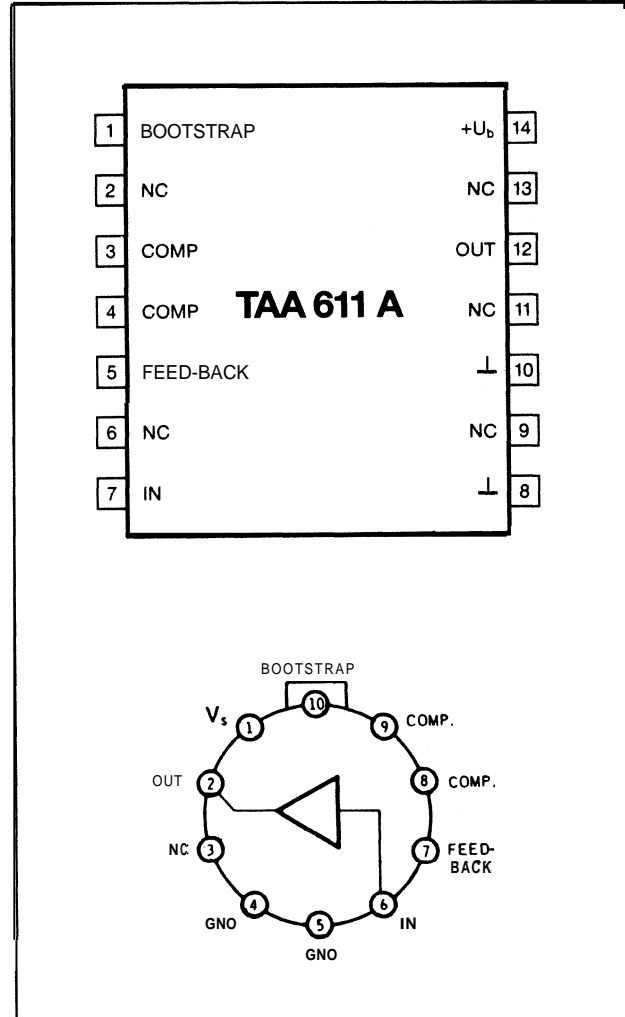


Figuur 1416.3-4: Voorbeeld-schakeling U 820 B.

gevoede apparatuur met batterij-spanning tussen de 6 en 12 V, leverbaar in twee verschillende behuizingen.

Technische gegevens

- fabrikant: Thomson Semiconductors
- behuizing: QIL-14, TO-100
- aansluitgegevens: figuur 14/6.3-5
- intern schema: figuur 14/6.3-6
- voedingsspanning: +12V max.
+ 9V typisch
+ 6V min.
- ruststroom: 3 mA
- versterking: 68 dB typisch
- bandbreedte: 100 kHz
- ingangsimpedantie: 5 MΩ
- ingangsstroom: 100 nA
- vermogen: 1,4 W bij 9 V, d = 2% en 4 R
0,9 W bij 9 V, d = 2% en 8 Ω
- vervorming: 1,2% bij 8 Ω W



Figuur 1416.3-5: Aansluitgegevens TAA 611 A.

Voorbeeld-schakeling

- figuur 14/6.3-7:

Basis-schema van de TAA 611 A eindversterker.

LM 388

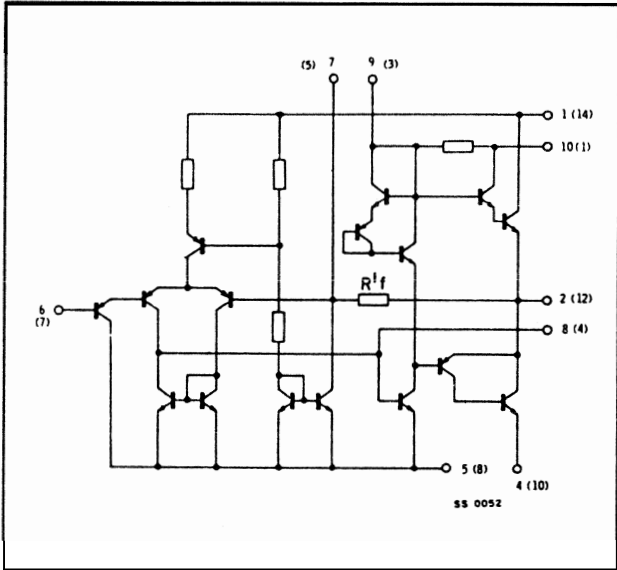
1,5 W – 4 Ω – 15 V

Eindversterker voor toepassingen in batterij-gevoede apparatuur met batterij-spanning tussen de 4 en 15 V. Versterking intern ingesteld op 20, echter extern te verhogen.

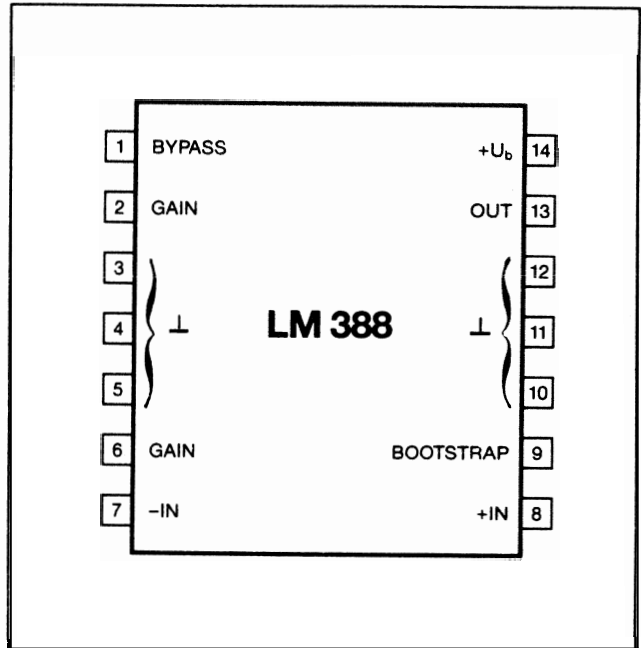
Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-14
- aansluitgegevens: figuur 14/6.3-8

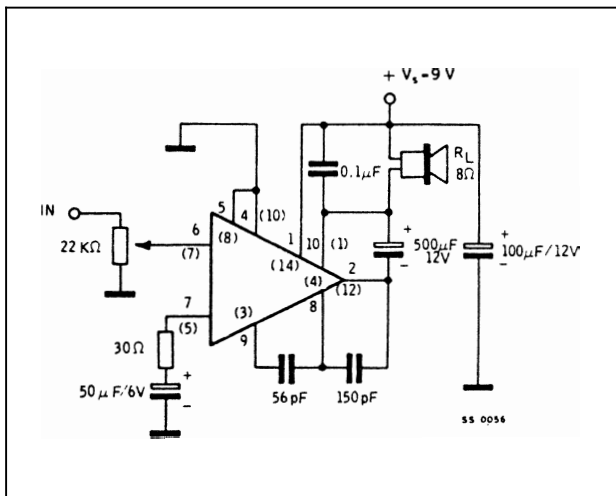
6.3 Type-beschrijving $1W < P < 5W$



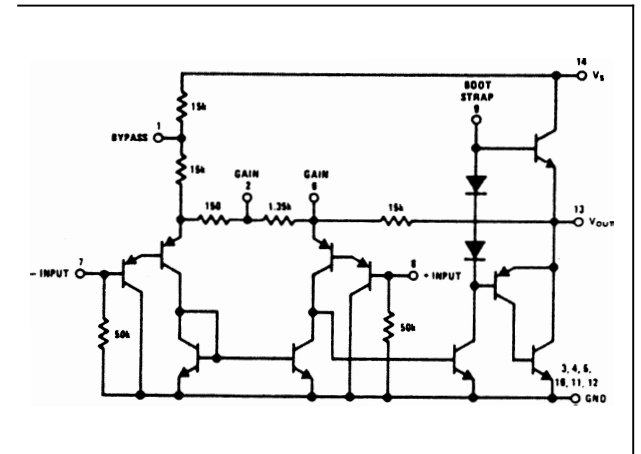
Figuur 1416.3-6: Intern schema TAA 611 A.



Figuur 1416.3-8: Aansluitgegevens LM 388.



Figuur 14/6.3-7: Basis-schemamet TAA 611 A.



Figuur 1416.3-9: Intern schema LM 388.

- intern schema: figuur 14/6.3-9
- voedingsspanning: +15V max.
+12V typisch
+ 4V min.
- ruststroom: 23 mA
- versterking: 30 dB typisch
- bandbreedte: 300 kHz
- ingangsimpedantie: 50 kΩ
- ingangsstroom: 250 nA
- vermogen: 1,5 W bij 12 V, $d = 10\%$ en 8 Ω
0,6 W bij 6 V, $d = 10\%$ en 4 Ω
- vervorming: 1% bij 8 Ω, 12 V en 0,5 W

Voorbeeld-schakelingen

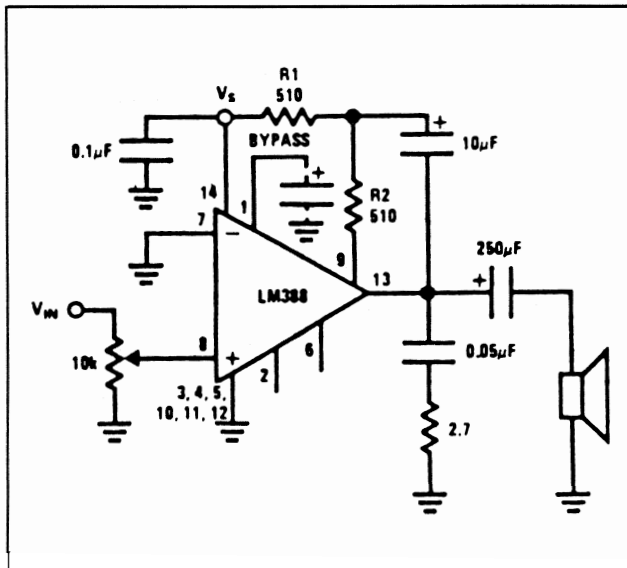
- figuur 14/6.3-10: Basis-schema van de LM 388 eindversterker.
- figuur 14/6.3-11: Brugschakeling van twee LM 388 IC's voor het verhogen van het maximale vermogen tot 4 W bij 12 Ven 8 Ω belasting.

TBA 820

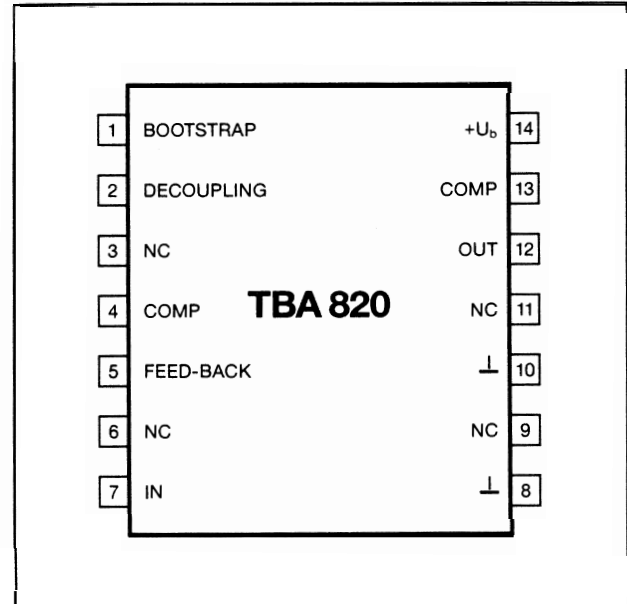
2 W – 8 Ω – 16 V

Eindversterker voor toepassingen in batterij-gevoede apparatuur met batterij-spanning

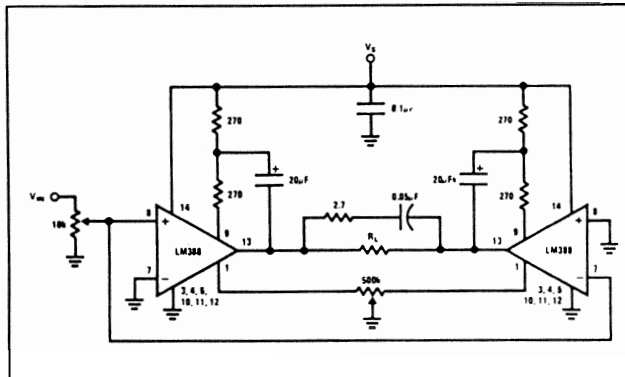
6.3 Type-beschrijving 1 W < P < 5 W



Figuur 1416.3-10: Basis-schema met LM 388.



Figuur 1416.3-12: Aansluitgegevens TBA 820.

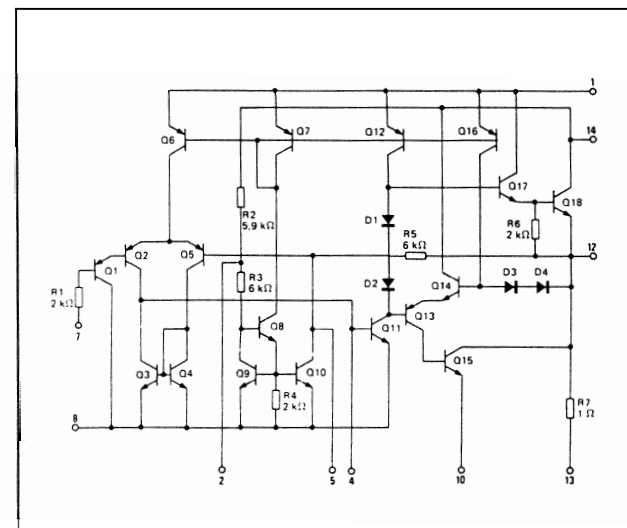


Figuur 1416.3-11: Brugversterker met twee LM 388 IC's met een vermogen van 4 W in 8 R bij 12V.

tussen de 3 en 16V. Kan tot 2 W leveren zonder externe koeling, daardoor ideaal voor inbouw in compacte apparatuur.

Technische gegevens

- fabrikant: Thomson Semiconductors
- behuizing: QIL-14
- aansluitgegevens: figuur 14/6.3-12
- intern schema: figuur 14/6.3-13
- voedingsspanning: +16 V max.
+12 V typisch
+ 3V min.
- ruststroom: 4 mA
- versterking: 45 dB typisch



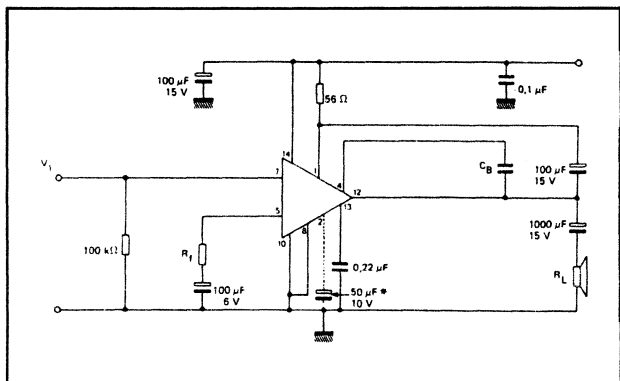
Figuur 1416.3-13: Intern schema TBA 820.

- bandbreedte: 20 kHz
- ingangsimpedantie: 5 MR
- vermogen: 2 W bij 12 V, d = 10% en 8 R
0,75 W bij 6 V, d = 10% en 4 R
- vervorming: 0,8% bij 8 R, 9 V en 0,5 W

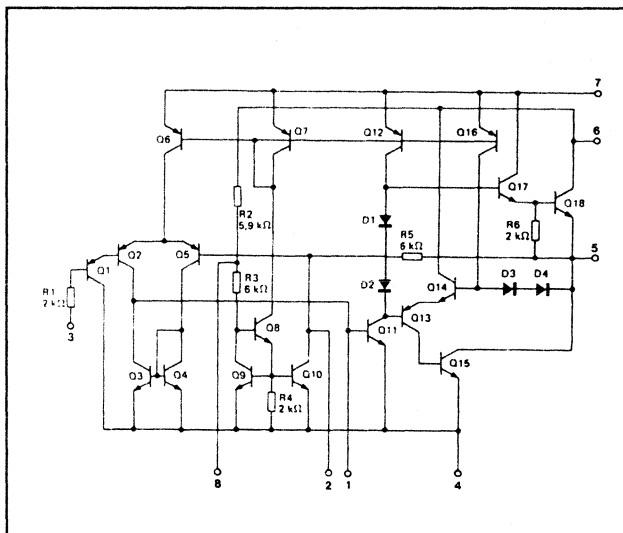
Voorbeeld-schakeling

- figuur 14/6.3-14:
- Basis-schemavan de TBA 820 eindversterker.

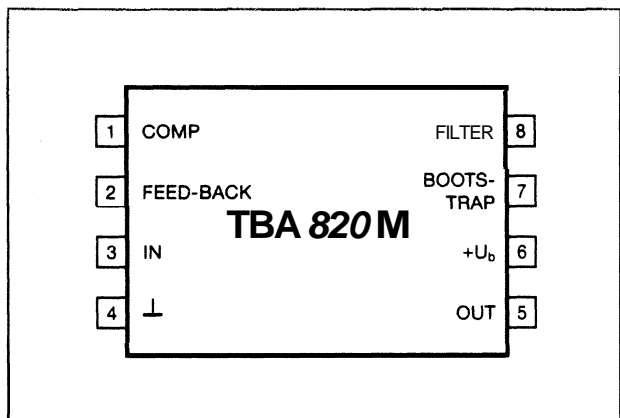
6.3 Type-beschrijving $1W < P < 5W$



Figuur 14/6.3-14: Basis-schemamet TBA 820.



Figuur 14/6.3-16: Intern schema TBA 820 M.



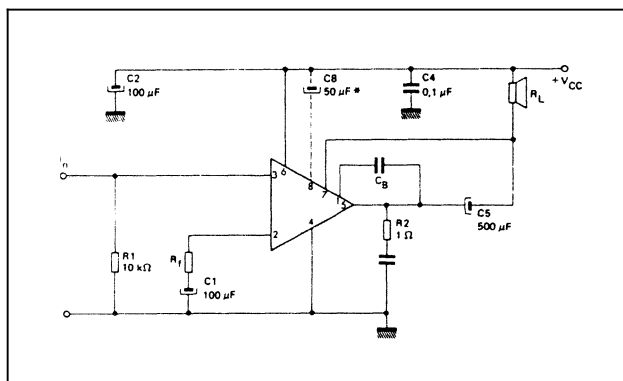
Figuur 14/6.3-15: Aansluitgegevens TBA 820 M.

TBA 820 M
2W – 8 Ω – 16V

Eindversterker voor toepassingen in batterij-gevoede apparatuur met batterij-spanning tussen de 3 en 16V. Kan tot 2W leveren zonder externe koeling, daardoor ideaal voor inbouw in compacte apparatuur.

Technische gegevens

- fabrikant: Thomson Semiconductors
- behuizing: DIL-8
- aansluitgegevens: figuur 14/6.3-15
- intern schema: figuur 14/6.3-16
- voedingsspanning: +16V max.
+12V typisch
+ 3V min.
- ruststroom: 4 mA
- versterking: 45 dB typisch
- bandbreedte: 20 kHz
- ingangsimpedantie: 5 MΩ



Figuur 14/6.3-17: Basis-schema met TBA 820 M.

- vermogen: 2W bij 12 V, d = 10% en 8 Ω
0,75W bij 3,5V, d = 10% en 4 R
- vervorming: 0,4% bij 8 Ω, 9 V en 0,5 W

Voorbeeld-schakeling

- figuur 14/6.3-17:
Basis-schema van de TBA 820 M eindversterker.

TCA 830 SM
2W – 4 R – 20V

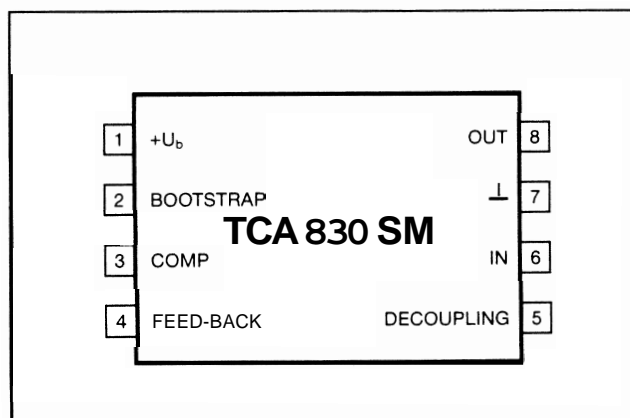
Eindversterker met de mogelijkheid de ingang rechtstreeks zonder koppelcondensator aan te sluiten en met ingebouwde compensatienetwerken tegen spanning- en temperatuurverloop. Daardoor geschikt voor inbouw in ap-

6.3 Type-beschrijving $1\text{ W} < P < 5\text{ W}$

paratuur, die aan grote temperatuursvariaties bloot staat (auto-radio!).

Technische gegevens

- fabrikant: Thomson Semiconductors
- behuizing: DIL-8
- aansluitgegevens: figuur 1416.3-18



Figuur 1416.3-18: Aansluitgegevens TCA 830 SM.

- intern schema: figuur 1416.3-19
- voedingsspanning: +20 V max.
+12 V typisch
+ 4 V min.
- ruststroom: 6,7 mA
- versterking: 40 dB typisch
- bandbreedte: 10 kHz
- ingangsimpedantie: 5 MR
- vermogen: 2 W bij 12 V, $d \pm 10\%$ en 8 R
0,75 W bij 3,5 V, $d = 10\%$ en 4 R
- vervorming: 1% bij 4 Ω , 9 V en 1 W

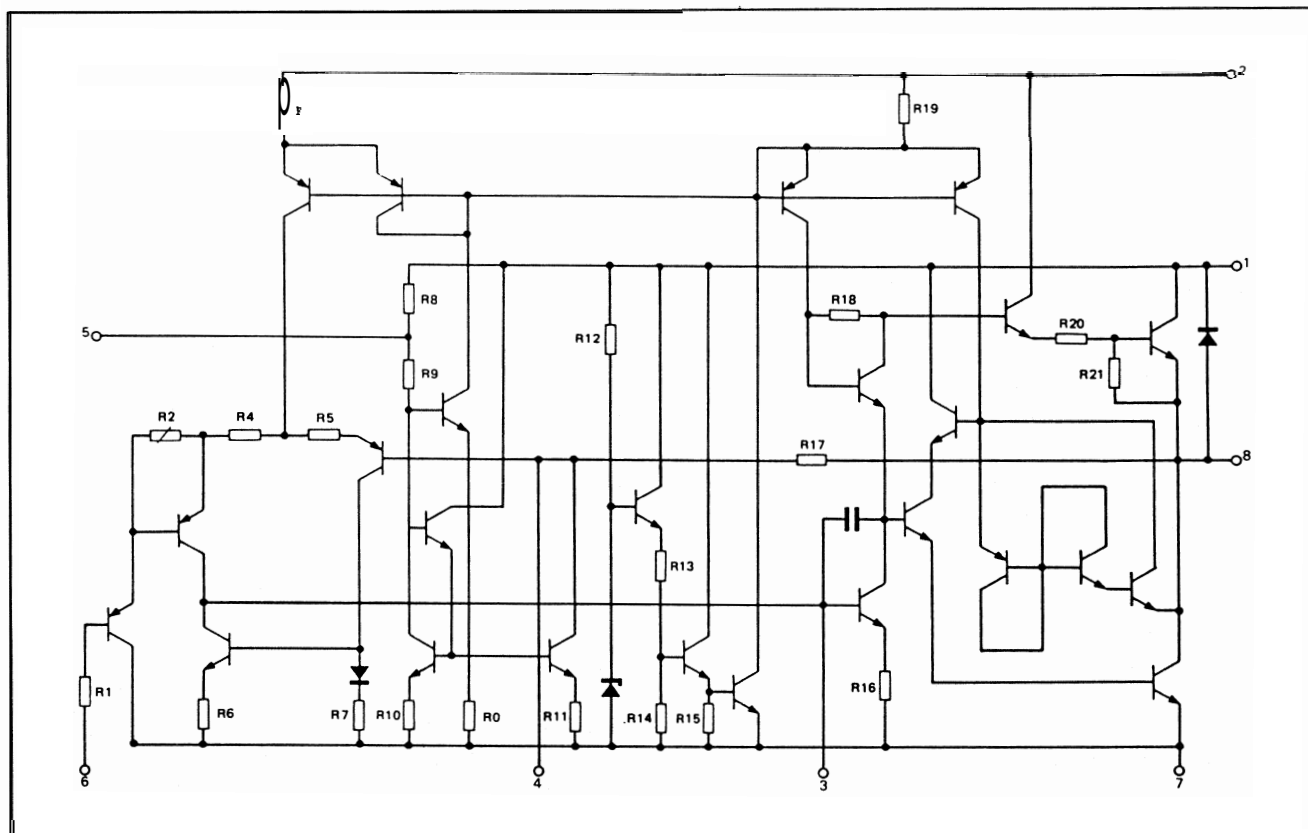
Voorbeeld-schakeling

- figuur 1416.3-20:
Basis-schema van de TCA 830 SM eindversterker.

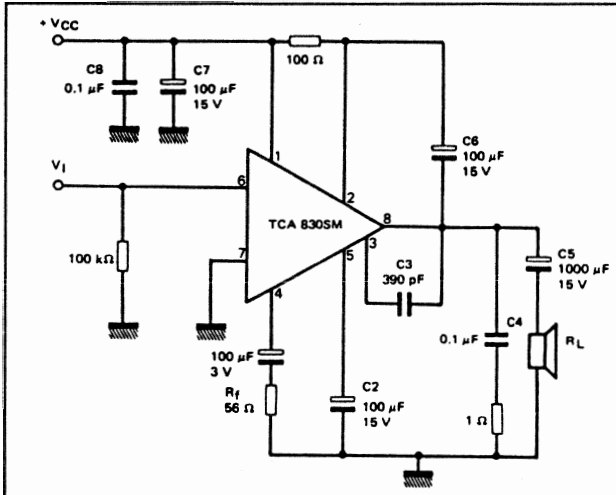
LM 380

2,5 W – 8 Ω – 22 V

Semi-complementaire, kortsluitvaste eindversterker leverbaar in twee DIL-uitvoeringen,



Figuur 1416.3-19: Intern schema TCA 830 SM.

6.3 Type-beschrijving $1W < P < 5W$ 

Figuur 14/6.3-20: Voorbeeld-schakeling met TCA 830 SM.

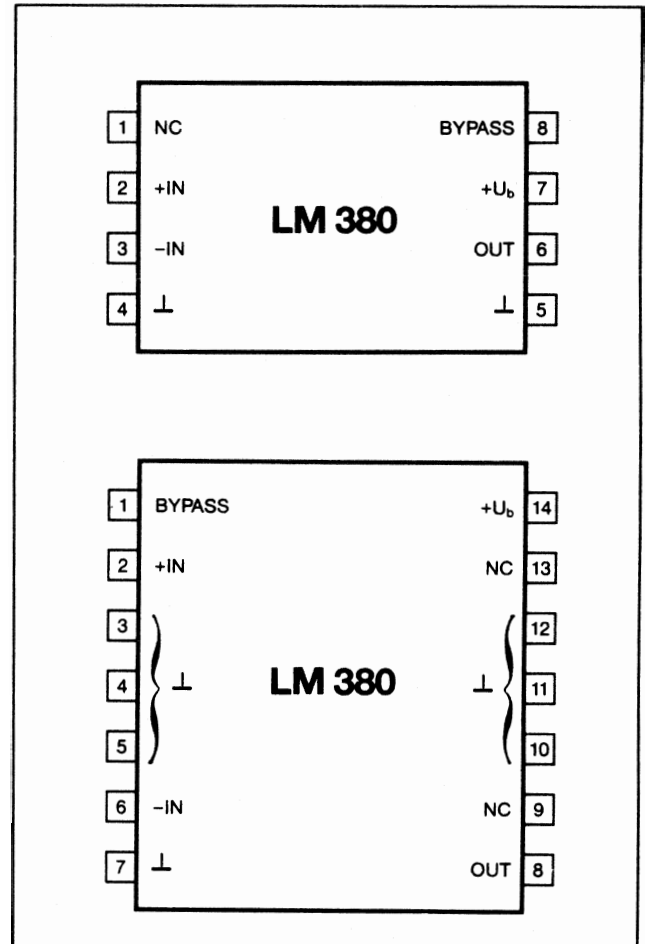
waarbij de DIL-14 versie gekoeld kan worden door zes pennen van de behuizing te solderen op een koperen vlak op de print en de DIL-8 door middel van een op het IC aan te brengen koelvinnetje gekoeld moet worden.

Technische gegevens

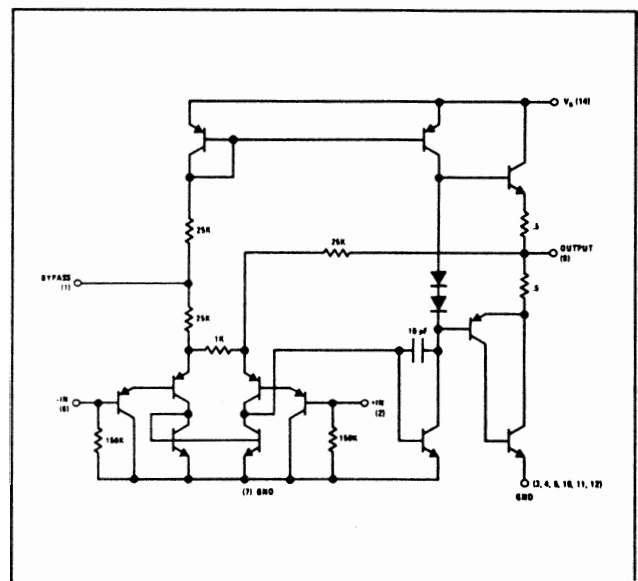
- fabrikant: National Semiconductor
- behuizing: DIL-8, DIL-14
- aansluitgegevens: figuur 14/6.3-21
- intern schema: figuur 14/6.3-22
- voedingsspanning: +22 V max.
+18 V typisch
+ 8 V min.
- ruststroom: 25 mA
- versterking: 50 V N typisch
- bandbreedte: 100 kHz
- ingangsimpedantie: 150 kΩ
- ingangsstroom: 100 nA
- kortsluitstroom: 1,3 A
- vermogen: 2,5 W bij 18 V, $d = 3\%$ en 8 R
- vervorming: 1% bij 4 R, 9 Ven 1 W
- koelplaat voor DIL-8: figuur 14/6.3-23

Voorbeeld-schakelingen

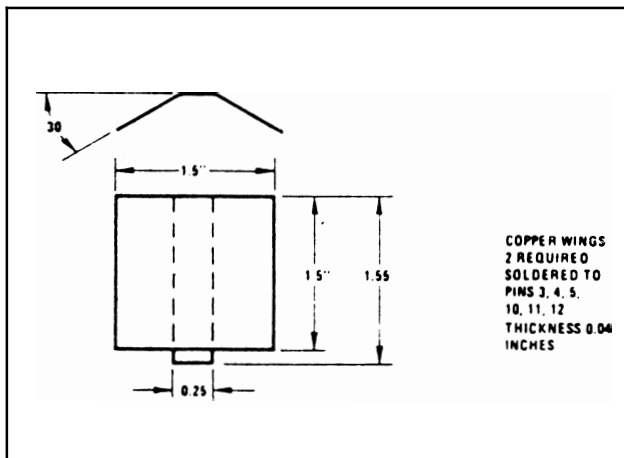
- figuur 14/6.3-24:
Basis-schema van de LM 380 eindversterker.
- figuur 14/6.3-25:
Brugschakeling van twee identieke versterkers voor het verhogen van het uitgangsvermogen.



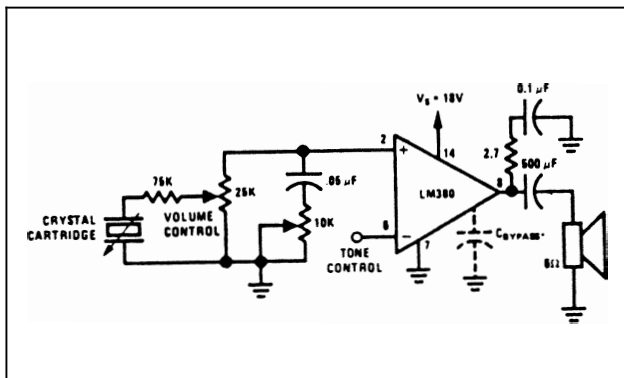
Figuur 14/6.3-21: Aansluitgegevens LM 380.



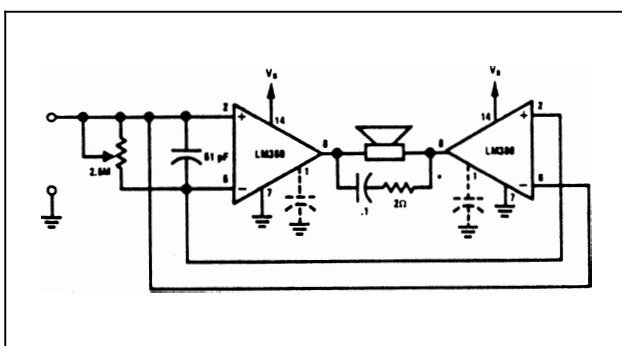
Figuur 14/6.3-22: Intern schema LM 380

6.3 Type-beschrijving $1\text{ W} < P < 5\text{ W}$ 

Figuur 1416.3-23: Afmetingen koelplaat voor LM 380.



Figuur 1416.3-24: Basis-schema met LM 380.

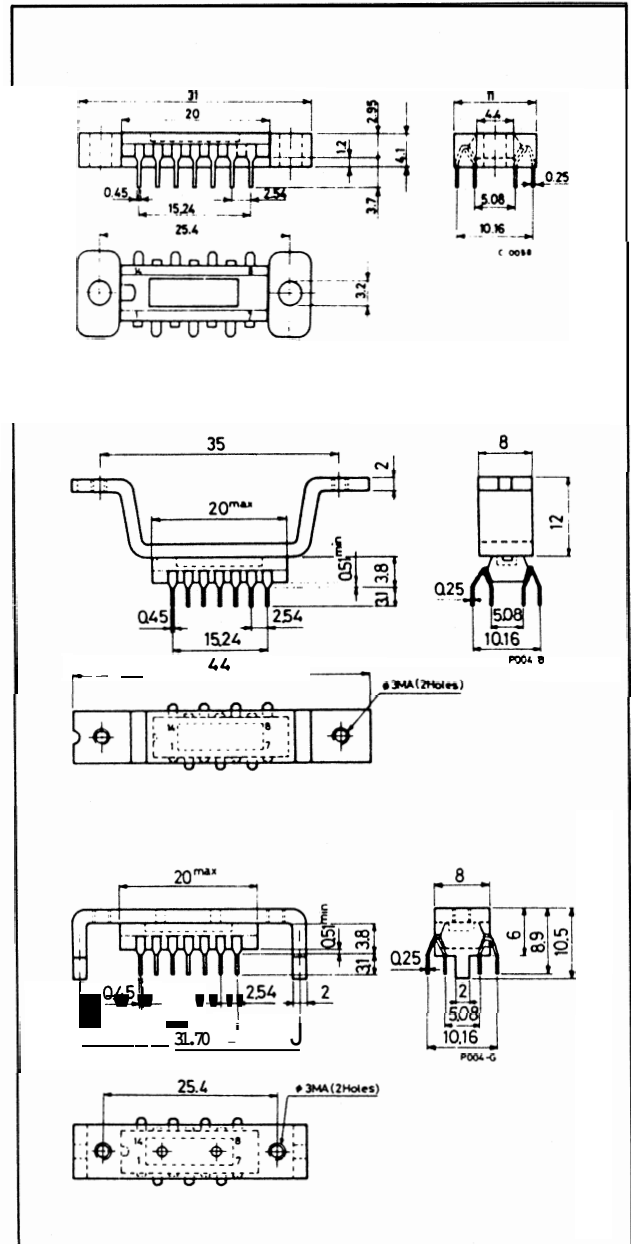


Figuur 14/6.3-25: Brugversterker met 2 x LM 380.

TAA 611 C

3,3 W – 8 Ω – 22 V

Semi-complementaire eindversterker leverbaar in drie DIL-14 uitvoeringen, onderling verschillend in de vorm van de op het IC aangebrachte koelvin.

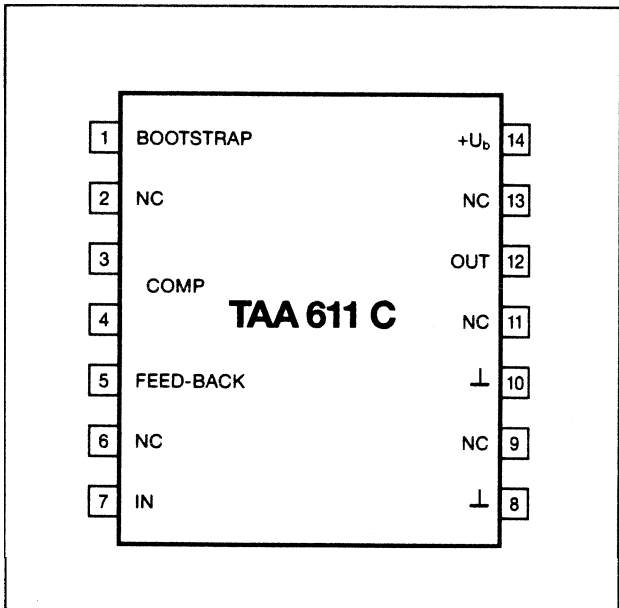


Figuur 1416.3-26: Uitvoeringen van de TAA 611 C.

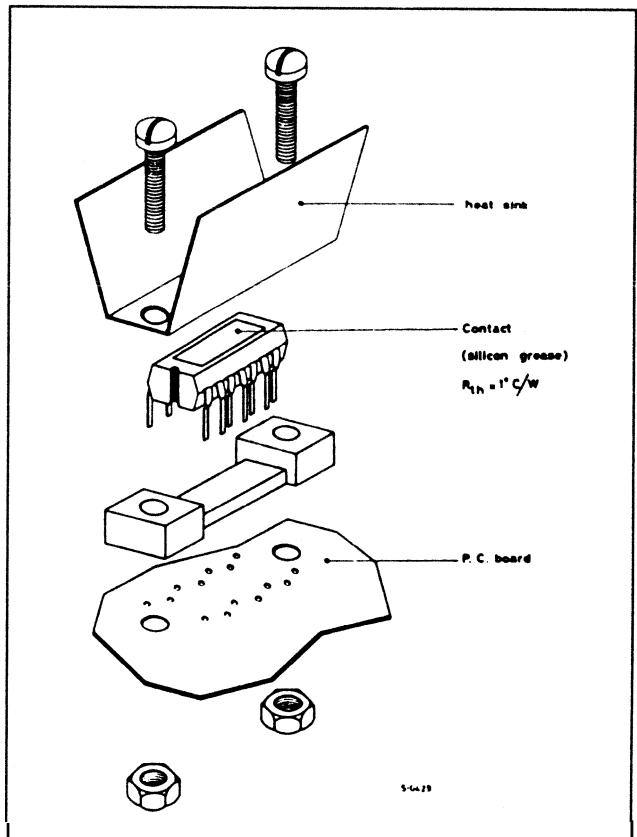
Technische gegevens

- fabrikant: Thomson Semiconductor
- behuizing: DIL-14, figuur 14/6.3-26
- aansluitgegevens: figuur 14/6.3-27
- intern schema: figuur 14/6.3-28
- voedingsspanning: +22 V max.
+15 V typisch
+ 8 V min.
- ruststroom: 4 mA

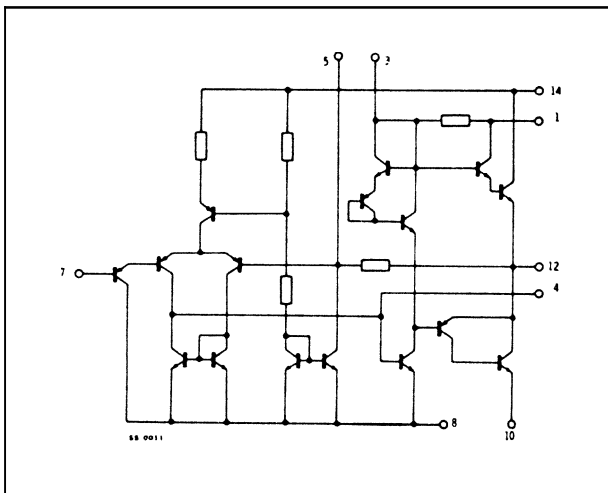
6.3 Type-beschrijving 1W < P < 5W



Figuur 1416.3-27: Aansluitgegevens TAA 611 C.



Figuur 1416.3-29: Montage van TAA 611 C in een speciaal koelprofiel.

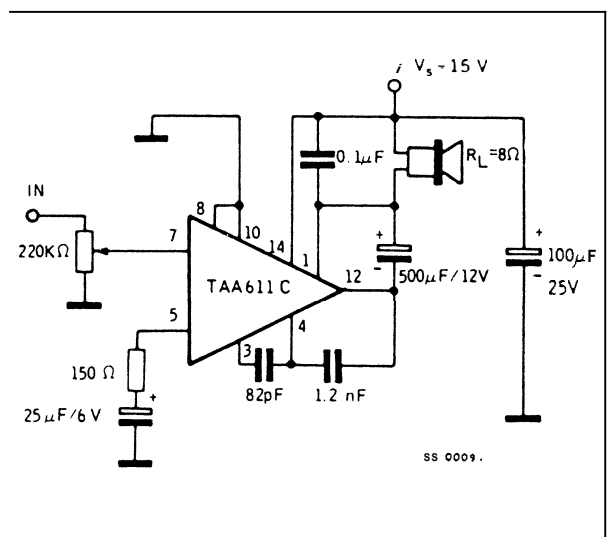


Figuur 1416.3-28: Intern schema TAA 611 C.

- versterking: 70 dB typisch
- bandbreedte: 100 kHz
- ingangsimpedantie: 5 MΩ
- ingangsstroom: 1 μA
- vermogen: 3,3 W bij 15 V, d ± 10% en 8 Ω
1,4 W bij 9 V, d = 2% en 4 Ω
- vervorming: 0,2% bij 8 R, 12 V en 1 W
- koelplaat voor DIL-14-C72: figuur 14/63-29

Voorbeeld-schakeling

- figuur 14/6.3-30:



Figuur 1416.3-30: Basis-schemamet TAA 611 C.

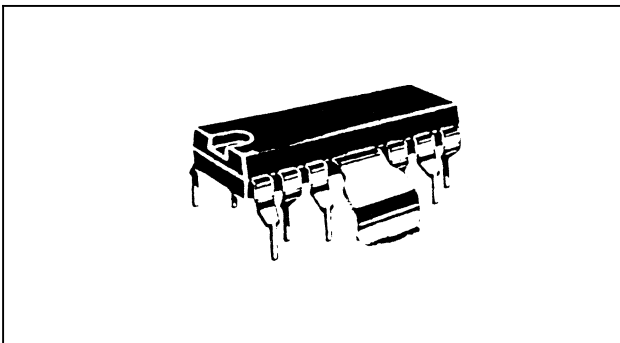
Basis-schema van de TAA 611 C eindversterker.

6.3 Type-beschrijving $1\text{ W} < P < 5\text{ W}$ **TCA 830 SR****4,2 W – 4 Ω – 20 V**

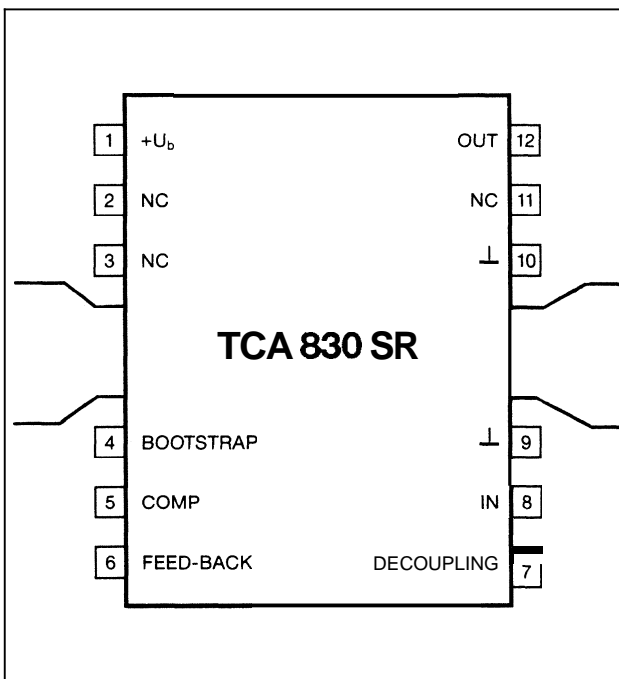
Semi-complementaire eindversterker leverbaar in speciale DIL uitvoering met koelplaat die in de print gesoldeerd moet worden. De schakeling is intern voorzien van een oververhittings-beveiliging.

Technische gegevens

- fabrikant: Thomson Semiconductor
- behuizing: DIL-speciaal, figuur 14/6.3-31
- aansluitgegevens: figuur 14/6.3-32
- intern schema: figuur 14/6.3-33



Figuur 1416.3-31: Behuizing van TCA 830 SR.



Figuur 1416.3-32: aansluitgegevens TCA 830 SR.

- voedingsspanning: +20 V max.
+14 V typisch
+ 4 V min.
- ruststroom: 16 mA
- versterking: 40 dB typisch
- bandbreedte: 10 kHz
- ingangsimpedantie: 5 MR
- ingangsstroom: 0,2 μA
- vermogen: 4,2 W bij 14 V, d = 10% en 4 R
2,3 W bij 12 V, d = 10% en 8 Ω
- vervorming: 0,3% bij 4 R, 12 V en 2 W

Voorbeeld-schakelingen

- figuur 14/6.3-34:

Basis-schema van de TCA 830 SR eindversterker.

TDA 1015**4,2 W – 4 Ω – 18 V**

Semi-complementaire eindversterker leverbaar in speciale SOT-110-B behuizing met negen pennen op een lijn en koelvin die op een koelplaat geschroefd kan worden. De interne schakeling is uitgebreid met een losse voorversterker met afzonderlijke voedings-aansluiting. De eindversterker is voorzien van een temperatuur-beveiligingen kortsluitvast.

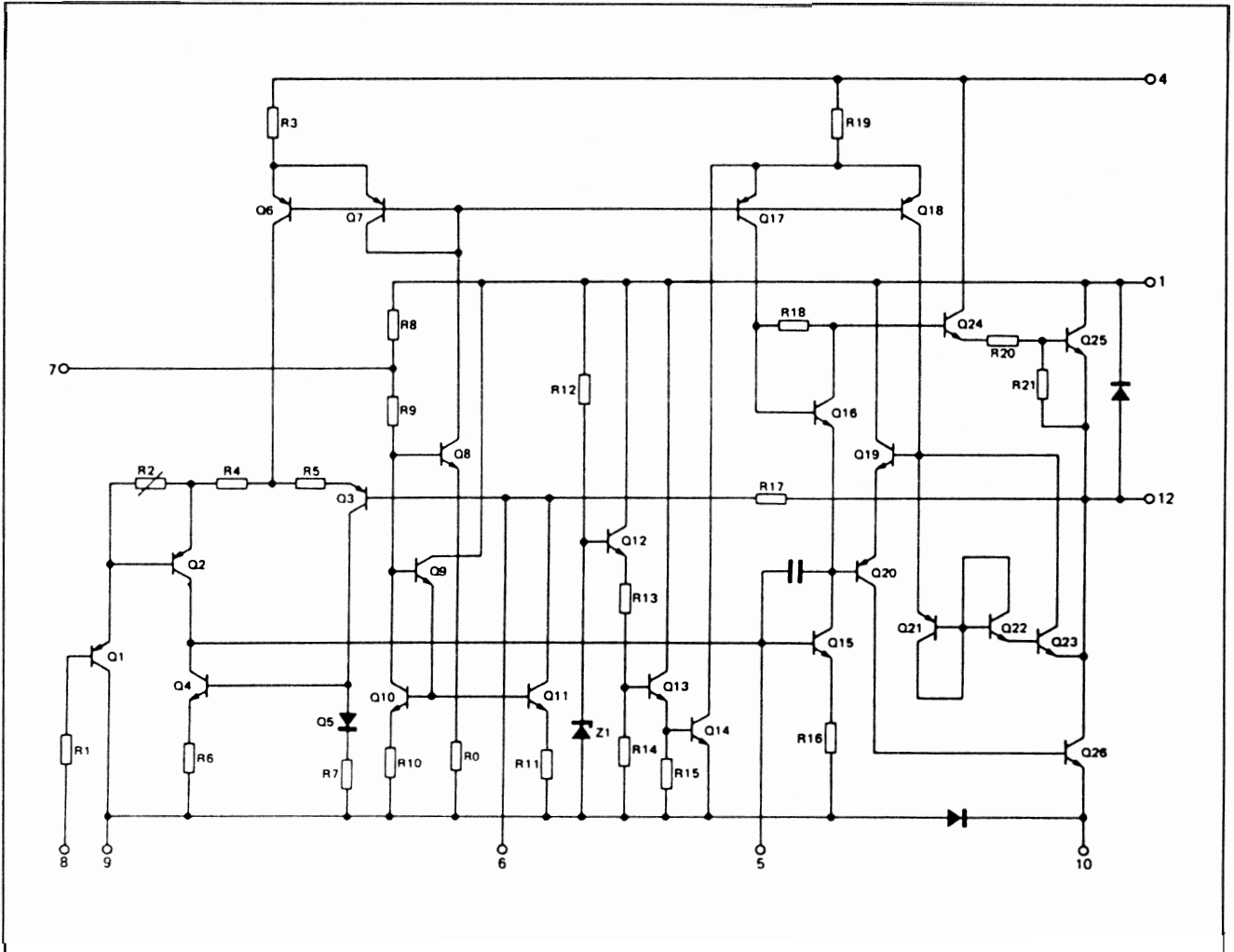
Technische gegevens

- fabrikant: Philips
- behuizing: SOT-110-B, figuur 14/6.3-35
- aansluitgegevens: figuur 14/6.3-36
- intern schema: figuur 1416.3-37
- voedingsspanning: +18 V max.
+12 V typisch
+ 3,6 V min.
- ruststroom: 25 mA
- versterking
 - voorversterker: 23 dB typisch
 - eindversterker: 29 dB typisch
- bandbreedte: 15 kHz
- ingangsimpedantie: 200 k Ω
- vermogen: 4,2 W bij 12 V, d \pm 10% en 4 R
1,0 W bij 6 V, d = 10% en 8 Ω
- vervorming: 0,3% bij 4 Ω , 12 V en 1,5 W

Voorbeeld-schakeling

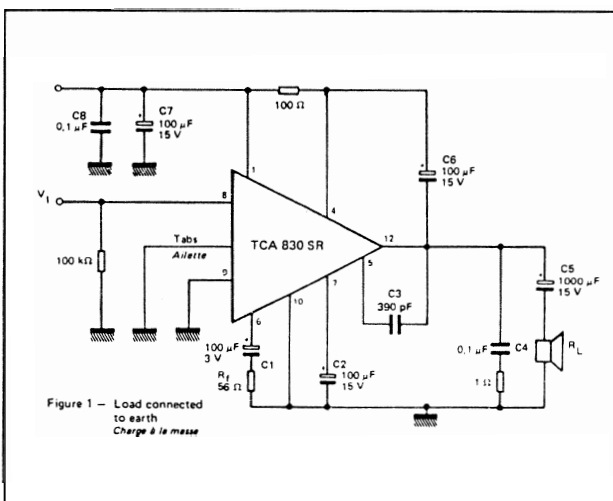
- figuur 14/6.3-38:

6.3 Type-beschrijving $1W < P < 5W$



Figuur 14/6.3-33: Intern schema TCA 830 SR.

Volledig schema van voor- en eindversterker met een TDA 1015.



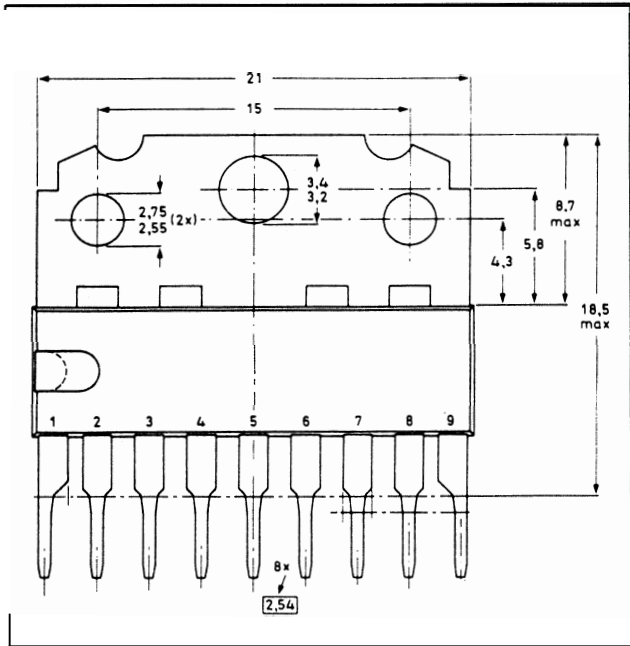
Figuur 14/6.3-34: Basis-schemamet TCA 830 SR.

TDA 1013 A
4,5 W – 8 Ω – 35 V

Semi-complementaire eindversterker leverbaar in speciale SOT-110-B behuizing met negen pennen op een lijn en koelvin die op een koelplaat geschroefd kan worden. De interne schakeling is uitgebreid met een met gelijkspanning te regelen voorversterker voor het samenstellen van gelijkspanningsgestuurde volume-regeling met logaritmische karakteristiek.

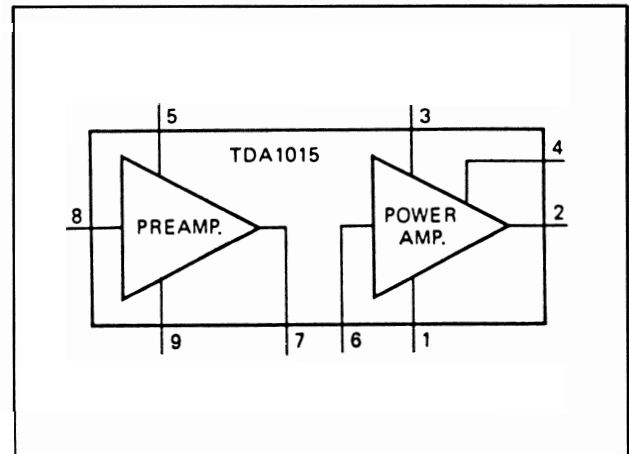
Technische gegevens
 – fabrikant: Philips

6.3 Type-beschrijving 1 W < P < 5 W

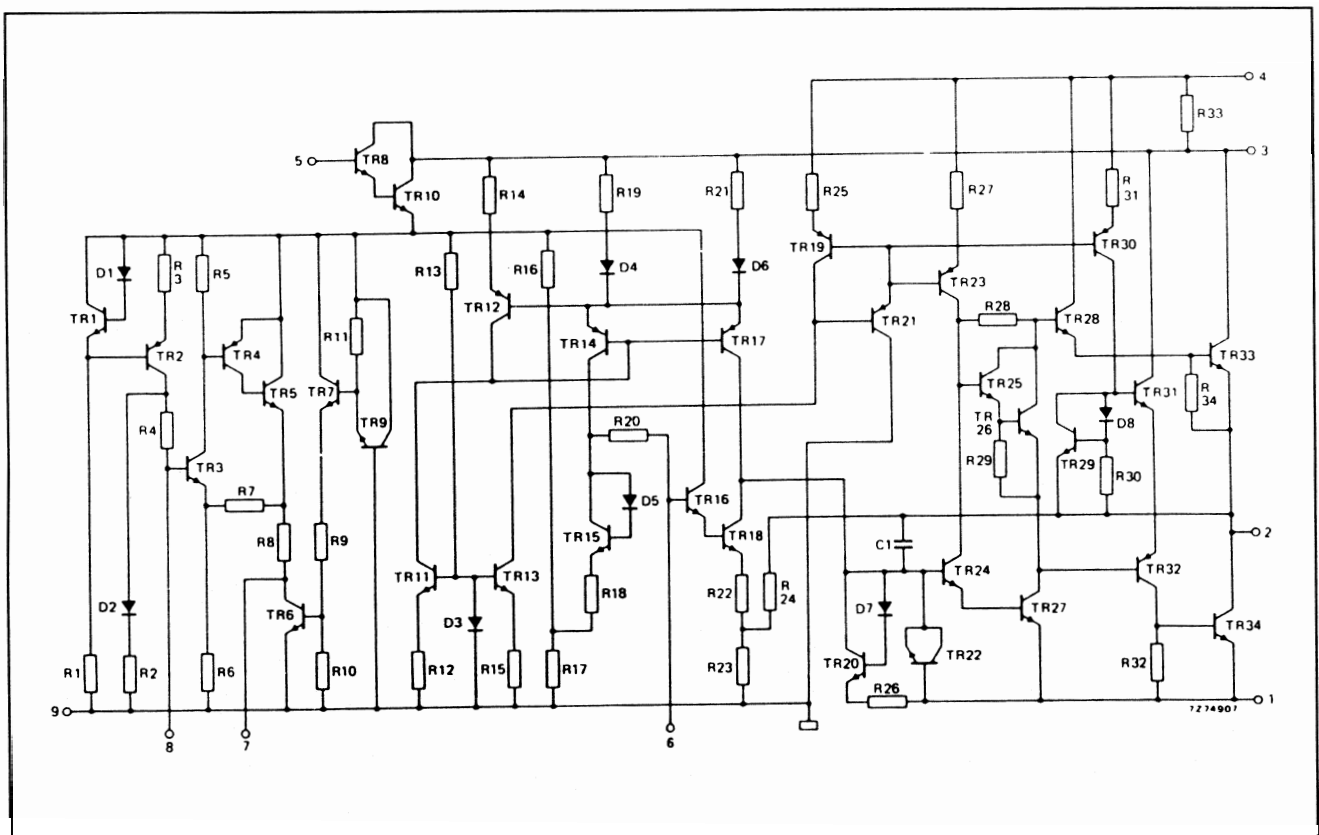


Figuur 1416.3-35: Behuizing van TDA 1015 en TDA 1013 A.

- behuizing: SOT-110-B, figuur 14/6.3-35
- aansluitgegevens: figuur 14/6.3-39
- voedingsspanning: +35 V max.
+18 V typisch
+15 V min.

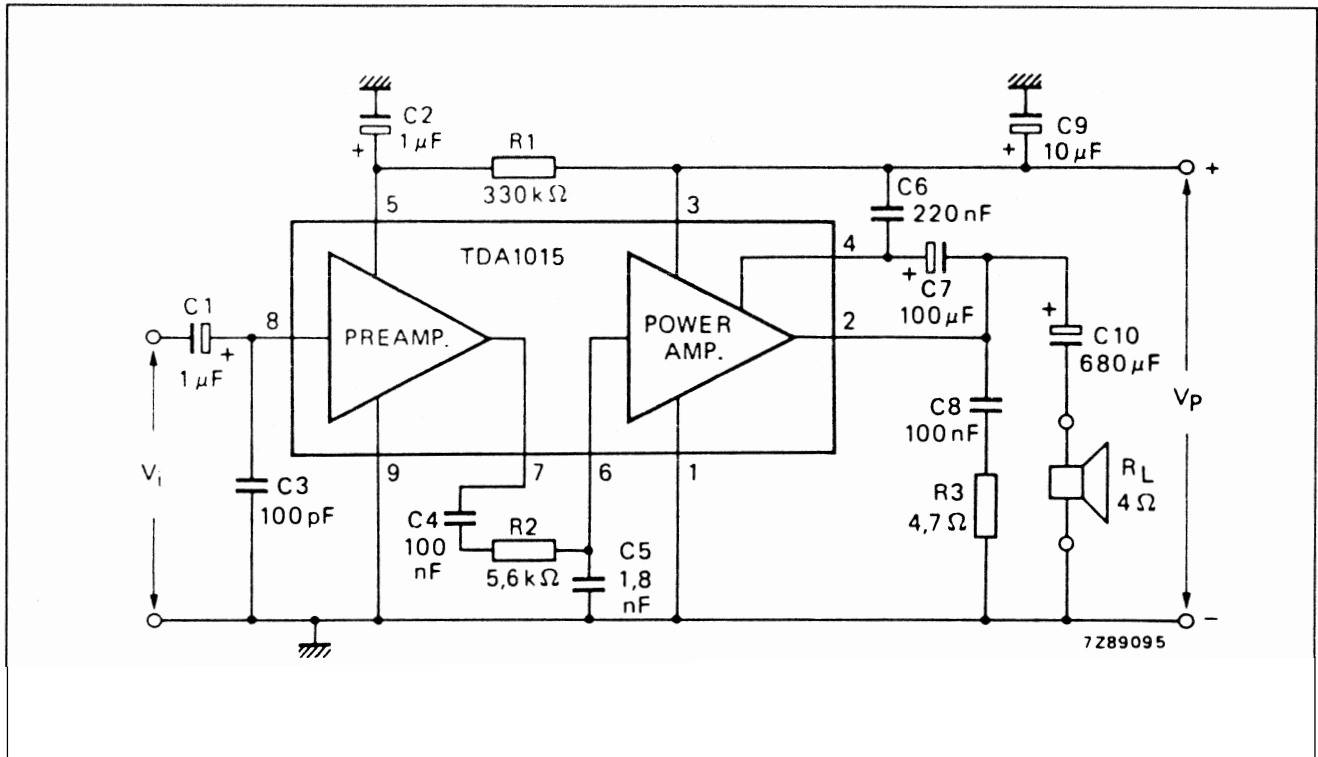


Figuur 14/6.3-36: Aansluitgegevens TDA 1015.

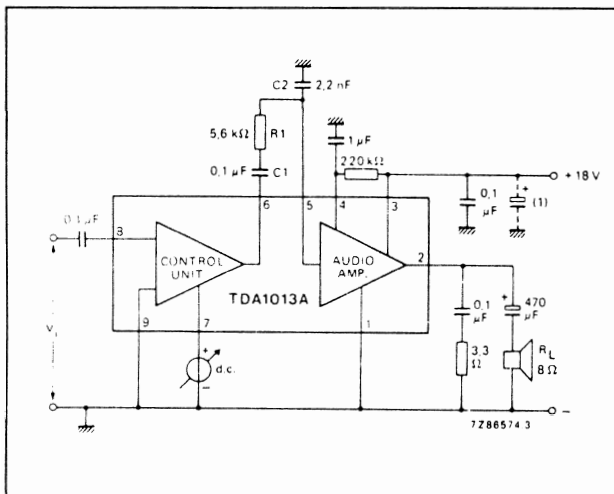


Figuur 14/6.3-37: Intern schema TDA 1015.

6.3 Type-beschrijving $1W < P < 5W$



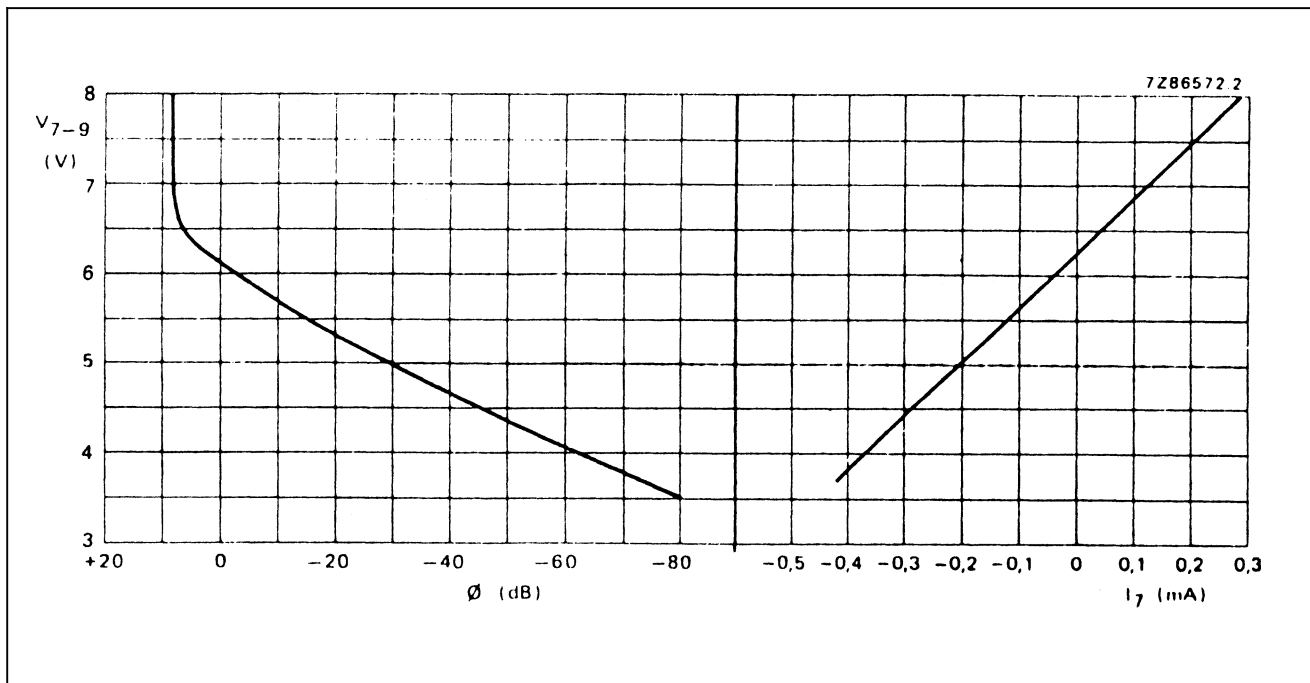
Figuur 14/6.3-38: Voorbeeld-schakeling met de LTDA 1015.



Figuur 14/6.3-39: Aansluitgegevens TDA 1013 A.

- regelversterker
- regelbereik: figuur 14/6.3-40
- ingangsimpedantie: $250\text{ k}\Omega$
- uitgangsimpedantie: $200\ \Omega$
- ingangsspanning: $1,2\text{ V max.}$
- gevoeligheid: 55 mV

- ruststroom: 35 mA
- eindversterker
 - versterking: 30 dB typisch
 - bandbreedte: 20 kHz
 - ingangsimpedantie: $250\text{ k}\Omega$
 - vermogen: $4,5\text{ W}$ bij 18 V , $d = 10\%$ en $8\ \Omega$
 - vervorming: $0,5\%$ bij $8\ \Omega$, 18 V en $2,5\text{ W}$

6.3 Type-beschrijving $1\text{ W} < P < 5\text{ W}$ 

Figuur 1416.3-40: Regelkarakteristiek van de spanningsgestuurde versterker in de TDA 1013 A.

14/6.4

Type-beschrijving P = 5 W

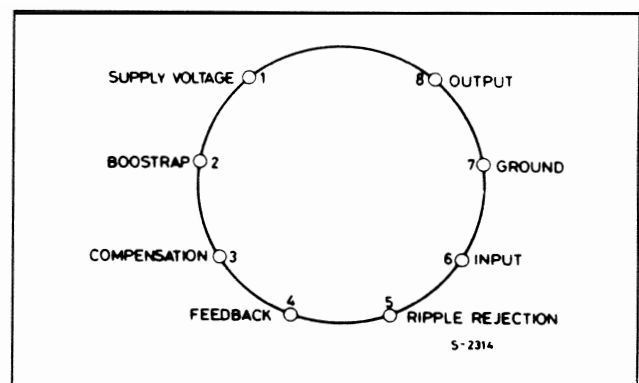
L 133 T
5 W – 8 Ω – 30 V

Semi-complementaire eindversterker in 8-pens TO-3 behuizing met zeer lage harmonische vervorming en zonder cross-over vervorming. De eindtrappen staan namelijk voor 100% ingesteld in klasse-B bedrijf.

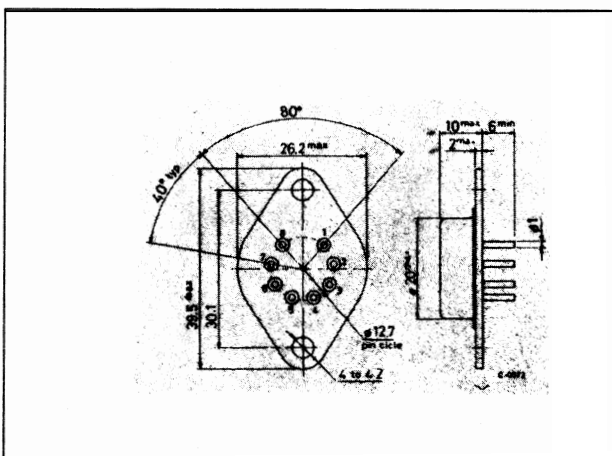
Technische gegevens

- fabrikant: Thomson Semiconductors
- behuizing: TO-3, figuur 14/6.4-1
- aansluitgegevens: figuur 14/6.4-2
- intern schema: figuur 14/6.4-3
- voedingsspanning: +30 V max.
+24 V typisch
+ 5 V min.
- ruststroom: 20 mA
- versterking: 10 V/mV typisch
- bandbreedte: 15 kHz
- ingangsimpedantie: 5 MΩ
- ingangsstroom: 5 μA

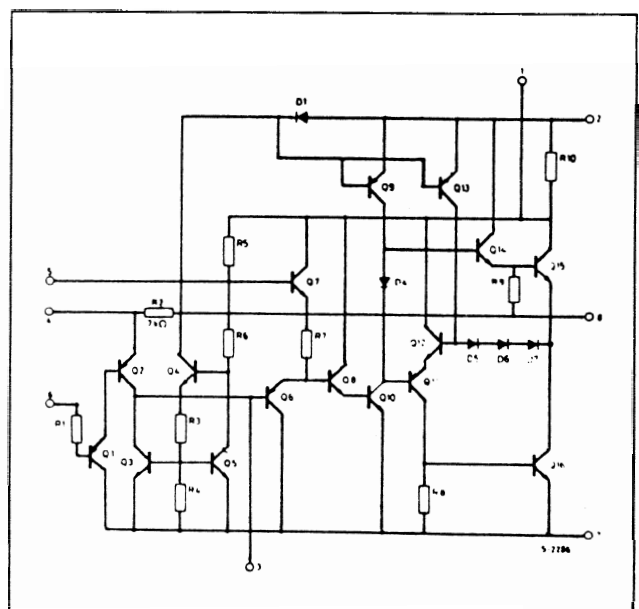
- vermogen: 5 W bij 18 V, d = 10% en 8 Ω
- vervorming: 0,5% bij 8 Ω, 24 V en 3 W



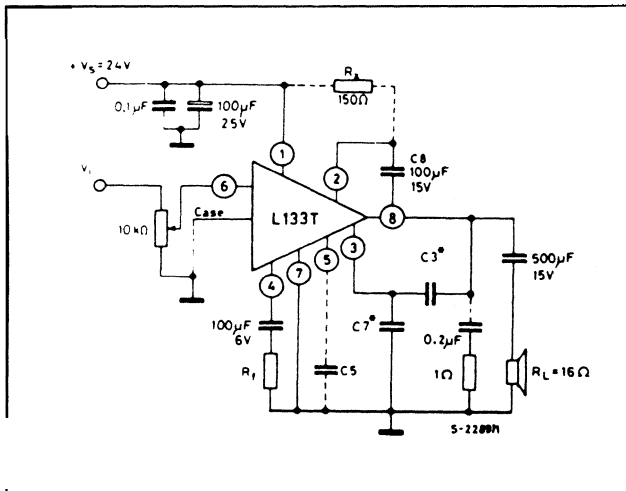
Figuur 14/6.4-2: Aansluitgegevens L 133 T



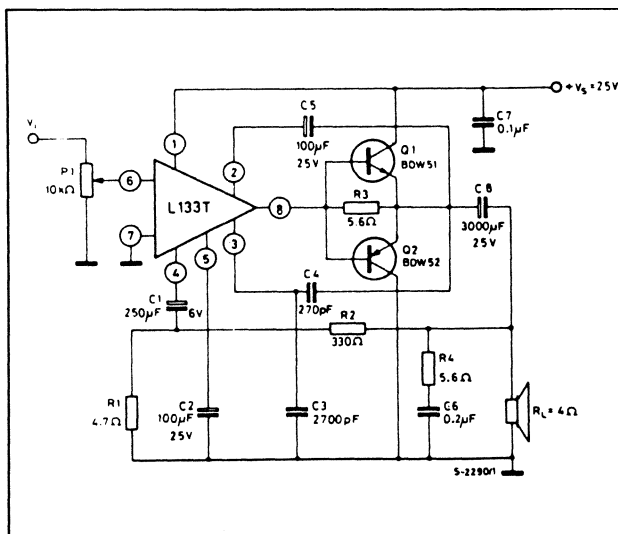
Figuur 14/6.4-1: Behuizing L 133 T.



Figuur 14/6.4-3: Intern schema L 133 T

6.4 Type-beschrijving $P = 5\text{ W}$ 

Figuur 1416.4-4: Basis-schemaversterker met L 133 T.



Figuur 14/6.4-5: De L 133 T als driver voor een echte complementaire eindtrap.

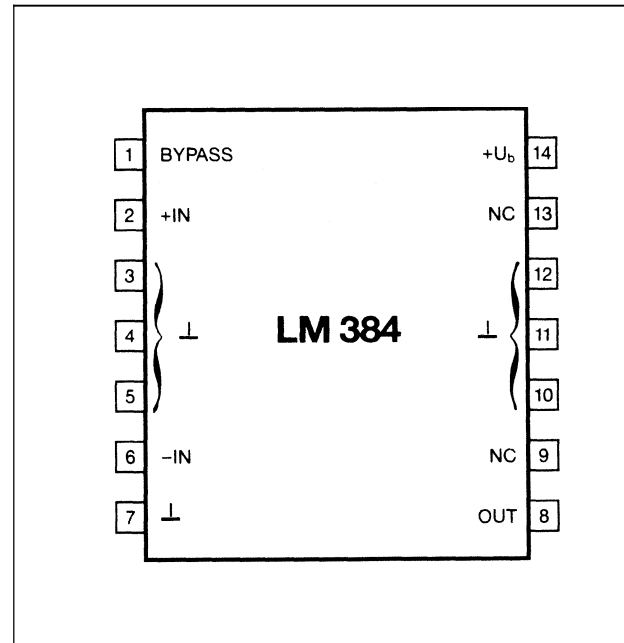
Voorbeeld-schakelingen

– figuur 14/6.4-4:

Basis-schema van de L 133 T eindversterker met bootstrapping met behulp van condensator C8. Door het aanbrengen van condensator C5 verbetert de onderdrukking van de voedingsrimpel.

– figuur 14/6.4-5:

De L 133 T als driver voor een complementaire eindtrap opgebouwd met discrete transistoren. De schakeling levert 14 W bij een totale harmonische vervorming van 0,3%, heeft een



Figuur 1416.4-6: Aansluitgegevens LM 384.

gevoeligheid van 130 mV en een bandbreedte bij vol vermogen van 5 Hz tot 50 kHz.

LM 384

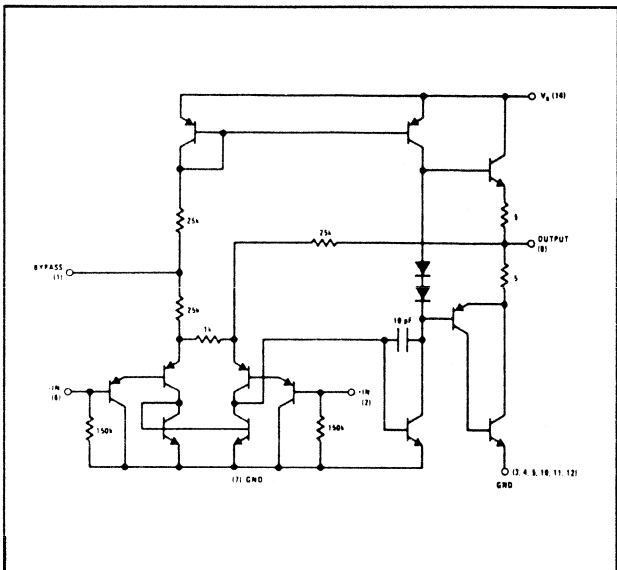
5 W – 8 Ω – 28 V

Semi-complementaire eindversterker in DIL-14 behuizing met zes pennen als warmte-afvoer naar de print en/of koelplaat. Intern vastgelegde versterking van 34 dB (x50). Ingang kan zonder koppel-condensator worden aangesloten, uitgang is kortsluitvast.

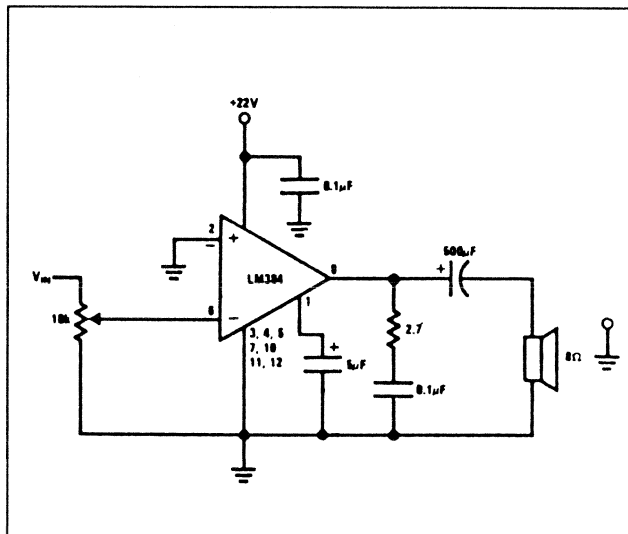
Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-14
- aansluitgegevens: figuur 1416.4-6
- intern schema: figuur 14/6.4-7
- voedingsspanning: +28 V max.
+22 V typisch
- ruststroom: 25 mA
- versterking: 34 dB typisch
- bandbreedte: 450 kHz
- ingangsimpedantie: 150 k Ω
- ingangsstroom: 100 nA
- vermogen: 5 W bij 22 V, $d = 10\%$ en 8 Ω
- vervorming: 0,25% bij 8 Ω, 22 V en 4 W

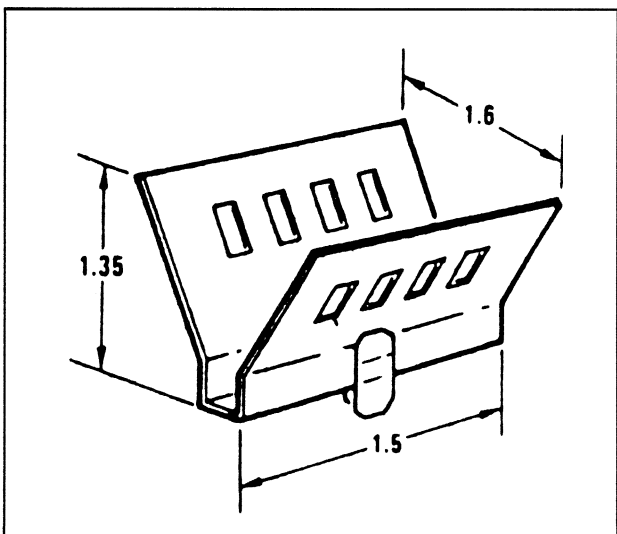
6.4 Type-beschrijving P = 5 W



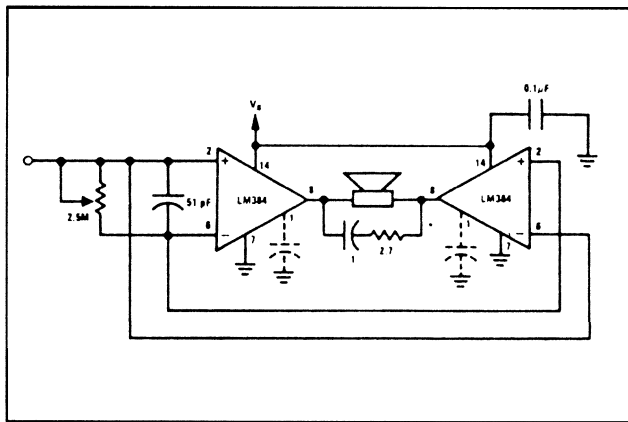
Figuur 14/6.4-7: Intern schema LM 384.



Figuur 14/6.4-9: Standaard schema met LM 384.



Figuur 14/6.4-8: Afmetingen speciale koelplaat voor LM 384.



Figuur 14/6.4-10: Brugschakeling met twee LM 384 IC's.

SL 414 A

5 W – 8 Ω – 20 V

Semi-complementaire eindversterker in DIL-10 behuizing met extra voorversterker met zeer hoge ingangs-impedantie.

Technische gegevens

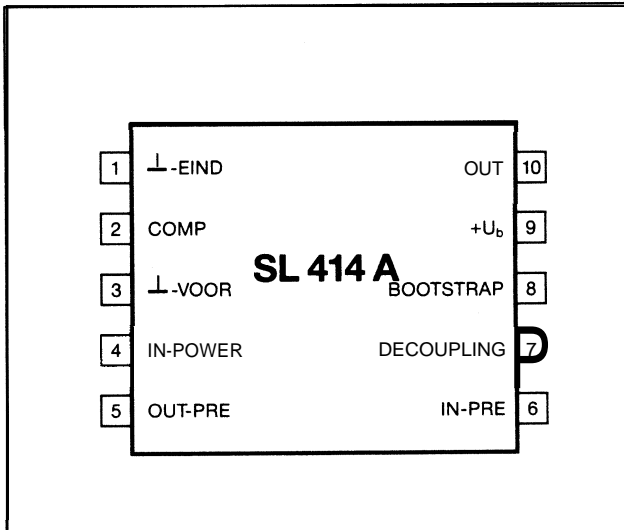
- fabrikant: Plessey Semiconductors
- behuizing: DIL-10
- aansluitgegevens: figuur 14/6.4-11
- intern schema: figuur 14/6.4-12
- voedingsspanning: +20 V max.
+18 V typisch
- versterking
 - voorversterker: 24 dB typisch
 - eindversterker: 26 dB typisch

- afmetingen speciale koelplaat:
figuur 14/6.4-8

Voorbeeld-schakelingen

- figuur 14/6.4-9:
Basis-schema van de LM 384 eindversterker.
- figuur 14/6.4-10:
Twee LM 384 IC's vormen door sturing in tegenfase een brugversterker met verdubbeld uitgangsvermogen.

6.4 Type-beschrijving P = 5 W

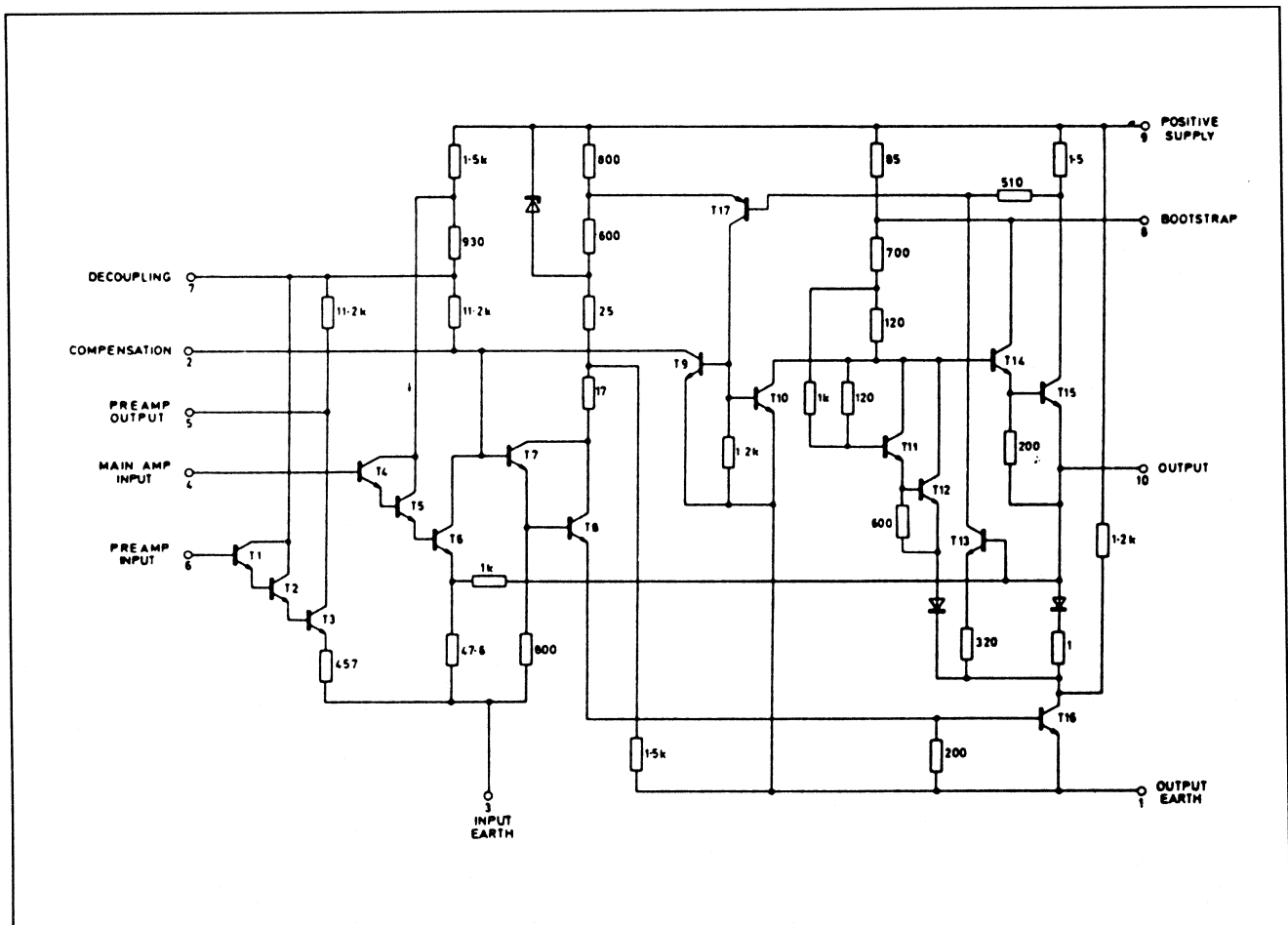


Figuur 14/6.4-11: Aansluitgegevens SL 415 A en 414 A.

- bandbreedte: 15 kHz
- ingangsimpedantie
 - voorversterker: 20 M Ω
 - eindversterker: 100 M Ω
- ingangsstroom
 - voorversterker: 100 nA
 - eindversterker: 100 nA
- vermogen: 3 W bij 18 V, d = 10% en 8 Ω
- vervorming
 - voorversterker: 0,1%
 - eindversterker: 0,3% bij 1 W

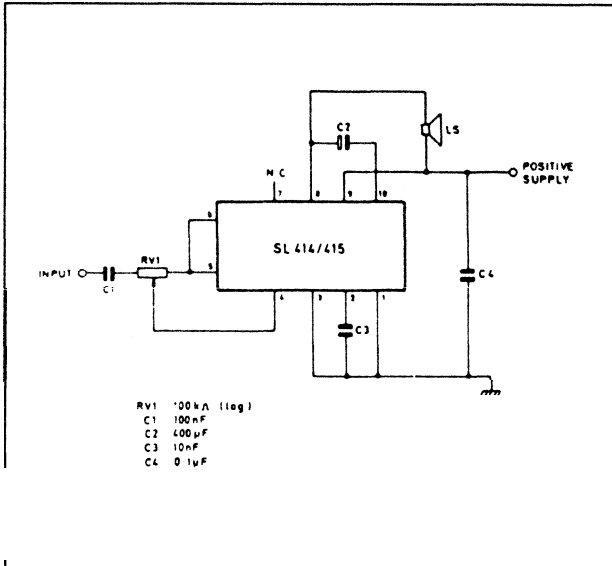
Voorbeeld-schakeling

- figuur 14/6.4-13:
- Basis-schema van de SL 414 A eindversterker.



Figuur 14/6.4-12: Intern schema van de SL 415 A en SL 414 A.

6.4 Type-beschrijving P = 5 W



Figuur 14/6.4-13: Voorbeeldschakeling met de SL-serie.

SL 415 A 5 W – 8 Ω – 25 V

Identiek aan de SL 414 A, het enige verschil is een grotere maximale voedingsspanning van 25 V, waardoor het IC in staat is grotere piekvermogens te leveren.

Technische gegevens

- fabrikant: Plessey Semiconductors
- voedingsspanning +25 V max.

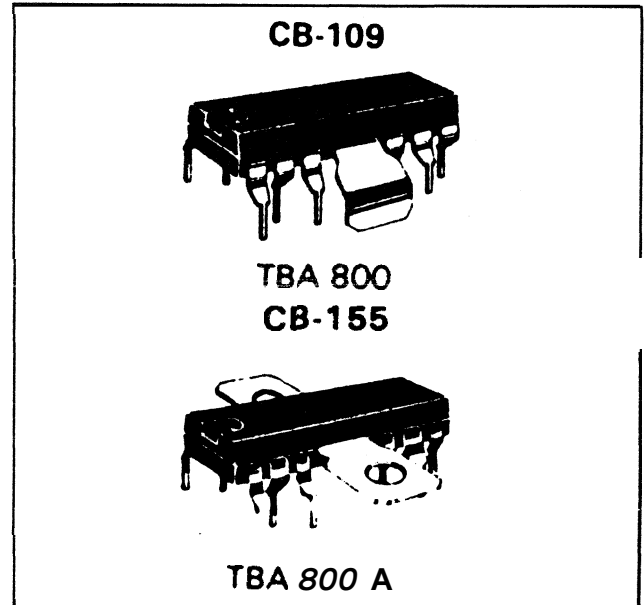
Voor de overige gegevens wordt verwezen naar de SL 414 A.

TBA 800 5 W – 16 Ω – 30 V

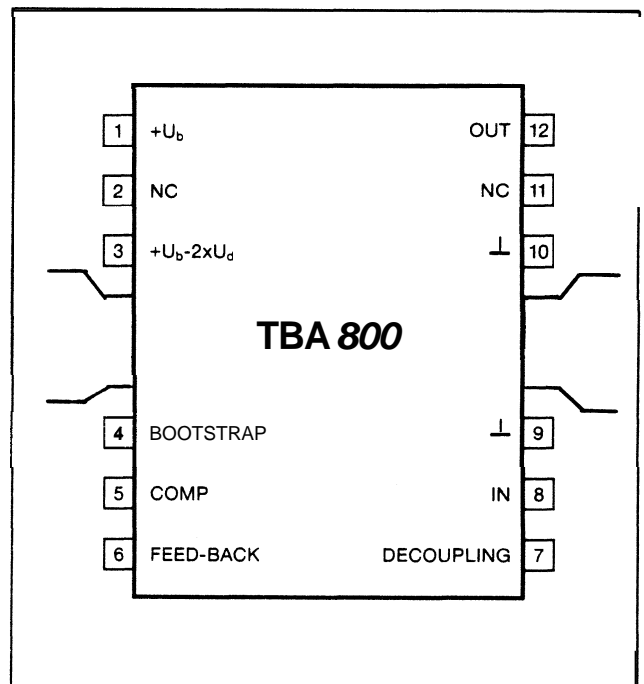
Semi-complementaire eindversterker in twee speciale DIL-behuizingen met koelpennen als warmte-afvoer naar de print en/of koelplaat. Ingang kan zonder koppel-condensator worden aangesloten, uitgang is temperatuur-ge-stabiliseerd.

Technische gegevens

- fabrikant: Thomson Semiconductors, Telefunken
- behuizing: DIL-speciaal, figuur 14/6.4-14
- aansluitgegevens: figuur 14/6.4-15
- intern schema: figuur 14/6.4-16



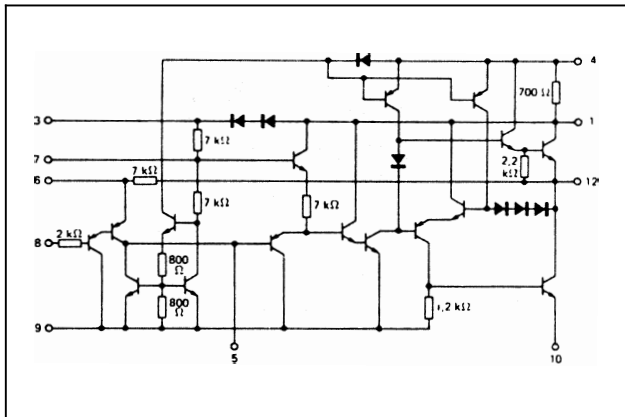
Figuur 14/6.4-14: Behuizing van de TBA 800.



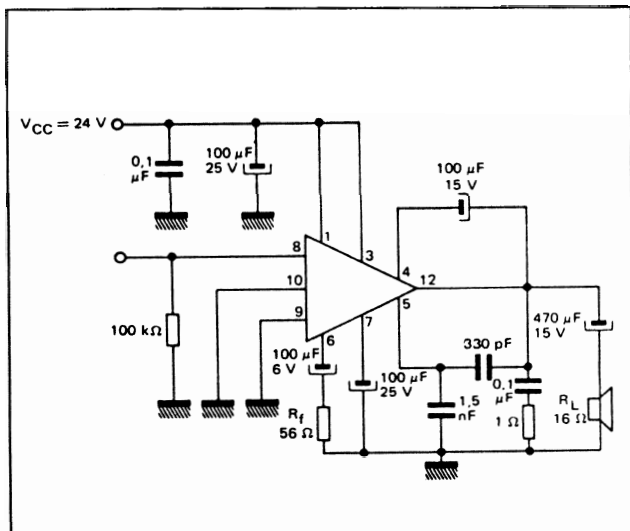
Figuur 14/6.4-15: Aansluitgegevens TBA 800.

- voedingsspanning: +30 V max.
+24 V typisch
+ 5 V min.
- ruststroom: 20 mA
- versterking: 45 dB typisch
- bandbreedte: 20 kHz

6.4 Type-beschrijving P = 5 W



Figuur 14/6.4-16: Intern schema TBA 800.



Figuur 14/6.4-17: Standaard schema van versterker met TBA 800.

- ingangsimpedantie: 5 MΩ
- ingangsstroom: 5 μA
- vermogen: 5 W bij 24 V, d = 10% en 16 Ω
- vervorming: 0,5% bij 16 Ω, 24 V en 2,5 W

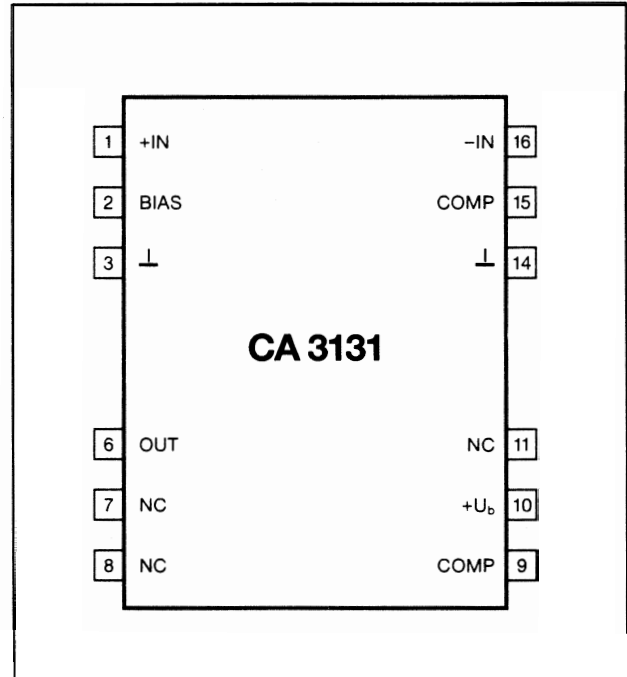
Voorbeeld-schakeling

- figuur 14/6.4-17:
- Basis-schemavan de TBA 800 eindversterker.

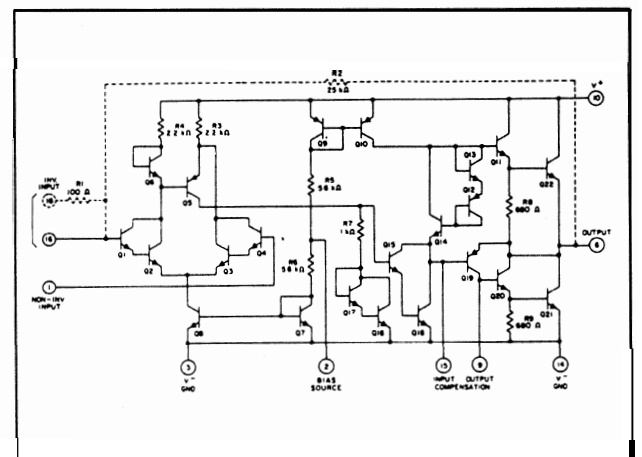
CA 3131

5 W – 8 Ω – 28 V

Semi-complementaire eindversterker in speciale DIL-behuizing met koelpennen als warmte-afvoer naar de print en/of koelplaat. Versterking intern vastgelegd op 48 dB.



Figuur 14/6.4-18: Aansluitgegevens CA 3131.



Intern schema CA 3131.

Technische gegevens

- fabrikant: RCA
- behuizing: DIL-16
- aansluitgegevens: figuur 14/6.4-18
- intern schema: figuur 14/6.4-19
- voedingsspanning: +28 V max.
+24 V typisch
- ruststroom: 10 mA
- versterking: 48 dB typisch
- ingangsimpedantie: 200 kΩ

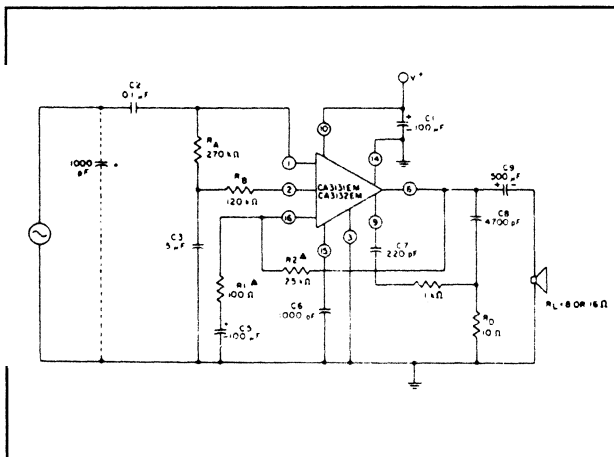
6.4 Type-beschrijving $P = 5\text{ W}$

- vermogen: 4 W bij 24 V, $d = 10\%$ en 8 R
- vervorming: 1% bij 16 R, 24 V en 3 W

Voorbeeld-schakeling

- figuur 14/6.4-20:

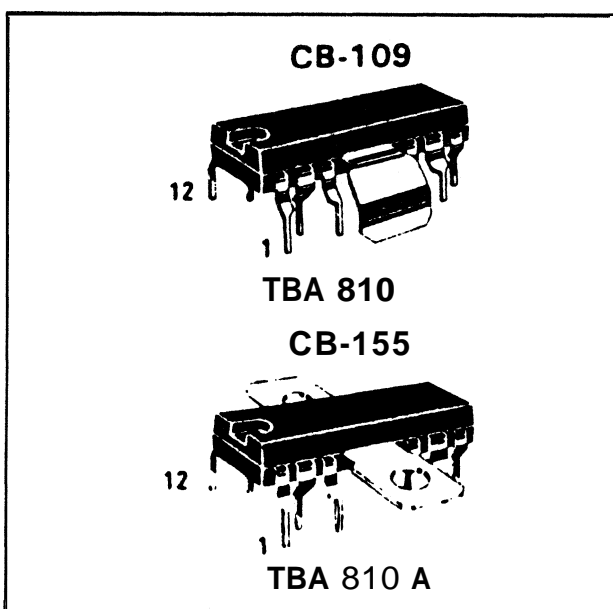
Basis-schemavan de CA 3131 eindversterker.



Figuur 14/6.4-20: Voorbeeld-schakeling met de CA 3131.

6.4 Type-beschrijving P = 5 W

14/6.5

Type-beschrijving $5\text{ W} < P < 10\text{ W}$ 

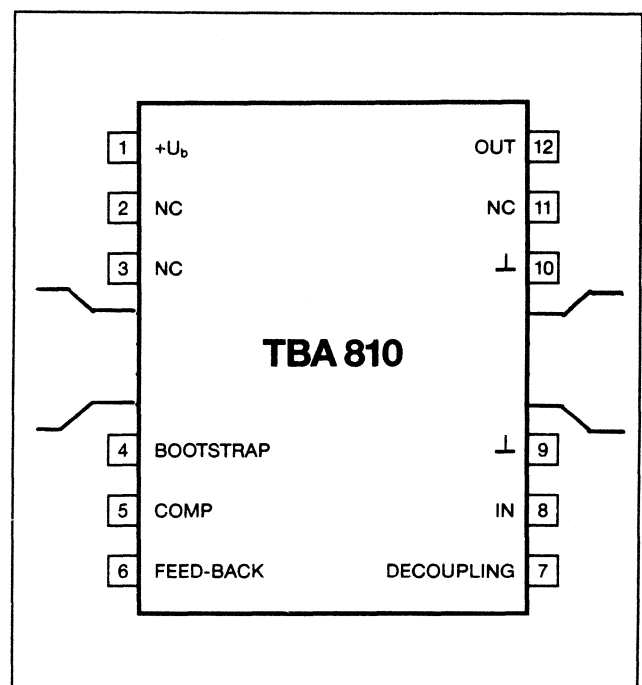
Figuur 14/6.5-1: Behuizingen van de TBA 810.

TBA 810
6 W – 4 Ω – 40 V

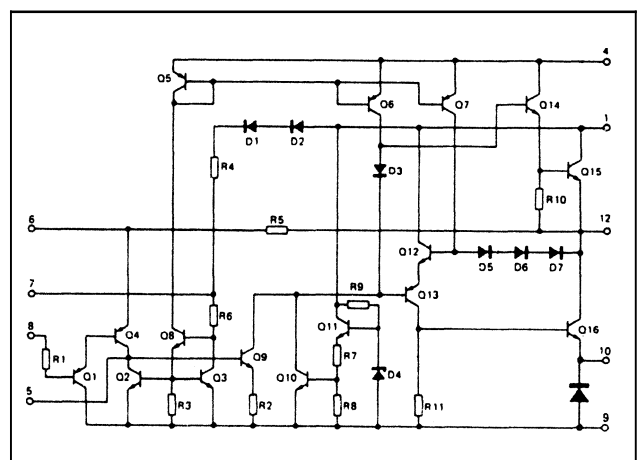
Semi-complementaire eindversterker leverbaar in twee speciale DIL-behuizingen met koelplaten voor warmte-afvoer naar print of externe koeler. Volledig beveiligd tegen overbelasting, overspanning en kortsluiting.

Technische gegevens

- fabrikant: Thomson Semiconductors
- behuizing: figuur 14/6.5-1
- aansluitgegevens: figuur 14/6.5-2
- intern schema: figuur 14/6.5-3
- voedingsspanning: +40 V max.
+20 V typisch
+ 4 V min.
- ruststroom: 20 mA



Figuur 14/6.5-2: Aansluitgegevens van de TBA 810.



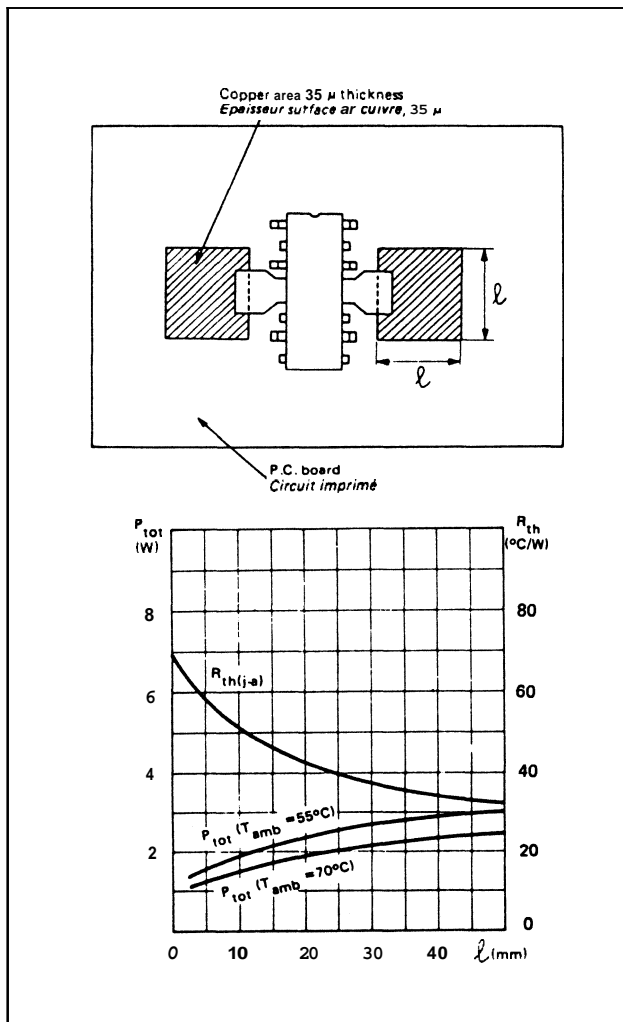
Figuur 14/6.5-3: Intern schema TBA 810.

6.5 Type-beschrijving $5\text{ W} < P < 10\text{ W}$

- versterking: 40 dB typisch
- bandbreedte: 20 kHz
- ingangsimpedantie: $5\text{ M}\Omega$
- ingangsstroom: $0,4\ \mu\text{A}$
- vermogen: 6 W bij 14,4 V, $d = 10\%$ en $4\ \Omega$
- vervorming: 0,3% bij 4 Ω , 14,4 V en 2,5 W
- ingangsspanning: 220 mV ~ max.
- afmetingen koperen koeloppervlak op de print: figuur 14/6.5-4

Voorbeeld-schakelingen

- figuur 14/6.5-5:
Basis-schema van de TBA 810 eindversterker met bootstrapping met behulp van condensator tussen pen 12 en pen 4. Door het aanbrengen van condensator tussen de massa en pen



Figuur 1416.5-4: Koeling op de print.

7 verbetert de onderdrukking van de voedingsrimpel.

- figuur 14/6.5-6:

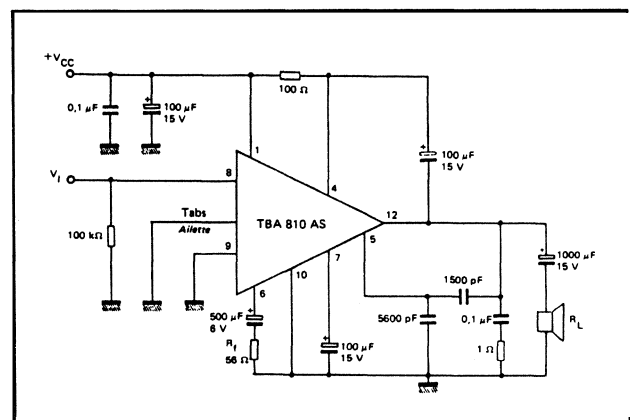
Basis-schema met de luidspreker geschakeld tussen de voeding en de uitgang.

TDA 2611 A
6W-80-35V

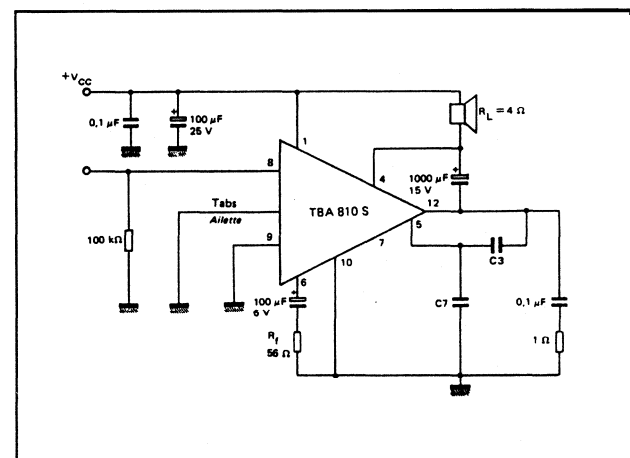
Semi-complementaire eindversterker in 9-pens single-in-line (SIL) behuizing met ingebouwde thermische beveiliging en de mogelijkheid de ingangsimpedantie te verhogen.

Technische gegevens

- fabrikant: Philips
- behuizing: SIL-9, figuur 14/6.5-8

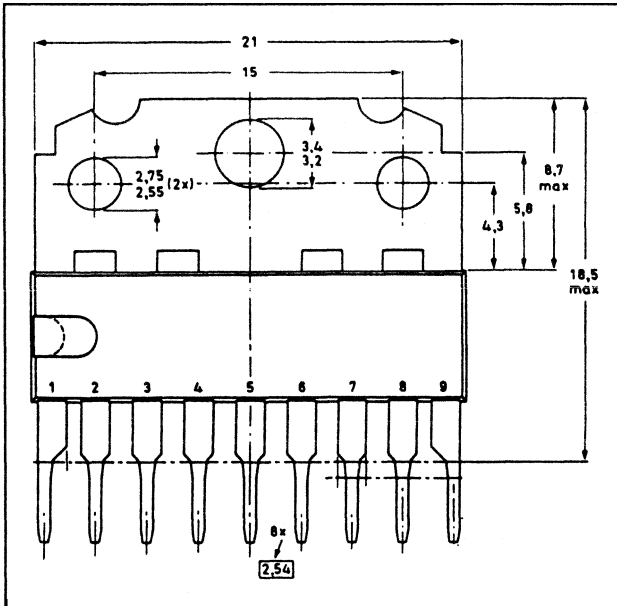


Figuur 1416.5-5: Basis-schema TBA 810 met bootstrapping.

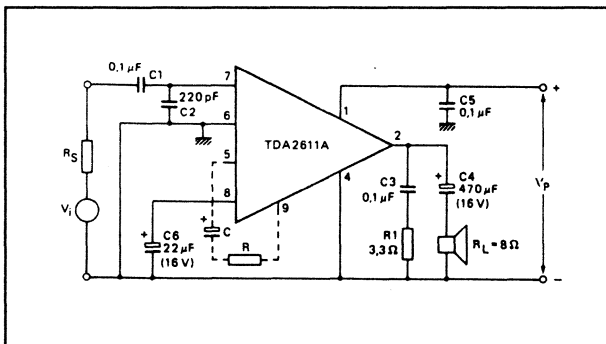


Figuur 1416.5-6: Luidspreker tussen de uitgang en de voeding geschakeld.

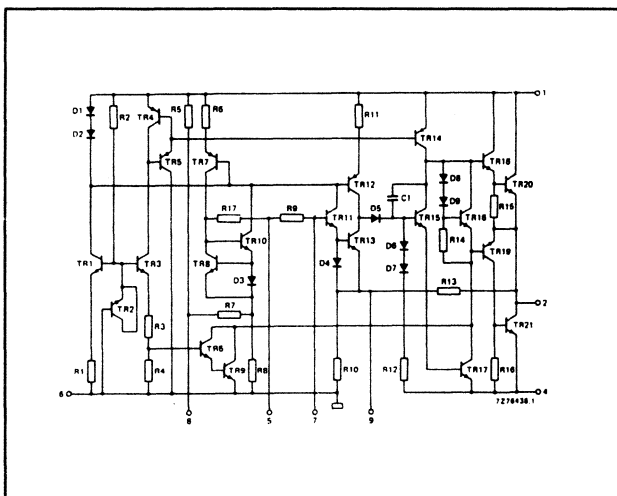
6.5 Type-beschrijving 5 W < P < 10 W



Figuur 14/6.5-7: Behuizing TDA 2611 A.



Figuur 14/6.5-8: Aansluitgegevens TDA 2611 A.



Figuur 14/6.5-9: Intern schema TDA 2611 A

- aansluitgegevens: figuur 14/6.5-8
- intern schema: figuur 14/6.5-9
- voedingsspanning: +35 V max.
+18 V typisch
+ 6 V min.
- ruststroom: 15 kHz
- ingangsimpedantie: 45 kΩ
- vermogen: 6 W bij 20 V, d = 10% en 8 Ω
4 W bij 18 V, d = 10% en 8 Ω
- vervorming: 1% bij 8 Ω, 14 Ven 2 W
- ingangsspanning: 55 mV = voor 2,5 W in 8 Ω

Voorbeeld-schakeling

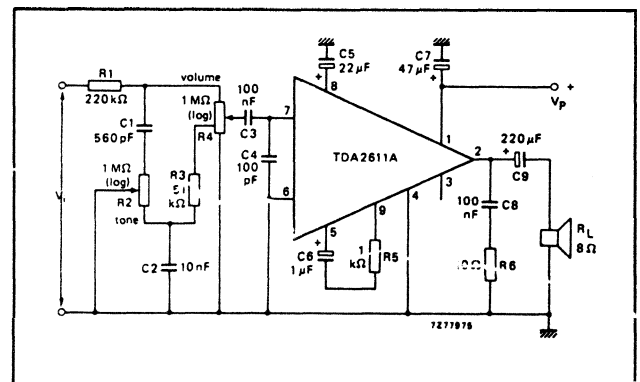
- figuur 14/6.5-10:
- Totale versterker-schakeling voor keramische toonafnemer.

TDA 1011
6,5 W – 4 Ω – 24 V

Semi-complementaire eindversterker in 9-pens single-in-line (SIL) behuizing met ingebouwde aïzonderlijke voorversterker, hoge ingangsimpedantie en thermische beveiliging.

Technische gegevens

- fabrikant: Philips
- behuizing: SIL-9, figuur 14/6.5-7
- aansluitgegevens: figuur 14/6.5-11
- intern schema: figuur 14/6.5-12
- voedingsspanning: +24 V max.
+16 V typisch
+ 3,6 V min.
- ruststroom: 14 mA
- bandbreedte: 15 kHz



Figuur 14/6.5-10: Versterker voor keramische toonafnemer met TDA 2611 A.

6.5 Type-beschrijving 5 W < P < 10 W

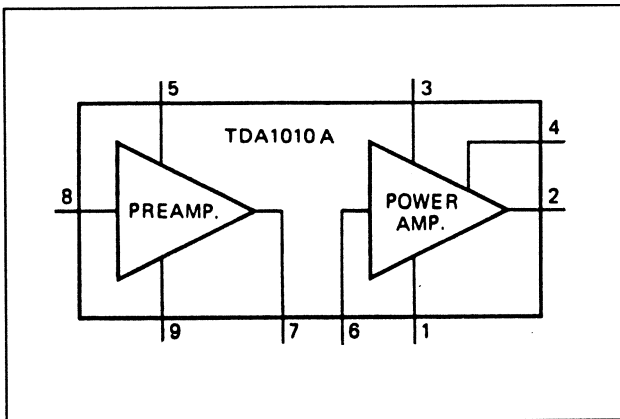
- ingangsimpedantie
 - voorversterker: 100 k Ω
 - eindversterker: 20 k Ω
- vermogen: 6,5 W bij 16 V, d = 10% en 4 R
2,3 W bij 12 V, d = 10% en 4 R
- vervorming: 0,2% bij 4 R, 16 V en 1 W
- versterking

- voorversterker: 25 dB
- eindversterker: 31 dB

Voorbeeld-schakeling

- figuur 14/6.5-13:

Totale versterker-schakeling met de TDA 1011 met een uitgangsvermogen van 4 W.



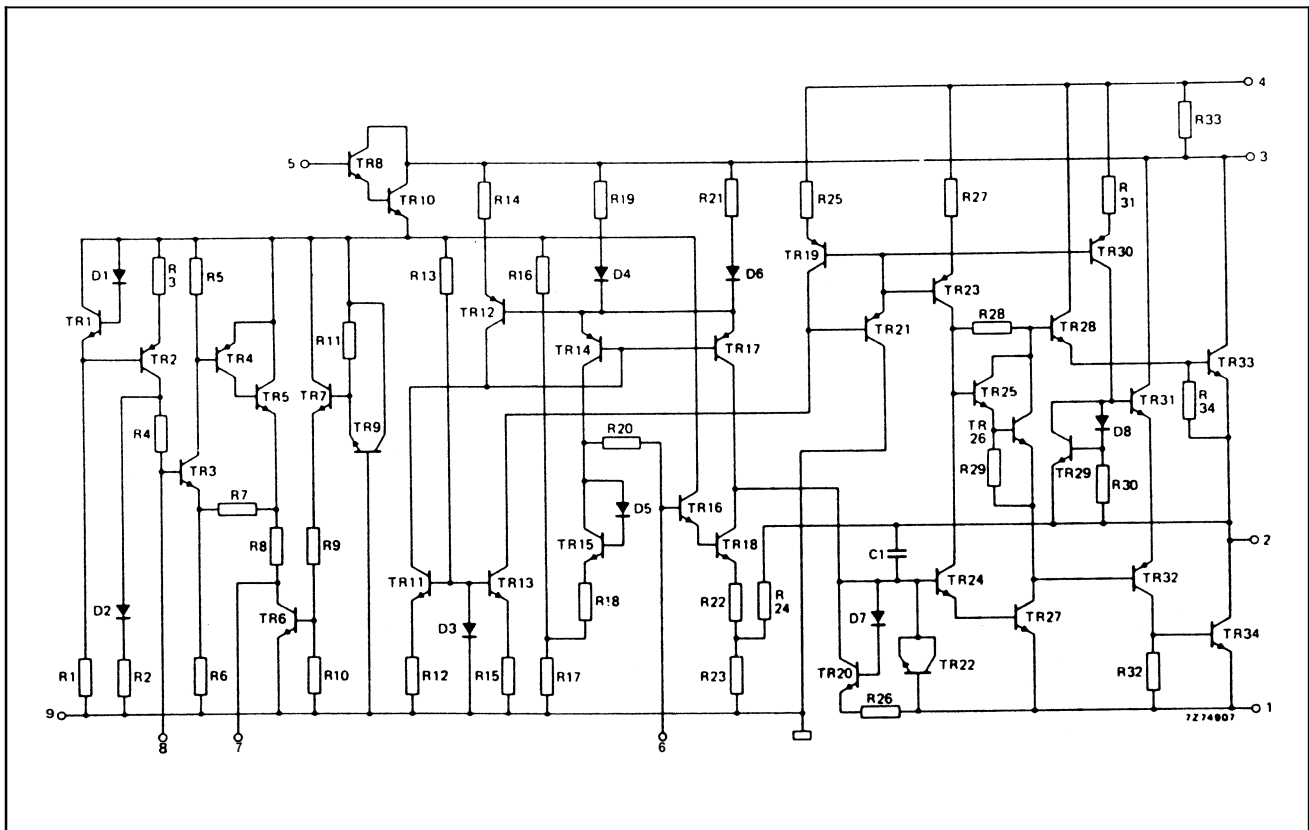
TDA 1011 A

6,5 W – 4 Ω – 24 V

Vergelijkbaar met de TDA 1011, enig verschil is dat de eindversterker een fase-verschuiving van 180° bezit tussen de ingang en de uitgang, zodat men toonregelingen en alle overige terugkoppelingen die door middel van tegenkoppeling werken rechtstreeks 'tussen de uitgang en de ingang kan opnemen.

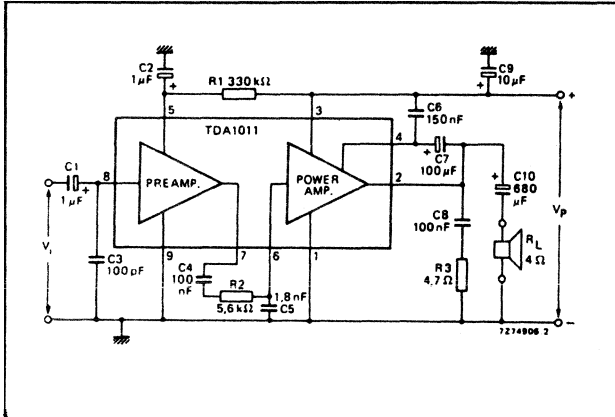
Technische gegevens
fabrikant: Philips

Figuur 1416.5-11: Aansluitgegevens TDA 1011.

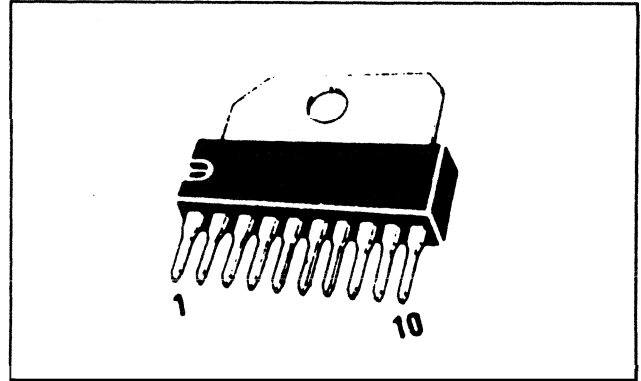


Figuur 1416.5-12: Intern schema TDA 1011.

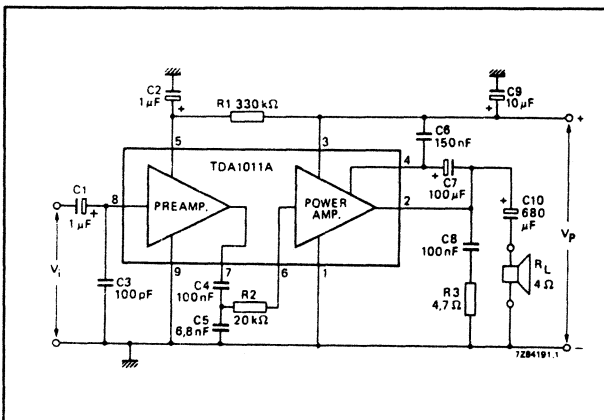
6.5 Type-beschrijving 5 W < P < 10 W



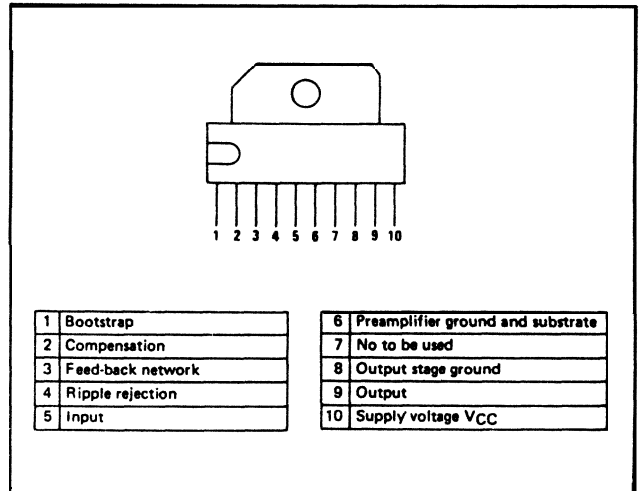
Figuur 14/6.5-13: Voorbeeld-schakeling met de TDA 1011.



Figuur 14/6.5-15: Behuizing van de TEA 2021.



Figuur 14/6.5-14: Basis-schema rond de TDA 1011 A.



Figuur 14/6.5-16: Aansluitgegevens TEA 2021.

Voor de overige gegevens wordt verwezen naar de TDA 1011.

Voorbeeld-schakeling

- figuur 14/6.5-14:

Totale versterker-schakeling met de TDA 1011 A met een uitgangsvermogen van 4 W.

TEA 2021

7 W – 4 Ω – 28 V

Semi-complementaire eindversterker in 10-pens single-in-line (SIL) behuizing met ingebouwde thermische beveiliging en gelijkspanningsgekoppelde ingang.

Technische gegevens

- fabrikant: Thomson Semiconductors
- behuizing: SIL-10, figuur 14/6.5-15

- aansluitgegevens: figuur 145/6.5-16

- intern schema: figuur 14/65-17

- voedingsspanning: +28 V max.
+20 V typisch
+ 4 V min.

- ruststroom: 20 mA

- bandbreedte: 20 kHz

- ingangsimpedantie: 5 MR

- vermogen: 7 W bij 16 V, d = 10% en 4R
5,5 W bij 14,5 V, d = 10% en 4 Ω

- vervorming: 0,3% bij 4 R, 14,5 V en 2,5 W

- ingangsspanning: 75 mV ~ voor 6 W in 4 Ω

- versterking: 40 dB max.

Voorbeeld-schakeling

- figuur 14/6.5-18:

Basis-schema van versterker met de TEA 2021.

6.5 Type-beschrijving $5\text{ W} < P < 10\text{ W}$

- vermogen: 7 W bij 13,2 V, $d = 10\%$ en $2R$
5 W bij 13,8 V, $d = 10\%$ en $4\ \Omega$
- vervorming: 0,2% bij $2R$, 14,5 Ven 4 W
- ingangsspanning: 0,35 V ~ max.

Voorbeeld-schakelingen

- figuur 14/6.5-22:

Basis-schema van versterker met de LM 383.

- figuur 14/6.5-23:

Brugversterker met twee identieke IC's en met een uitgangsvermogen van 16 W in $4R$ bij 14,4 V.

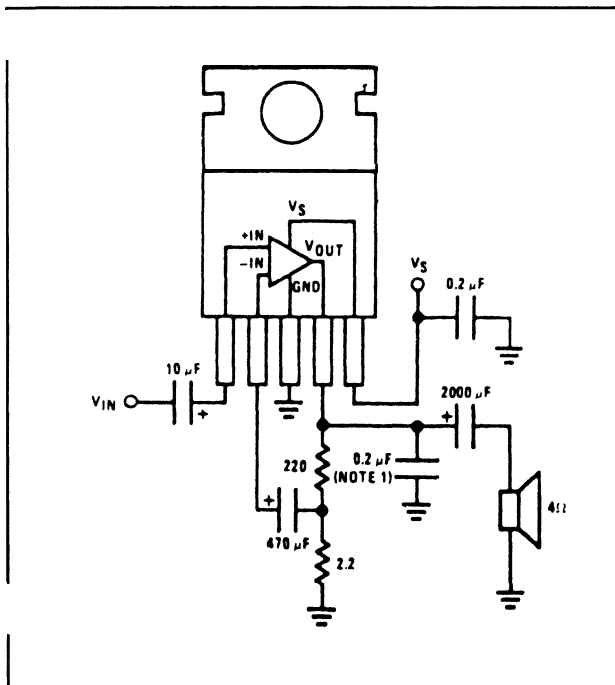
TBA 810 S

7 W – 40 – 20 V

Semi-complementaire eindversterker leverbaar in twee speciale DIL-behuizingen met koelplaatjes die de interne dissipatie afvoeren naar de printplaat of de externe koeler. Het IC heeft een ingebouwde thermische beveiliging.

Technische gegevens

- fabrikant: SGS-Ates, Telefunken
- behuizing: figuur 14/6.5-24
- aansluitgegevens: figuur 14/6.5-25



Figuur 14/6.5-22: Basis-schemarond de LM 383.

- intern schema: figuur 14/6.5-26
- voedingsspanning: +20 V max.
+16 V typisch
+ 4 V min.
- ruststroom: 20 mA
- bandbreedte: 20 kHz
- ingangsimpedantie: $5\text{ M}\Omega$
- vermogen: 7 W bij 16 V, $d = 10\%$ en $4R$
2,5 W bij 9 V, $d = 10\%$ en $4\ \Omega$
- vervorming: 0,3% bij $4R$, 14,4 Ven $3W$
- ingangsspanning: 0,22 V max.
- gevoeligheid: 80 mV \square voor $6W$ in $4R$
- ingangsstroom: $4\ \mu\text{A}$ max.
- versterking: 40 dB max.
- externe koeling: figuur 14/6.5-27

Voorbeeld-schakeling

- figuur 14/65-28:

Basis-schema van versterker met de TBA 810 S.

TBA 810 P

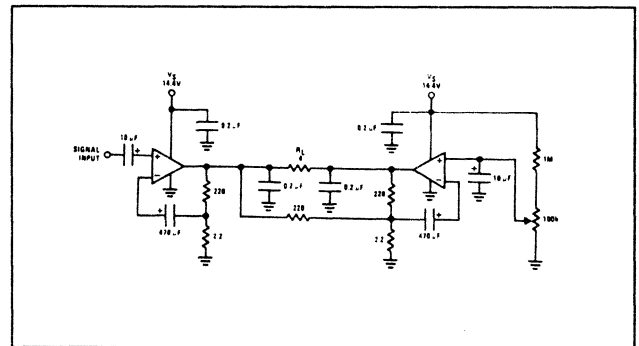
7 W – 4 R – 20 V

Verbeterde versie van de TBA 810 S met volledige protectie, zowel tegen oververhitting, tegen kortsluiting als tegen het verkeerd aansluiten van de voedingsspanning. Deze versie heeft bovendien betere ruis eigenschappen.

Technische gegevens

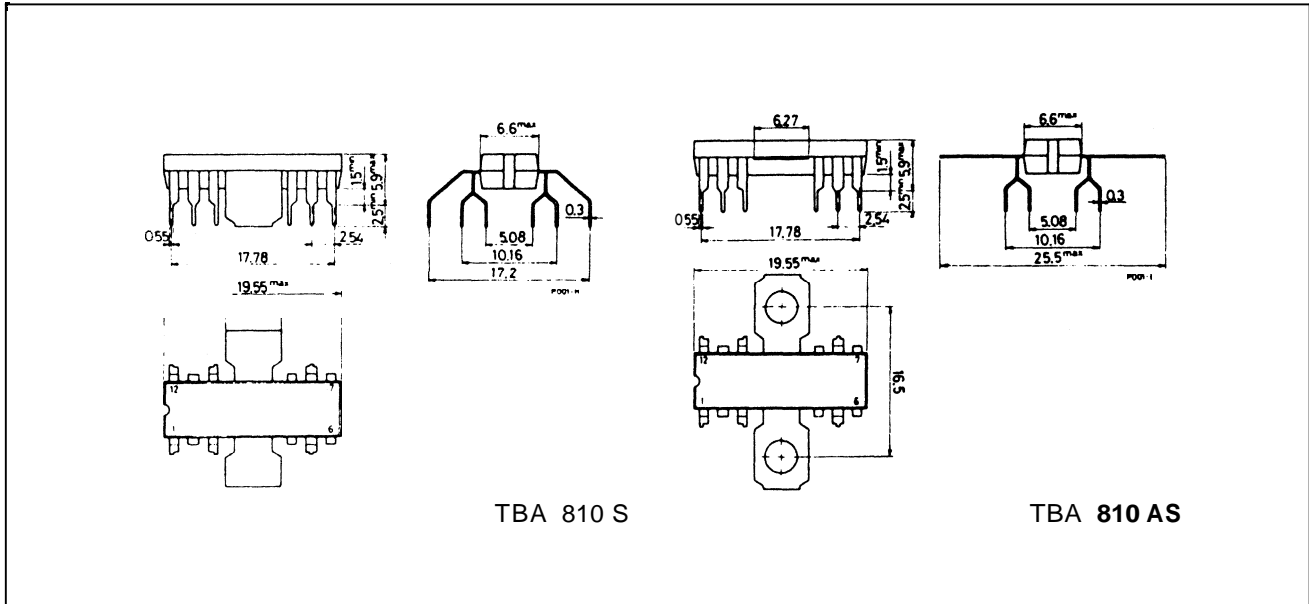
- fabrikant: SGS-Ates

Voor de overige gegevens wordt verwezen naar de TBA 810 S.

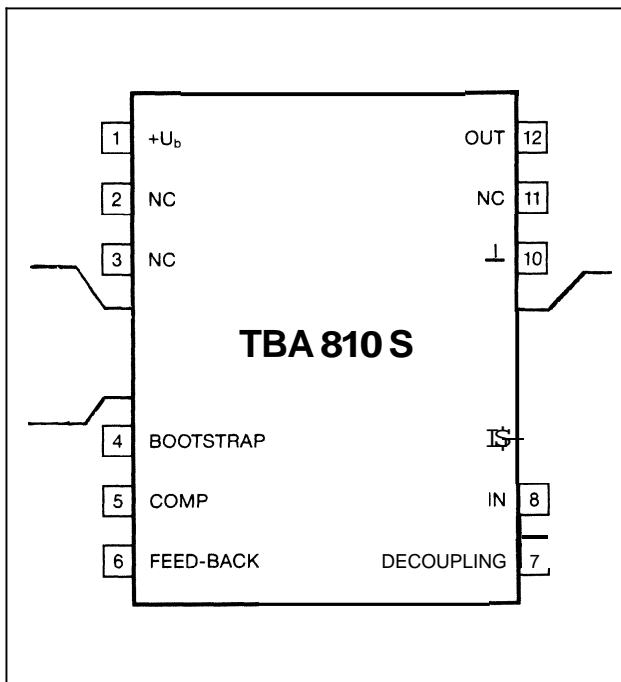


Figuur 14/63-23: Brugschakeling met een vermogen van 16 W met twee LM 383 IC's.

6.5 Type-beschrijving 5 W < P < 10 W



Figuur 1416.5-24: Behuizingen van de TBA 810 S.

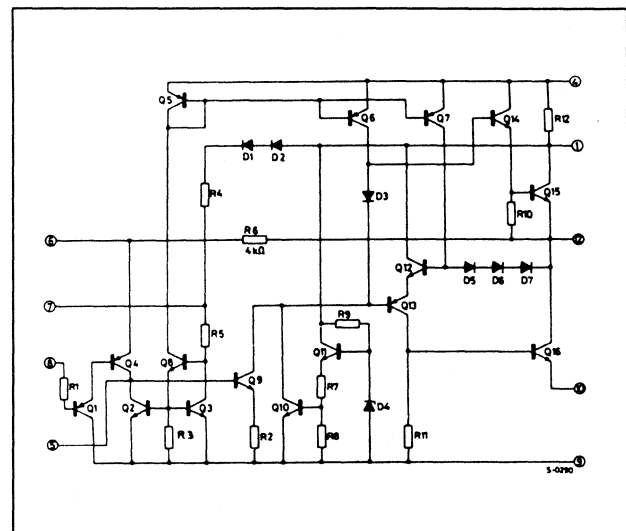


Figuur 14/6.5-25: Aansluitgegevens TBA 810 S.

LM 2002

8W – 4R – 25V

Semi-complementaire eindversterker in 5-pens TO-220 behuizing met ingebouwde thermische beveiliging en stroombegrenzing.

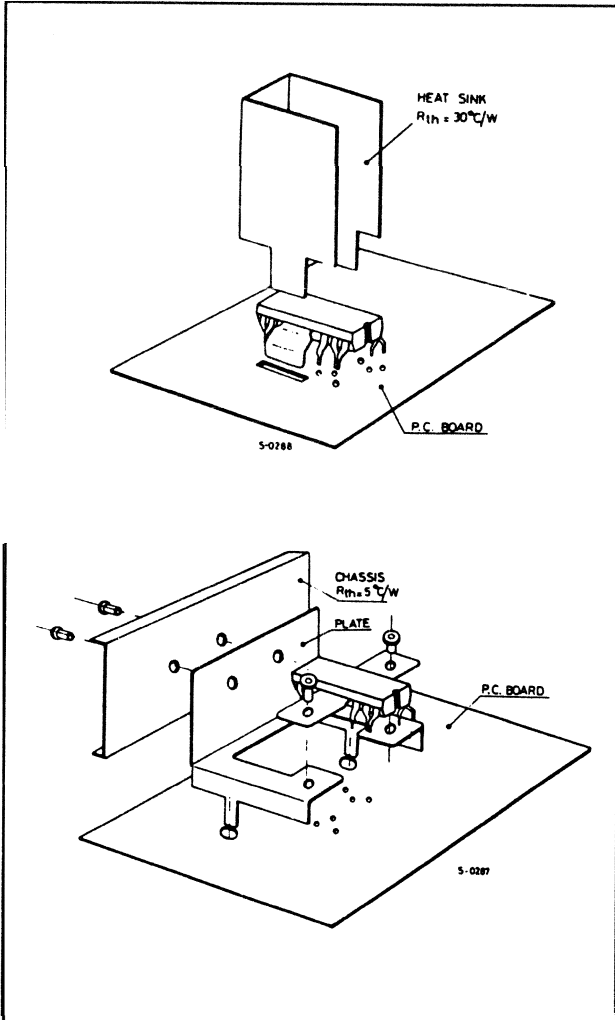


Figuur 1416.5-26: Intern schema TBA 810 S.

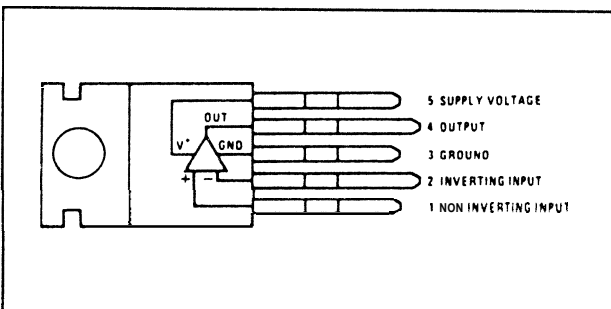
De 2002 kan op een typische accu-spanning van 14,4 V 7,4 W leveren aan een 2 R luidspreker. Bij brugschakeling is het zelfs mogelijk een autoradio-booster te bouwen met een vermogen van 16 W!

De LM 2002 is pen-compatible met de Europese TDA 2002 versie, die echter meer vermogen kan leveren en in de volgende paragraaf besproken wordt.

6.5 Type-beschrijving $5\text{ W} < P < 10\text{ W}$



Figuur 1416.5-27: Montage speciale koelprofielen voor de TBA 810 S.

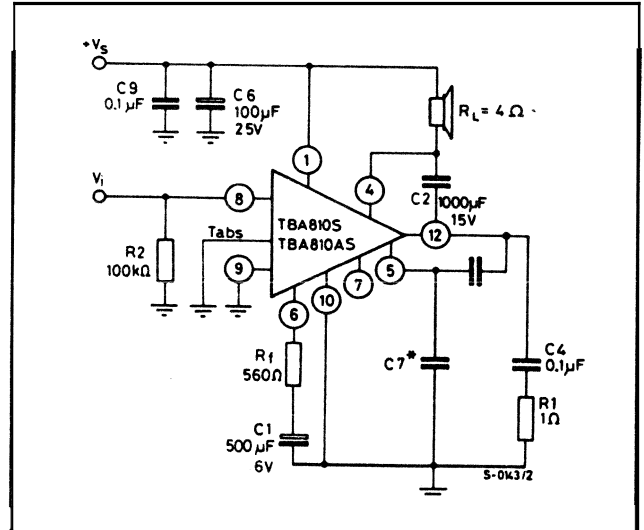


Figuur 1416.5-29: Aansluitgegevens LM 2002.

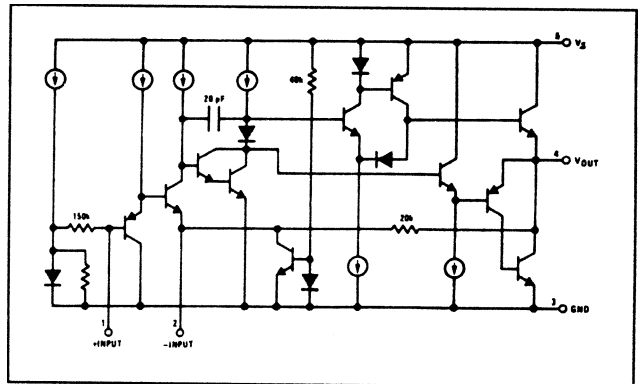
Technische gegevens

fabrikant: National Semiconductor

- aansluitgegevens: figuur 14/6.5-29
- intern schema: figuur 14/6.5-30



Figuur 1416.5-28: Voorbeeld-schakeling rond de TBA 810 S.

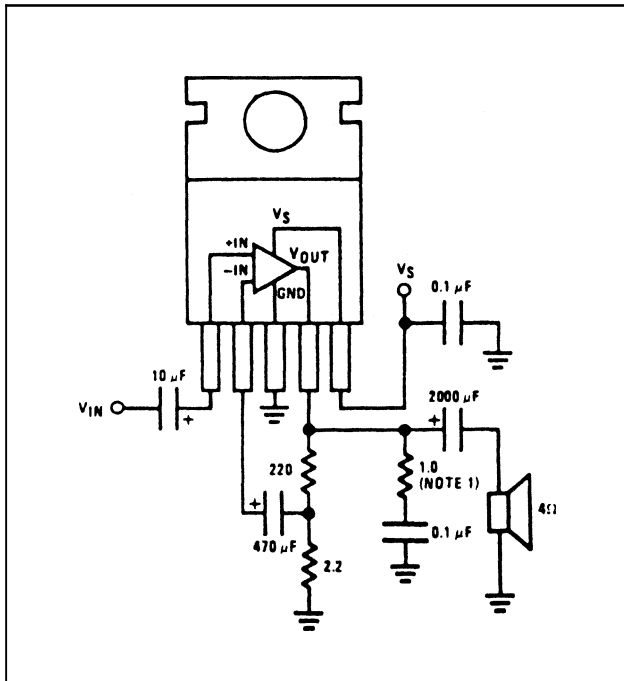


Figuur 1416.5-30: Intern schema LM 2002.

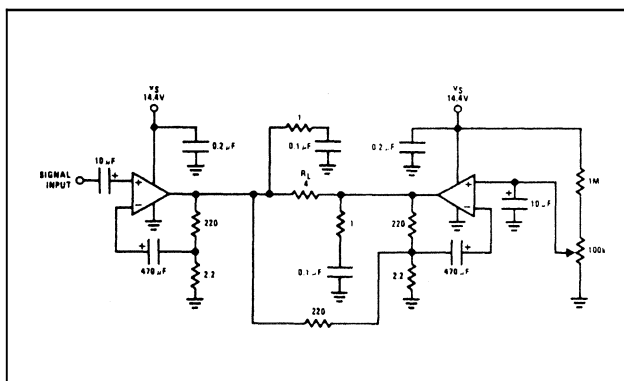
- voedingsspanning: +25 V max.
+14,4 V typisch
+ 5 V min.
- ruststroom: 80 mA
- bandbreedte: 100 kHz
- ingangsimpedantie: 100 kΩ
- vermogen: 7,4 W bij 14,4 V, d = 10% en 2 R
5,2 W bij 14,4 V, d = 10% en 4 R
- vervorming: 0,1% bij 2 R, 14,4 V en 4 W
- ingangsimpedantie: 0,35 V ~ max.

Voorbeeld-schakelingen

- figuur 14/6.5-31: Basis-schema van versterker met de LM 2002.
- figuur 14/6.5-32:

6.5 Type-beschrijving $5\text{ W} < P < 10\text{ W}$ 

Figuur 1416.5-31: Voorbeeld-schakeling rond de TBA 810 S.



Figuur 14/6.5-32: Brugschakeling met twee maal LM 2002.

Brugversterker met twee identieke IC's en met een uitgangsvermogen van $16\ \Omega$ bij $14,4\text{ V}$.

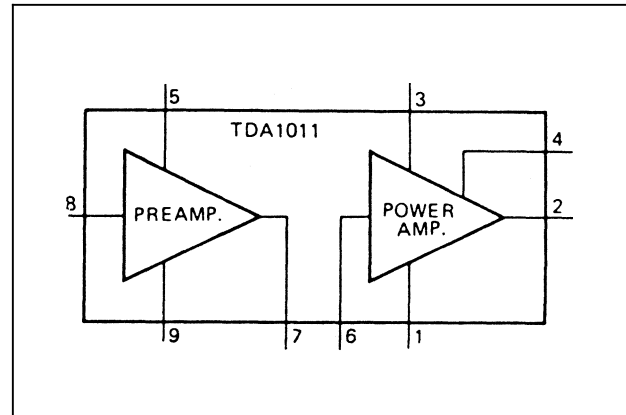
LM 2002 A

$8\text{ W} - 4\ \Omega - 40\text{ V}$

Identiek aan de LM 2002 A, maar in staat gedurende 50 ms spanningspieken tot 40 V op de voeding te weerstaan.

Technische gegevens

- fabrikant: National Semiconductor



Figuur 1416.5-33: Aansluitgegevens TDA 1010 A.

Voor de overige gegevens wordt verwezen naar de LM 2002.

TDA 1010 A

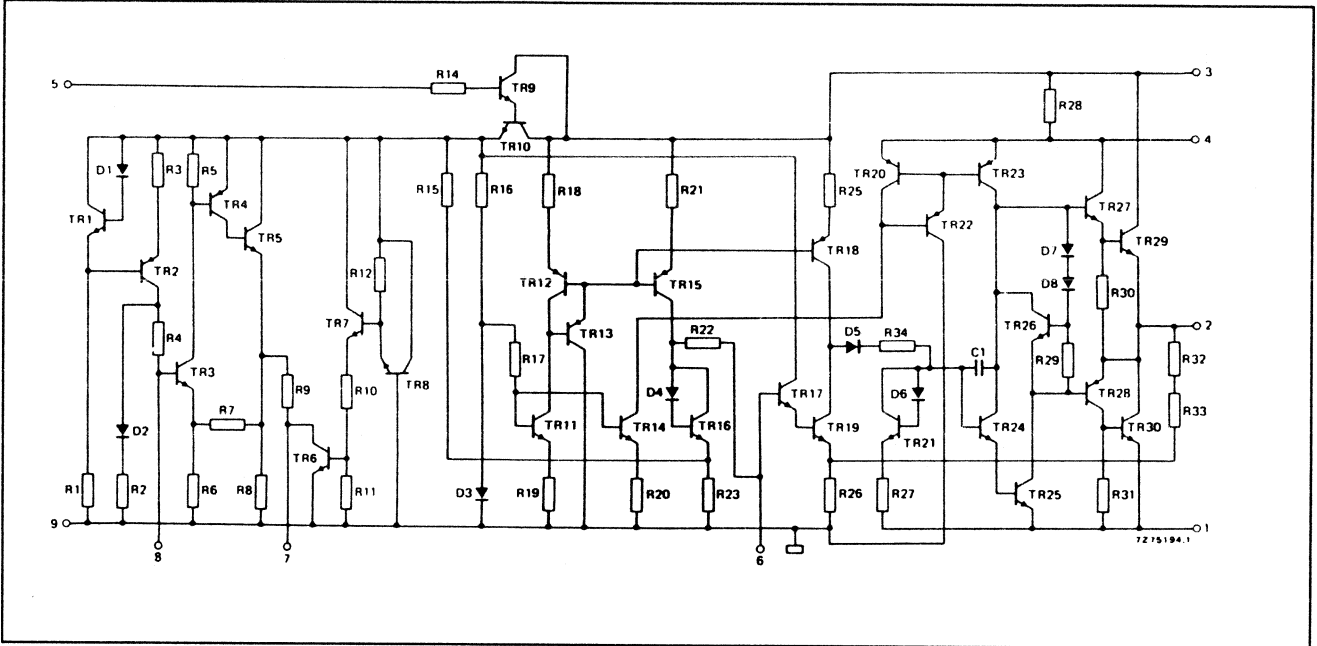
$9\text{ W} - 2\ \Omega - 24\text{ V}$

Semi-complementaire eindversterker in 9-pens single-in-line (SIL) behuizing met ingebouwde afzonderlijke voorversterker, hoge ingangsimpedantie en thermische beveiliging. De eindtransistoren staan ingesteld in klasse-B.

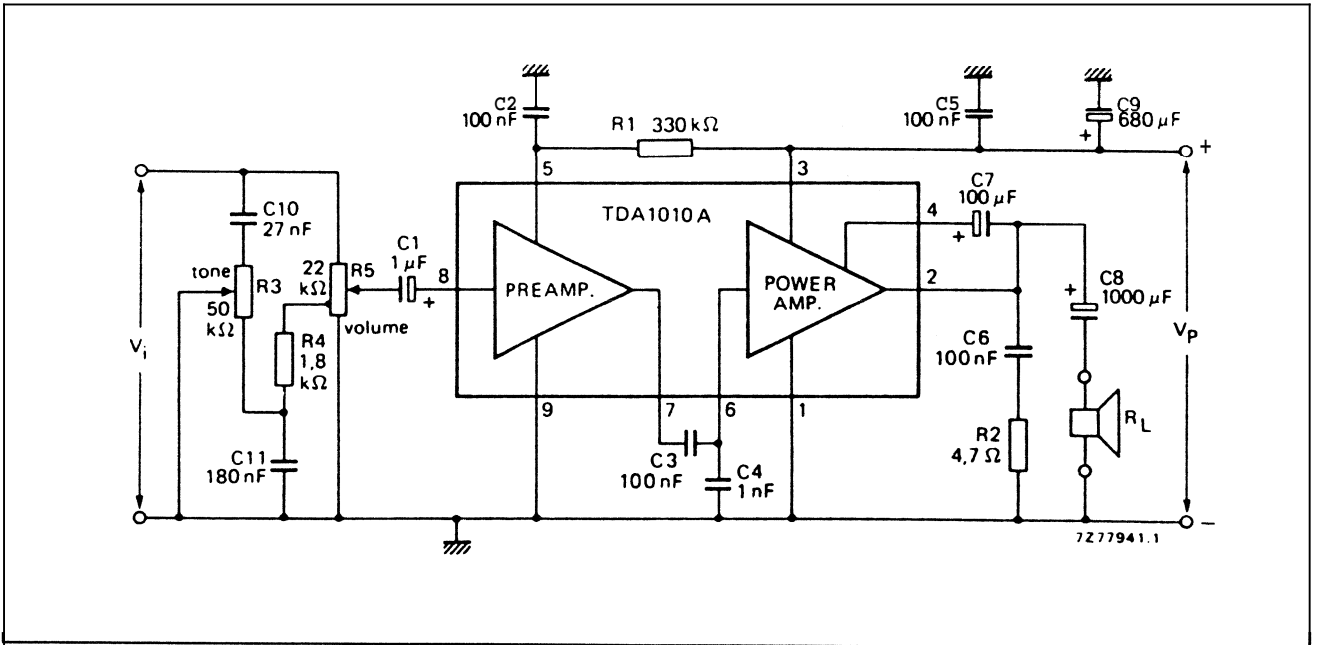
Technische gegevens

- fabrikant: Philips
- behuizing: SIL-9, figuur 14/6.5-7
- aansluitgegevens: figuur 14/6.5-33
- intern schema: figuur 14/6.5-34
- voedingsspanning: $+24\text{ V}$ max.
 $+14,4\text{ V}$ typisch
 $+6\text{ V}$ min.
- ruststroom: 31 mA
- bandbreedte: 15 kHz
- ingangsimpedantie
 - voorversterker: $30\text{ k}\Omega$
 - eindversterker: $20\text{ k}\Omega$
- vermogen: 9 W bij $14,4\text{ V}$, $d = 10\%$ en 2 R
(weerstand van 220 R tussen pennen 3 en 4)
 $6,2\text{ W}$ bij $14,4\text{ V}$, $d = 10\%$ en 4 R
- vervorming: $0,2\%$ bij 4 R , $14,4\text{ V}$ en 1 W
- versterking
 - voorversterker: 24 dB
 - eindversterker: 30 dB

6.5 Type-beschrijving 5W < P < 10W



Figuur 14/6.5-34: Intern schema TDA 1010 A.



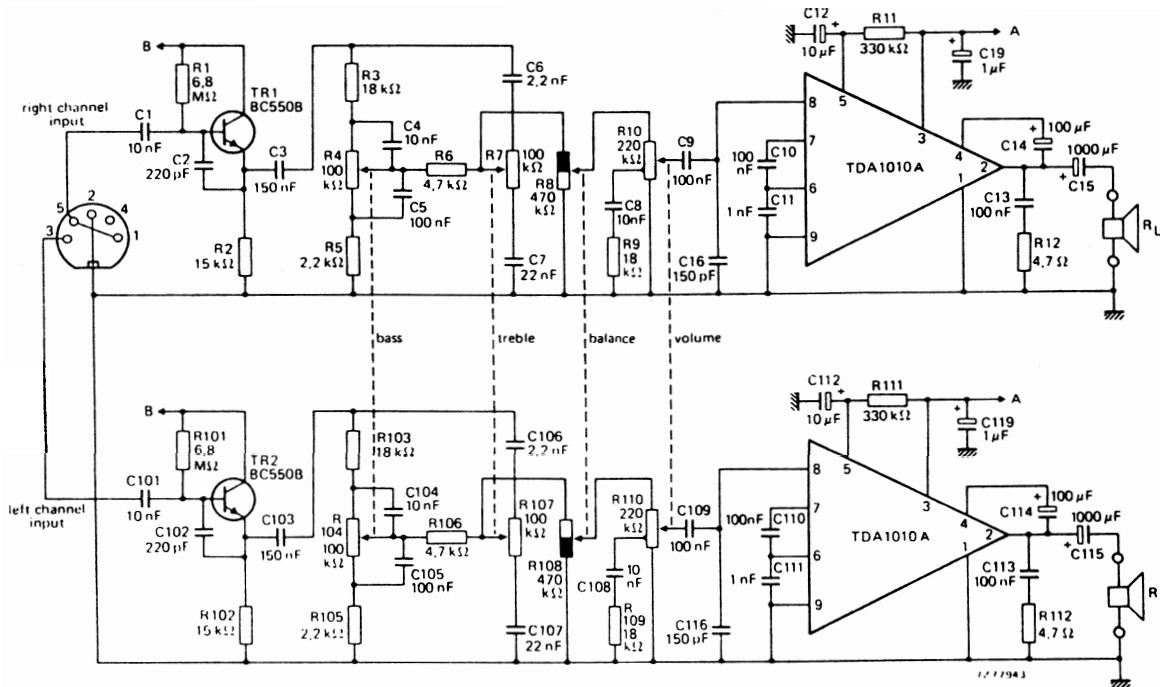
Figuur 14/6.5-35: Eenvoudige versterker met toon- en volume-regeling.

Voorbeeld-schakelingen

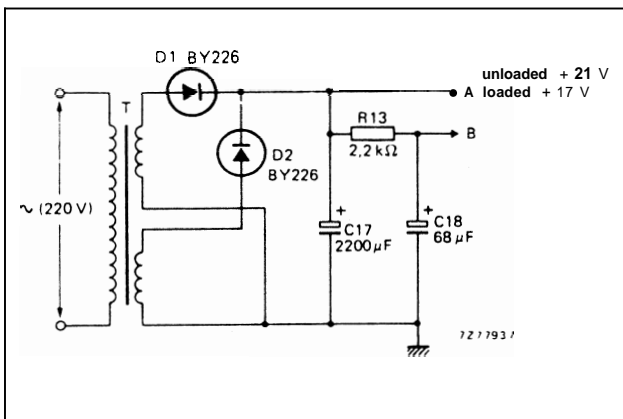
- figuur 14/6.5-35: Totale versterker-schakeling met de TDA 1010 A met een passieve toonregeling en volume-instelling.
- figuur 14/6.5-36:

Volledig schema van een stereo versterker voor keramische pick-up met uitgebreide passieve toonregeling. Figuur 14/6.5-37 geeft een voeding voor deze schakeling.

6.5 Type-beschrijving 5 W < P < 10 W



Figuur 14/6.5-36: Volledige stereo-versterker met tonregeling voor keramische opnemers.



Figuur 1416.5-37: Voeding voor de schakeling van figuur 14/65-36.

14/8

Diversen

Inhoud

1418.1 Type-beschrijving

TDA 1410	quasi-complementaire eindtrap
ICL 8063	driver voor eindtrappen
LM 391 - X	driver voor eindtrappen
LF 13006	digitaal programmeerbare versterker
LF 13007	digitaal programmeerbare versterker
LMC 835	digitaal programmeerbare equaliser
TDA 1001	ruis- en spike-onderdrukker

14/8.1

Type-beschrijving

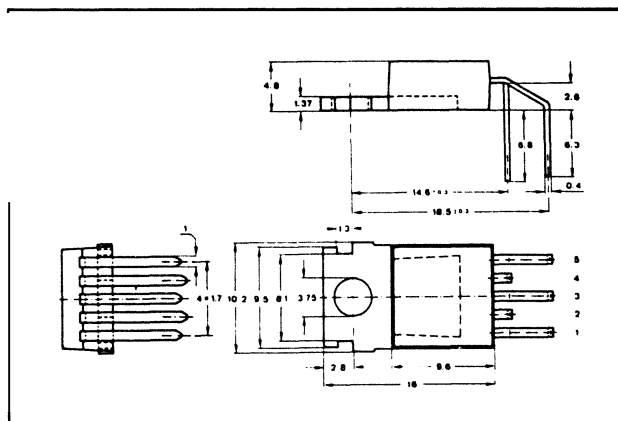
TDA 1410

quasi-complementaire eindtrap

Quasi-complementaire eindtrap met Darlington-structuur, bedoeld als LF-eindtrap voor televisie-ontvangers, met een maximaal vermogen van 30 W en een maximale stroom van 3 A.

Technische gegevens

- fabrikant: Telefunken
- behuizing: 5-pen TO 220
- aansluitgegevens: figuur 14/8.1-1



Figuur 14/8.1-1: Behuizing van de TDA 1410.

- intern blokschema: figuur 14/8.1-2
- collector-basis spanning: 50 V max.
- collector-emitter spanning: 36 V max.
- uitgangsstroompen 4: 3 A max.
- totale dissipatie: 30 W

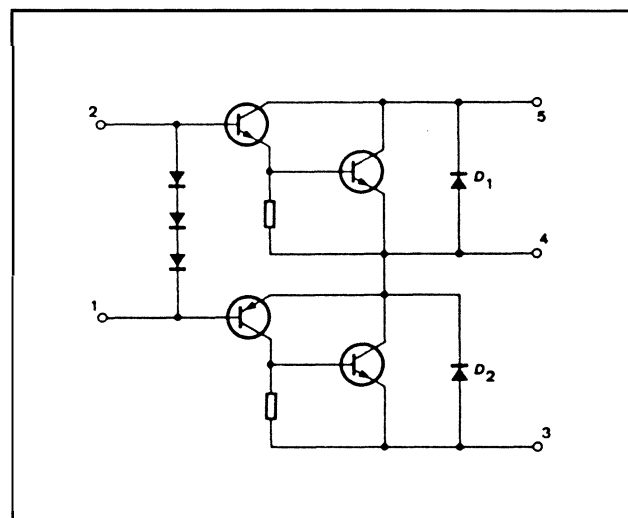
ICL 8063

driver voor eindtrappen

'Interface' tussen de uitgang van een operationele versterker en een complementaire

eindtrap. Het IC bevat alle nodige elementen voor het instellen van een complementaire eindtrap, zoals bias, kortsluitbeveiliging en second breakdown protectie. De schakeling levert bovendien twee gestabiliseerde voedingsspanningen van ± 13 V voor het voeden van de operationele voor- en regelversterkers uit de symmetrische voeding van de eindtrap.

Het IC versterkt de maximale uitgangsspanning van ± 12 V van een operationele versterker tot ± 30 V, zodat afhankelijk van de eigenschappen van de complementaire transistoren vermogens tot meer dan 50 W mogelijk zijn.

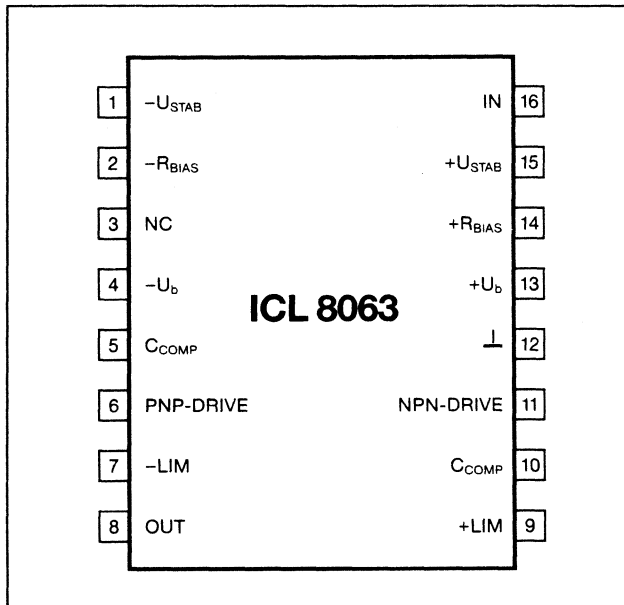


Figuur 14/8.1-2: Intern schema TDA 1410.

Technische gegevens

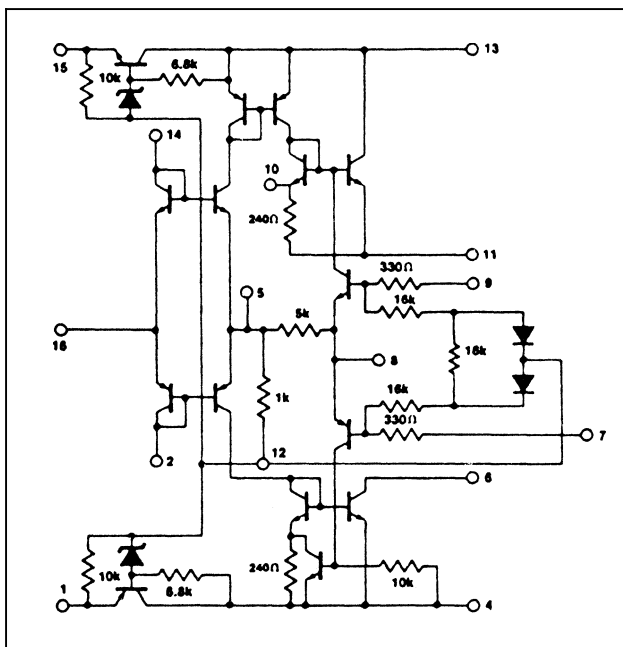
- fabrikant: Intersil
- behuizing: DIL-16
- aansluitgegevens: figuur 14/8.1-3

8.1 Typebeschrijving



Figuur 14/8.1-3: Aansluitgegevens ICL 8063.

- intern schema: figuur 14/8.1-4



Figuur 14/8.1-4: Intern schema ICL 8063.

- voedingsspanning: ± 35 V max.
 ± 5 V min.
- vermogen-dissipatie: 500 mW max.
- rust-stroom door eindtransistoren: 25 mA
- ingangsspanning: ± 30 V max.

- ingangsimpedantie: 400 k Ω
- spanningsversterking: 6, ± 2
- offset-spanning: 75 mV max.
- basis-stuurstroom eindtrap: 100 mA max.
- gestabiliseerde voeding: $\pm 13,7$ V
- max. stroom gest. voeding: 10 mA
- slew-rate: 1 V/ μ s typisch
- Bode-diagram: figuur 1418.1-5

Voorbeeld-schakelingen

- figuur 14/8.1-6:

Basis-schema van een eindversterker met 741 als stuurtrap en 2 N 3055 – 2 N 3789 als complementaire eindtrap. De schakeling kan ± 2 A leveren bij een maximale uitgangsspanning van ± 25 V, zodat vermogens tot 50 W mogelijk zijn. De totale ruststroom van de schakeling bedraagt slechts 30 mA. De versterker kan zonder stabiliteitsproblemen capacatieve belastingen van maximaal 1 nF sturen, zodat de schakeling ook bruikbaar is als lijn-driver voor coax-kabel.

- figuur 1418.1-7:

Schema van een Hifi totaal-versterker met een 741 als omschakelbare voorversterker (RIAA/linear) en een 741 als stuurtrap. Men zou de 741 kunnen vervangen door 3140 CMOS operationele versterkers voor betere specificaties. De versterker levert 50 V_{eff} aan een 8 Ω luidspreker, met een vervorming van $< 0,1\%$ bij 1 kHz en $< 1\%$ bij 20 kHz.

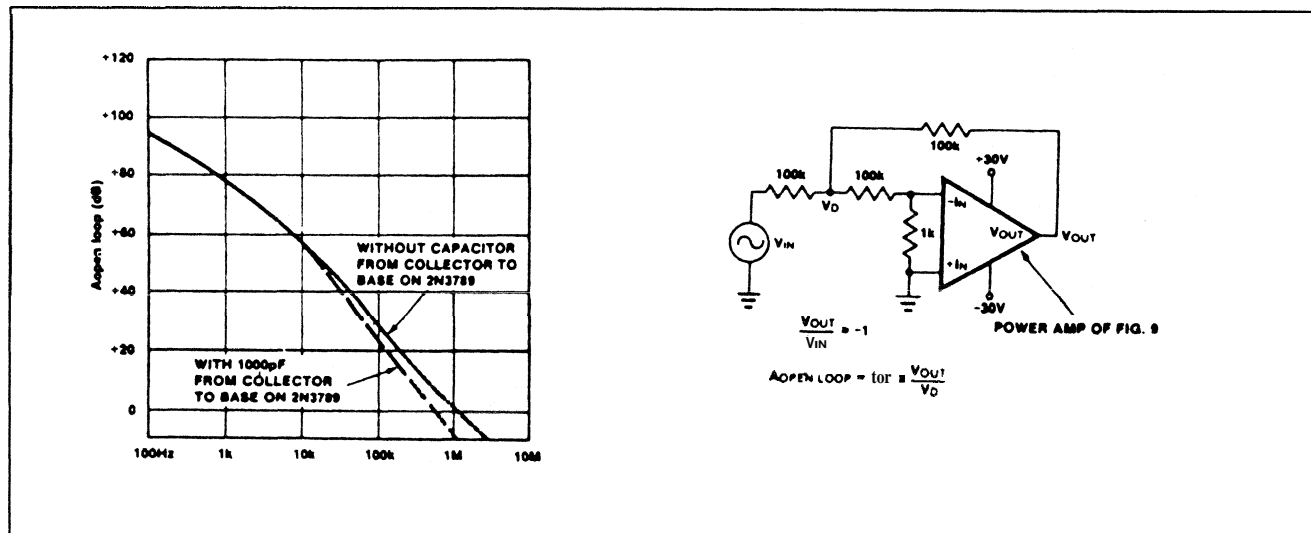
- figuur 1418.1-8:

Functie-generator met een frequentie-bereik van 2 Hz tot 20 kHz voor het testen van luidsprekers en transducers. De uitgangsspanning is instelbaar tot 50 V_{top tot top} over een belasting van minimaal 10 Ω . De specificaties van deze schakeling verbeteren aanmerkelijk als men de 741 door een snellere op-amp vervangt, zoals de LF 356.

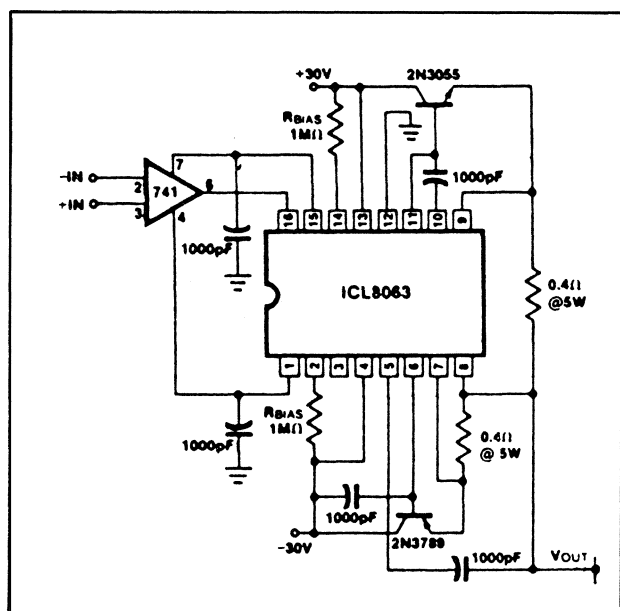
- figuur 1418.1-9:

Motor-besturing met constante stroom. Spanning naar stroom omzetter stuurt een constante stroom door de motor, waarvan de grootte wordt bepaald door deingangsspanning en de waarde van de terugkoppelweerstanden R_1 en R_2 .

8.1 Typebeschrijving



Figuur 14/8.1-5: Bode-diagram van de complete versterker.



Figuur 14/8.1-6: Basis-schema eindversterker met ICL 8063 en op-amp als voorversterker.

LM 391 – X driver voor eindtrappen

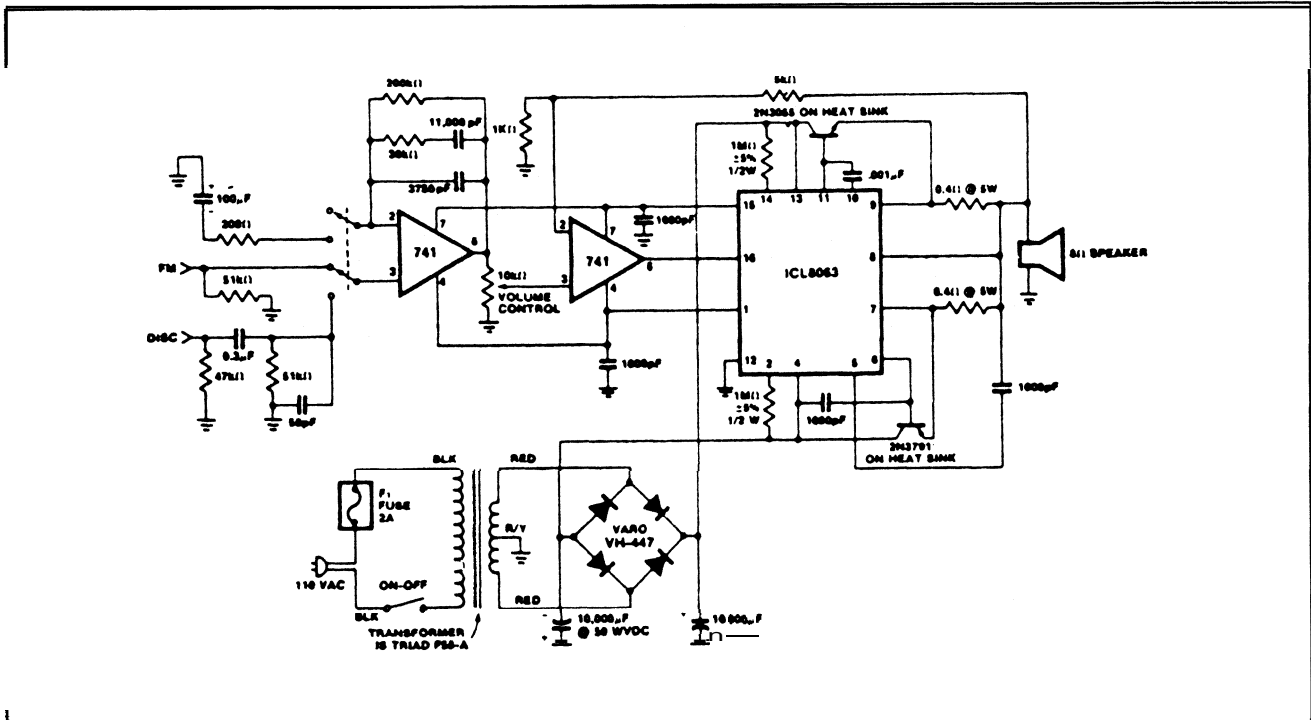
Volledig geïntegreerde driver voor complementaire eindtrappen met transistoren in super-beta configuratie. Het IC heeft een differentiële ingang en interne voorzieningen tegen thermische overbelasting. Afhankelijk van de X in de code kan men voedingsspanningen tot +/-50 V aanleggen! Het IC heeft

een 'SHUTDOWN'-ingang waarmee het mogelijk is de schakeling in een soort hoogimpedantie modus te zetten, een ideale voorziening voor het inbouwen van inschakelvertragingen.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-16
- aansluitgegevens: figuur 14/8.1-10
- intern schema: figuur 14/8.1-11
- max. voedingsspanning:
 - LM 391 – 60: +/-30 V
 - LM 391 – 80: +/-40 V
 - LM 391 – 100: +/-50 V
- max. dissipatie: 1,39 W
- rust-stroom:
 - LM 391 – 60: 10 mA
 - LM 391 – 80: 8 mA
 - LM 391 – 100: 6 mA
- ingangsspanning: U_b +/-5 V
- ingangsstroom: 1,0 μ A
- ingangs-offset: 20 mV max.
- open lus versterking: 1000 min.
 - 5500 max.
- max. uitgangsspanning: U_b +/-5 V
- basis stuurstroom: +/-5 mA max.
- stroom uit pen 14 voor shut-down:
 - 0,5 mA min.
 - 1 mA max.

8.1 Typebeschrijving



Figuur 14/8.1-7: Volledige geluidsversterker met twee ingangen met frequentie-compensatie voor een 8Ω luidspreker.

- stuurspanning voor stroom-begrenzing: $\pm 0,65\text{ V}$
- voeding-onderdrukking: 70 dB min.
- ruis: $3\ \mu\text{V}$ typisch
- totale harmonische vervorming: figuur 1418.1 -12
- intermodulatievervorming: 0,01% typisch

Nadere gegevens

- basis-schema:

Figuur 1418.1-13 geeft het basis-schema van een complementaire eindversterker met de LM 391. De functie en dimensionering van de verschillende onderdelen:

C_{IN} : ingangs koppel-condensator, bepaalt -3 dB punt voor de lage frequenties volgens:

$$f_L = 1 / 2 \cdot \pi \cdot R_{IN} \cdot C_{IN}$$

R_{IN} : bepaalt ingangs-impedantie versterker

R_{f2} : terugkoppelweerstand, gelijk aan R_{IN} voor minimale offset

R_{f1} : bepaalt, samen met R_{f2} , de totale versterking:

$A = 1 + (R_{f2} / R_{f1})$
 C_f : zet de versterking voor DC op een, minimaliseert offset
 C_c : compensatie-condensator, bepaalt het bandbreedte/versterking-product, typische waarde $5\ \text{pF}$

$R_{a,b}$: stelt de ruststroom door de eindtransistoren in, typische waarde $14\ \text{k}\Omega$

$C_{a,b}$: bypass condensator, typisch $100\ \text{nF}$

C_{R_i} : verbetert onderdrukking voeding, gelijk aan R_c

$R_{e,b}$: verwijdert lading in basis van eindtrappen, typisch $100\ \Omega$

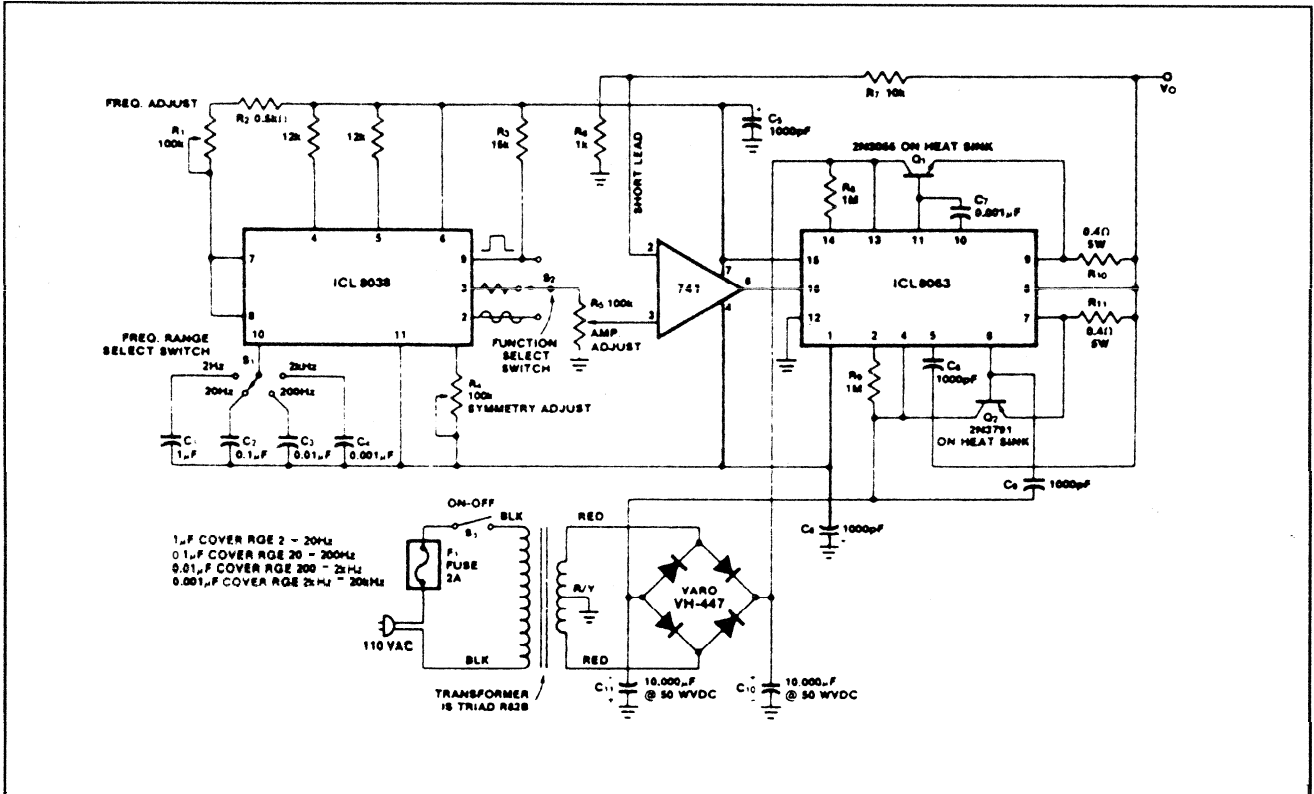
R, C_o : uitgangs-compensatie, typisch $2,7\ \Omega$ en $100\ \text{nF}$

R_E : stabiliseert ruststroom, typisch $0,3\ \Omega$

R_{TH} : bepaalt stroom van SHUTDOWN-functie

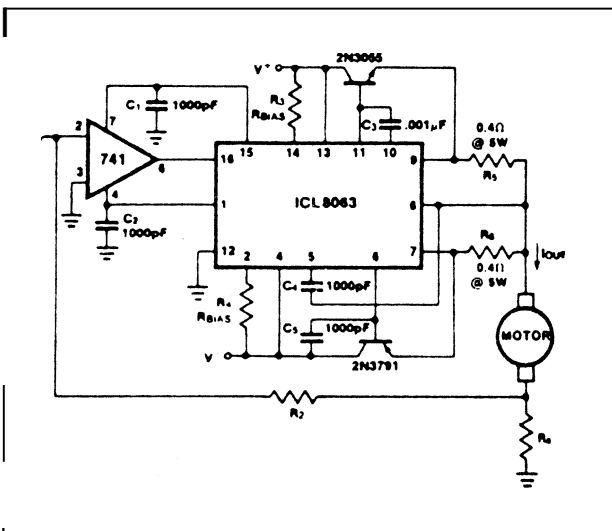
- beveiligings-schakeling: Het IC heeft aansluitingen voor het sa-

8.1 Typebeschrijving

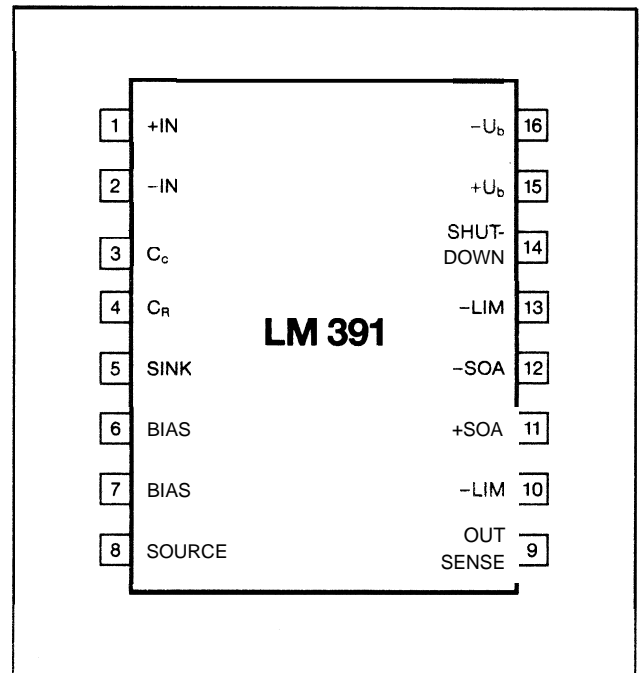


Figuur 14/8.1-8: Vermogen functie-generator voor het testen van luidsprekers en LF-resonatoren met een frequentie-bereik tot 20 kHz.

soorten beveiligings-schakelingen.



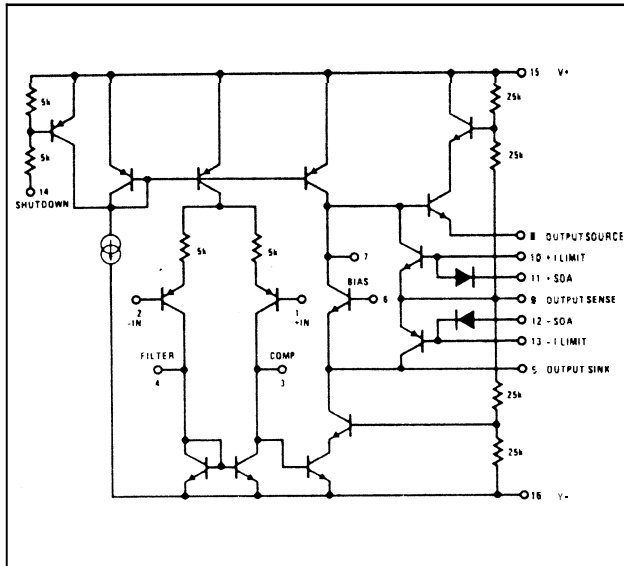
Figuur 14/8.1-9: ICL 8663 als motor-besturing met constante stroom.



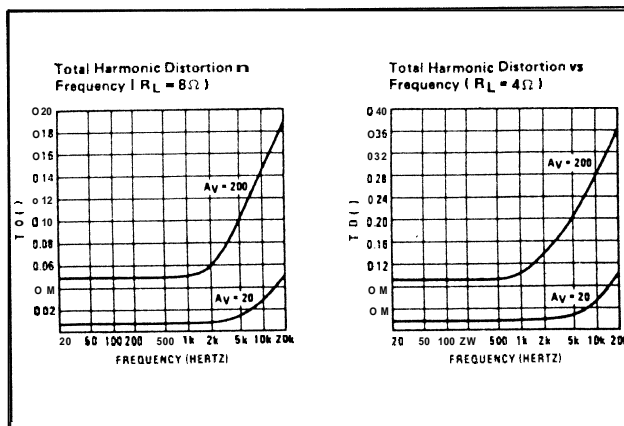
Figuur 14/8.1-10: Aansluitgegevens LM 391.

menstellen van iedere gewenste beveiliging. Figuur 14/8.1-14 geeft een overzicht van de externe componenten voor diverse

8.1 Typebeschrijving



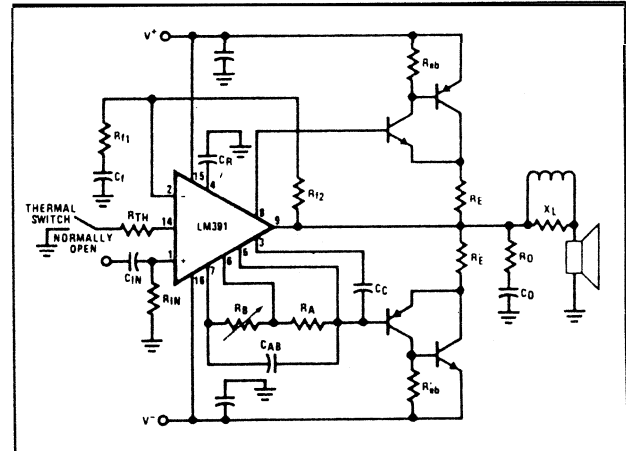
Figuur 1418.1-11: Intern schema LM 391.



Figuur 14/8.1-12: Totale harmonische vervorming voor verschillende versterkingen en belastingen.

– inschakel-vertraging:

De SHUTDOWN-ingang kan gebruikt worden voor het uitschakelen van de versterker bij oververhitting van de eindtrappen. Het volstaat pen 14 via een weerstand en de thermoschakelaars met de massa te verbinden. De minimale stroom voor shutdown bedraagt 0,5 mA. Men kan deze faciliteit echter ook gebruiken voor het opbouwen van een inschakelvertraging. Tussen pen 14 en de massa wordt een weerstand met een elco van ongeveer 22 μF in serie opgenomen.



Figuur 1418.1-13: Basis-schema van een eindversterker met LM 391 als basis-besturing.

Voorbeeld-schakelingen

– figuur 14/8.1-15:

Eindversterker met 20 W aan 8 Ω en met een inschakel-vertraging van 1 s. De gevoeligheid bedraagt 900 mV, het bereik is binnen 0,25 dB recht van 20 Hz tot 20 kHz.

– figuur 14/8.1-16:

Eindversterker met 60 W aan 4R of 40 W aan 8 Ω .

LF 13006

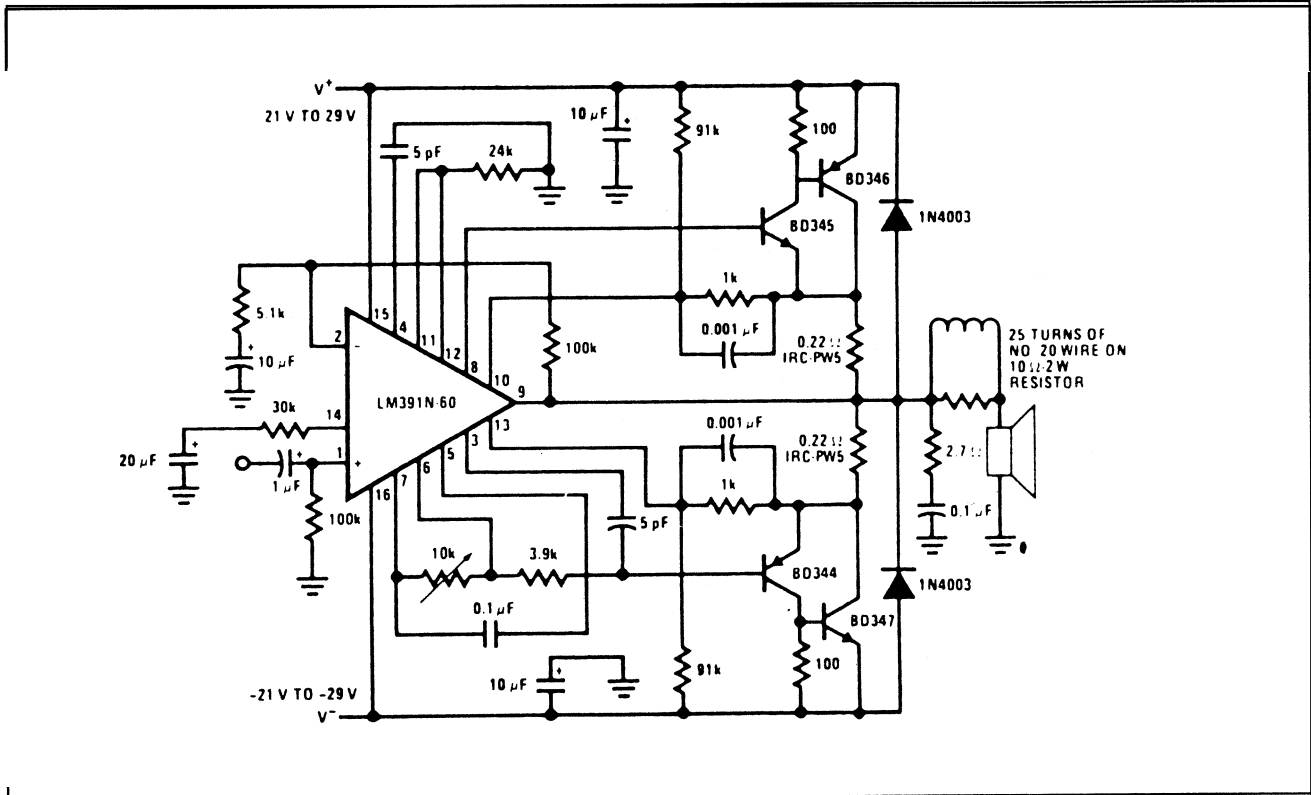
digitaal programmeerbare versterker

Dit IC bevat een aantal dunne film precisieweerstanden, een aantal elektronische schakelaars, een decoder en een tussengeheugen. De schakeling kan in de terugkoppeling van een gewone operationele versterker worden opgenomen. De versterking van de op-amp is instelbaar door een drie bit digitale code die op de data-ingangen van de 13006 wordt aangelegd. Het IC kan worden ingezet in digitaal gecontroleerde voorversterkers, toonregelingen, etc.

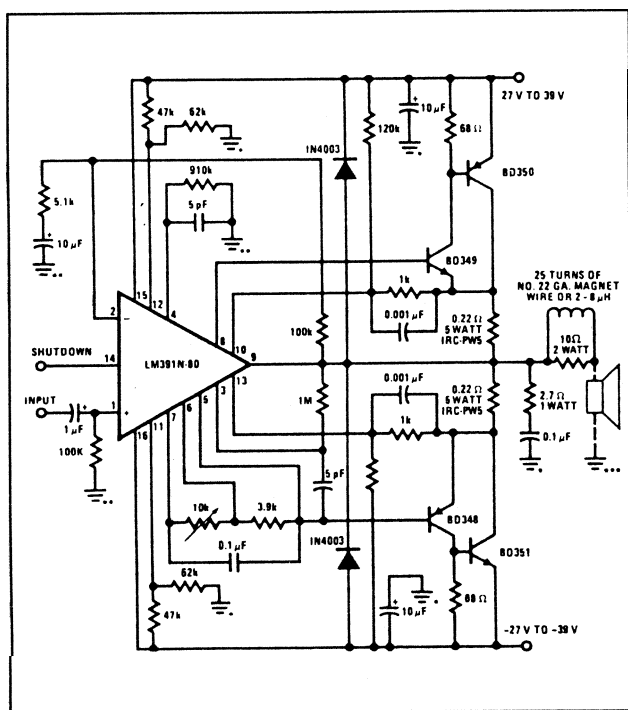
Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-16
- aansluitgegevens: figuur 14/8.1-17
- intern blokschema: figuur 14/8.1-18
- voedingsspanning: $\pm 18\text{V}$ max.
- digitale ingangen: TTL-compatible

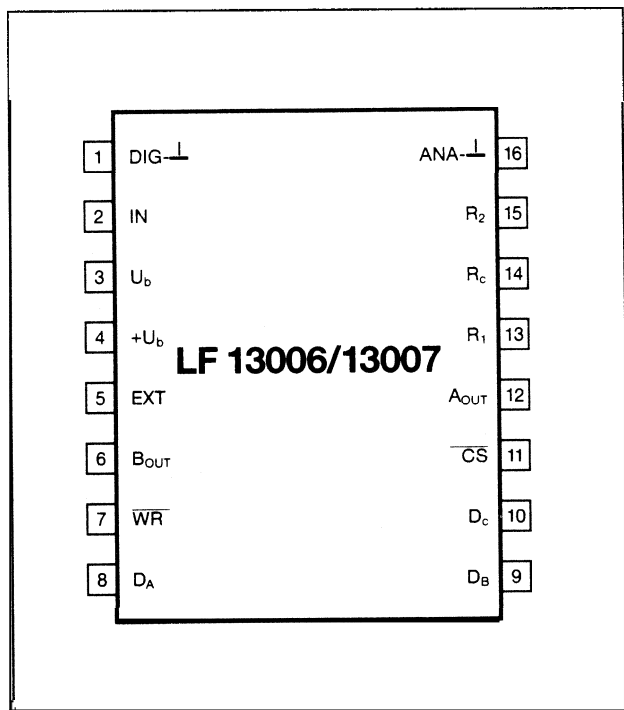
8.1 Typebeschrijving



Figuur 14/8.1-15: Eindversterker met een vermogen van 20 W en met automatische inschakel-vertraging.

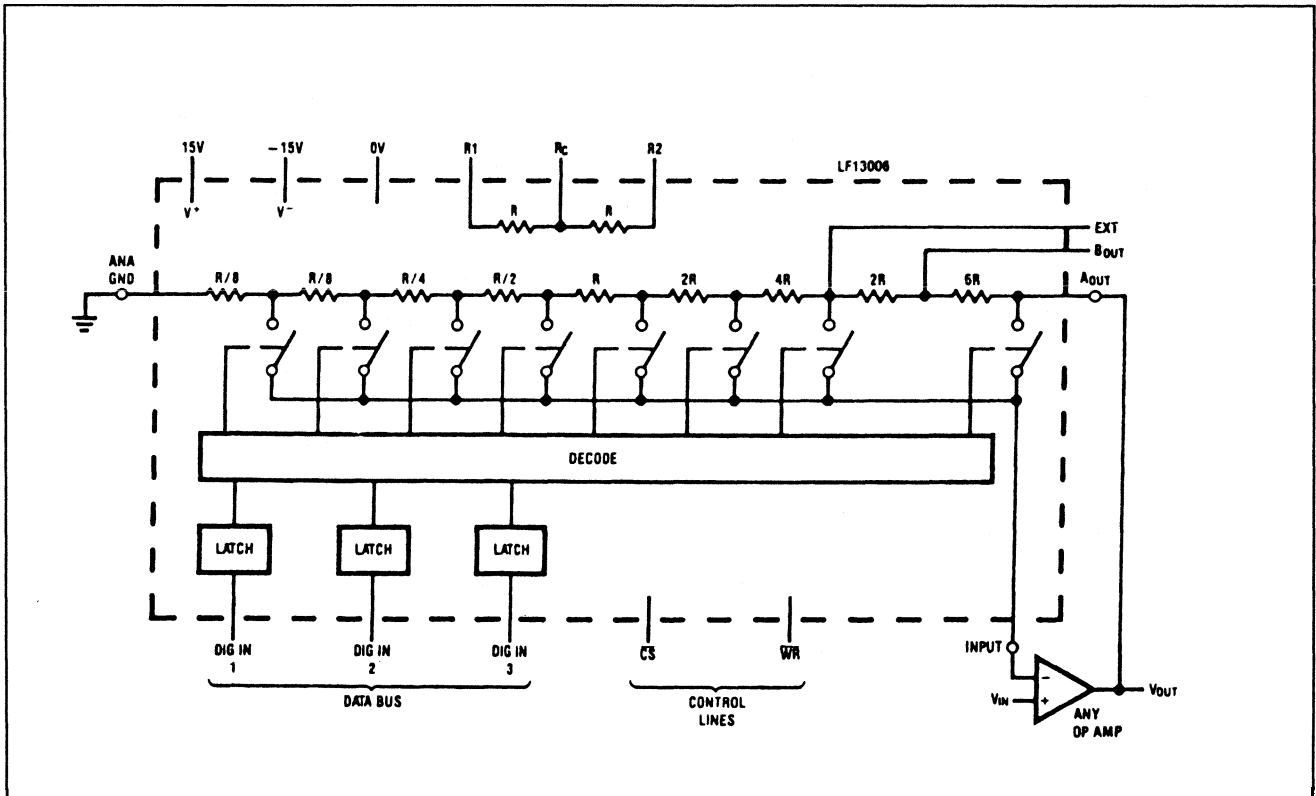


Figuur 14/8.1-16: 40 W versterker voor +/-39 V voeding.



Figuur 14/8.1-17: Aansluitgegevens LF 13006/7.

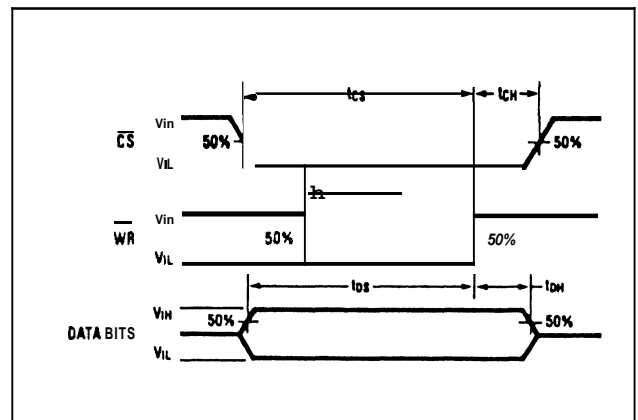
8.1 Typebeschrijving



Figuur 14/8.1-18: Intern blokschema van de LF 13006.

- analoge ingang: $U_b \pm 2V$
- versterking op uitgangen A en B:

000	→	1	1
001	→	2	1,25
010	→	4	2,5
011	→	8	5
100	→	16	10
101	→	32	20
110	→	64	40
111	→	128	80
- fout op versterking: 0,5% max.
- temp. coëf. verst.: 0,001%/°C
- waarheids-tabellogica: figuur 14/8.1-19
- omschakel-tijd: 200 ns max.



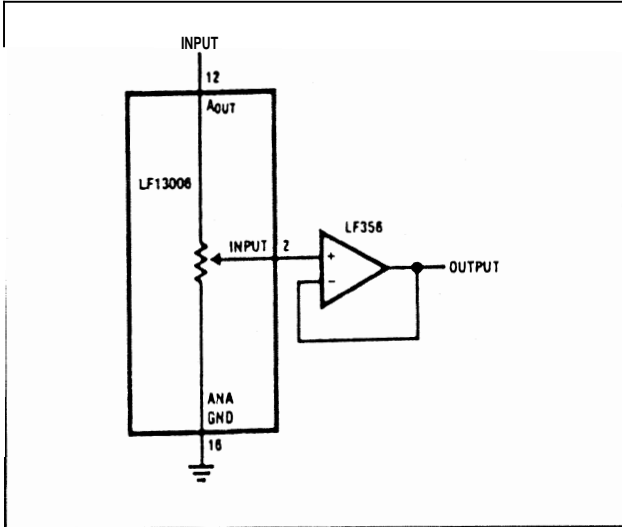
Figuur 14/8.1-19: Timing-diagramma digitale besturing.

Voorbeeld-schakelingen

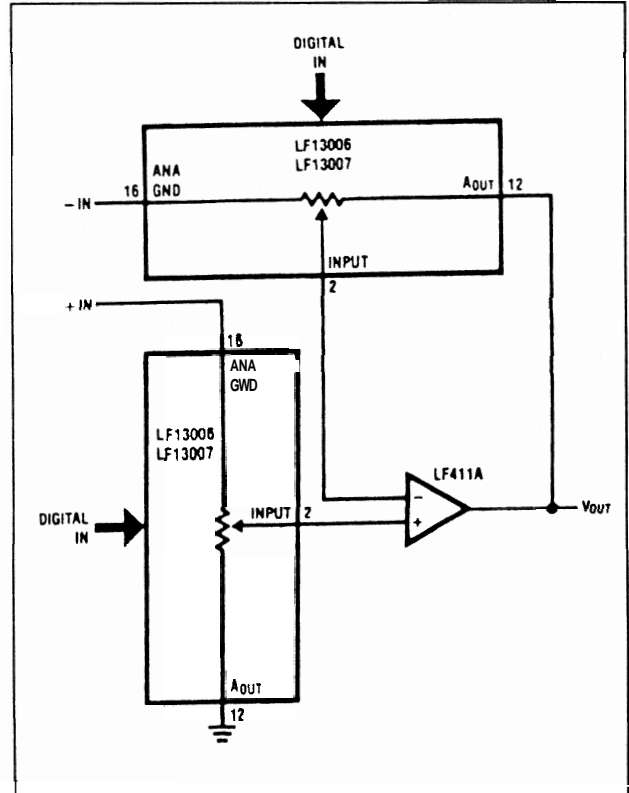
- figuur 14/8.1-20: Digitale verzwakker met een bereik van 0 tot -42 dB in 6 dB stappen.
- figuur 14/8.1-21: Basis-schakeling van inverterende versterker met digitaal instelbare versterkings-factor.

- figuur 14/8.1-22: Instelbare verschil-versterker, waarbij de versterking van de schakeling gelijk is aan deze met de digitale code ingestelde factor - 1. Beide IC's moeten door identieke binaire code's gestuurd worden.

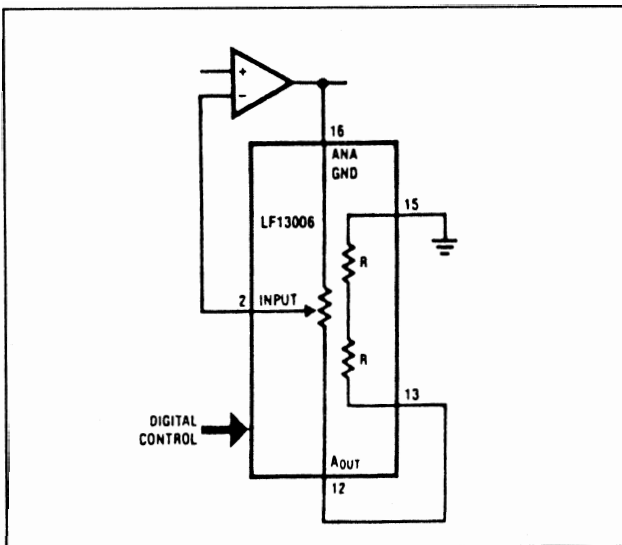
8.1 Typebeschrijving



Figuur 1418.1-20: LF 13006 als digitaal programmeerbare verzwakker.



Figuur 1418.1-22: Digitaal programmeerbare verschilversterker.

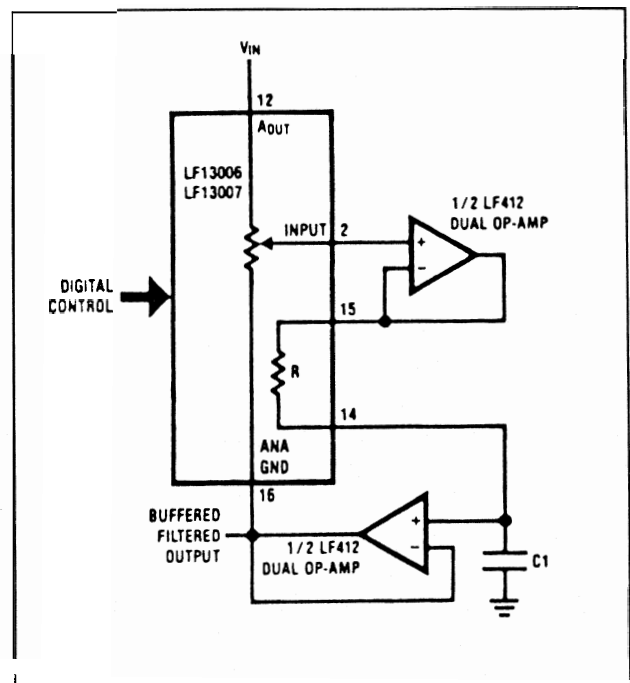


Figuur 1418.1-21: LF 13006 als inverterende versterker met programmeerbare versterkings-factor.

– figuur 1418.1-23:
Schakeling voor het digitaal instellen van een tijdconstante, bijvoorbeeld bruikbaar voor het samenstellen van digitaal gecontroleerde filters. De tijdconstante is gelijk aan:

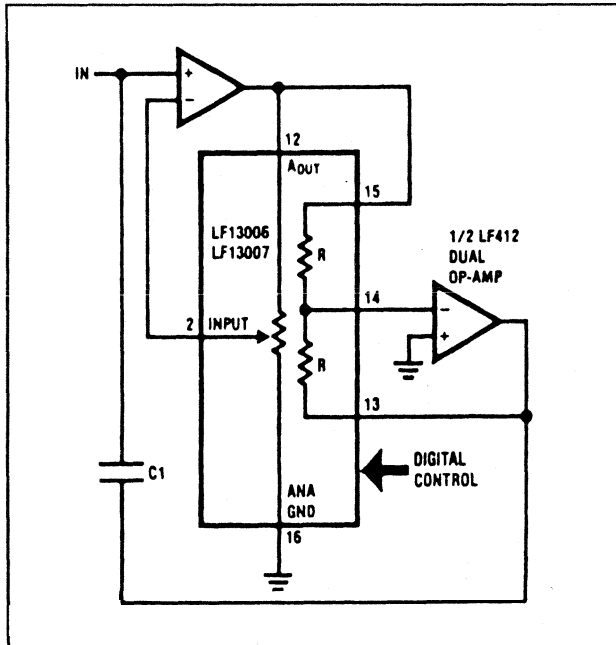
$$\tau = (R \cdot C_1) / N$$

waarin N de versterking van de 13006;
R de serie-weerstand van de RC-kring.



Figuur 1418.1-23: Digitaal programmeerbare RC-tijdconstante.

8.1 Typebeschrijving



Figuur 14/8.1-24: Digitaal programmeerbare capaciteit.

- figuur 14/8.1-24:
 Digitaal instelbare condensator, waarbij de effectieve capaciteits-waarde wordt gegeven door:
 $C_{\text{effectief}} = C_1 \cdot N$

LF 13007
digitaal programmeerbare versterker
 Volledig identiek aan de LF 13006, met dit verschil dat het intern weerstands-netwerk is berekend voor een versterkingsinstelling volgens de algemeen gebruikelijke verzwakingsfactoren 1/2/5.

- Technische gegevens**
- fabrikant: National Semiconductor
 - behuizing: DIL-16
 - aansluitgegevens: figuur 14/8.1-17
 - versterking op uitgangen A en B:
- | | | | |
|-----|---|------|-----|
| 000 | — | 1 | 1 |
| 001 | — | 1,25 | 1 |
| 010 | — | 2 | 1,6 |
| 011 | — | 5 | 4 |
| 100 | — | 10 | 8 |
| 101 | → | 20 | 16 |
| 110 | → | 50 | 40 |

111 → 100 80

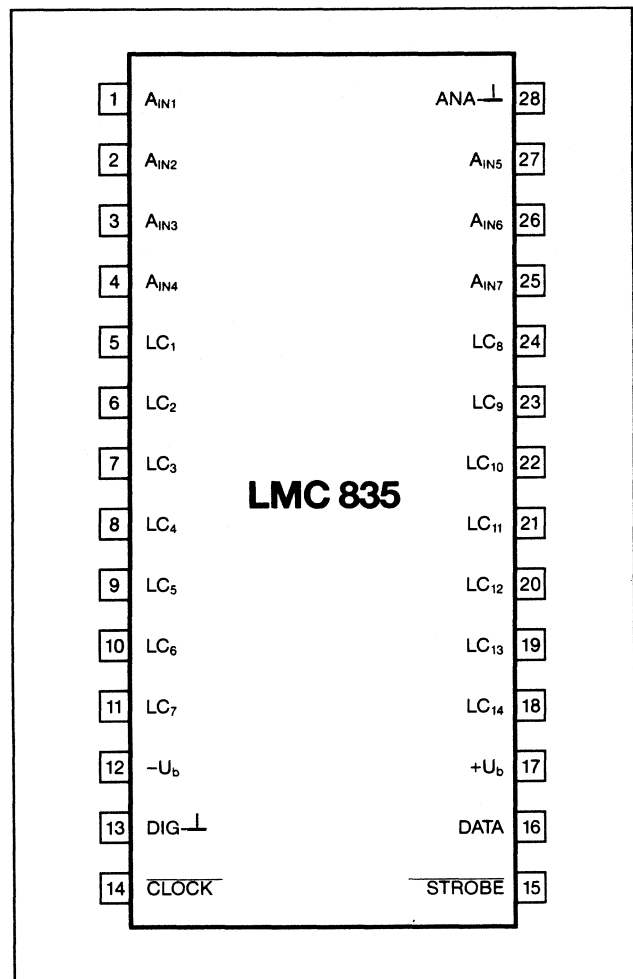
Voor de overige gegevens en toepassings-voorbeelden wordt verwezen naar de LF 13006.

LMC 835
digitaal programmeerbare equaliser
 Het IC wordt bestuurd door middel van twee 8 bit lange binaire woorden, waarvan het eerste de frequentie-band selecteert en het tweede de versterking/verzwakking van deze band instelt. De binaire woorden worden in het IC gedecodeerd en opgeslagen in 14 tussen-geheugens. Deze geheugens besturen ieder 12 elektronische schakelaars, die dunne film weerstanden in de terugkoppeling van de externe banddoorlaat-filters schakelen en de versterking of verzwakking van de afzonderlijke kanalen van de equaliser instellen.

Het IC beschikt over 2 x 7 kanalen met een regelbereik van 25 stappen per kanaal die een digitaal instelbaar bereik van +/-12 of +/-6 dB overlappen.

- Technische gegevens**
- fabrikant: National Semiconductor
 - behuizing: DIL-28
 - aansluitgegevens: figuur 14/8.1-25
 - intern blokschema: figuur 14/8.1-26
 - voedingsspanning: +/-7,5 Vmax.
 - analoge gegevens
 - analoge ingangsspanning: +/-U_b max.
 - afwijking van de digitaal gecodeerde versterking:
 - +/-12 dB bereik, lineaire code: 0,5 dB
 - +/-12 dB bereik, +/-9 dB code: 1,3 dB max.
 - +/-6 dB bereik, lineaire code: 1 dB max
 - harmonische vervorming:
 - lineaire code, 4V_{eff} in: 0,0015%
 - +/-12 dB code, 4V_{eff} in: 0,5%
 - uitgangsspanning: 5V_{eff} max.
 - signaallruis verhouding: 116 dB
 - digitale gegevens
 - 'H'-niveau: 2,5 V min.
 - 'L'-niveau: 0,4 V max.

8.1 Typebeschrijving



Figuur 1418.1-25: Aansluitgegevens LMC 835.

- max. spanning: $+U_b$
- klok-frequentie: 500 kHz max.
- pulsbreedte: 1 μ s min.
- ingangsstroom: 1 μ A max.
- instel-tijd: 1 μ s max.

Nadere gegevens

- digitale programmering:
Het IC heeft slechts drie digitale ingangen: een klok, een data en een strobe. De kanaal- en versterking-data worden op het ritme van de klok ingelezen als twee acht bit lange seriële woorden. Een strobe-puls sluit ieder woord af. De tijd-relatie tussen deze pulsen volgt uit figuur 14/8.1-27. Het eerste woord selecteert de band en stelt de band-karakteristieken in. Figuur

1418.1-28 geeft een overzicht van de samenstelling van het eerste woord. Het tweede woord stelt de versterking of verzwakking in van de band die met het eerste woord werd geprogrammeerd. Figuur 1418.1-29 geeft een overzicht van de samenstelling van het tweede woord. De dB-waarden gelden als het bereik met het eerste woord op ± 12 dB werd ingesteld. Voor ± 6 dB moeten de waarden door 2 gedeeld worden.

- woord-generator:
De seriële data kunnen door een μ P geleverd worden. Het is echter ook mogelijk de data parallel in te lezen door de drie binaire ingangen te sturen uit de woord-generator van figuur 1418.1-30. Een positieve puls op de START zet de parallel op D0 tot en met D7 ingestelde data om in een serieel woord en levert de klok-, data- en strobe-pulsen voor het IC.

Voorbeeld-schakelingen

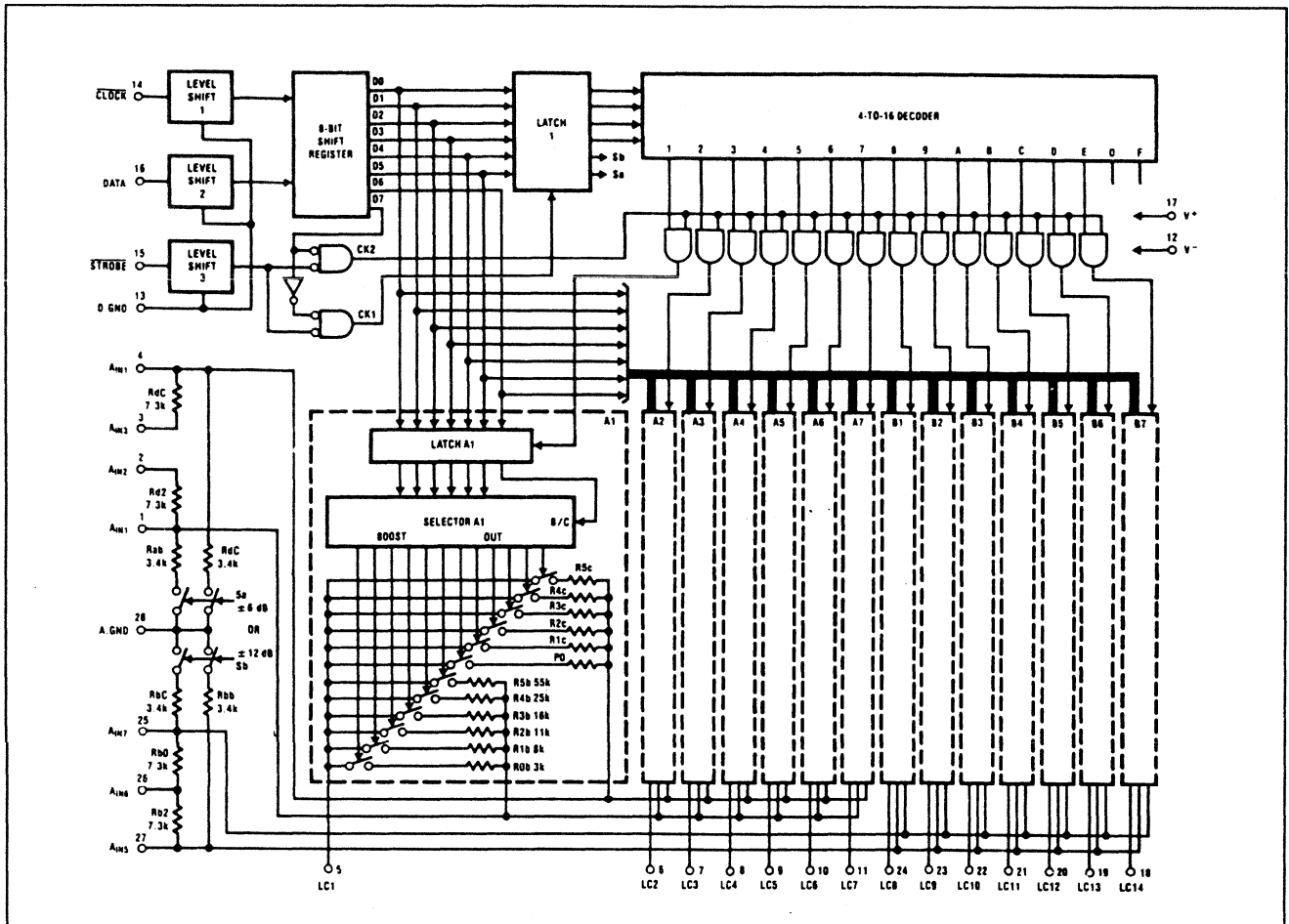
- figuur 1418.1-31:

Standaard-schema van een stereo-equaliser met 2 x 7 banden. De in het IC aanwezige elektronische schakelaars zijn van het CMOS-type en hebben een kleine lekstroom van ongeveer 50 nA. Deze stromen kunnen condensatoren in de filter-schakelingen opladen, waardoor bij het instellen van een nieuwe code spikes kunnen ontstaan, die hoorbaar zijn. Vandaar dat het wordt aanbevolen lekweerstand van 100 k Ω te schakelen tussen de pennen 5 - 11 en pen 3 en tussen de pennen 18 - 24 en pen 26. Deze zijn echter alleen noodzakelijk als de toegepaste resonantie-kring een capacatieve ingang hebben. De inhoud van de met Z_1 benoemde blokjes is afhankelijk van de eigenschappen die men aan de equaliser wil geven. Figuur 1418.1-32 geeft de invulling voor de voorbeeld-schakeling van figuur 1418.1-31 en de componenten-waarden voor de frequentie-banden 63 Hz, 160 Hz, 400 Hz, 1 kHz, 2,5 kHz, 6,3 kHz en 16 kHz.

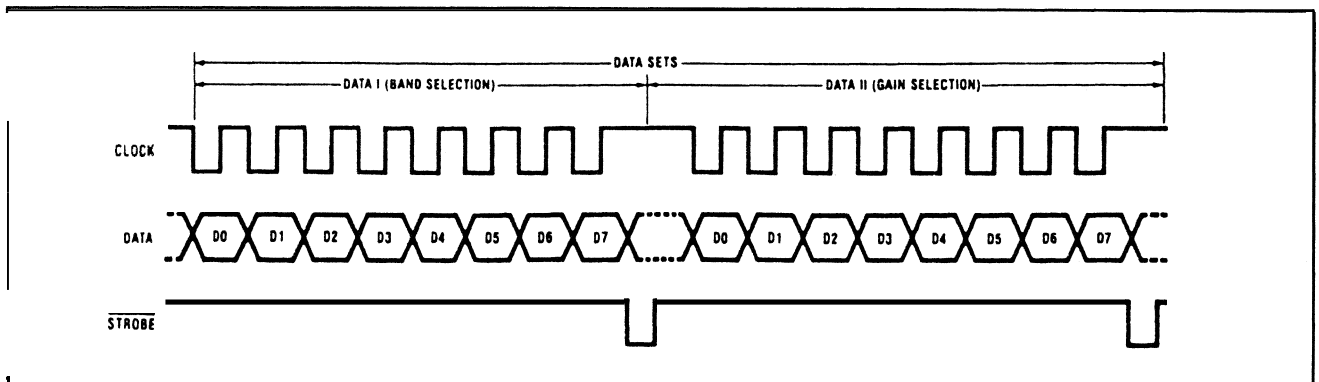
- figuur 1418.1-33:

Monofone 12 band equaliser, waarbij ge-

8.1 Typebeschrijving



Figuur 14/8.1-26: Intern blokschema van de LMC 835.



Figuur 14/8.1-27: Tijd-relatie tussen de klok, de seriële data-bits en de strobe.

8.1 Typebeschrijving

D7	D6	D5	D4	D3	D2	D1	D0	
H	X	L	L	L	L	L	L	(Ch A: Band 1 - 7, Ch B: Band 8 - 14)
H	X	L	L	L	L	L	H	Ch A ± 12 dB Range, Ch B ■ 12 dB Range, No Band Selection
H	X	L	L	L	L	H	L	Ch A ± 12 dB Range, Ch B ± 12 dB Range, Band 1
H	X	L	L	L	L	H	H	Ch A ± 12 dB Range, Ch B ■ 12 dB Range, Band 2
H	X	L	L	L	H	L	L	Ch A ± 12 dB Range, Ch B ± 12 dB Range, Band 3
H	X	L	L	L	H	L	H	Ch A ± 12 dB Range, Ch B ± 12 dB Range, Band 4
H	X	L	L	L	H	H	L	Ch A ± 12 dB Range, Ch B ± 12 dB Range, Band 5
H	X	L	L	L	H	H	H	Ch A ± 12 dB Range, Ch B ± 12 dB Range, Band 6
H	X	L	L	H	L	L	L	Ch A ± 12 dB Range, Ch B ± 12 dB Range, Band 7
H	X	L	L	H	L	L	H	Ch A ± 12 dB Range, Ch B ± 12 dB Range, Band 8
H	X	L	L	H	L	H	L	Ch A ± 12 dB Range, Ch B ■ 12 dB Range, Band 9
H	X	L	L	H	L	H	H	Ch A ± 12 dB Range, Ch B ± 12 dB Range, Band 10
H	X	L	L	H	H	L	L	Ch A ± 12 dB Range, Ch B ± 12 dB Range, Band 11
H	X	L	L	H	H	L	H	Ch A ± 12 dB Range, Ch B ± 12 dB Range, Band 12
H	X	L	L	H	H	H	L	Ch A ± 12 dB Range, Ch B ■ 12 dB Range, Band 13
H	X	L	L	H	H	H	H	Ch A ± 12 dB Range, Ch B ■ 12 dB Range, Band 14
H	X	L	H	Valid Binary Input				Ch A ± 12 dB Range, Ch B ■ 12 dB Range, No Band Selection
H	X	H	L	Valid Binary Input				Ch A ■ 12 dB Range, Ch B ± 6 dB Range, Band 1 - 14
H	X	H	H	Valid Binary Input				Ch A ± 6 dB Range, Ch B ± 12 dB Range, Band 1 - 14
↑	↑	↑	↑	← Band Code →				Ch A ± 6 dB Range, Ch B ± 6 dB Range, Band 1 - 14
⊙	⊙	⊙	⊙					

⊙ DATA 1
 ⊙ Don't Care
 ⊙ Ch A ± 6 dB / ± 12 dB Range
 ⊙ Ch B ± 6 dB / ± 12 dB Range

Figuur 14/8.1-28: De samenstelling van het eerste datawoord bepaalt welk kanaal zal worden geprogrammeerd door het tweede woord en welke eigenschappen dit kanaal zal hebben.

	DATA II (Gain Selection)								
	D7	D6	D5	D4	D3	D2	D1	D0	
Flat	L	X	L	L	L	L	L	L	
1 dB Boost	L	H	H	L	L	L	L	L	
2 dB Boost	L	H	L	H	L	L	L	L	
3 dB Boost	L	H	L	L	H	L	L	L	
4 dB Boost	L	H	L	L	L	H	L	L	
5 dB Boost	L	H	L	L	L	L	H	L	
6 dB Boost	L	H	L	H	L	L	H	L	
7 dB Boost	L	H	H	L	H	L	H	L	
8 dB Boost	L	H	L	H	L	H	H	L	
9 dB Boost	L	H	L	L	L	L	L	H	
10 dB Boost	L	H	H	L	L	L	L	H	
11 dB Boost	L	H	H	L	H	H	L	H	
12 dB Boost	L	H	H	L	H	H	H	H	
1 dB ~ 12 dB Cut	L	L	Valid Above Input						
	f	f	← Gain Code →						
	⊙	⊙							

Q DATA II
 ⊙ Boost/Cut

Figuur 14/8.1-29: Samenstelling van het tweede woord, dat de verzwakking of versterking van het kanaal bepaalt.

bruik wordt gemaakt van de resonatoren van figuur 1418.1-32. De waarde van de componenten volgt uit figuur 1418.1-34.

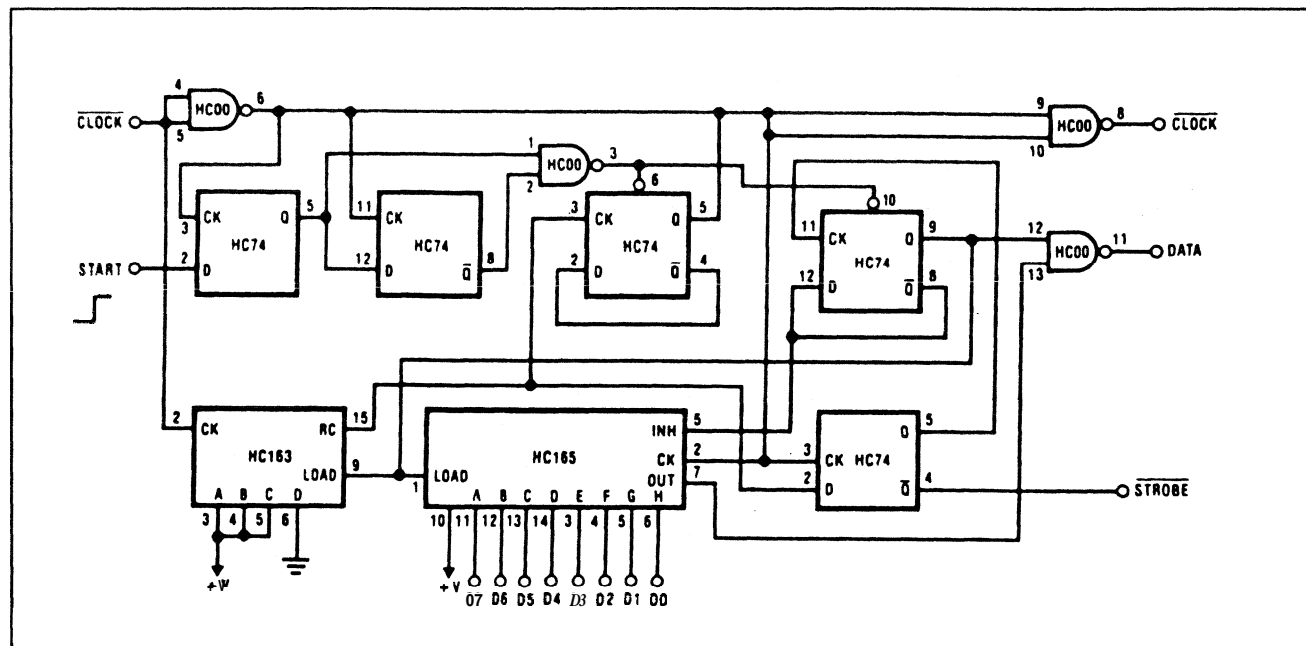
- figuur 1418.1-35:

Basis-schema van een digitaal programmeerbare stereo voorversterker met een bereik van -30 tot +30 dB.

- figuur 1418.1-36:

Stereo bron-selector met 2 x 7 ingangen en 2 x 1 uitgangen. Vanwege de genoemde spikes die ontstaan door de lekstromen van de elektronische schakelaars moet men de ingangsniveaus eerst tot een waarde van ongeveer 1 V_{eff} opvoeren alvorens deze aan de LMC 835 aan te bieden. De versterking van iedere ingang is digitaal programmeerbaar tussen -17 en +14 dB.

8.1 Typebeschrijving



Figuur 1418.1-30: Schakeling van een woord-generator, die parallele informatie omzet in klok-, data- en strobe-signalen.

TDA 1001

ruis- en spike-onderdrukker

Met dit IC kan men ruis-, interferentie- en spike-signalen in mono of stereo FM-ontvangers onderdrukken. Het IC bevat actieve laag- en hoogdoorlaatfilters, een interferentie-detector met instelbare drempel, een ruis-detector aangepast aan FM-demodulatoren van het ratio- of quadrature-type, een puls-generator die de onderdrukker-puls genereert, een 19 kHz filter en spannings-stabilisator.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-16
- aansluitgegevens: figuur 14/8.1-37
- intern blokschema: figuur 14/8.1-38
- voedingsspanning: +18 V max.
- ingangs-trap
 - ingangs-impedantie: 45 k Ω
 - ingangsstroom: 15 μ A
 - instel-spanning: 4,5 V_{DC}
 - uitgangs-impedantie: 5,6 k Ω
- laagdoorlaatfilter
 - ingangs-impedantie: 10 M Ω
 - spannings-versterking: 1,1
 - -3 dB punt: 70 kHz

- uitgangs-impedantie: 5 Ω
- hoogdoorfilter
 - ingangs-impedantie: 10 Ω
 - spannings-versterking: 1,4
 - uitgangs-impedantie: 5 Ω
- interferentie-detectors
 - ingangs-impedantie: 2,5 k Ω
 - drempel-spanning: 40 mV
- uitgangs-trap
 - uitgangs-impedantie: 6 k Ω
 - interferentie-onderdrukking: 30 dB
- grafische voorstelling werking
 Figuur 14/8.1-39 geeft de tijd-relatie tussen een stoor-puls op de ingang, de onderdrukkings-puls en de spanning op de uitgang van het IC.

Voorbeeld-schakeling

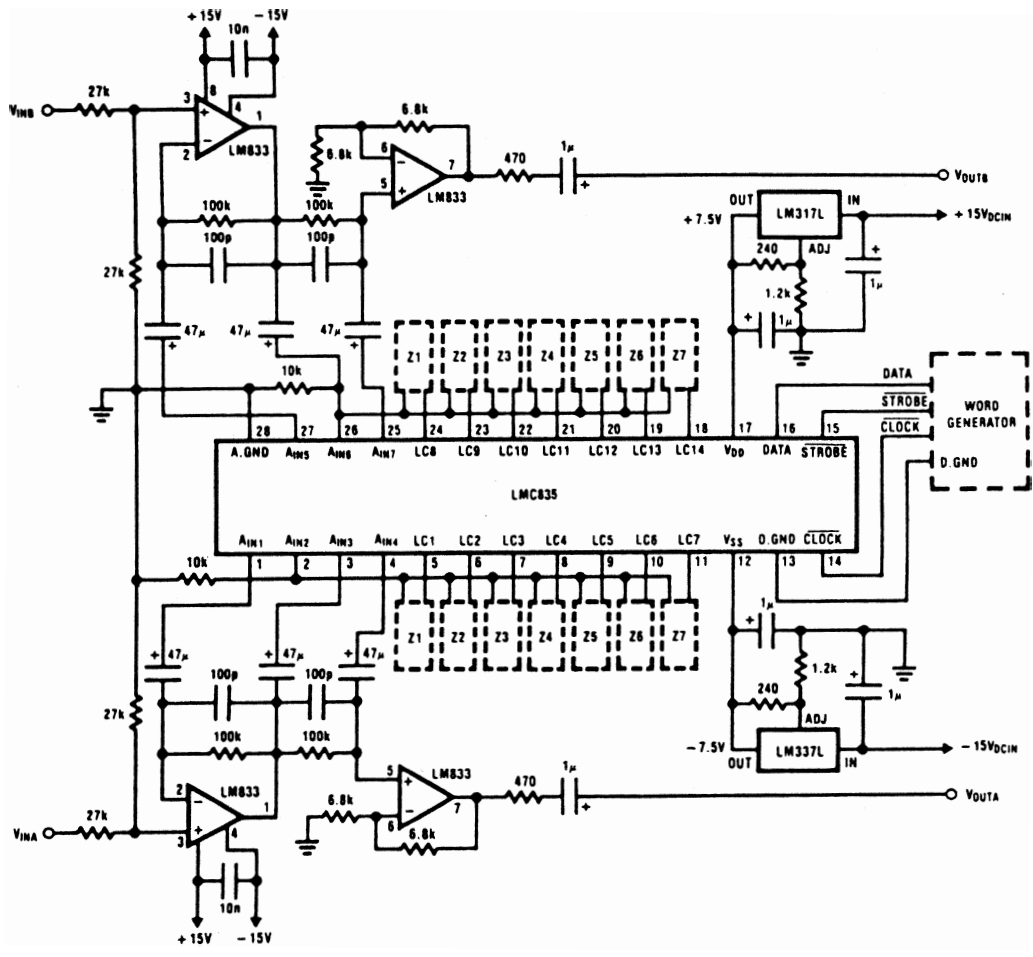
Figuur 14/8.1-40 geeft het standaard-schema van de TDA 1001. De drempels van de onderdrukking kunnen worden ingesteld door de waarde van de weerstand R₁₃:

$$V_{1(tr)} = (1 + R_{13}/R_s) \cdot V_{1(tr0)}$$

met R_s = 2 k Ω

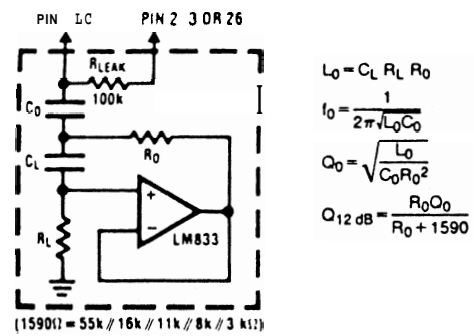
De lengte van de onderdrukkings-puls is afhankelijk van de waarde van R₁₁ en C₁₁.

8.1 Typebeschrijving



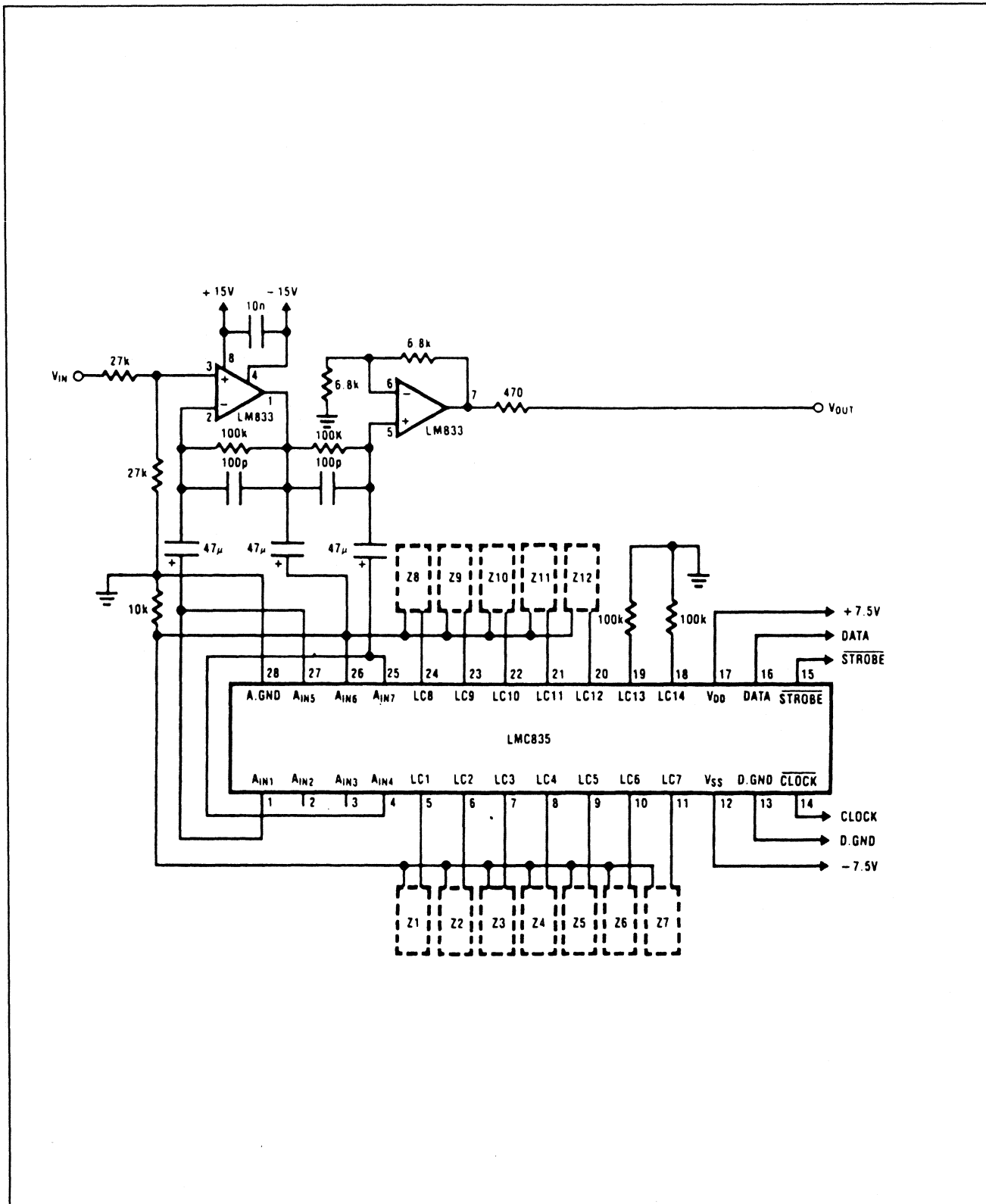
Figuur 14/8.1-31: Schema van een stereo equaliser met 2 x 7 frequentie-banden.

$Q_0 = 3.5, Q_{12dB} = 1.05$					
Z1	f_0 (Hz)	C_0 (F)	C_L (F)	R_L (Ω)	R_0 (Ω)
Z1	63	1μ	0.1μ	100k	680
Z2	160	0.47μ	0.033μ	100k	680
Z3	400	0.15μ	0.015μ	100k	680
Z4	1k	0.068μ	0.0068μ	82k	680
Z5	2.5k	0.022μ	0.0033μ	82k	680
Z6	6.3k	0.01μ	0.0015μ	62k	680
Z7	16k	0.0047μ	680p	47k	680



Figuur 1418.1-32: Schema en onderdelen-waarden van de resonatoren die de band-frequenties definiëren.

8.1 Typebeschrijving

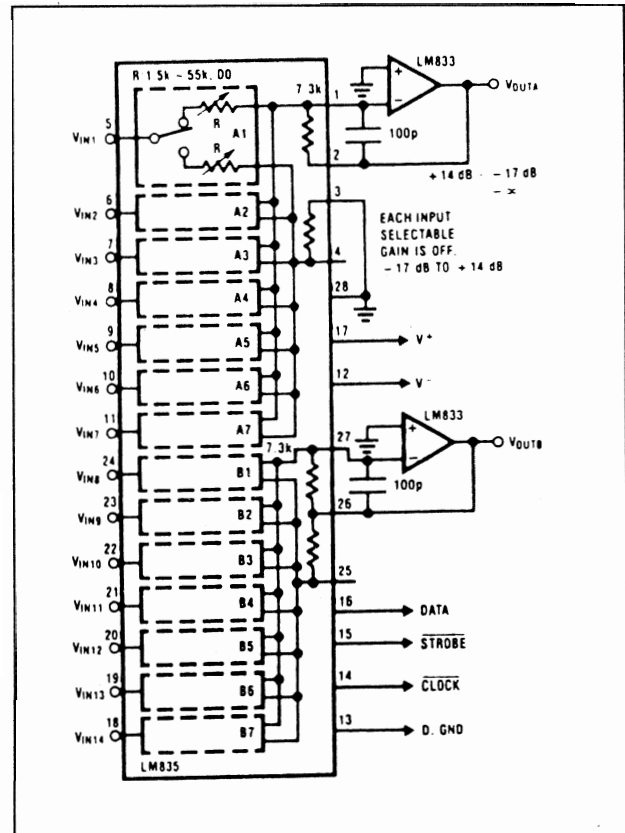


Figuur 14/8.1-33: Schema van een mono-equaliser met 12 banden.

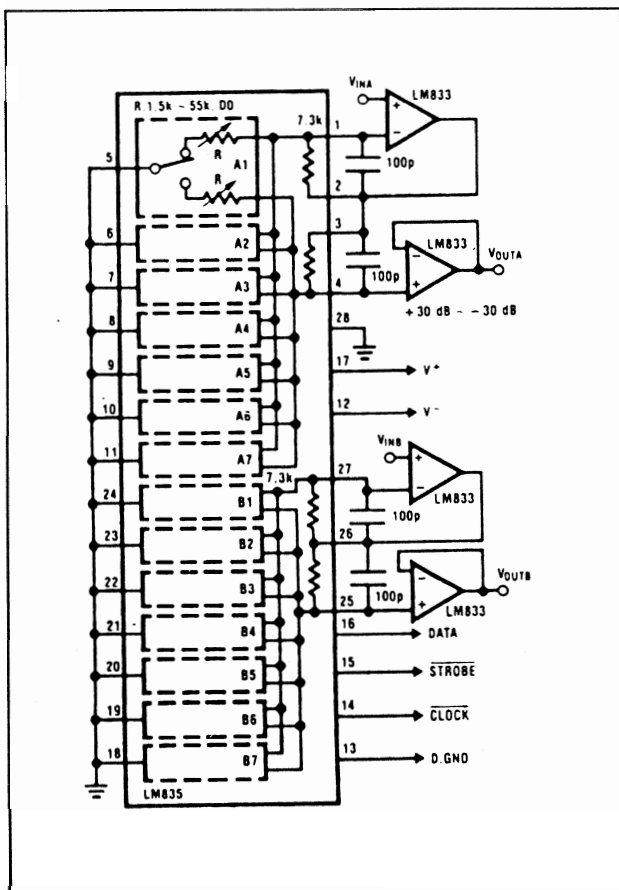
8.1 Typebeschrijving

$Q_0 = 4.7, Q_{12} \text{ dB} = 1.4$					
	f_o (Hz)	C_o (F)	C_L (F)	R_L (Ω)	R_o (Ω)
Z1	16	3.3μ	0.47μ	100k	680
Z2	31.5	15μ	0.22μ	110k	680
Z3	63	1μ	0.1μ	100k	680
Z4	125	0.39μ	0.068μ	91k	680
Z5	250	0.22μ	0.033μ	82k	680
Z6	500	0.1μ	0.015μ	100k	680
Z7	1k	0.047μ	0.01μ	82k	680
Z8	2k	0.022μ	0.0047μ	91k	680
Z9	4k	0.01μ	0.0022μ	110k	680
Z10	8k	0.0068μ	0.001μ	82k	680
Z11	16k	0.0033μ	680p	62k	680
Z12	32k	0.0015μ	470p	68k	510

Figuur 1418.1-34: Waarde van de onderdelen voor de resonator van figuur 14/8.1-32 bij samenstelling van een 1 x 12 kanaals equaliser.

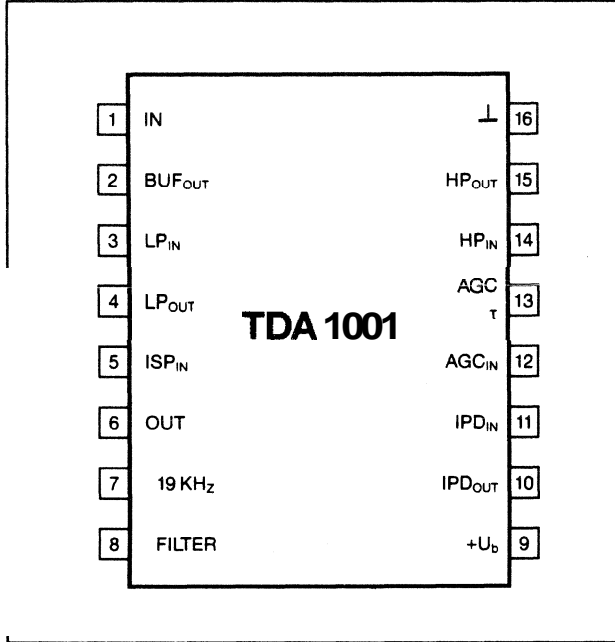


Figuur 1418.1-36: Stereo ingangs-selector met zeven in versterking programmeerbare ingangen.

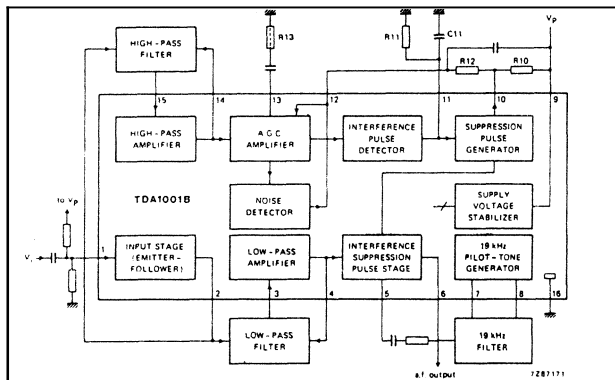


Figuur 1418.1-35: LMC 835 als digitaal programmeerbare stereo voorversterker.

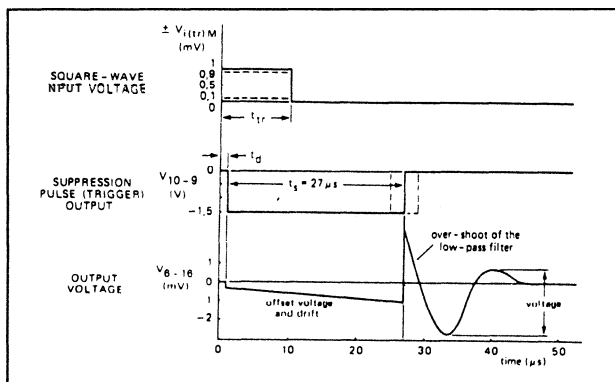
8.1 Typebeschrijving



Figuur 14/8.1-37: Aansluitgegevens TDA 1001.

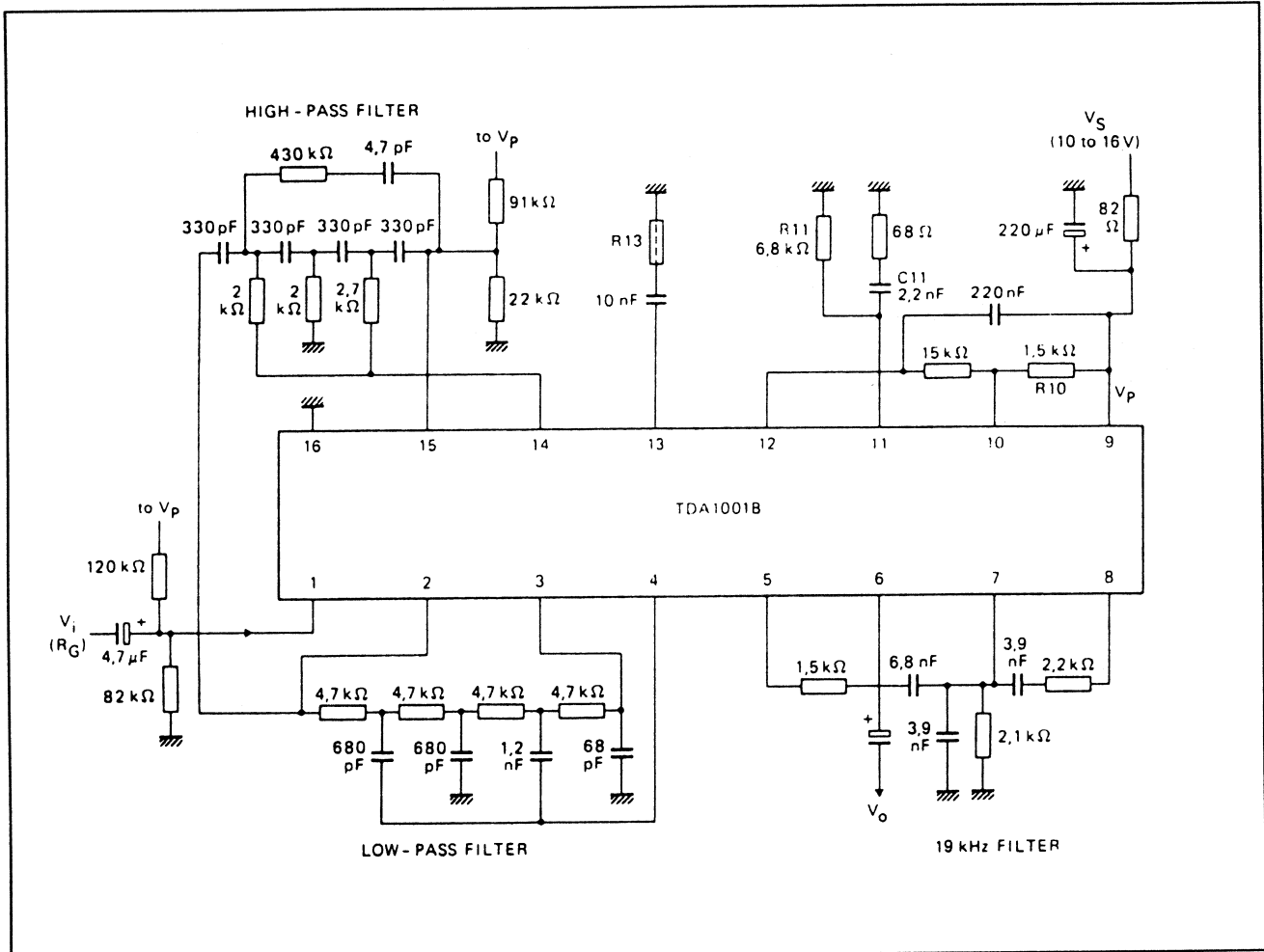


Figuur 14/8.1-38: Intern blokschema TDA 1001.



Figuur 14/8.1-39: Timing-diagram van de schakeling bij onderdrukking van een stoors puls.

8.1 Typebeschrijving



Figuur 14/8.1-40: Standaard-schema van de TDA 1001.

15

Schakelingen voor radio- en TV-toepassingen

Inhoud

- 15/1 HF-versterkers
- 15/2 Mixers
- 15/3 AM/FM middenfrequent versterkers en demodulatoren
- 15/4 Stereo-decoders
- 15/5 Complete AM/FM-ontvangers en sub-systemen
(aanvulling 3+ 4)
- 15/6 Video-versterkers en -demodulatoren
- 15/7 TV-geluid schakelingen
- 15/8 Afbuig-schakelingen
- 15/9 Kleur-schakelingen
- 15/10 Teletekst IC's
- 15/11 Patroon-generatoren
- 15/12 IC's voor digitale beeldverwerking
- 15/13 IC's voor video-recording
- 15/14 Diversen

15/5

Complete AM/FM-ontvangers en sub-systemen

Inhoud

1515.1 Type-beschrijving AM-ontvangers

CA3123	AM-compleet, LC-afstemming
LM 1820	verouderde uitvoering LM 3820
LM 1863	AM-compleet, DC-afstemming
LM 3820	AM-compleet, LC-afstemming
TDA 1072	AM-compleet, LC-afstemming
TEA 5550	AM-compleet, LC-afstemming
TCA 440	AM-compleet, LC-afstemming
ZN 414	AM rechtuit ontvanger

1515.2 Type-beschrijving FM-ontvangers en sub-systemen

U 4062 B	HF + OSC + MIX, MF-uitgang
TDA 1062/1093	HF + OSC + MIX, MF-uitgang
TDA 1574	MIX + MF, MF-uitgang
TBB 469	smalle band FM-ontvanger
TBB 1469	smalle band FM-ontvanger
TBB 2469	smalle band FM-ontvanger
TDA 7000	FM-compleet, mono LF-uitgang
TDA 7010	FM-compleet, mono LF-uitgang
TDA 7020	FM-compleet, mux. LF-uitgang
TDA 7021	FM-compleet, mux. LF-uitgang

1515.3 Type-beschrijving AM/FM-combinaties

U 416 B	AM: compleet, FM: MF + DEM
U 417 B	AM: compleet, FM: MF + DEM, AUDIO
U 418 B	AM: compleet, FM: MF + DEM, AUDIO
LM 1866	AM: compleet, FM: MF + DEM
LM 1868	AM: compleet, FM: MF + DEM, AUDIO
TDA 1083	AM: compleet, FM: MF + DEM, AUDIO
TEA 5570	AM: compleet, FM: MF, MF-uitgang

5.1 Type-beschrijving AM-ontvangers

15/5.1

Type-beschrijving AM-ontvangers

Opmerking

In verband met de complexiteit van deze IC's en de vele speciale in- en uitgangen wordt afgezien van het geven van een pen-identificatie tekening. De benamingen van deze pennen zijn toch volledig inhoudsloos zonder dat een blokschema ter beschikking staat. De pen-identificatie kan worden afgeleid van de interne blokschema's en voorbeeld-schakelingen.

CA 3123**AM-compleet, LC-afstemming**

AM-ontvanger volgens het super-heterodyne principe, met HF-voorversterker, oscillator, mengers, middenfrequent versterker en AGC-schakeling. Het IC is speciaal ontwikkeld voor het samenstellen van batterijgevoede ontvangers.

Technische gegevens

- fabrikant: RCA
- behuizing: DIL-14
- intern blokschema: figuur 15/5.1-1
- intern schema: figuur 15/5.1-2
- voedingsspanning: +9 V max.
- voedingsstroom: 35 mA
- gevoeligheid: 5 μ V max.
2,5 μ V typisch
(30% modulatie, 11 mV uit aan pen 6, 1 MHz signaal)
- signaal-ruis verhouding: 43 dB
- vervorming bij oversturing: < 10%
(1 MHz signaal, 90% modulatie, ingang 400 mV)
- ingangs-impedantie
pen 12: 750 Ω // 80 pF

pen 7: 950 Ω // 35 pF

pen 1: 2 k Ω // 6 pF

- uitgangs-impedantie

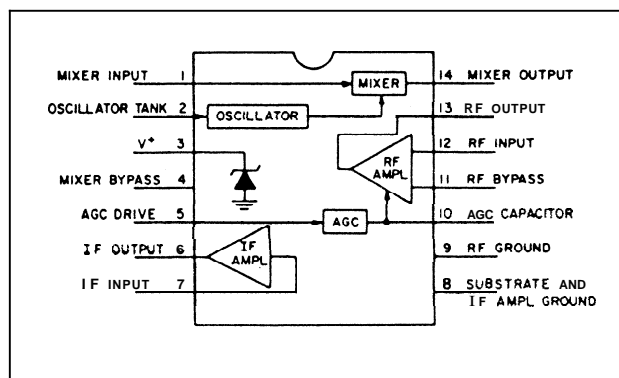
pen 13: 2 M Ω // 6 pF

pen 6: 10 k Ω // 3 pF

pen 14: 2 M Ω // 2 pF

Voorbeeld-schakeling

Figuur 15/5.1-3 geeft de CA 3123 in een AM-ontvanger met inductieve afstemming door middel van verplaatsbare ferriet-kernen in de spoelen van de antenne-kring, de oscillator en de HF-versterker.



Figuur 15/5.1-1: Intern blokschema CA 3123.

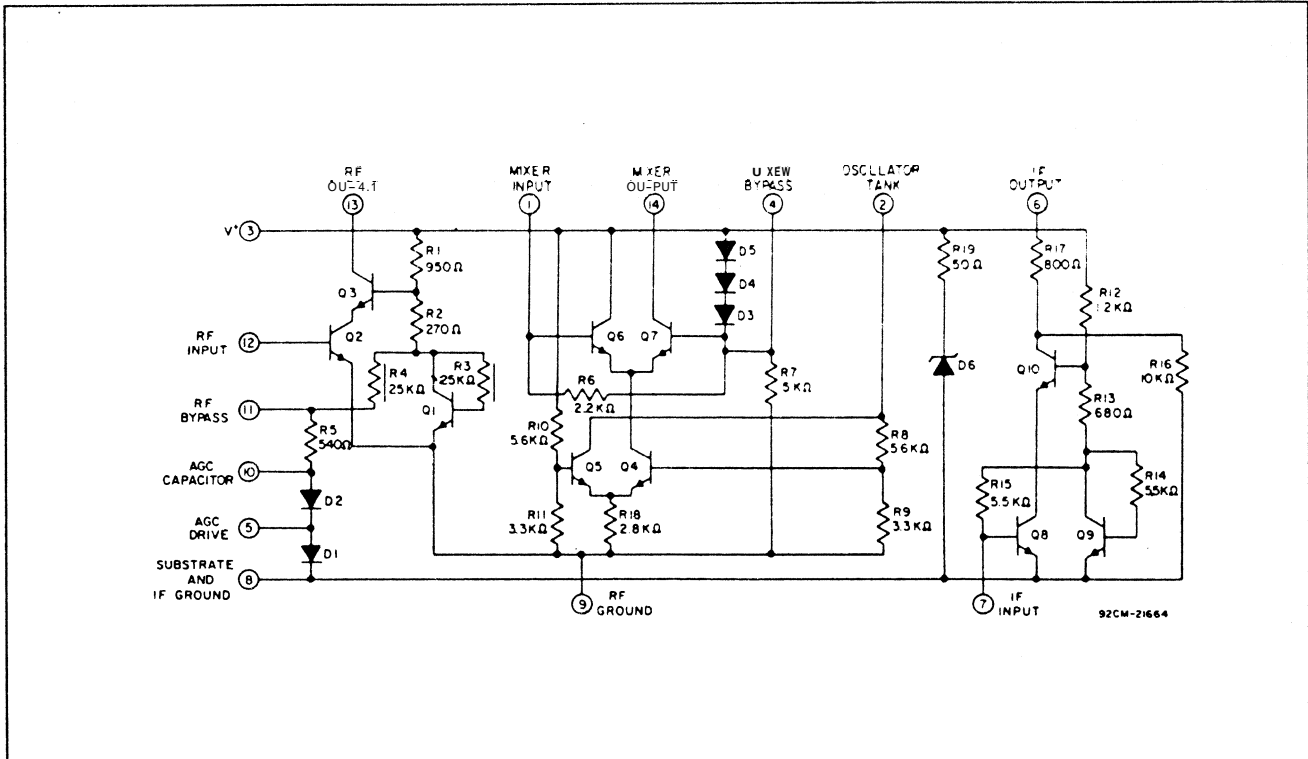
LM 1820**verouderde uitvoering van LM 3820**

Dit IC is ondertussen vervangen door de functie- en pen-compatibele LM 3820, zie aldaar.

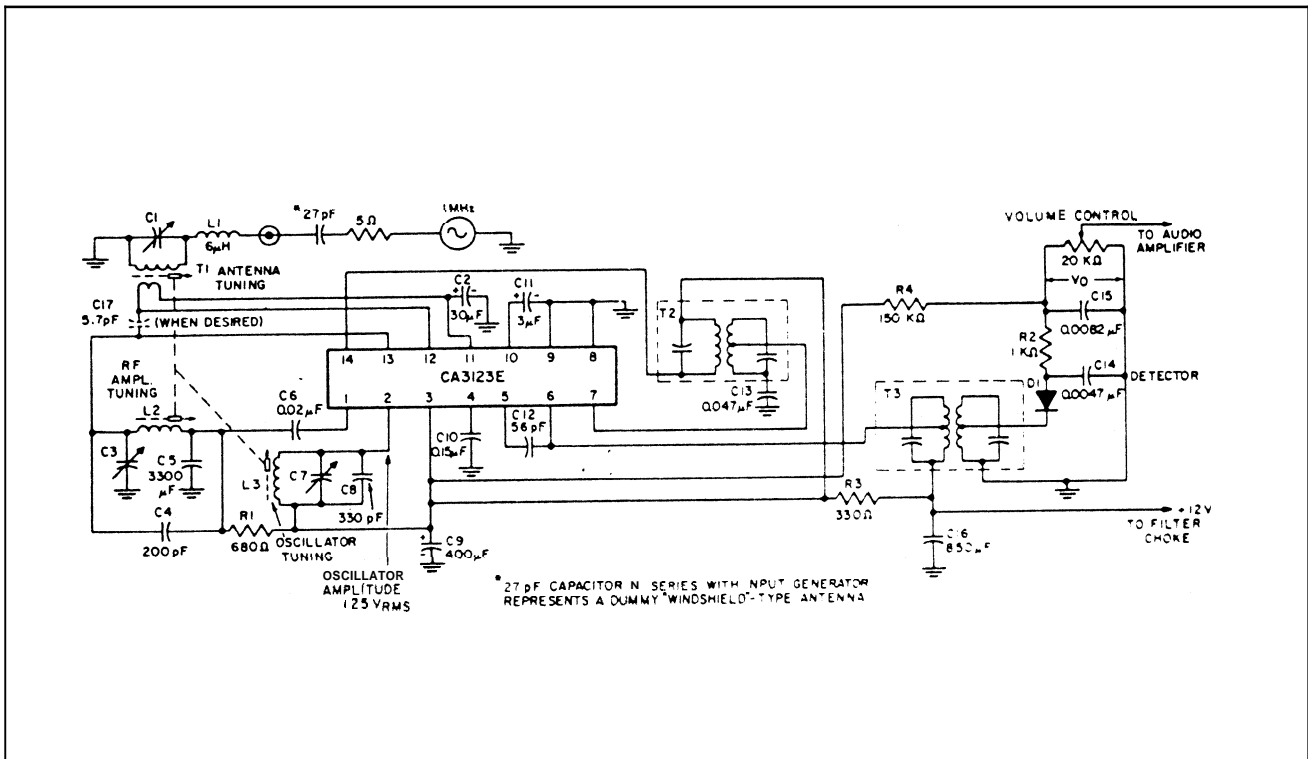
LM 1863**AM-compleet, DC-afstemming**

Kwalitatief hoogwaardige AM-ontvanger met afstemming door middel van gelijkspan-

5.1 Type-beschrijving AM-ontvangers

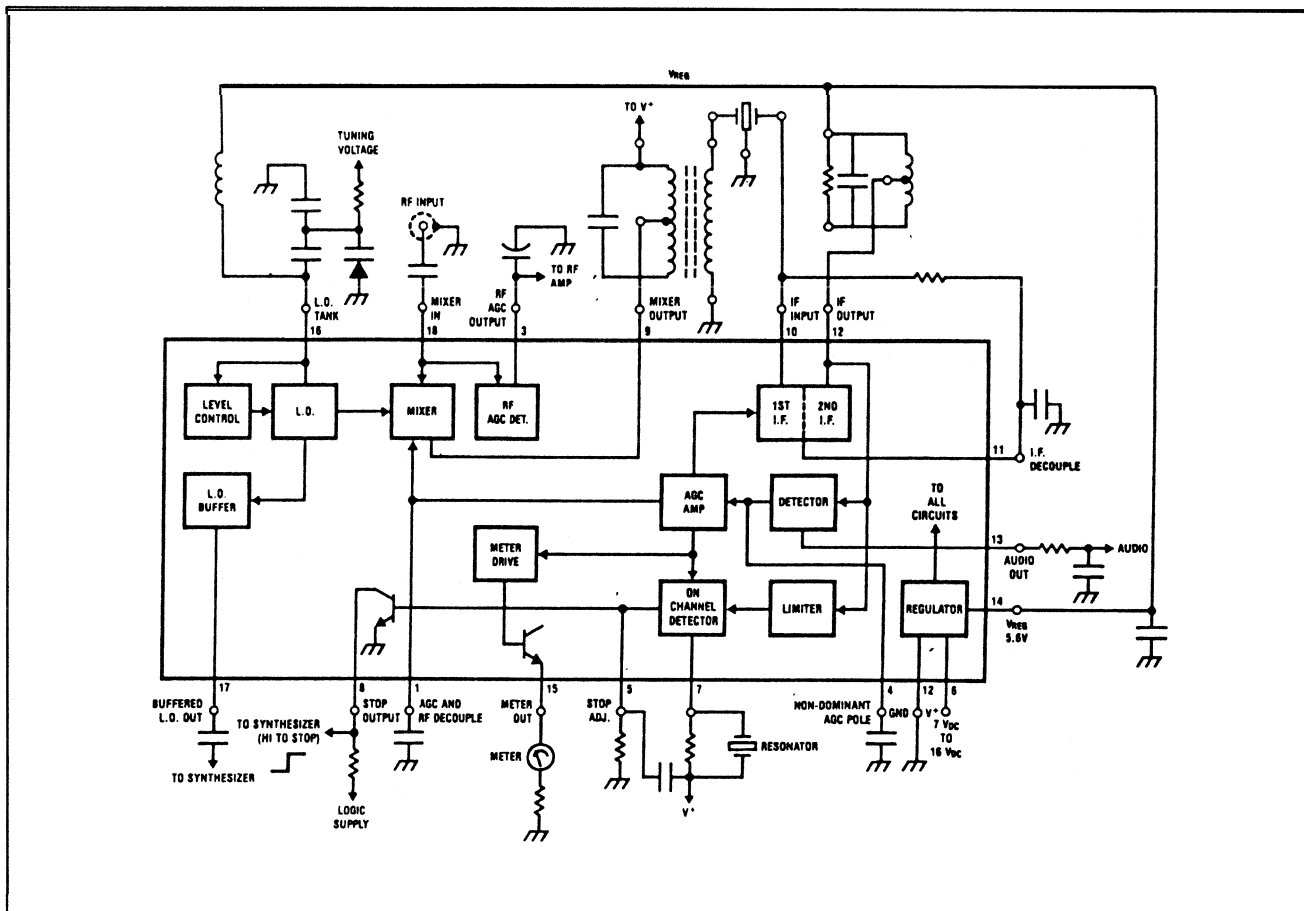


Figuur 1515.1-2: Intern schema van de CA 3123.



Figuur 1515.1-3: De CA3123 als hart van een AM-ontvanger met inductieve afstemming

5.1 Type-beschrijving AM-ontvangers



Figuur 1515.1-4: Intern blokschema van de LM 1863.

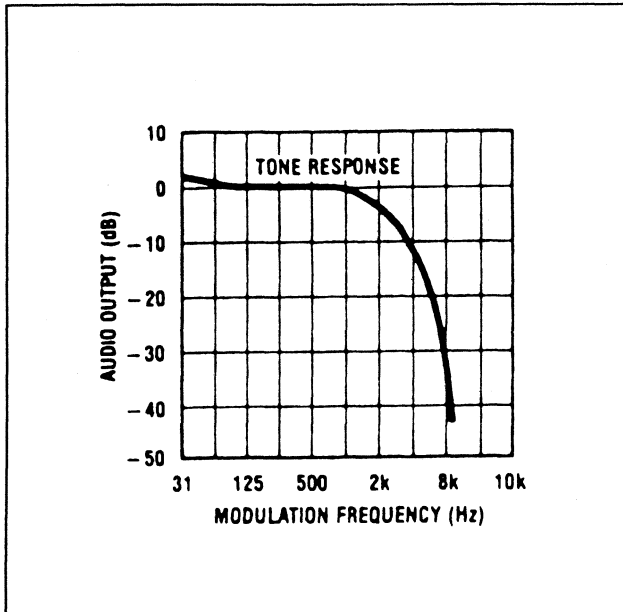
ning. Het IC heeft een ingebouwde schakeling (stop-detector) die een signaal aflevert als de ontvanger goed op een zender is afgestemd en waarmee men een automatische zender-selectie-schakeling kan besturen. Het IC levert een AGS-sig-naal voor het regelen van de versterking van de eventueel toegepaste HF-voorversterker en een uitgang voor een afstemmings-meter. Het IC heeft een interne spanningsstabilisator die een spanning van ongeveer 5,6 V opwekt.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-18
- intern blokschema: figuur 1515.1-4
- voedingsspanning: +16 V max.
+12 V aanbevolen
+7 V min.

- voedingsstroom: 10 mA max.
- stabilisatie-uitgang: 5,6 V
- gevoeligheid voor 6 mV_{eff} audio: 7,5 μV, voor 20 dB S/N-ratio: 30 μV max.
- signaal ruis verhouding: 54 dB max.
- totale harmonische vervorming: 2% max.
0,63% typisch
- audio-uitgang voor 10 mVin: 160 mV
- indicatie-spanning: 100 μVin → 0,5 V
10 mVin → 4,6 V
- impedantie ind.-uitgang: 825 Ω
- oversturings-vervorming: 7,5% bij 50 mVin
- uitgangsspanning oscillator: 125 mV_{eff}
- stop-detector drempel: 40 μV max.
- stop-detector frequentie-venster: 5,5 kHz
- audio doorlaatband: figuur 15/5.1-5

5.1 Type-beschrijving AM-ontvangers



Figuur 15/5.1-5: Laagfrequent doorlaatband van de LM 1863.

Nadere gegevens

– STOP-detector:

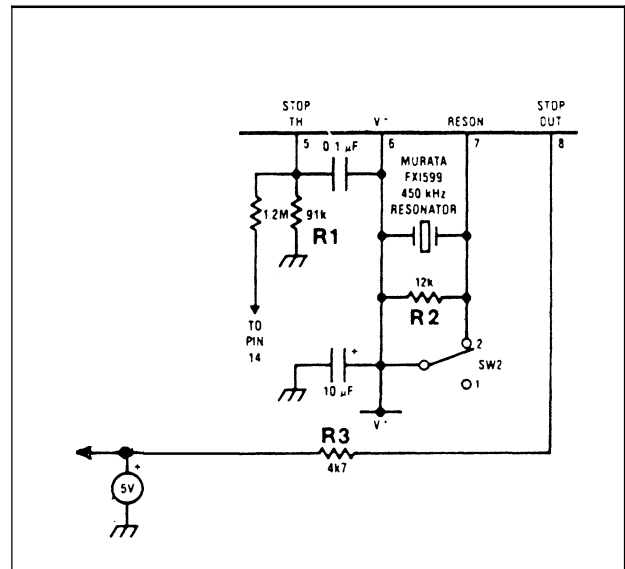
Deze schakeling heeft twee selectie-criteria:

– het RF-sigitaal moet voldoende sterk zijn om de zender met een redelijk verstaanbare kwaliteit te kunnen ontvangen. Deze drempel is afhankelijk van de waarde van weerstand R1 in het deelschema van figuur 15/5.1-6. Het vergroten van deze weerstand heeft een verlaging van de drempel tot gevolg.

– de lokale oscillator moet zo worden afgestemd, dat de zender precies op de draaggolf-frequentie wordt ontvangen. De breedte van het frequentie-venster waarbinnen aan deze voorwaarde is voldaan, is afhankelijk van de waarde van weerstand R2. Vergroten van deze weerstand heeft een kleiner venster tot gevolg.

Als aan beide voorwaarden voldaan is zal de STOP OUT op pin 8 hoog worden. Deze pin is intern van het open collector-type en moet via een weerstand R3 met een positieve spanning van maximaal 16 V verbonden worden. Deze positieve spanning kan worden gebruikt voor het bestu-

ren van een automatische zenderzoekschakeling.



Figuur 15/5.1-6: Instellen van de STOP-detector.

Voorbeeld-schakeling

Figuur 15/5.1-7 geeft het schema van een spanningsgestuurde AM-ontvanger met HF-voorversterker en afstem-indicator. De afstemspanning ligt tussen de 1 en 9,5 V voor een frequentie-band tussen 980 en 2060 kHz.

LM 3820

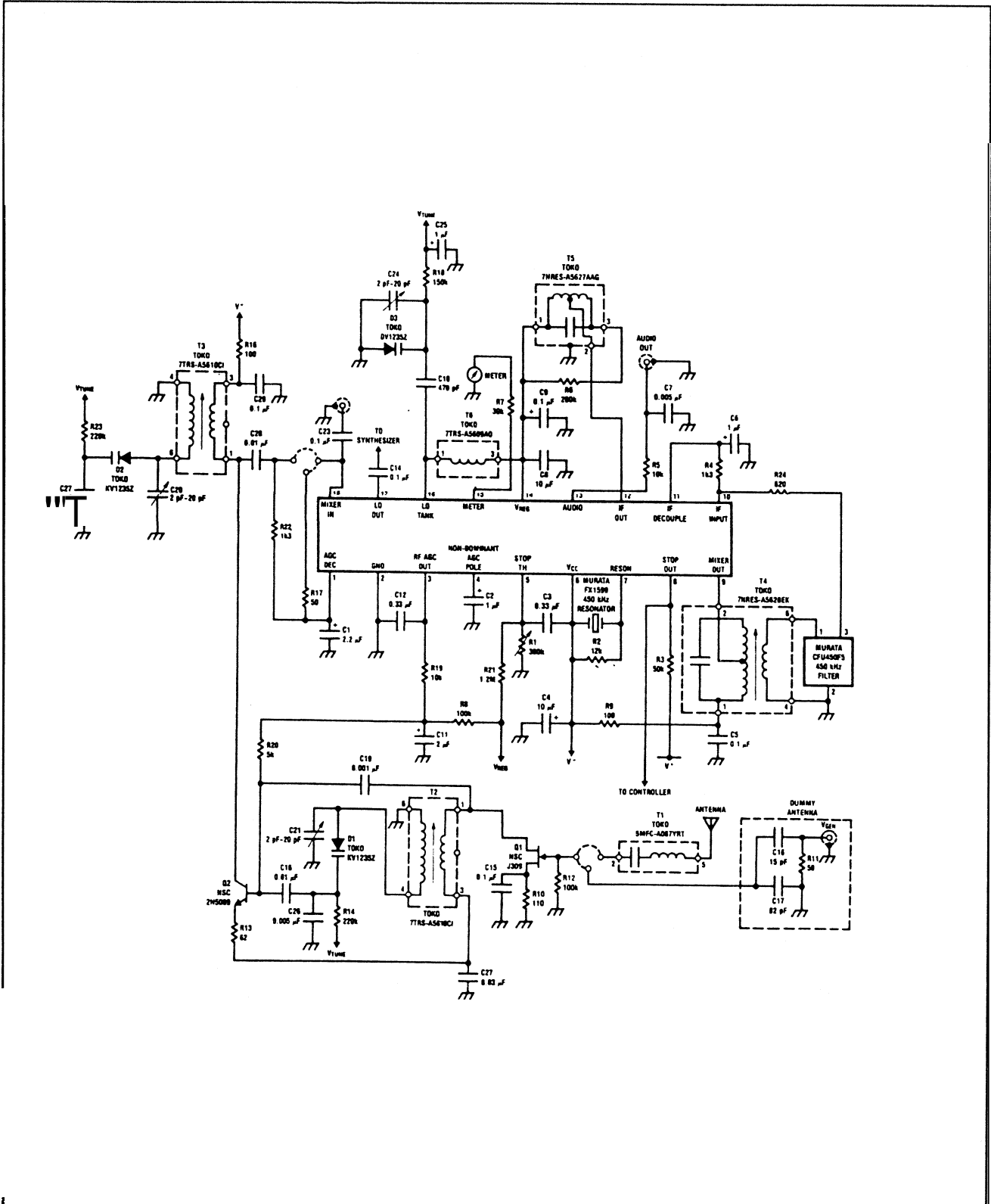
AM-compleet, LC-afstemming

Dit IC bevat een HF-versterker, een oscillator, een mengtrap, een MF-versterker, een AGC-schakeling en een interne referentie. De demodulator moet extern worden aangebracht. Dit IC is een vernieuwde en verbeterde versie van de LM 1820, maar is functioneel pen-compatible.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-14
- intern blokschema: figuur 15/5.1-8
- voedingsspanning: +16 V max.
+ 6 V aanbevolen
- voedingsstroom: 35 mA max.

5.1 Type-beschrijving AM-ontvangers



Figuur 15/5.1-7: Spanningsgestuurde AM-ontvanger met afgestemde HF-voorversterker.

5.1 Type-beschrijving AM-ontvangers

- interne zener-spanning: +7,5 V typisch
- gevoeligheid: 15 á 70 μV
(1 MHz signaal, 10 mV LF-uit, 30% modulatie)
- signaal-ruis verhouding: 28 dB
(1 MHz signaal, 30% modulatie, 100 μV ingang)
- oversturings-vertorming: 10% max.
(1 MHz signaal, 90% modulatie, 30 mV ingang)

Voorbeeld-schakelingen

- figuur 1515.1-9:

Basis-schema van een draagbare AM-ontvanger met capacitieve afstemming. De voedingsspanning moet kleiner zijn dan de doorslagspanning van de interne zener-diode, omdat deze zonder serie-weerstand tussen pen 3 en de massa is geschakeld. Bij hogere voedingsspanningen moet men een weerstand in serie met de voeding opnemen.

Men kan de gestippelde weerstand R_{AGC} in het schema aanbrengen, waardoor de interne AGC wordt uitgeschakeld en de schakeling een groter LF-signaal produceert. De condensator C_{AGC} moet dan verwijderd worden.

- figuur 15/5.1-10:

Auto-radio met inductieve afstemming door middel van spoelen met verplaatsbare kernen. De voeding van maximaal +14 V wordt door middel van een serie-weerstand van 330 Ω op de schakeling aangesloten en via de interne zener gestabiliseerd op 7,5 V.

- figuur 1515.1-11:

Toepassing van een LM 1(3)820 in een commerciële ontvanger/versterker met volledige integratie door:

- LM 1(3)820 als AM-ontvanger;
- LM 3089 als FM sub-systeem;
- LM 1800 als stereo-decoder;
- LM 382 als LF voorversterker;
- LM 378 als LF eindversterkers.

TDA 1072

AM-compleet, LC-afstemming

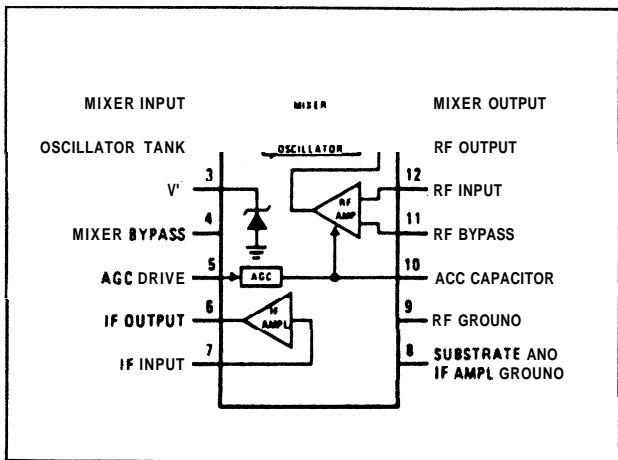
Ontwikkeld voor gebruik in auto-ontvangers biedt dit IC een geregelde HF-versterker, een

oscillator, menger, MF-versterker, detector en emittervolger LF-buffer. De schakeling heeft een uitgang voor een afstem-indicator en een stuur-ingang, waarmee men bij gecombineerde AM/FM-ontvangers de schakeling kan de-activeren als men voor FM kiest. Deze laatste functie noemt de fabrikant STANDBY SWITCH. De oscillator kan zowel met condensatoren of spoelen als met gelijkspanning worden afgestemd.

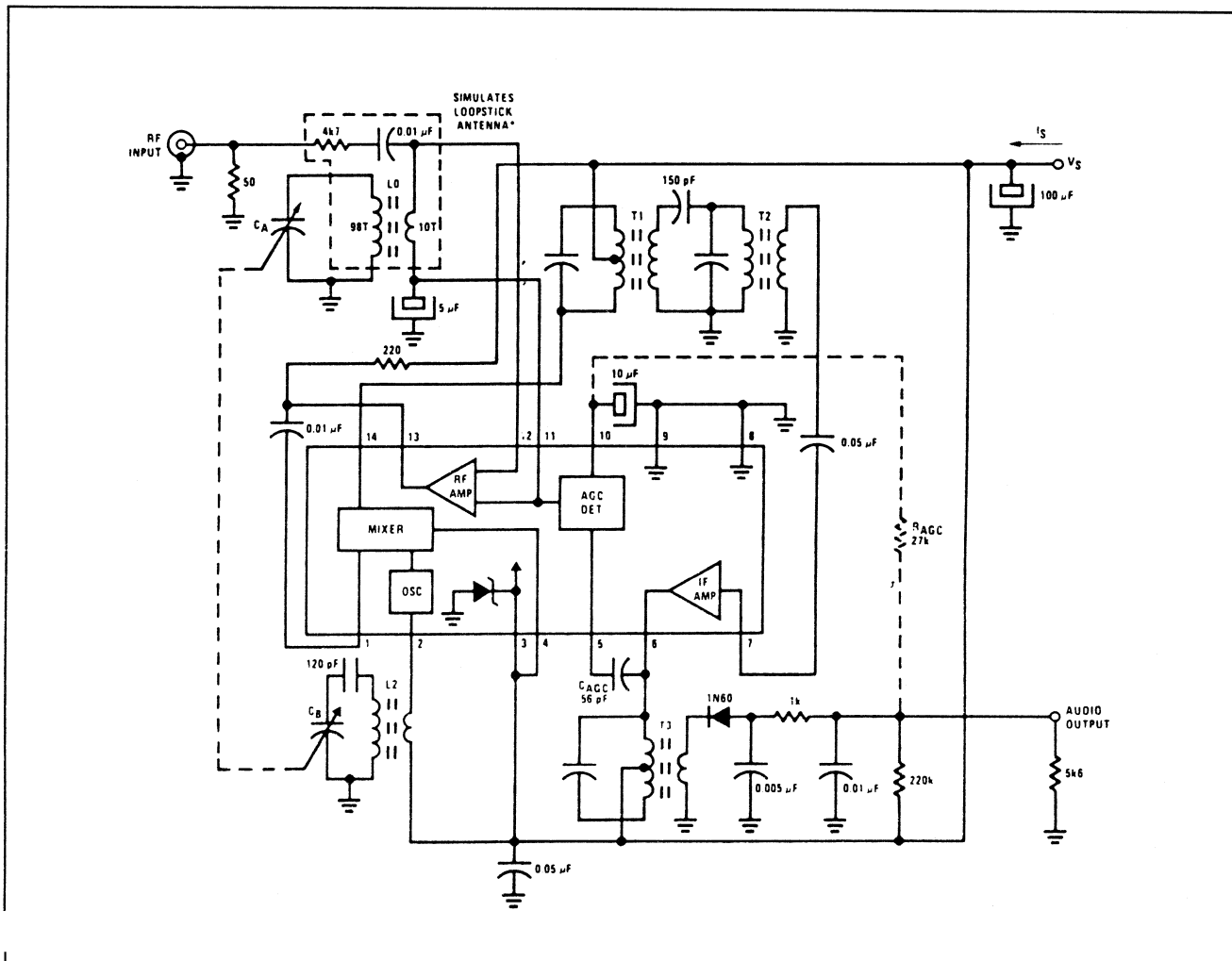
Technische gegevens

- fabrikant: Philips, Telefunken
- behuizing: DIL-16
- intern blokschema: figuur 15/5.1-12
- voedingsspanning: +18 V max.
+8,5 V aanbevolen
+7,5 min.
- voedingsstroom: 30 mA max.
- HF-versterker
 - ingangs-impedantie: 5,5 k Ω / 1125 pF
 - uitgangs-impedantie: 500 k Ω / 122 pF
 - AGC-bereik: 30 dB
 - spannings-bereik: 500 mV_{eff} voor 3% vertorming
- oscillator
 - frequentie-bereik: 0,6 → 60 MHz
 - spanning op pen 10: 320 mV_{top tot top}
 - uitgangs-impedantie (pen 10): 170 Ω
- MF-versterker
 - ingangs-impedantie: 3,9 k Ω // 7 pF
 - spannings-bereik: 90 mV voor 3% vertorming
 - spannings-versterking (zonder AGC): 68 dB
 - AGC-bereik: 55 dB
- LF-buffer
 - uitgangs-impedantie: 3,5 k Ω
 - uitgangs-spanning: 310 mV bij 1 mV_{MF} in
- indicator-driver
 - impedantie: 1,5 k Ω
 - spanning: 20 mV → 3,1 V
- STANDBY
 - AAN-spanning: 2,0 V max.
 - UIT-spanning: 3,5 V min.
- systeem-gegevens
 - gevoeligheid: SIN = 6 dB → 1,5 μV

5.1 Type-beschrijving AM-ontvangers



Figuur 15/5.1-8: Intern blokschema LM 3820 en LM 1820.



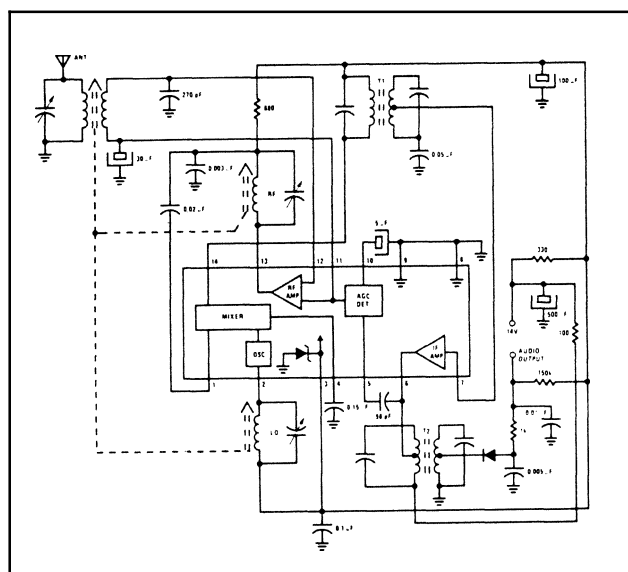
Figuur 15/5.1-9: AM-ontvanger met capacitieve afstemming.

5.1 Type-beschrijving AM-ontvangers

$$\text{SIN} = 26 \text{ dB} \rightarrow 15 \mu\text{V}$$

$$\text{SIN} = 46 \text{ dB} \rightarrow 150 \mu\text{V}$$

- start van AGC: $30 \mu\text{V}$
- oversturings-vertorming: 10% bij 900 mV
- AGC-werking: $86 \text{ dB } A U_{\text{IN}} \rightarrow 1 \text{ dB } \Delta U_{\text{LF}}$
- LF-uitgang: 130 mV bij $4 \mu\text{V}$ in
- signaal-ruis verhouding: 58 dB (100 mV in)
- harmonische vertorming: 1% (500 mV in, 30% modulatie)



Figuur 1515.1-10: Auto-radio met inductieve afstemming.

Voorbeeld-schakelingen

- figuur 15/5.1-13:

Auto-radio met afstemming door middel van varicap dioden en elektronische omschakeling tussen lange en midden golf. De extern samengestelde voorversterkers worden gestuurd door het AGC-sigitaal van het IC.

- figuur 15/5.1-14:

Eenvoudige MG-ontvanger met capacitieve afstemming.

- figuur 15/5.1-15:

Afstemming door middel van regelbare spoelen.

- figuur 15/5.1-16:

Verschillende uitvoeringen van het middenfrequent filter dat opgenomen moet worden tussen de uitgang van de menger (pen 1) en de ingang van de MF-versterker (pennen 3 en 4).

TEA 5550

AM-compleet, LC-afstemming

Met dit IC kan men met een minimaal aantal externe componenten een volledige AM-ontvanger samenstellen. Het IC bevat een AVC-geregelde HF-voorversterker, een oscillator, een menger, een AVC-geregelde MF-versterker, een detector, een interne zenerreferentie en een STANDBY-schakeling, waarmee men het IC kan de-activeren.

Technische gegevens

- fabrikant: Philips
- behuizing: DIL-16
- intern blokschema: figuur 1515.1-17
- voedingsspanning: +18 V max.
+14,5 V aanbevolen
+10 V min.
- voedingsstroom: 50 mA max.
- stabilisatie-spanning: 8 tot 9,2 V
- stabilisatie-stroom: 100 mA max.
- gevoeligheid:
 $\text{S/N} = 6 \text{ dB} \rightarrow 1,3 \mu\text{V}$
 $\text{SIN} = 26 \text{ dB} \rightarrow 20 \mu\text{V}$
 $\text{SIN} = 46 \text{ dB} \rightarrow 160 \mu\text{V}$
- oversturings-vertorming: 10% bij 400 mV
- AGC-werking: $86 \text{ dB } \Delta U_{\text{IN}} \rightarrow 10 \text{ dB } A U_{\text{LF}}$
- LF-uitgang: 180 mV bij 10 mV in
- harmonische vertorming: 1,2% (16 μV in, 30% modulatie)

Voorbeeld-schakelingen

- figuur 1515.1-18:

Eenvoudige AM-ontvanger met inductieve afstemming door middel van verplaatsbare spoel-kernen.

- figuur 15/5.1-19:

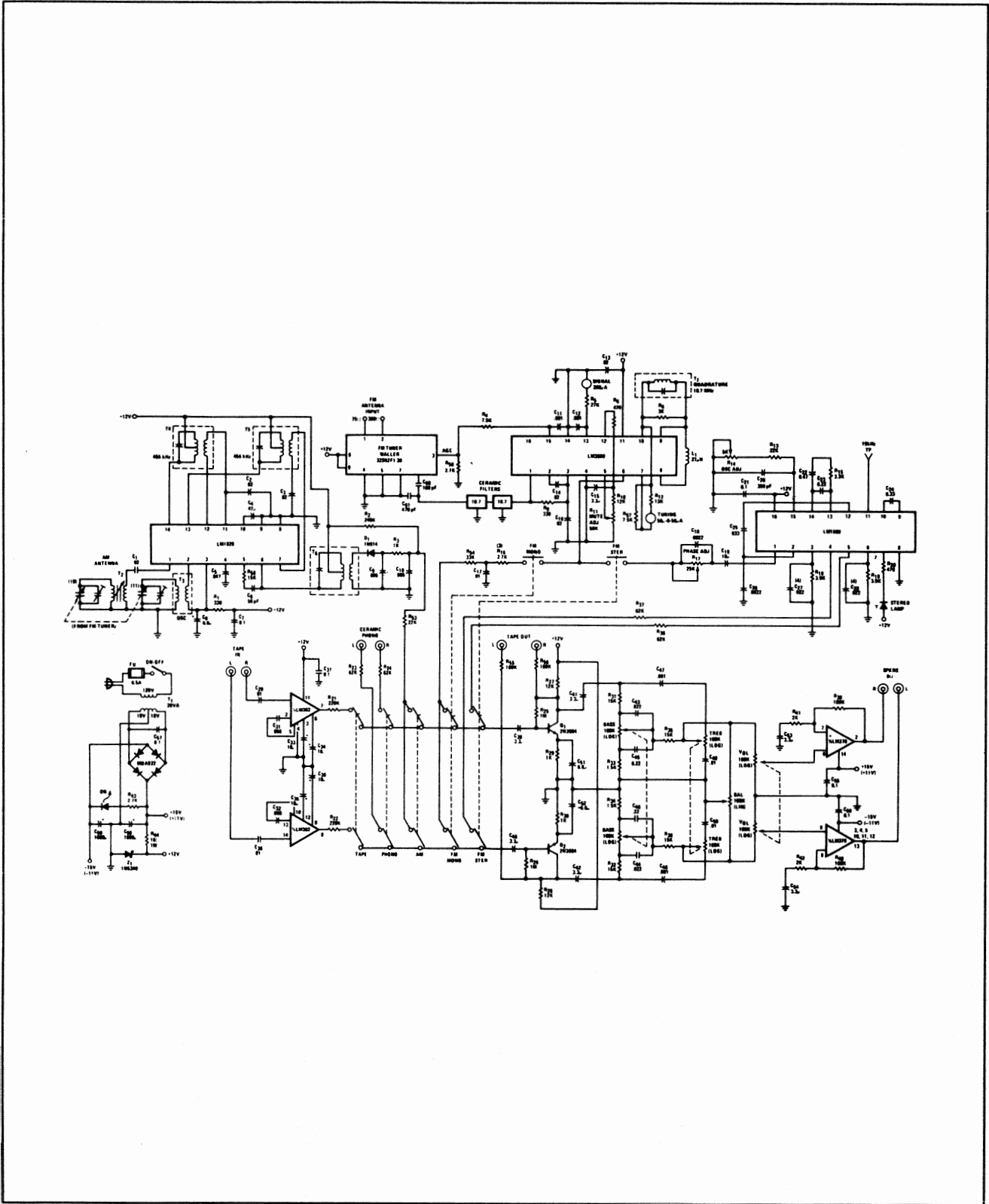
AM-ontvanger met verhoogde selectiviteit en gevoeligheid door het toepassen van twee afgestemde LC-kringen in de HF-voorversterker.

TCA 440

AM-compleet, LC-afstemming

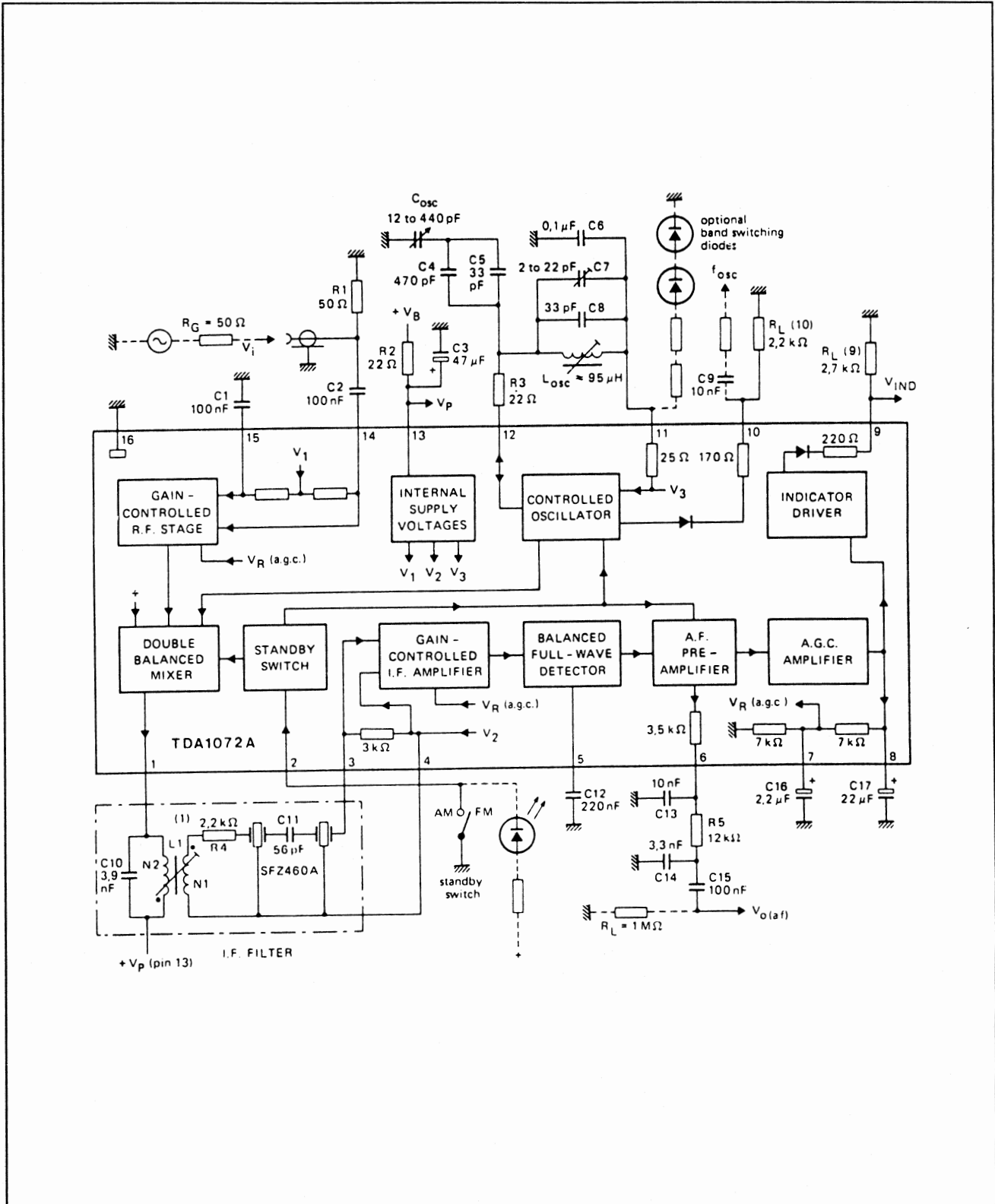
Bevat een geregelde HF-voorversterker, een gebalanceerdemenging, afzonderlijke oscillator en MF-versterker met AVC.

5.1 Type-beschrijving AM-ontvangers



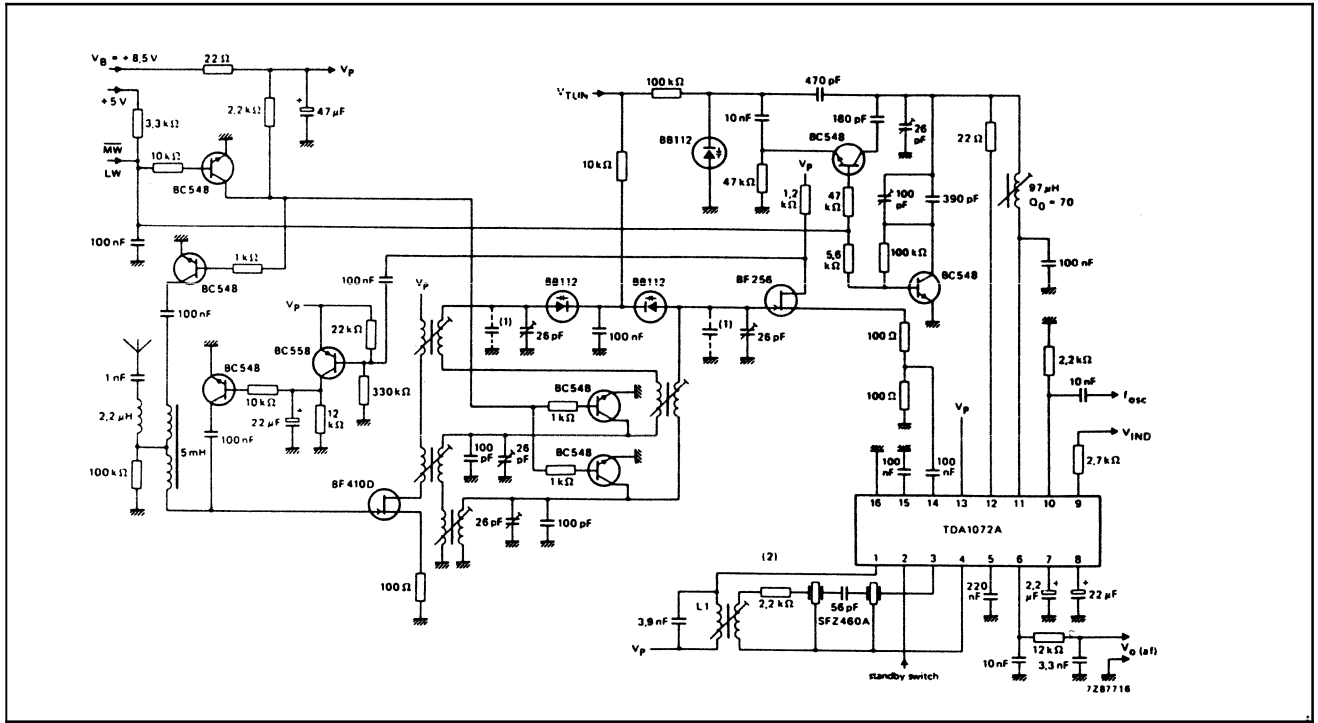
Figuur 15/5.1-11: Commerciële ontvanger met LM 1820 of 3820.

5.1 Type-beschrijving AM-ontvangers

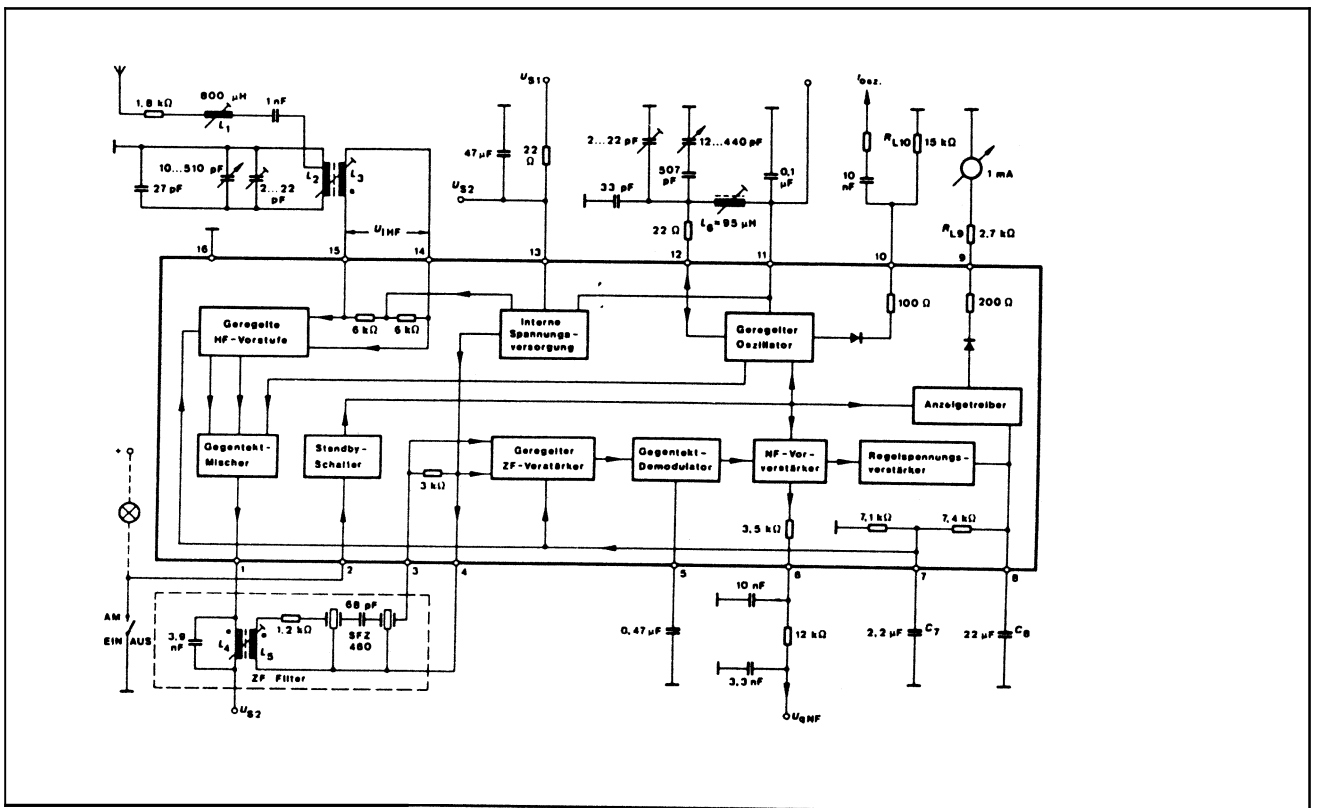


Figuur 15/5.1-12: Intern blokschema van de TDA 1072.

5.1 Type-beschrijving AM-ontvangers

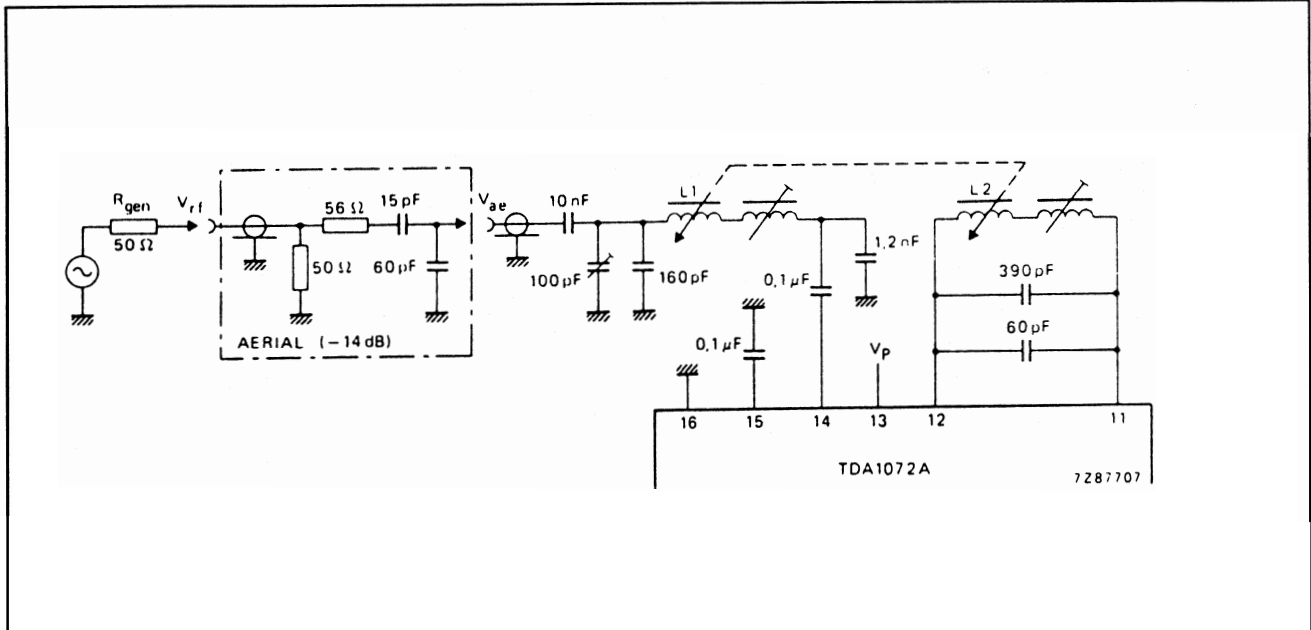


Figuur 1515.1-13: Auto-radiomet varicap-afstemming.

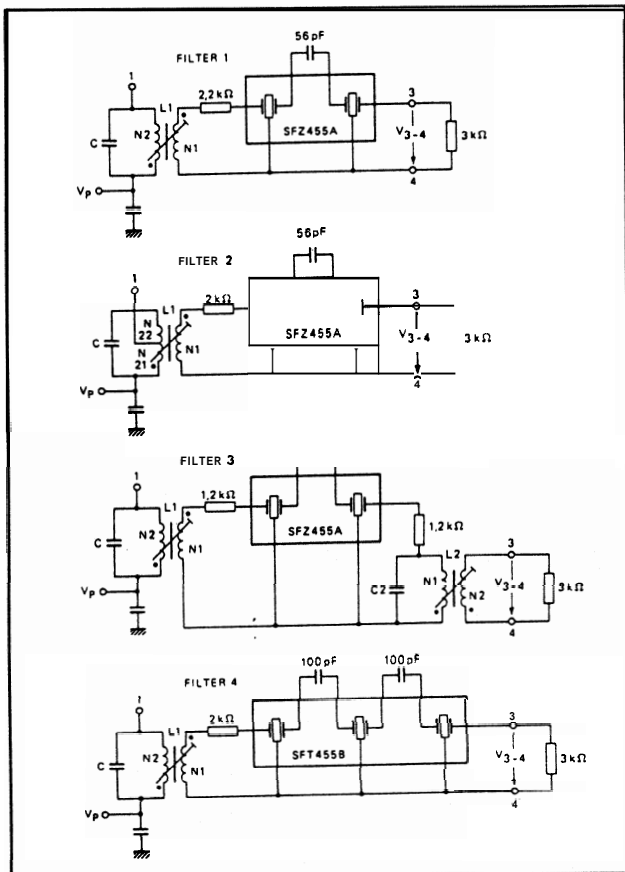


Figuur 1515.1-14: MG-ontvanger met capacatieve afstemming.

5.1 Type-beschrijving AM-ontvangers

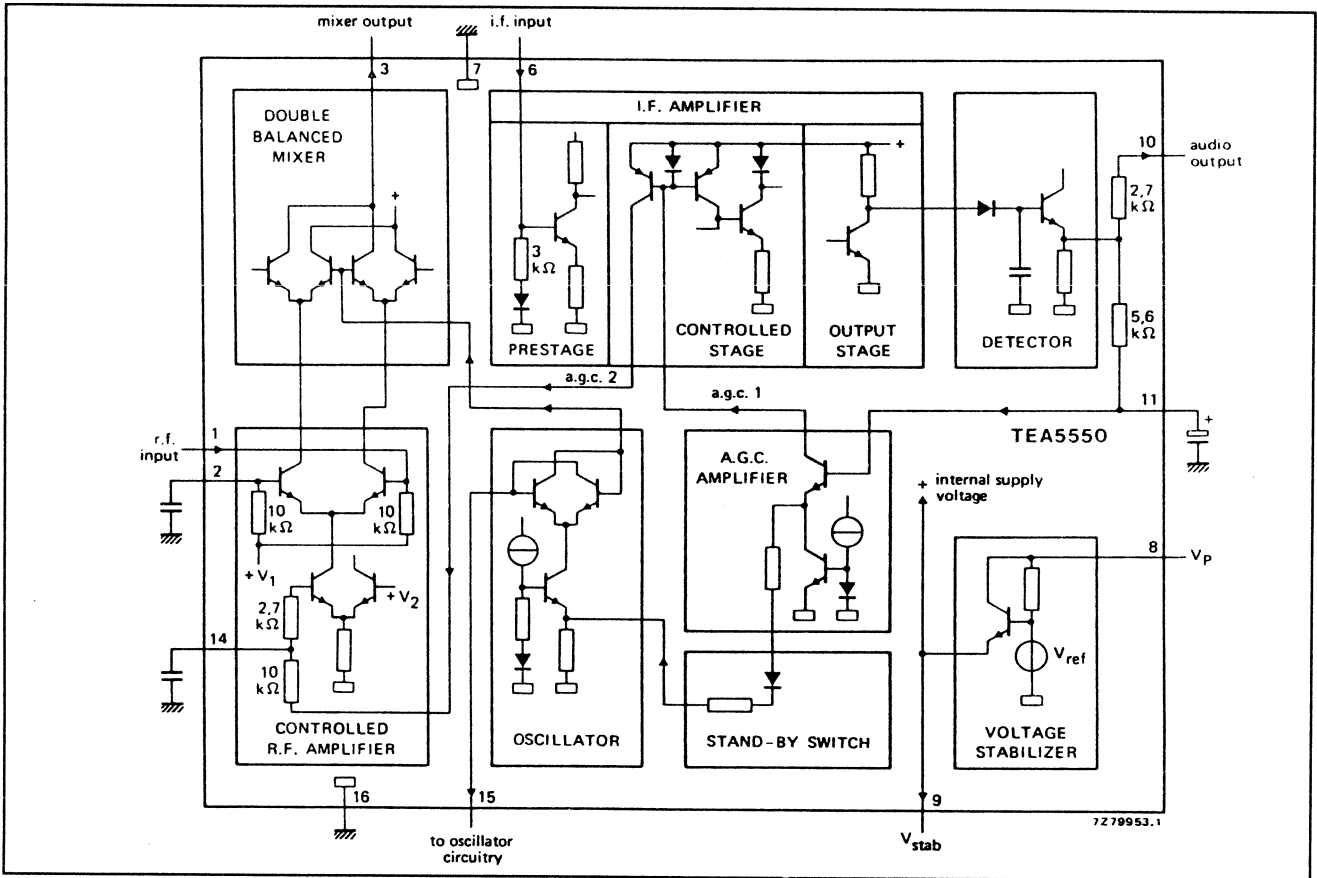


Figuur 1515.1-15: Hetzelfde schema, maar nu met inductieve afstemming.

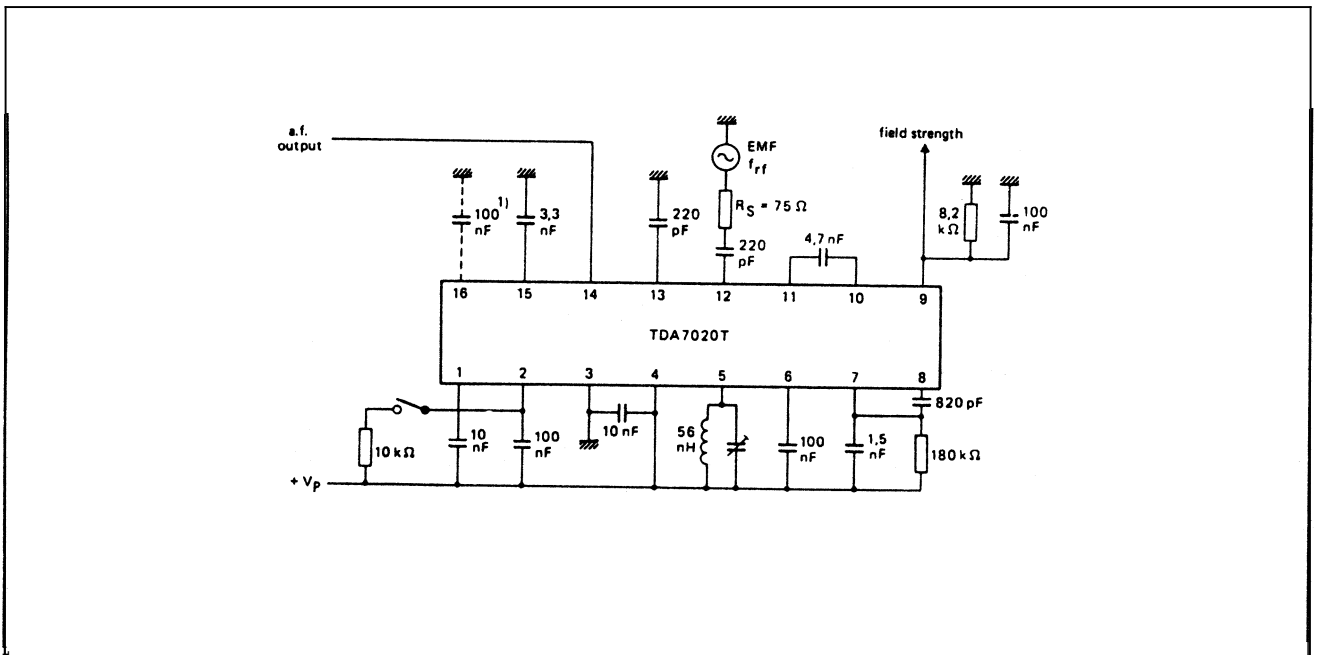


Figuur 1515.1-16: Bruikbare uitvoeringen van MF-filters.

5.1 Type-beschrijving AM-ontvangers

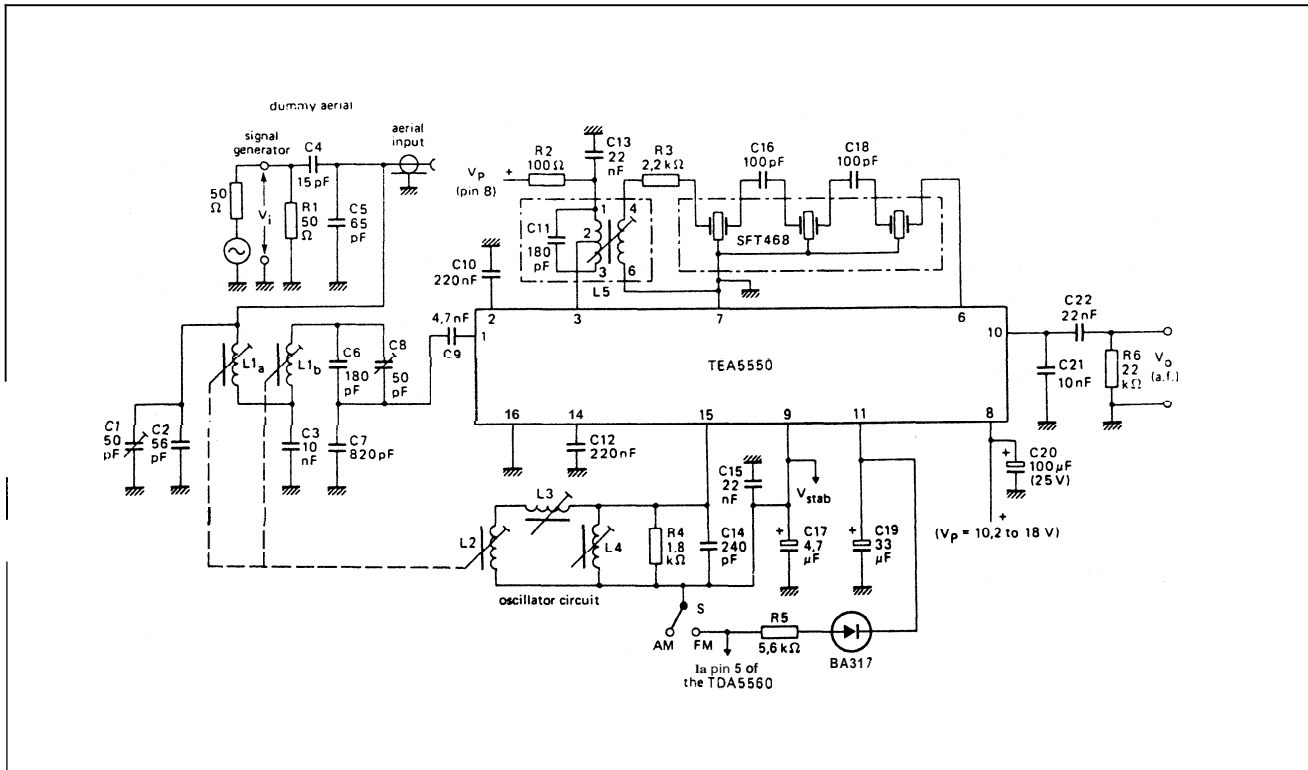


Figuur 15/5.1-17: Intern blokschema TEA 5550.



Figuur 15/5.1-18: AM-afstemmer met inductieve regeling.

5.1 Type-beschrijving AM-ontvangers



Figuur 15/5.1-19: AM-radio met twee afgestemde HF-kringen.

Technische gegevens TCA 440

- fabrikant: Signetics
- behuizing: DIL-16
- intern blokschema: figuur 15/5.1-20
- voedingsspanning: +15,0 V max.
+4,5 V min.
- voedingsstroom: 12 mA max.
- frequentie-bereik: 50 MHz max.
- gevoeligheid:
6 dB S/R-verhouding: $1 \mu\text{V}$
26 dB S/R-verhouding: $7 \mu\text{V}$
- oversturings-vertorming: $2,6 V_{\text{ttt}}$ voor 10%
- MF-frequentie: 2 MHz max.
- MF ingangs-impedantie: $3 \text{ k}\Omega // 3 \text{ pF}$
- MF uitgangs-impedantie: $200 \text{ k}\Omega // 8 \text{ pF}$
- AGC-bereik: 62 dB
- audio uitgangs-spanning: 200 mV max.

ZN 414

AM rechtuit ontvanger

De ZN 414 is een 10 transistor-array, bestaande uit een zeer hoge impedantiebuffer, drie breedband versterkers met automati-

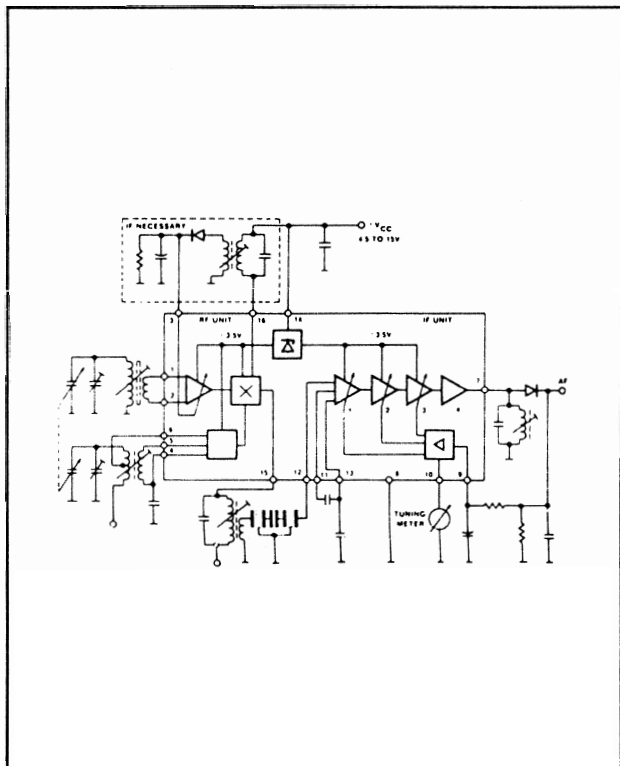
sche sterkte-regeling en een detector. De schakeling vereist slechts een afgestemde kring'aande ingang en zal het geselecteerde signaal volgens de rechtuit-methode versterken en nadien detecteren.

Technische gegevens

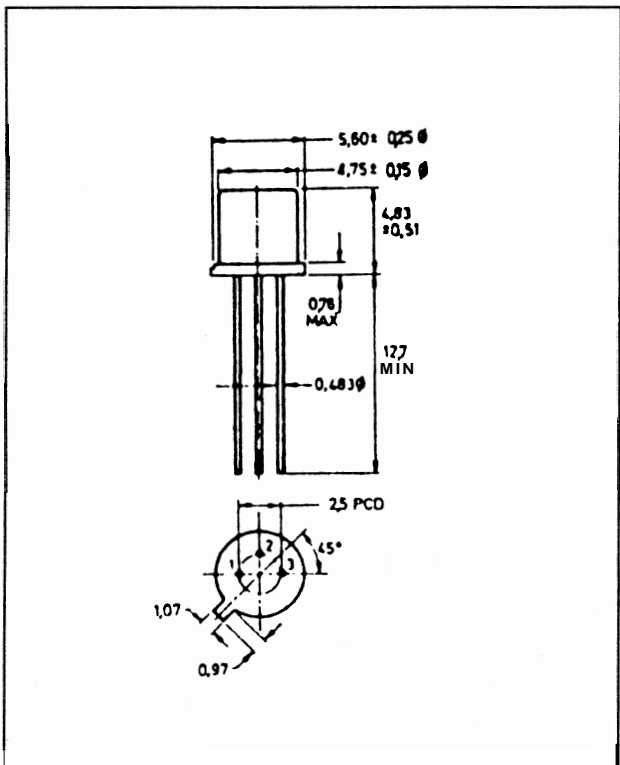
- fabrikant: Ferranti
- behuizing: figuur 15/5.1-21 (TO-18)
- aansluitgegevens: figuur 15/5.1-22
- intern blokschema: figuur 15/5.1-23
- voedingsspanning: +1,6 V max.
+1,2 V min.
- voedingsstroom: 0,5 mA
- frequentie-bereik: 150 kHz tot 3 MHz
- ingangs-impedantie: $4 \text{ M}\Omega$
- versterking: 72 dB typisch
- AGC-bereik: 20 dB
- audio-vertorming: $< 2\%$

Deel 15: Schakelingen voor radio- en TV-toepassingen

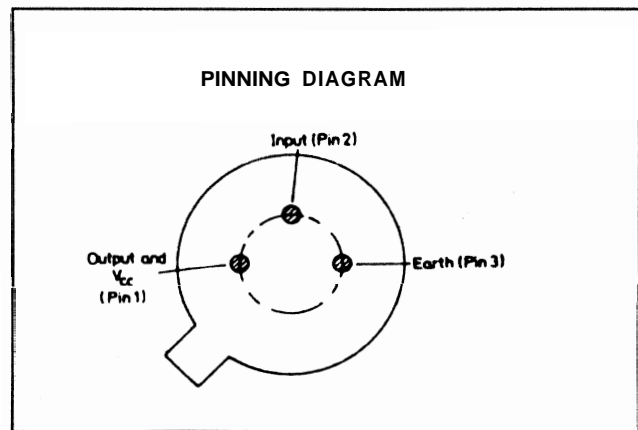
5.1 Type-beschrijving AM-ontvangers



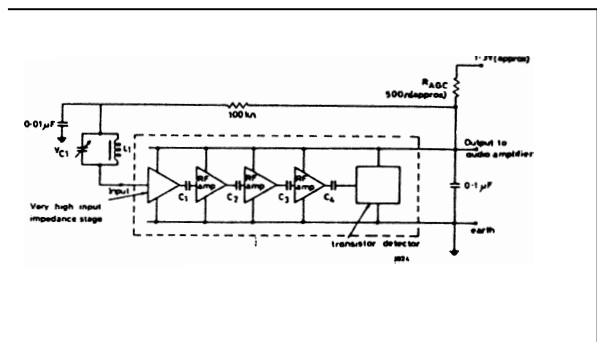
Figuur 15/5.1-20: Intern blokschemavan de TCA 440.



Figuur 15/5.1-21: Behuizing van de ZN 414.



Figuur 15.1-22: Aansluitgegevens van de ZN 414.



Figuur 15.1-23: Intern blokschema van de ZN 414.

5.1 Type-beschrijving AM-ontvangers

5.2 Type-beschrijving FM-ontvangers en sub-systemen

15/5.2

Type-beschrijving FM-ontvangers en sub-systemen

Opmerking

In verband met de complexiteit van deze IC's en de vele speciale in- en uitgangen wordt afgezien van het geven van een pen-identificatie tekening. De benamingen van deze pennen zijn toch volledig inhoudsloos zonder dat een blokschema ter beschikking staat. De pen-identificatie kan worden afgeleid van de interne blokschema's en voorbeeld-schakelingen.

U 4062 B

HF + OSC + MIX, MF-uitgang

'Front-end'-IC bevat ruisarme HF-voorversterker, varicap afstembare locale oscillator, mengtrap en geregelde MF-versterker.

Technische gegevens

- fabrikant: Telefunken
- behuizing: DIL-18
- intern blokschema: figuur 1515.2-1
- voedingsspanning: +16 V max.
+7 V min.
- totale vermogen-versterking: 43 dB
(frequentie 98 MHz, $U_b + 10$ V)

TDA 1062/1093

HF + OSC + MIX, MF-uitgang

De TDA 1062 bevat de HF-versterker, oscillator, mengtrap, MF-versterker en AGC-schakeling.

De TDA 1093 is een afstem-interface voor de 1062 die wordt toegepast bij afstemming door middel van varicap-dioden. Het IC bevat een hoogohmige ingangstrap, zodat men gebruik kan maken van hoogohmige afstem-potentiometers! een zeer stabiele

afstem-spanning generator, mogelijkheid de afstemspanning te laten controleren door een automatische frequentie controle (AFC) en programmeerbare minimale en maximale afstem-bereiken.

Technische gegevens

- fabrikant: Telefunken
- behuizing: TDA 1062: DIL-16
TDA 1093: DIL-16
- voedingsspanning:
TDA 1062: +15 V max.
+9 V min.
TDA 1093: +18 V max.
+7 V min.
- totale vermogen-versterking: 30 dB
- afstem-spanning: $U_b - 1$ V max.
1,8 V min.

Nadere gegevens ontbreken.

Voorbeeld-schakeling

Figuur 15/5.2-2 geeft het standaard-schema van de TDA 1062/1093 combinatie in een FM-ontvanger.

TDA 1574

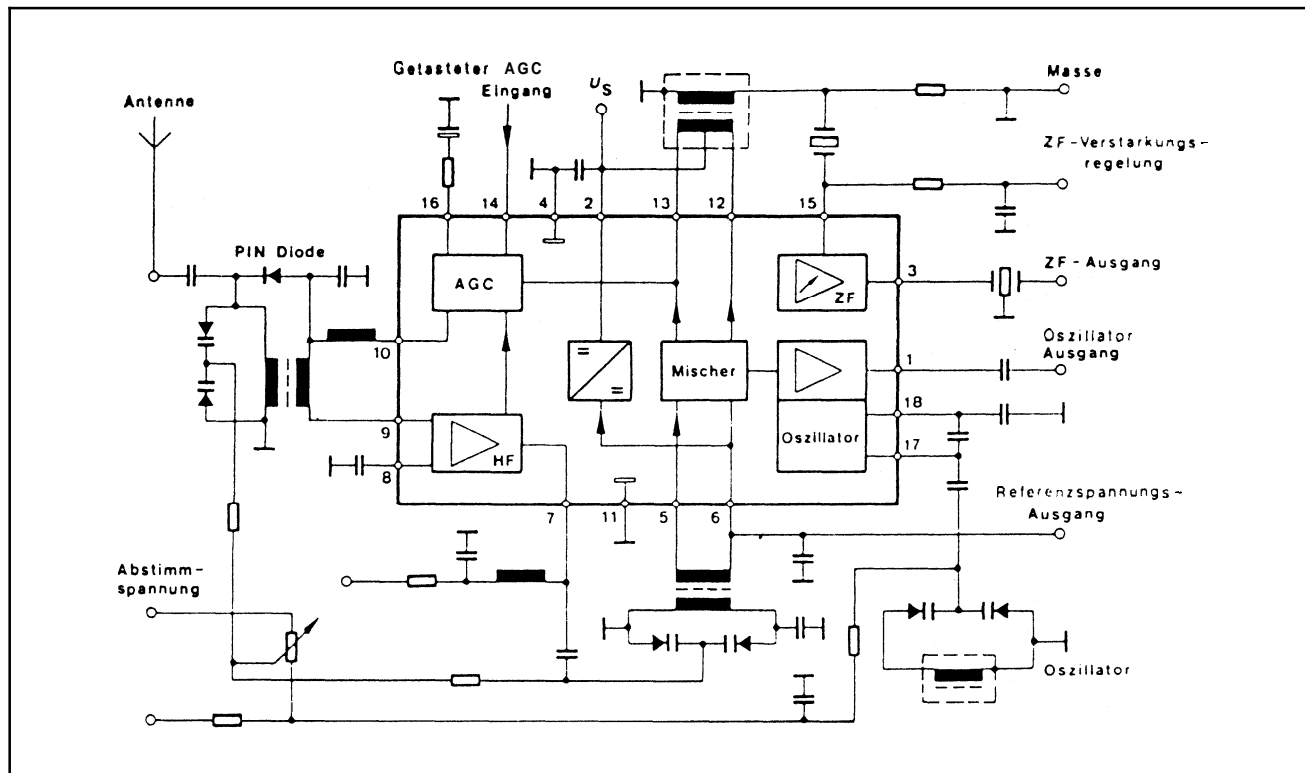
MIX + MF, MF-uitgang

Dit IC bevat een gebalanceerde mengtrap, een gebufferde lokale oscillator, MF-versterker, AGC-schakeling en interne spanningsreferentie. De AGC werkt volgens het gesleutelde principe. De schakeling heeft een STANDBY-schakelaar, waarmee men het IC kan de-activeren.

Technische gegevens

- fabrikant: Philips

5.2 Type-beschrijving FM-ontvangers en sub-systemen



Figuur 15/5.2-1: Intern schema en voorbeeld-schakeling van de U 4062 B.

- behuizing: DIL-18
- intern blokschema: figuur 15/5.2-3
- voedingsspanning: +16 V max.
+8,5 V aanbevolen
+7 V min.
- voedingsstroom: 30 mA max.
- interne referentie: +4,1 V
- oscillator gegevens
 - uitgangsspanning: 50 mV_{eff}
 - uitgangs-impedantie: 2,5 kΩ
 - vervorming: -15 dB,
- mixer gegevens
 - ingangs-impedantie: 14 R
 - uitgangs-capacitantie: 13 pF
 - vermogen-versterking: 14 dB
- MF-versterker gegevens
 - ingangs-impedantie: 360 R // 13 pF
 - uitgangs-impedantie: 360 Ω // 3 pF
 - spanningsversterking: 30 dB
- AGC-gegevens
 - drempel smalle band: 1 V
 - drempel brede band: 17 mV
 - ingangs-impedantie: 4 kΩ // 3 pF

- STANDBY-gegevens
 - AAN-drempel: 2,3 V max.
 - UIT-drempel: 3,3 V min.

Nadere gegevens

- AGC:

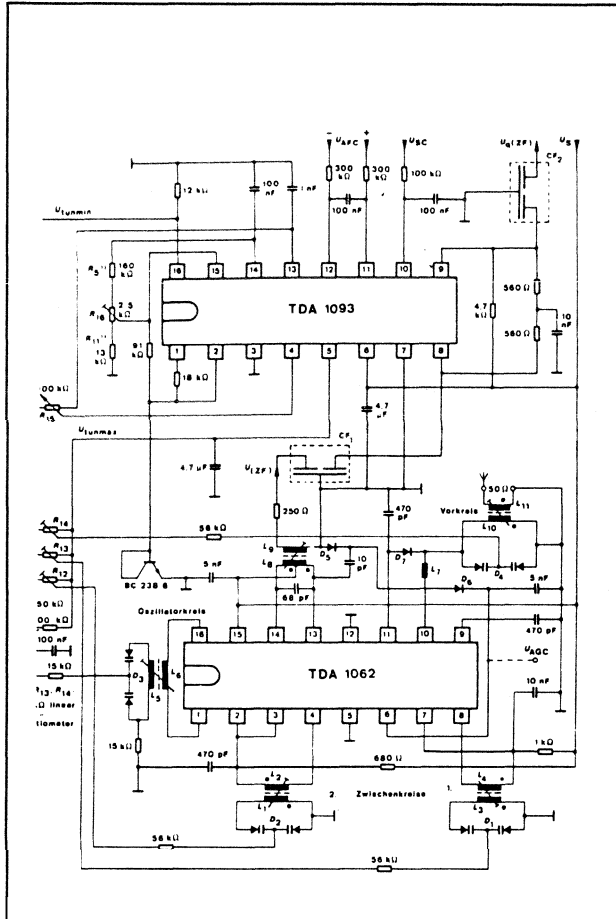
De gesleutelde AGC combineert smalle en brede band informatie via een niveau-detector, een comparator en een AND-poort. Naast deze gecombineerde gesleutelde werking kan men de schakeling alleen met brede of alleen met smalle band informatie sturen:

 - alleen brede band: pen 12 verbinden met pen 13;
 - alleen smalle band: pen 3 met pen 5 verbinden.

Voorbeeld-schakeling

Figuur 15/5.2-4 geeft het schema van de TDA 1574 als HF-deel van een FM-ontvanger. De uitgang wordt via een keramisch 10,7 MHz filter doorgeschakeld naar de ingang van een

5.2 Type-beschrijving FM-ontvangers en sub-systemen



Figuur 1515.2-2: FM front-end met het TDA 1062/1093 paar.

MF-versterker.

TBB 469 smalle band FM-ontvanger

De TBB 469 is een smalle band FM-ontvanger bedoeld voor de verwerking van allerlei FM-gemoduleerde informatie. De ingang wordt via een HF-versterker aan een kristalgestuurde menger aangeboden. Het MF-sig-naal wordt versterkt door een extern instelbare begrenzendende versterker en door een coincidentie-demodulator gedemoduleerd. Nadien volgen twee LF-trappen, waarvan de tweede regelbaar is.

Technische gegevens

- fabrikant: Siemens
- behuizing: DIL-22

- intern blokschema: figuur 15/5.2-5
- voedingsspanning: +15 V max.
- voedingsstroom: 5 mA
- interne referentie: 2,6 V
- HF-versterker
 - frequentie-bereik: 10 tot 50 MHz
 - ingangs-impedantie: 10 k Ω // 3 pF
 - spanningsversterking: 48 dB
- MF-versterker
 - ingangs-impedantie: 20 k Ω
 - bandbreedte: 500 kHz
 - drempel begrenzing: 20 μ V
 - $\Delta U_{drempel}$: 24 dB
 - AM-onderdrukking: 40 dB
 - signaal-ruisverhouding: 40 dB
 - LF-uitgang: 60 mV
 - LF-bandbreedte: 35 kHz
 - vervorming: 2% max.
- LF-versterker I
 - ingangs-impedantie: 10 k Ω
 - spanningsversterking: 43 dB
 - signaal-ruisverhouding: 40 dB
 - vervorming: 2% max.
- LF-versterker 2
 - spanningsversterking: 10 dB
 - uitgangsspanning: 300 mV_{eff} max.
 - controle-bereik: 80 dB
 - vervorming: 2% max.

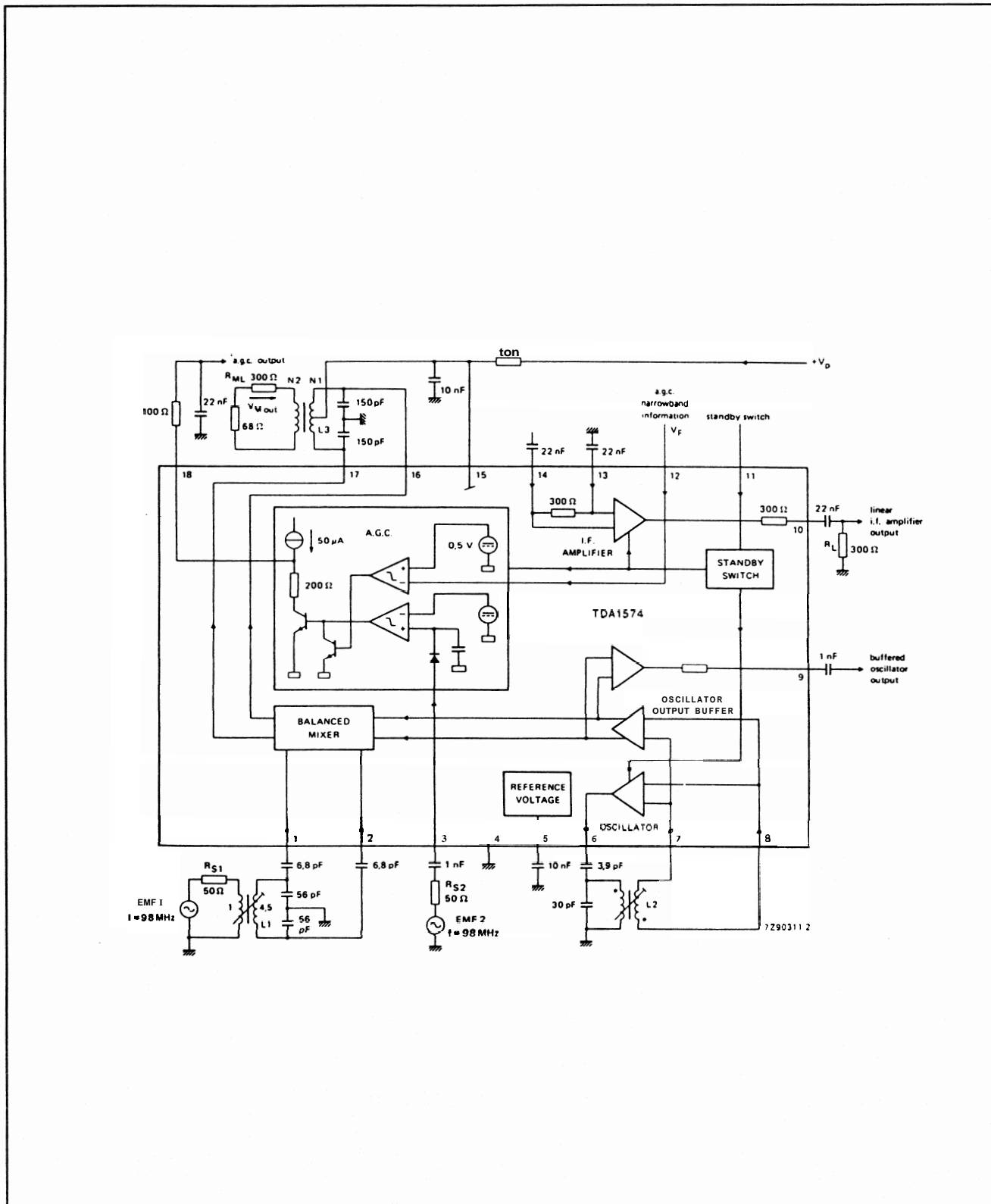
TBB 1469 smalle band FM-ontvanger

De TBB 1469 is een smalle band FM-ontvanger bedoeld voor de verwerking van allerlei FM-gemoduleerde informatie. De ingang wordt via een HF-versterker aan een kristalgestuurde menger aangeboden. Het MF-sig-naal wordt versterkt door een extern instelbare begrenzendende versterker en door een coincidentie-demodulator gedemoduleerd. De LF-versterker is regelbaar.

Technische gegevens

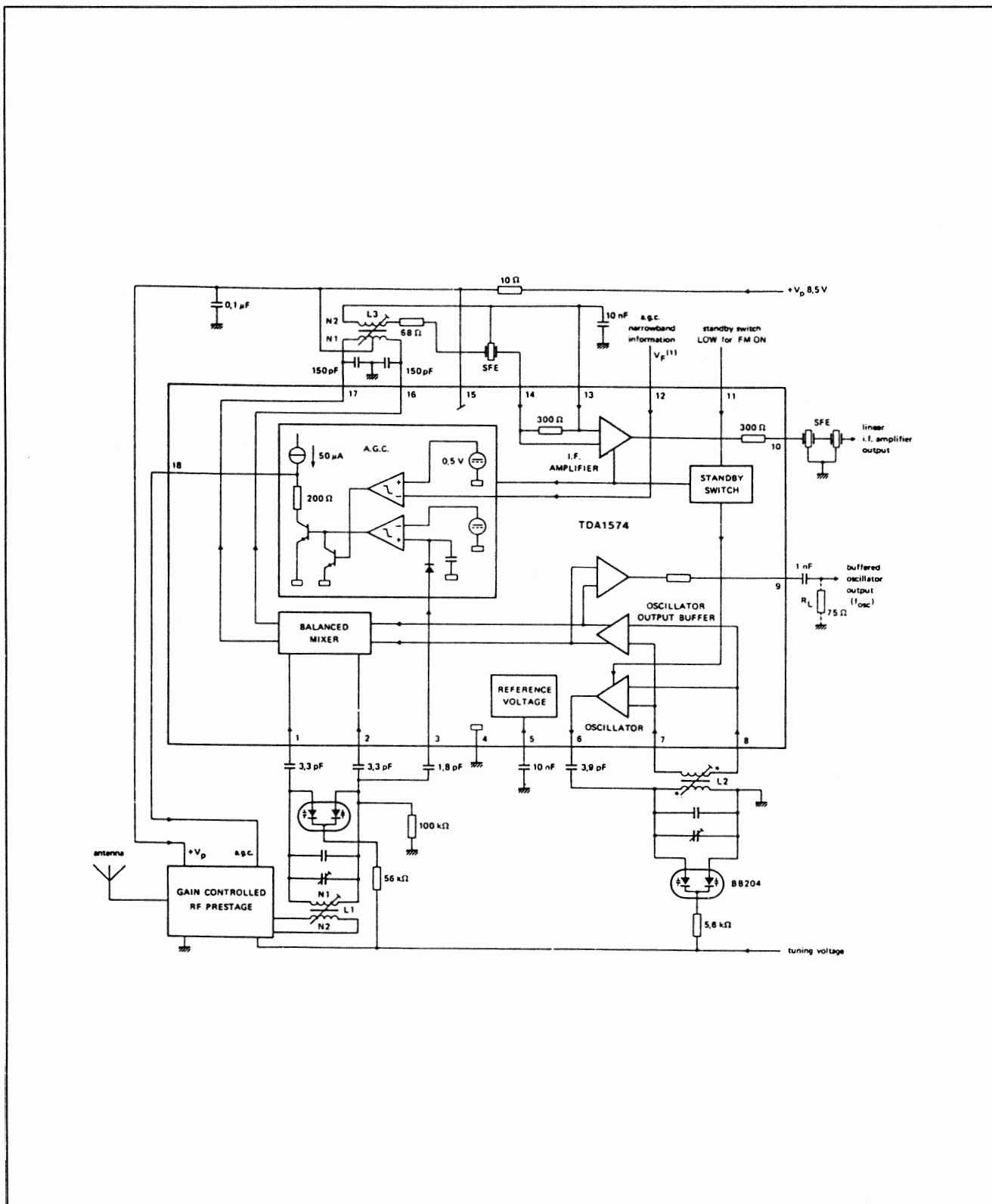
- fabrikant: Siemens
- behuizing: DIL-16
- intern blokschema: figuur 15/5.2-6
- voedingsspanning: +15 V max.
- voedingsstroom: 4 mA
- interne referentie: 2,6 V

5.2 Type-beschrijving FM-ontvangers en sub-systemen



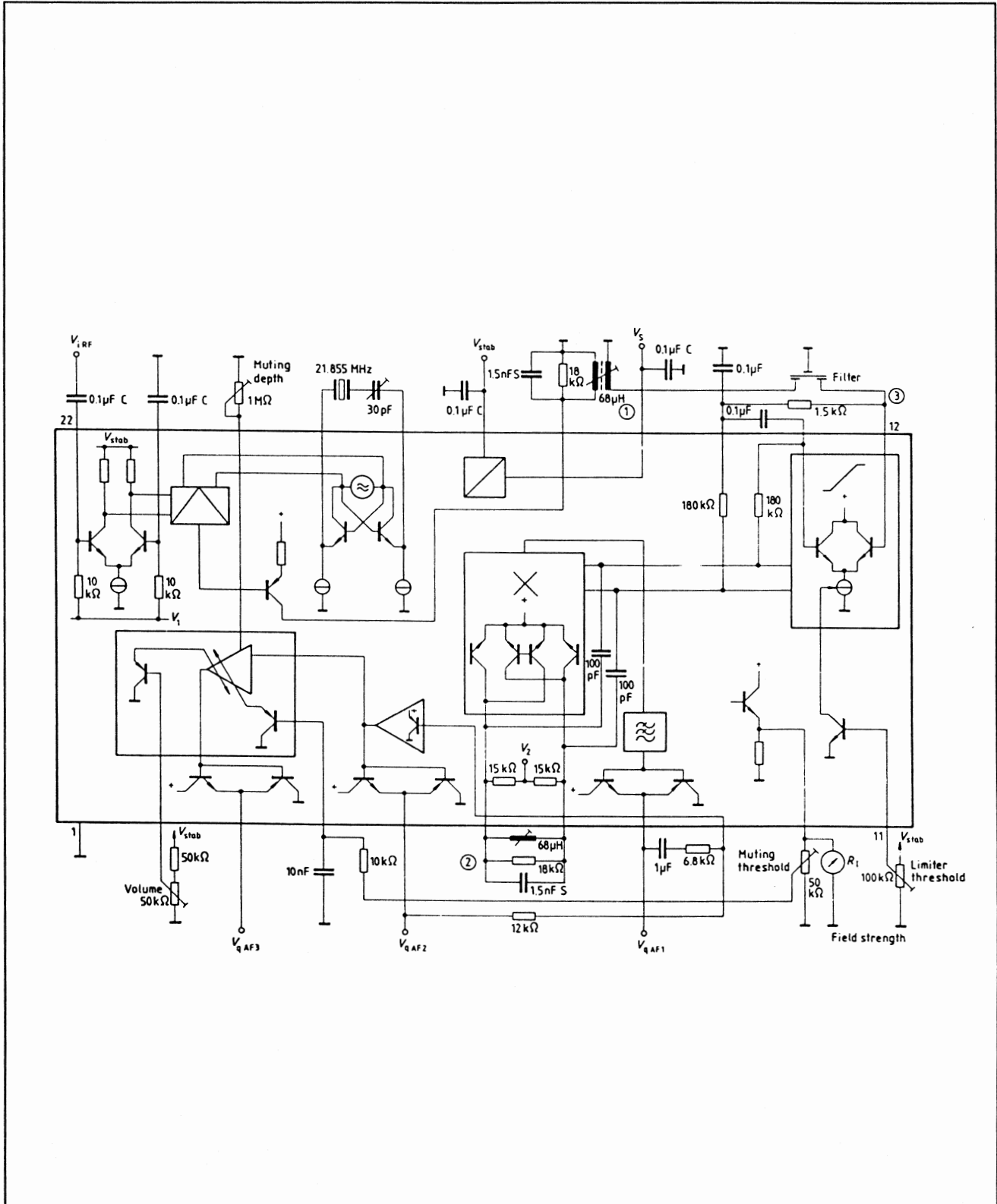
Figuur 15/5.2-3: Intern blokschema van de TDA 1574.

5.2 Type-beschrijving FM-ontvangers en sub-systemen



Figuur 15/5.2-4: TDA 1574 als FM front-end in een ontvanger.

5.2 Type-beschrijving FM-ontvangers en sub-systemen



Figuur 15/5.2-5: Intern blokschema van de TBB 469.

5.2 Type-beschrijving FM-ontvangers en sub-systemen

- HF-versterker
 - frequentie-bereik: 10 tot 50 MHz
 - ingangs-impedantie: $10\text{ k}\Omega // 3\text{ pF}$
 - spanningsversterking: 42 dB
- MF-versterker
 - ingangs-impedantie: $20\text{ k}\Omega$
 - bandbreedte: 500 kHz
 - drempel begrenzing: $30\text{ }\mu\text{V}$
 - AM-onderdrukking: 40 dB
 - signaal-ruis verhouding: 40 dB
 - LF-uitgang: 60 mV
 - LF-bandbreedte: 35 kHz
 - vervorming: 2% max.
- LF-versterker
 - ingangs-impedantie: $10\text{ k}\Omega$
 - spanningsversterking: 37 dB
 - signaal-ruis verhouding: 40 dB
- signaal-ruis verhouding: 40 dB
- LF-uitgang: 60 mV
- LF-bandbreedte: 35 kHz
- vervorming: 2% max.
- LF-versterker 1
 - ingangs-impedantie: $10\text{ k}\Omega$
 - spanningsversterking: 37 dB
 - signaal-ruis verhouding: 40 dB
 - vervorming: 2% max.
- LF-versterker 2
 - spanningsversterking: 10 dB
 - uitgangsspanning: $300\text{ mV}_{\text{eff}}$ max.
 - controle-bereik: 80 dB
 - vervorming: 2% max.

TBB 2469

smalle band FM-ontvanger

De TBB 2469 is een smalle band FM-ontvanger bedoeld voor de verwerking van allerlei FM-gemoduleerde informatie. De ingang wordt via een HF-versterker aan een kristalgestuurde mengaangevoerd. Het MF-signaal wordt versterkt door een extern instelbare begrenzende versterker en door een coincidentie-demodulator gedemoduleerd. Nadien volgen twee LF-trappen, waarvan de eerste een regelbare bandbreedte en versterking heeft en de tweede een volume-regeling bevat.

Technische gegevens

- fabrikant: Siemens
- behuizing: MINIDIL-20
- intern blokschema: figuur 15/5.2-7
- voedingsspanning: $+15\text{ V}$ max.
- voedingsstroom: 5 mA
- interne referentie: 2,6 V
- HF-versterker
 - frequentie-bereik: 10 tot 50 MHz
 - ingangs-impedantie: $10\text{ k}\Omega // 3\text{ pF}$
 - spanningsversterking: 48 dB
- MF-versterker
 - ingangs-impedantie: $20\text{ k}\Omega$
 - bandbreedte: 500 kHz
 - AM-onderdrukking: 40 dB

TDA 7000

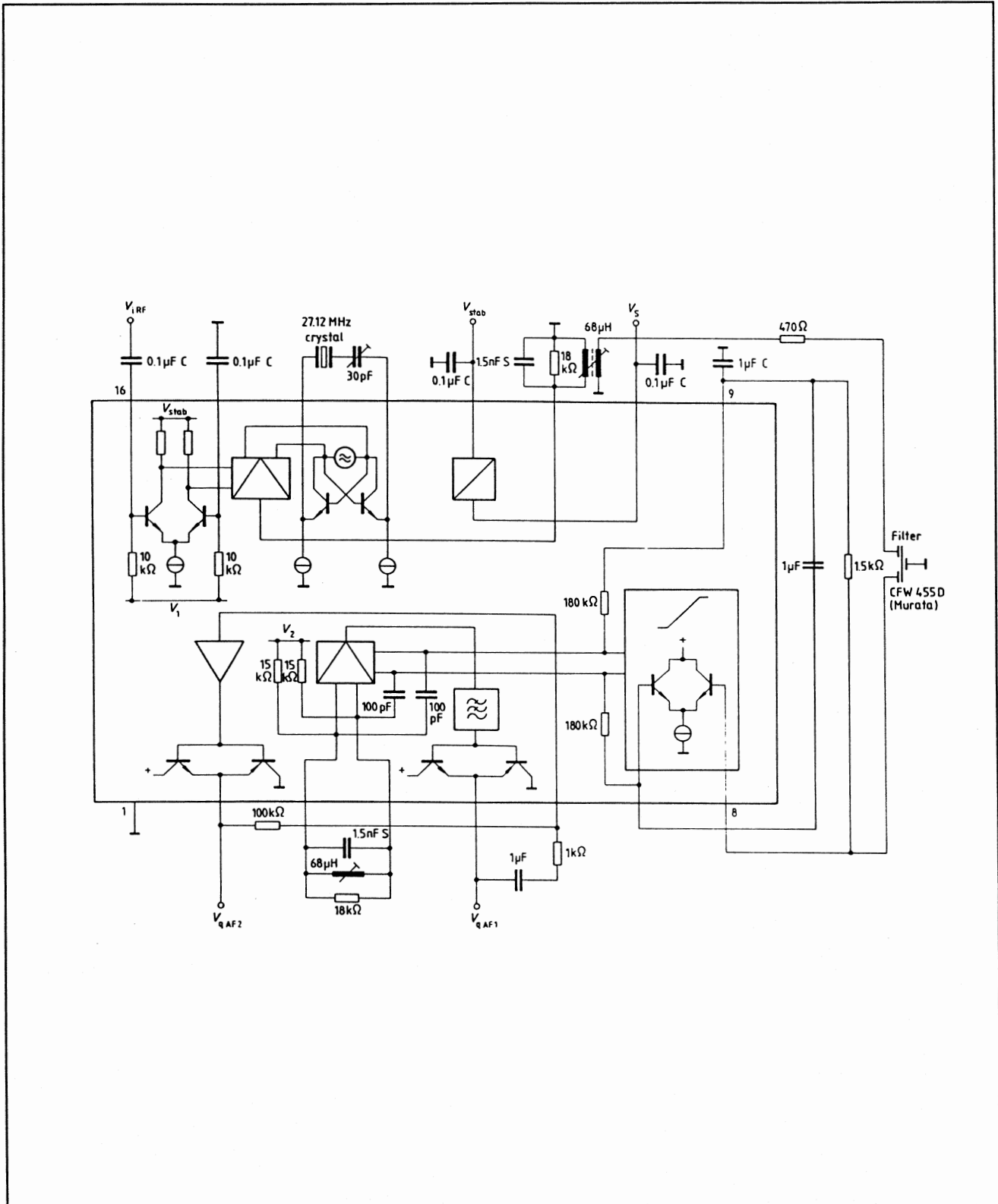
FM-compleet, mono LF-uitgang

Dit IC is het eerste van een serie Philips geïntegreerde FM-ontvangers die werken volgens het principe van de FLL (frequency locked loop) met een zeer lage midden frequentie. Het voordeel van dit principe is dat de MF-kringen door middel van RC-netwerken afgestemd kunnen worden en er dus geen spoelen of keramische filters nodig zijn. Het enige dat moet worden afgeregeld is de afgestemde kring van de lokale oscillator. De TDA-reeks is ontworpen voor lage voedingsspanning en minimaal stroomverbruik, zodat deze IC's in draagbare apparatuur (walkmen!) kunnen worden ingezet.

Technische gegevens

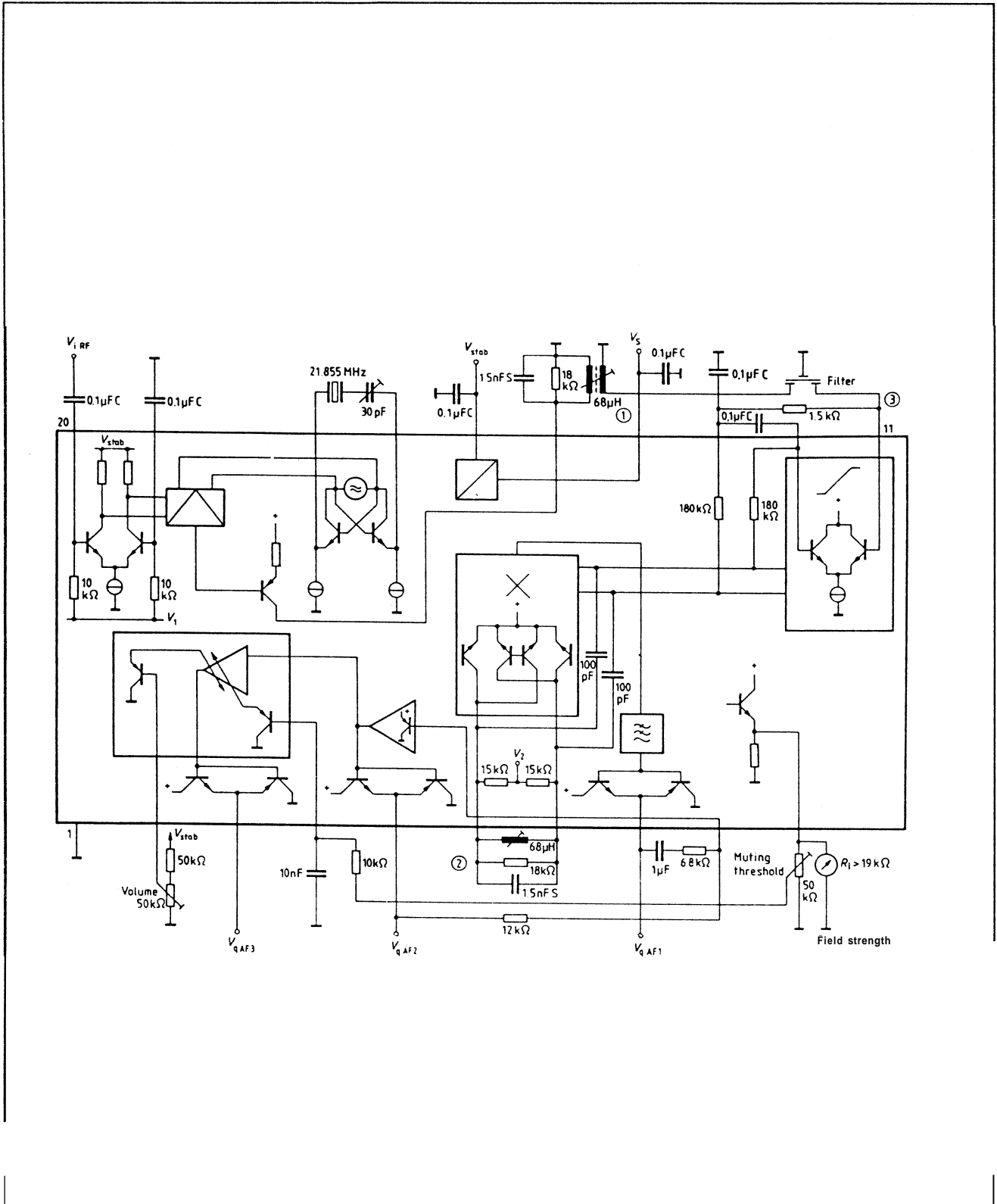
- fabrikant: Philips
- behuizing: DIL-18
- intern blokschema: figuur 15/5.2-8
- voedingsspanning: $+10\text{ V}$ max.
 $+4,5\text{ V}$ geadviseerd
 $+2,7\text{ V}$ min.
- voedingsstroom: 8 mA
- frequentie-bereik: 1,5 tot 110 MHz
- gevoeligheid: $1,5\text{ }\mu\text{V}$ voor -3 dB begrenzing
 $5,5\text{ }\mu\text{V}$ voor 26 dB S/R-verhouding
- oversturings-vervorming: 10% voor $U_{\text{in}} = 200\text{ mV}$
- midden frequentie: 70 kHz

5.2 Type-beschrijving FM-ontvangers en sub-systemen



Figuur 15/5.2-6: Intern blokschema van de TBB 1469.

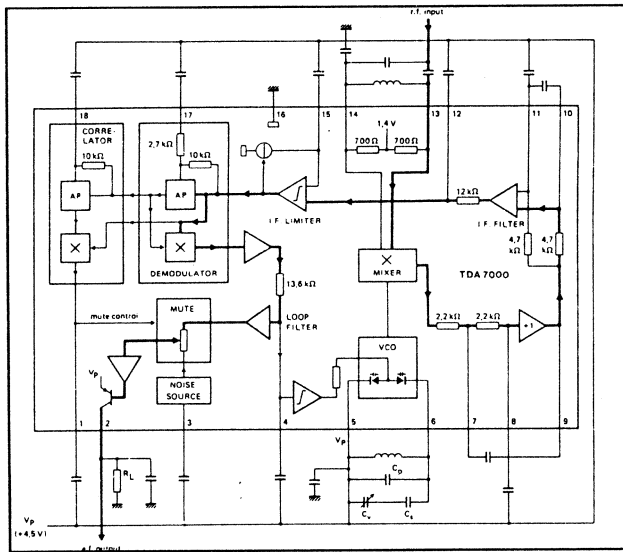
5.2 Type-beschrijving FM-ontvangers en sub-systemen



Figuur 15/5.2-7: Intern blokschema van de TBB 2469.

5.2 Type-beschrijving FM-ontvangers en sub-systemen

- signaal-ruis verhouding: 60 dB max.
- selectiviteit: 45 dB
- AFC-bereik: ± 300 kHz
- audio-bandbreedte: 10 kHz
- audio-uitgang: 75 mV_{eff}
- totale harmonische vervorming: 2,3 % max.
- AM-onderdrukking: 50 dB max.



Figuur 15/5.2-8: Intern blokschema van de TDA 7000.

Voorbeeld-schakelingen

- figuur 15/5.2-9:

Schema van een volledig geïntegreerde mono FM-ontvanger voor de normale omroep-band. De antenne-spoel L2 maakt deel uit het print-ontwerp. Deze schakeling **moet** op het printontwerpje van figuur 15/5.2-10 worden opgebouwd.

- figuur 15/5.2-11:

Uitbreiding van de basis-schakeling van figuur 15/5.2-9 met een varicap-afstemming. Uit de +4,5 Vvoeding wordt door middel van een stroombron en een zenerdiode een stabiele referentie afgeleid, die via een potentiometer van 100 k Ω kan worden gebruikt voor het variëren van de capaciteit van een BB 809 varicap-diode. Deze schakeling **moet** op het printontwerpje van figuur 15/5.2-12 worden opgebouwd.

- figuur 15/5.2-13:

Uitbreidings-schakeling voor het indiceren

van een niet goed afgestemde zender.

- figuur 15/5.2-14:

LF-eindversterkertje dat op de LF-uitgang van de TDA 7000 kan worden aangesloten en uit de standaard +4,5 V voeding gevoed wordt. Het maximale uitgangsvermogen bedraagt 250 mW (vervorming is dan 10%).

- figuur 15/5.2-15:

Schema van een smalle band FM-ontvanger met de TDA 7000. De lokale oscillator wordt gestuurd door een kristal, de midden frequentie is 4,5 kHz, de bandbreedte 5 kHz.

TDA 7010

FM-compleet, mono LF-uitgang

Dit IC is volledig identiek aan de TDA 7000, maar is ondergebracht in een MINIDIL-behuizing met 16 pennen.

Technische gegevens

- fabrikant: Philips
- behuizing: MINIDIL-16
- intern blokschema: figuur 15/5.2-16

Voor de overige gegevens en voorbeeld-schakelingen wordt verwezen naar de TDA 7000.

TDA 7020

FM-compleet, mux. LF-uitgang

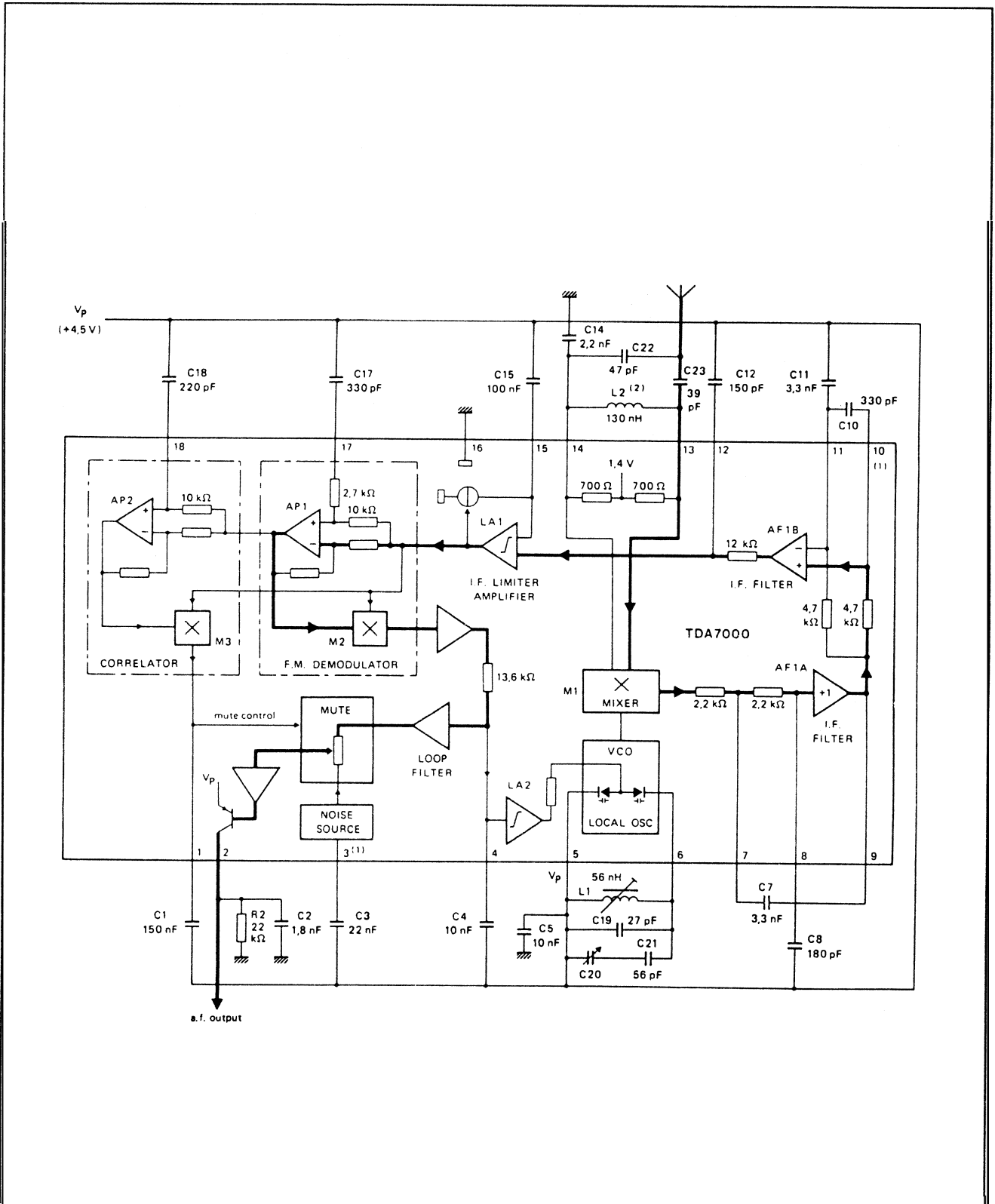
Verdere ontwikkeling van de TDA 7000, waardoor de mogelijkheid bestaat het IC te gebruiken voor stereo-ontvangst.

Het IC levert een MUX-uitgang, die kan worden aangesloten op een stereo-decoder.

Technische gegevens

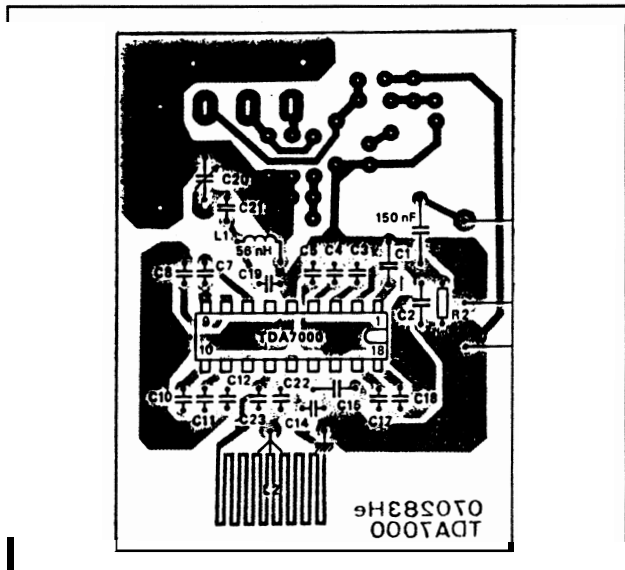
- fabrikant: Philips
- behuizing: MINIDIL-16
- intern blokschema: figuur 15/5.2-17
- voedingsspanning: +7 V max.
+3 V geadviseerd
+1,8 V min.
- voedingsstroom: 6,3 mA
- frequentie-bereik: 1,5 tot 110 MHz
- gevoeligheid: 4,0 μ V voor -3 dB begrenzing
7,0 μ V voor 26 dB S/R-verhouding

5.2 Type-beschrijving FM-ontvangers en sub-systemen

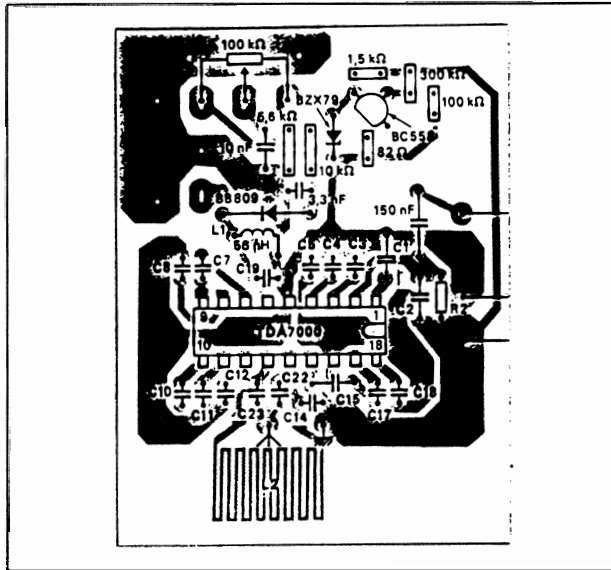


Figuur 15/5.2-9: Complete FM-ontvanger met mono-uitgang.

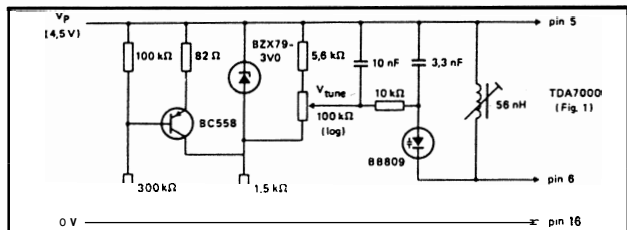
5.2 Type-beschrijving FM-ontvangers en sub-systemen



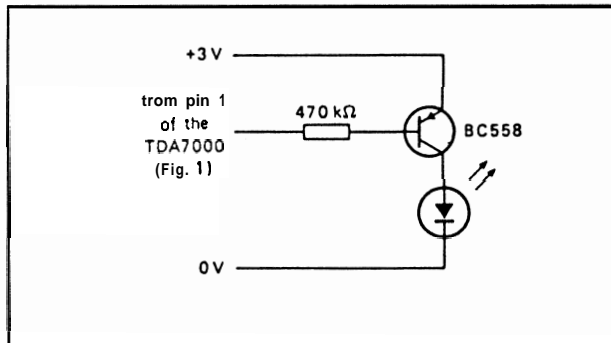
Figuur 1515.2-10: Print-ontwerp en onderdelen-opstelling voor de schakeling van figuur 15/5.2-9.



Figuur 1515.2-12: Onderdelen-opstelling van de vari-cap-afstemming op de basis-print.

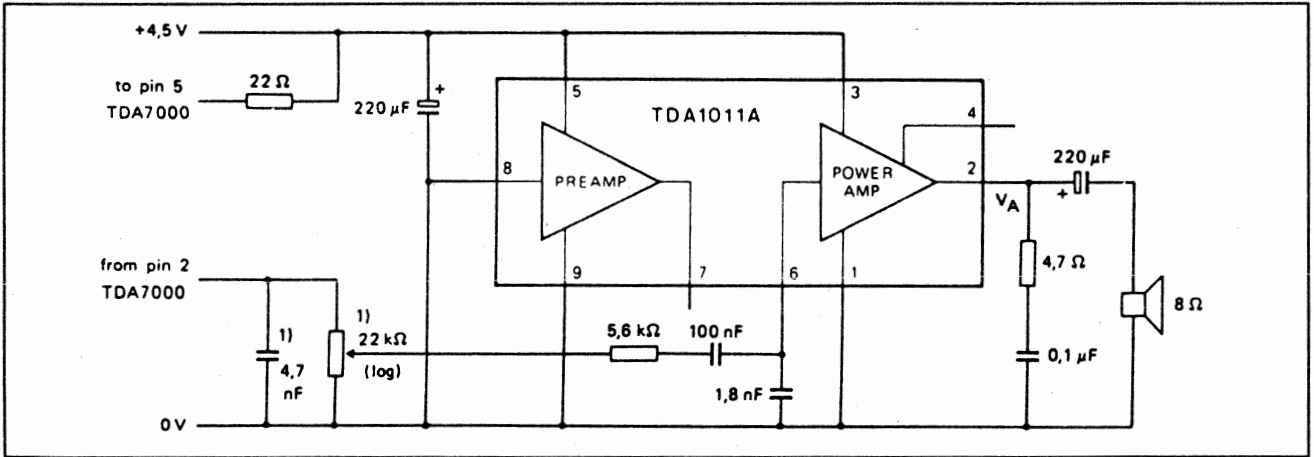


Figuur 1515.2-11: Afstemmen van de TDA 7000 met behulp van een gelijkspanning en varicap-diode.

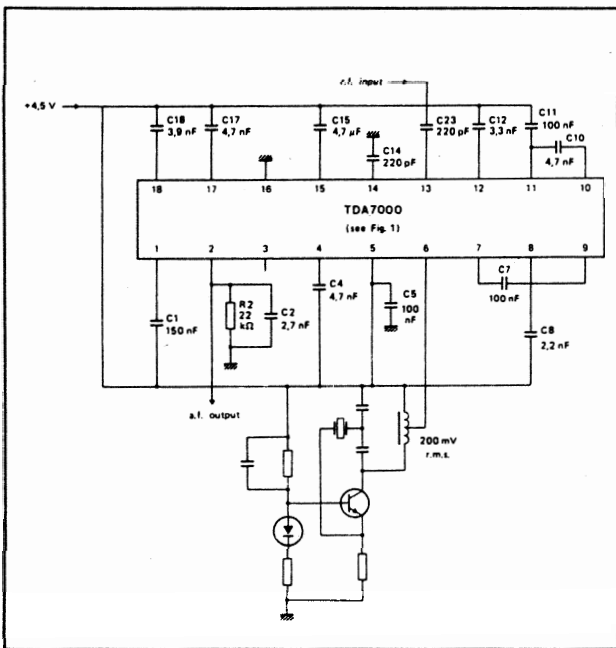


Figuur 1515.2-13: Afstem-indicator voor de TDA 7000.

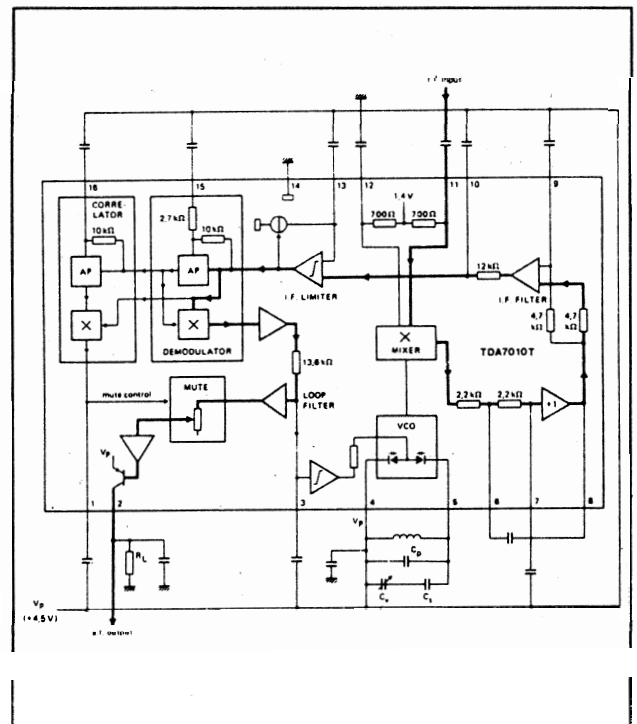
5.2 Type-beschrijving FM-ontvangers en sub-systemen



Figuur 15/5.2-14: LF-eindversterker voor 4,5V voeding.

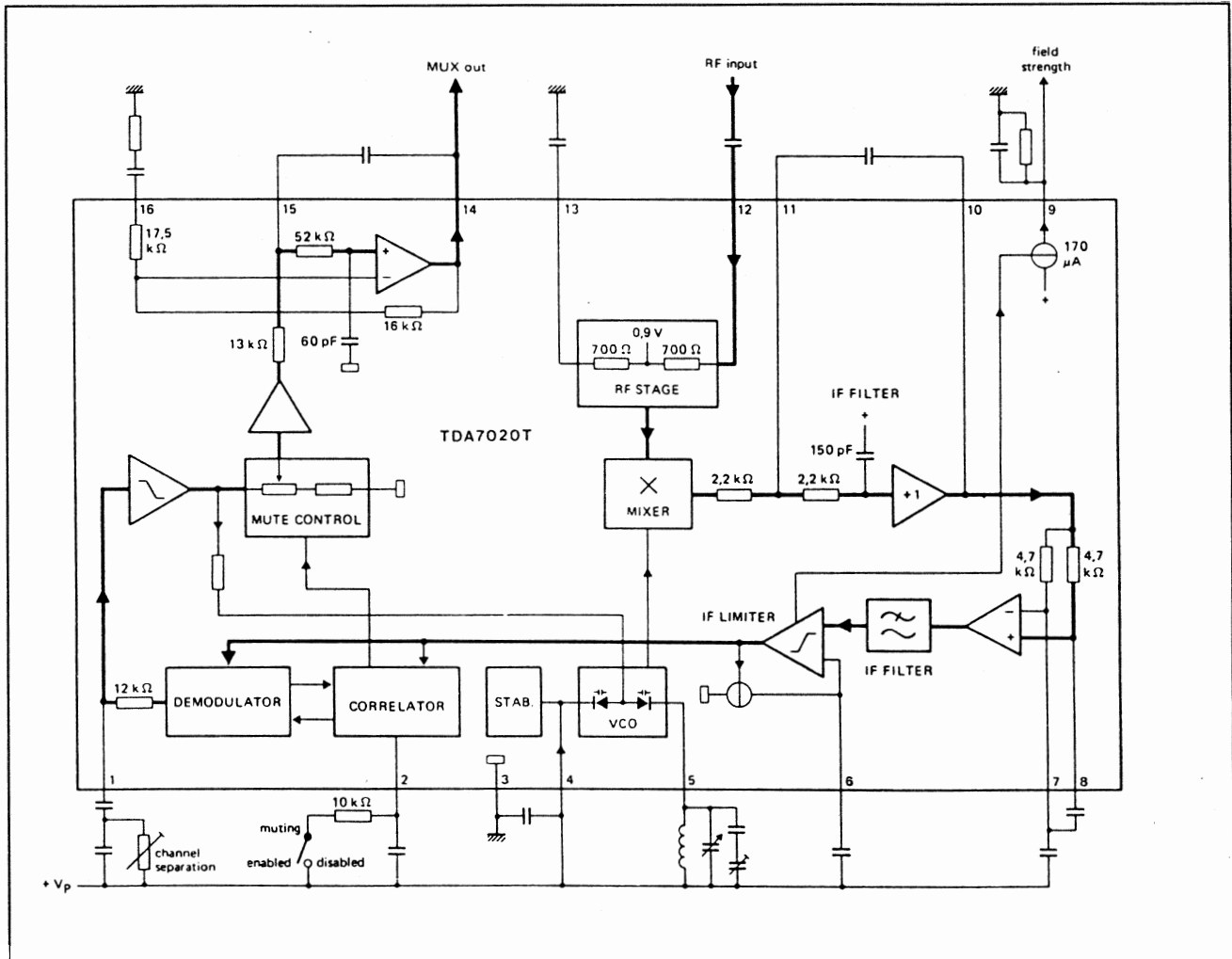


Figuur 15/5.2-15: Smalle band FM-ontvanger met TDA 7000.



Figuur 15/5.2-16: Intern blokschema van de TDA

5.2 Type-beschrijving FM-ontvangers en sub-systemen



Figuur 15/5.2-17: Intern blokschema van de TDA 7020.

- oversturings-vertorming: 10% voor $U_{in} = 200 \text{ mV}$
- midden frequentie: 76 kHz
- signaal-ruis verhouding: 60 dB max.
- selectiviteit: 46 dB
- AFC-bereik: $\pm 160 \text{ kHz}$
- audio-bandbreedte: 10 kHz
- audio-uitgang: $90 \text{ mV}_{\text{eff}}$
- totale harmonische vertorming: 2,3% max.
- AM-onderdrukking: 50 dB max.

Voorbeeld-schakelingen

- figuur 15/5.2-18:
Basis-schema van mono-ontvanger met de TDA 7020.

- figuur 15/5.2-19:

Totale stereo-FM ontvanger met TDA 7020 als FM-ontvanger, TDA 7040 als stereo-decoder en TDA 7050 als stereo eind-versterker, bruikbaar als stereo walkman met hoofdtelefoon met 2 x 75 mW vermogen.

TDA 7021

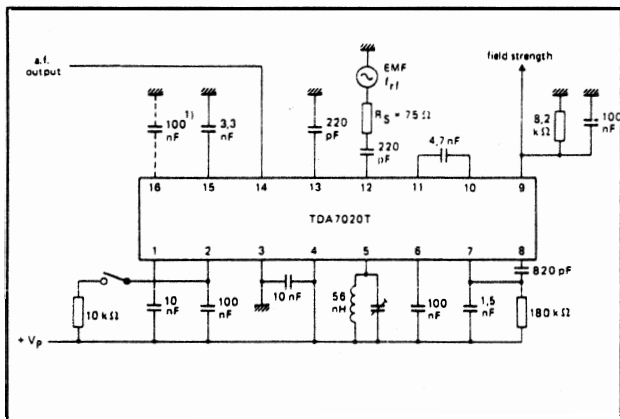
FM-compleet, mux. LF-uitgang

Allernieuwste uitvoering van de TDA-reeks. Op het moment van het schrijven van deze aanvulling werden de eerste monsters door Philips uitgeleverd.

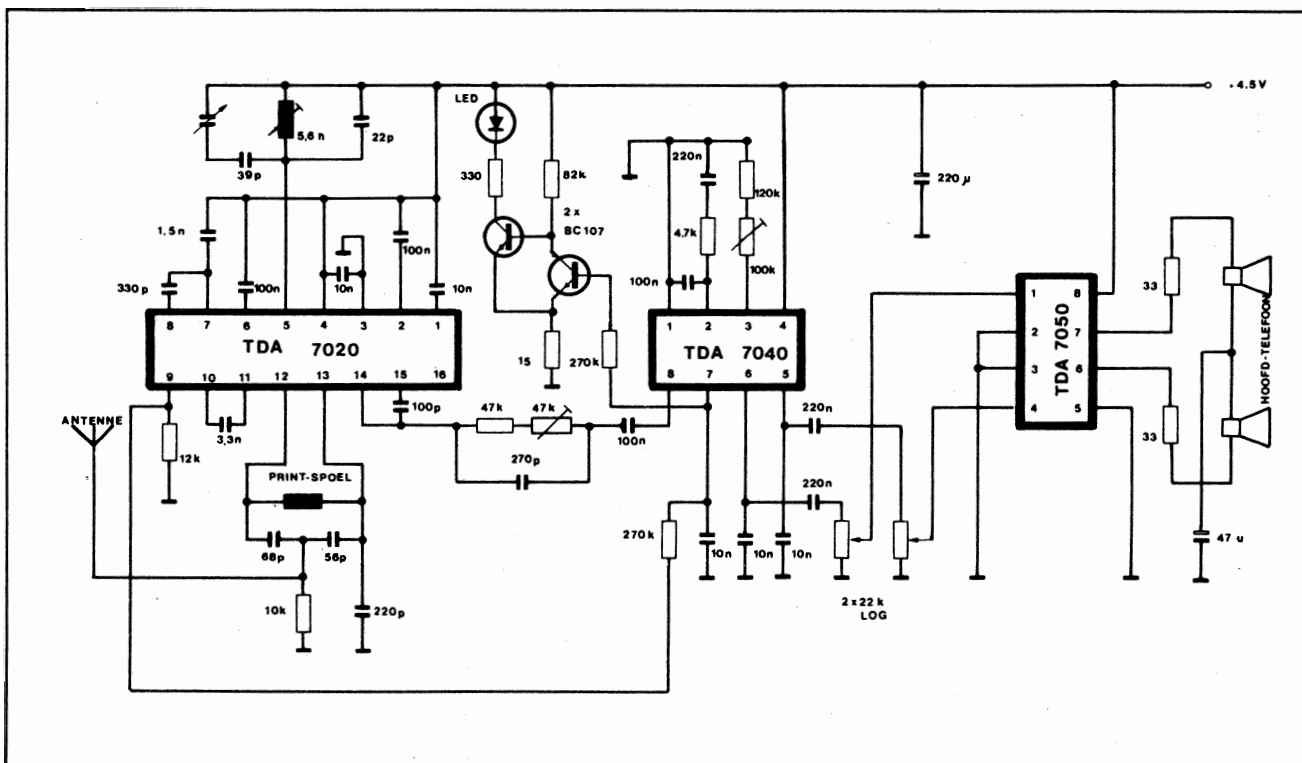
Functie- en pen-compatible met de TDA 7020.

Nadere gegevens ontbreken op dit ogenblik.

5.2 Type-beschrijving FM-ontvangers en sub-systemen



Figuur 15/5.2-18: Mono-ontvanger met de TDA 7020.



Figuur 15/5.2-19: Volledige FM stereo-ontvanger met slechts drie IC's.

5.2 Type-beschrijving FM-ontvangers en sub-systemen

15/5.3

Type-beschrijving AM/FM-combinaties

Opmerking

In verband met de complexiteit van deze IC's wordt afgezien van het geven van een pen-identificatie tekening. De benamingen van deze pennen zijn toch volledig inhoudsloos zonder dat een blokschema ter beschikking staat. De pen-identificatie kan worden afgeleid van de interne blokschema's en voorbeeld-schakelingen.

U 416 B

AM: compleet, FM: MF + DEM

Dit IC bevat een volledige AM-ontvanger en de middenfrequent en demodulator trappen voor FM. Het IC heeft een LF-voorversterker die het uitgangssignaal versterkt tot het niveau dat noodzakelijk is voor het aansturen van standaard stereo-decoders.

Technische gegevens

- fabrikant: Telefunken
- behuizing: DIL-14
- voedingsspanning: +3 tot +15 V
- begrenzing bij FM: 50 μ V
- AM HF-versterking: 70 dB
- LF-versterking: 10 dB

Voorbeeld-schakeling

Figuur 15/5.3-1 geeft het schema van een volledige AM/FM-ontvanger met de U 416 B als HF-schakeling, een standaard PLL stereo-decoder en twee U 410 B LF eindversterkers.

U417 B

AM: compleet, FM: MF + DEM, AUDIO

Dit IC bevat een volledige AM-ontvanger en

de middenfrequent en demodulator trappen voor FM. Het IC heeft een LF-eindversterker (mono) met een vermogen van 0,7 W.

Technische gegevens

- fabrikant: Telefunken
- behuizing: DIL-16
- voedingsspanning: +3 tot +15 V
- totale rust-stroom: 12 mA
- begrenzing bij FM: 50 μ V
- AM HF-versterking: 70 dB
- LF-versterking: 40 dB
- LF-vermogen: 700 mW
(9 V voeding, 16 Ω belasting)

Voorbeeld-schakeling

Figuur 15/5.3-2 geeft het schema van een volledige AM/FM mono-ontvanger met de U 417 B.

U 418 B

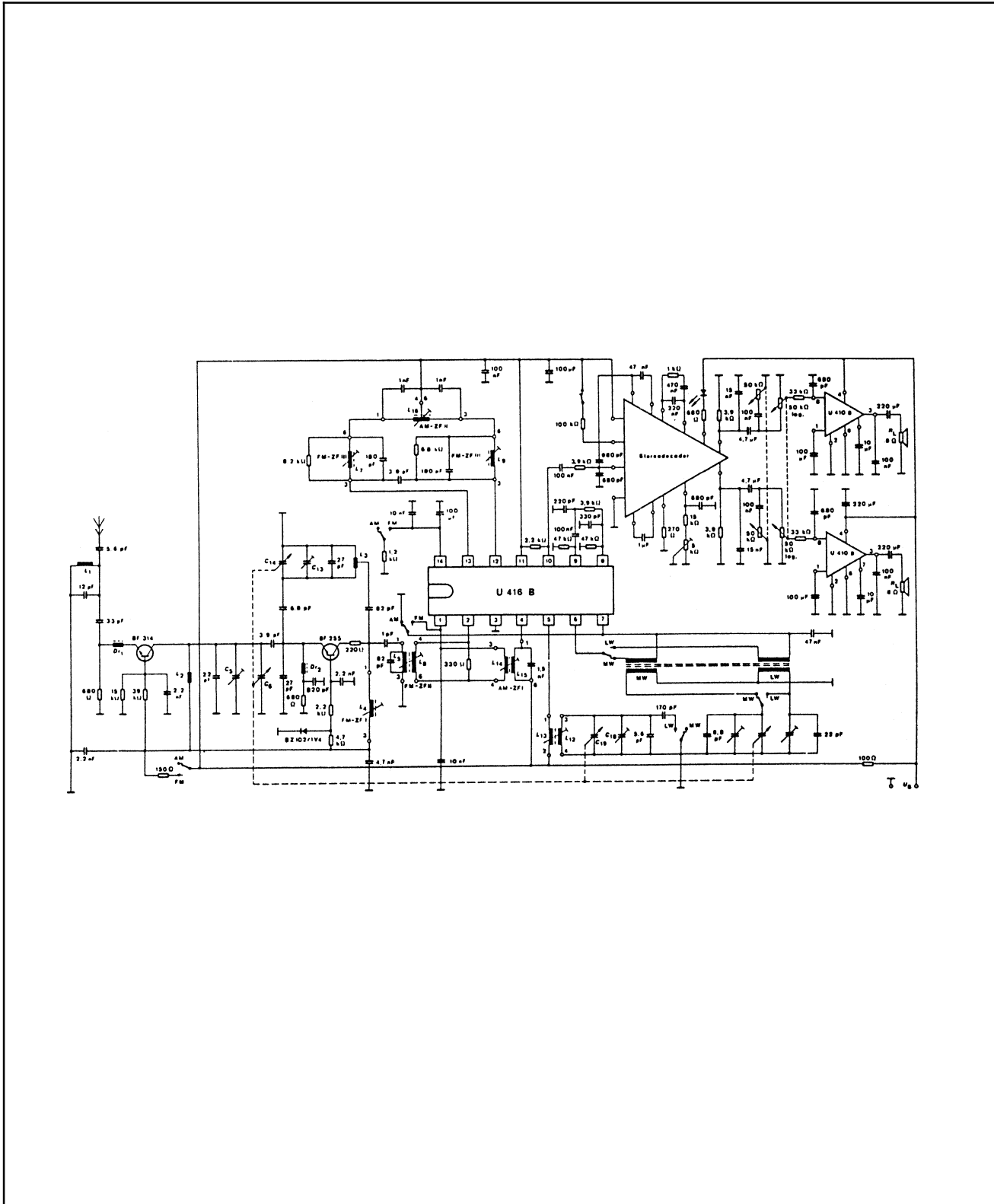
AM: compleet, FM: MF + DEM, AUDIO

Dit IC bevat een volledige AM-ontvanger en de middenfrequent en demodulator trappen voor FM. Het IC heeft een LF-eindversterker (mono) met een vermogen van 1 W.

Technische gegevens

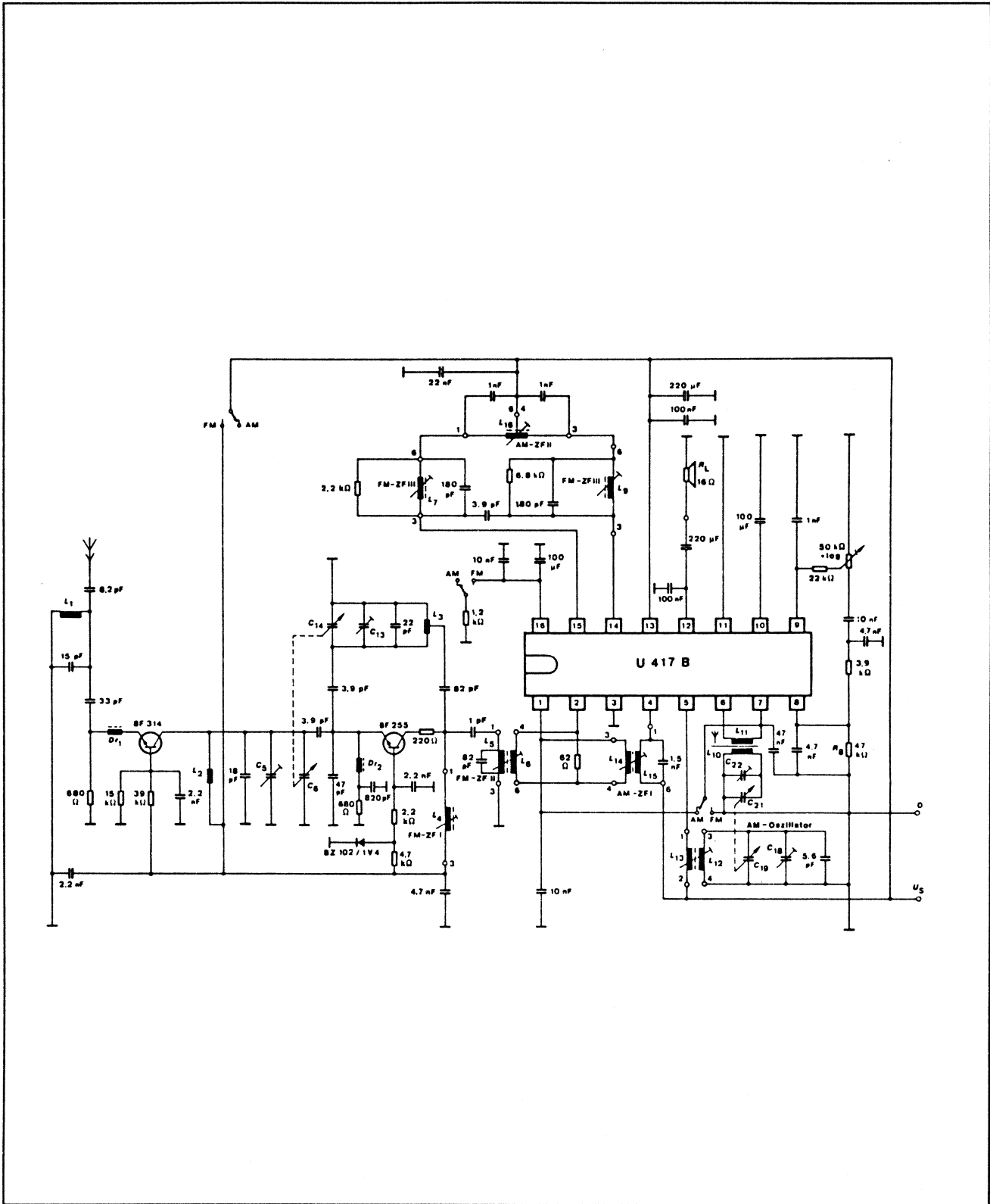
- fabrikant: Telefunken
- behuizing: DIL-18
- voedingsspanning: +3 tot +15 V
- totale rust-stroom: 12 mA
- begrenzing bij FM: 50 μ V
- AM HF-versterking: 70 dB
- LF-versterking: 40 dB
- LF-vermogen: 1 W
(9 V voeding, 8 Ω belasting)

5.3 Type-beschrijving AM/FM-combinaties



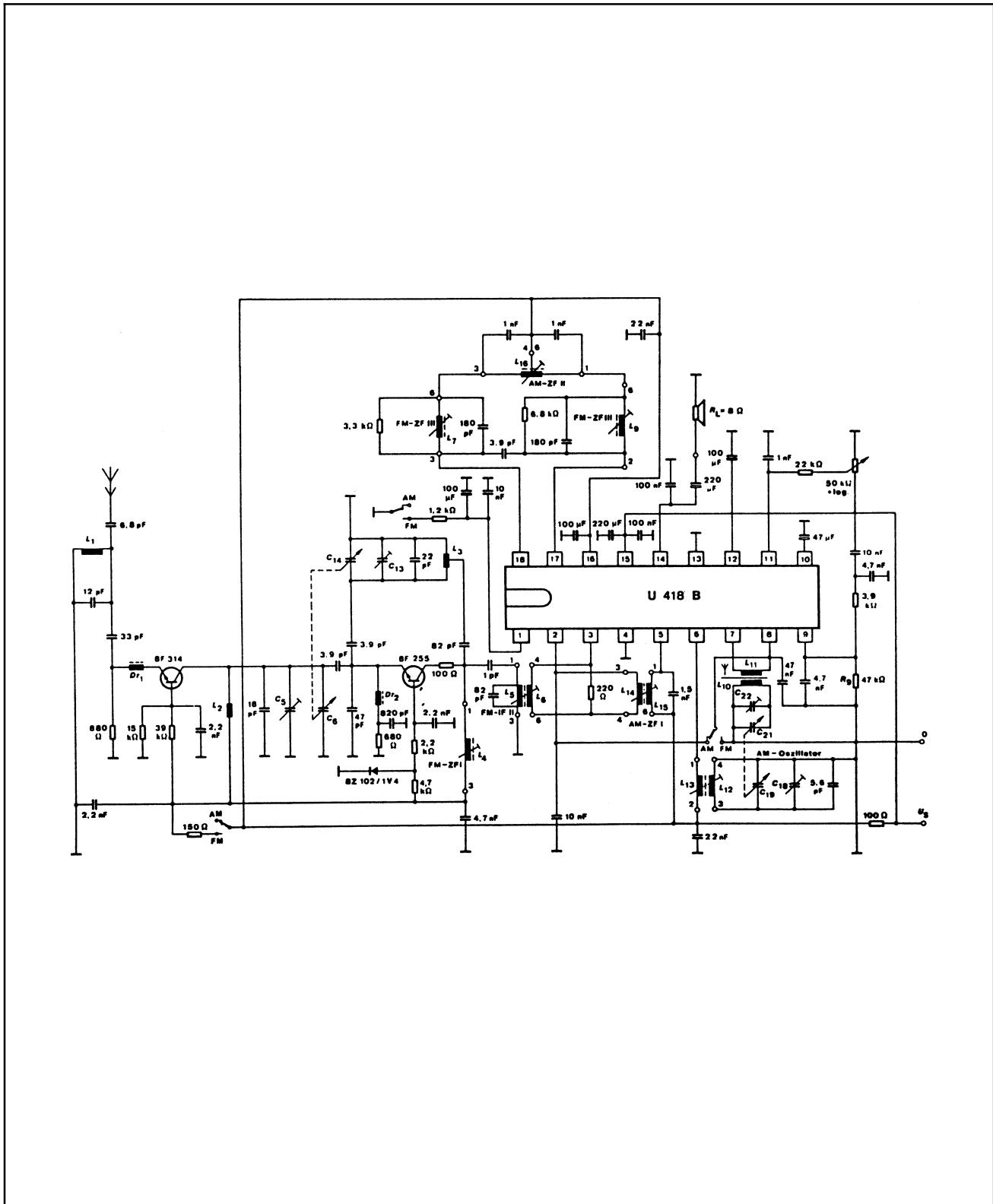
Figuur 1515.3-1: Volledige AM/FM-ontvanger met de U 416 B als HF-schakeling.

5.3 Type-beschrijving AM/FM-combinaties



Figuur 15/5.3-2: Complete AM/FM-ontvanger met de U 417 B.

5.3 Type-beschrijving AM/FM-combinaties



Figuur 15/5.3-3: Mono-ontvanger met luidspreker-uitgang en U 418 B.

5.3 Type-beschrijving AM/FM-combinaties

Voorbeeld-schakeling

Figuur 15/5.3-3 geeft het schema van een volledige AM/FM mono-ontvanger met de U 418 B.

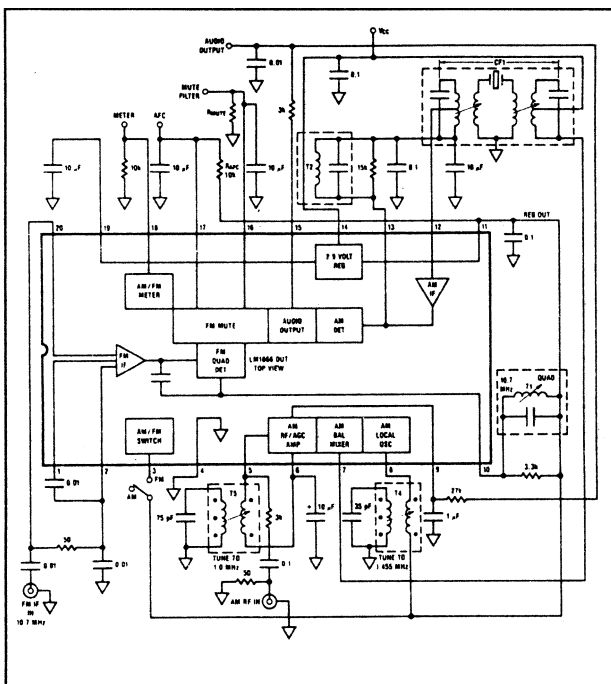
LM 1866

AM: compleet, FM: MF + DEM

Ontworpen voor het samenstellen van volledige draagbare ontvangers met minimaal aantal externe componenten.

Minimale voedingsspanning slechts 3V.

Interne omschakeling tussen AM en FM door middel van een gelijkspanning, uitgang voor veldsterkte-meter, constant LF-niveau voor AM en FM.



Figuur 15/5.3-4: Intern blokschema van de LM 1866.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-20
- intern blokschema: figuur 15/5.3-4
- voedingsspanning: +15 V max.
+6 V geadviseerd
+3 V min.
- voedingsstroom in rust: 17 mA
- interne referentie: 2,9 V
- LF-uitgang: 160 mV max.

- AM-gegevens
 - gevoeligheid: 9 μ V voor 6 mV uit
25 μ V voor 20 dB S/R-verhouding
 - signaal-ruis verhouding: 50 dB max.
 - oversturings-vertorming: 10% bij $U_{in} = 50$ mV
 - harmonische vertorming: 2% max.
 - meter-uitgang: 1,2 tot 2,5 V
- FM-gegevens
 - gevoeligheid: 25 μ V voor -3 dB begrenzing
 - signaal-ruis verhouding: 76 dB max.
 - harmonische vertorming: 1%
 - AM-onderdrukking: 55 dB
 - meter-uitgang: 0,8 tot 1,8 V

Voorbeeld-schakeling

Figuur 15/5.3-5 geeft het schema van een commerciële draagbare ontvanger met de LM 1866, met een ontvangst-bereik van 525 kHz tot 1650 kHz voor AM en van 88 MHz tot 108 MHz voor FM.

LM 1868

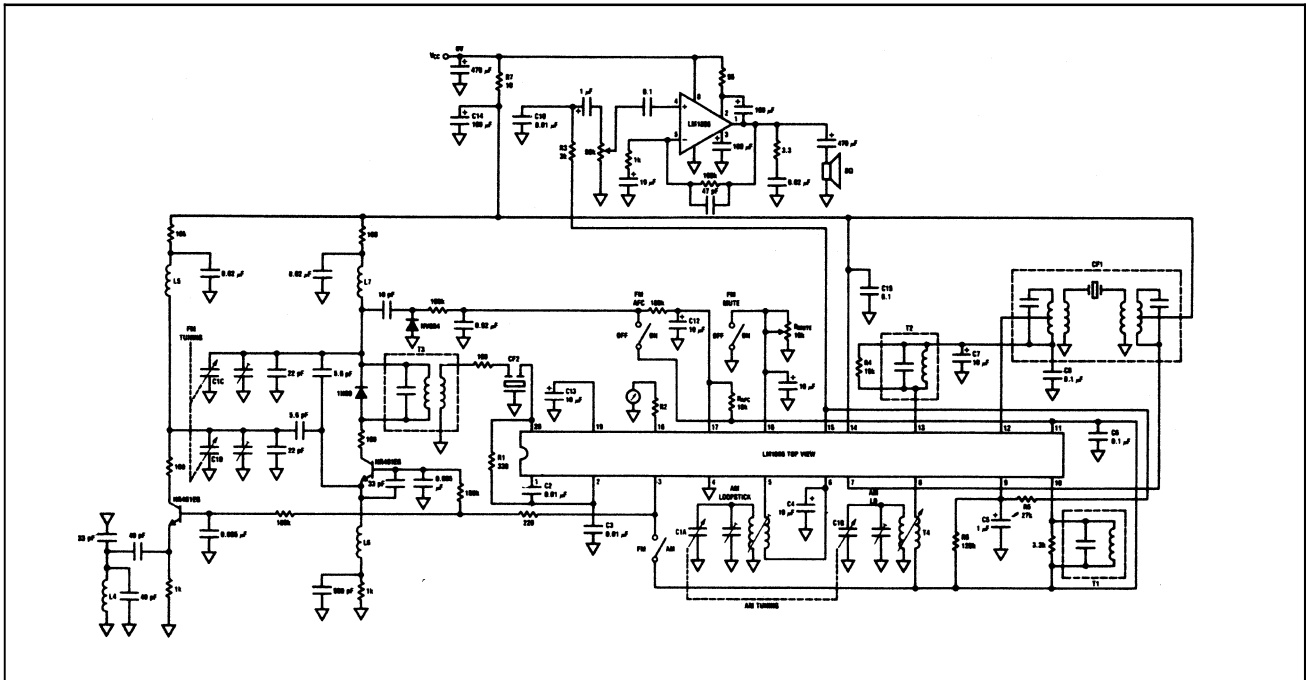
AM: compleet, FM: MF + DEM, AUDIO

Dit IC bevat een volledige AM-ontvanger en de middenfrequent en demodulator trappen voor FM. Het IC heeft een LF-eindversterker (mono) met een vermogen van 0,5 W.

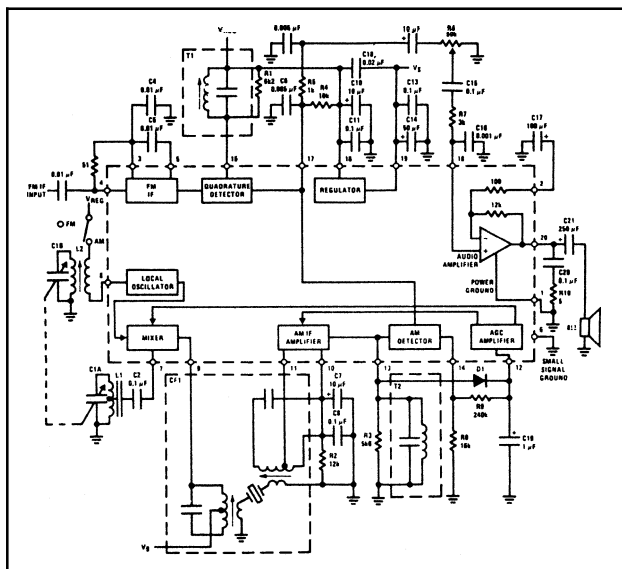
Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-20
- intern blokschema: figuur 15/5.3-6
- voedingsspanning: +15 V max.
+9 V geadviseerd
- voedingsstroom in rust: 30 mA
- interne referentie: 4,5 V
- AM-gegevens
 - gevoeligheid: 16 μ V voor 59 mW uit
 - signaal-ruis verhouding: 50 dB max.
 - oversturings-vertorming: 10% bij $U_{in} = 50$ mV
 - harmonische vertorming: 2% max.
- FM-gegevens
 - gevoeligheid: 45 μ V voor -3 dB begrenzing

5.3 Type-beschrijving AM/FM-combinaties



Figuur 15/5.3-5: Commerciële draagbare ontvanger met de LM 1866.



Figuur 15/5.3-6: Intern blokschema van de LM 1868.

- signaal-ruis verhouding: 64 dB max.
- harmonische vervorming: 2%
- AM-onderdrukking: 55 dB

Voorbeeld-schakeling

Figuur 15/5.3-7 geeft het schema van een commerciële draagbare ontvanger met de

LM 1868 met een ontvangst-bereik van 525 kHz tot 1650 kHz voor AM en van 88 MHz tot 108 MHz voor FM.

TDA 1083

AM: compleet, FM: MF + DEM, AUDIO

Dit IC bevat een volledige AM-ontvanger en de middenfrequent en demodulator trappen voor FM. Het IC heeft een LF-eindversterker (mono) met een vermogen van 0,7 W.

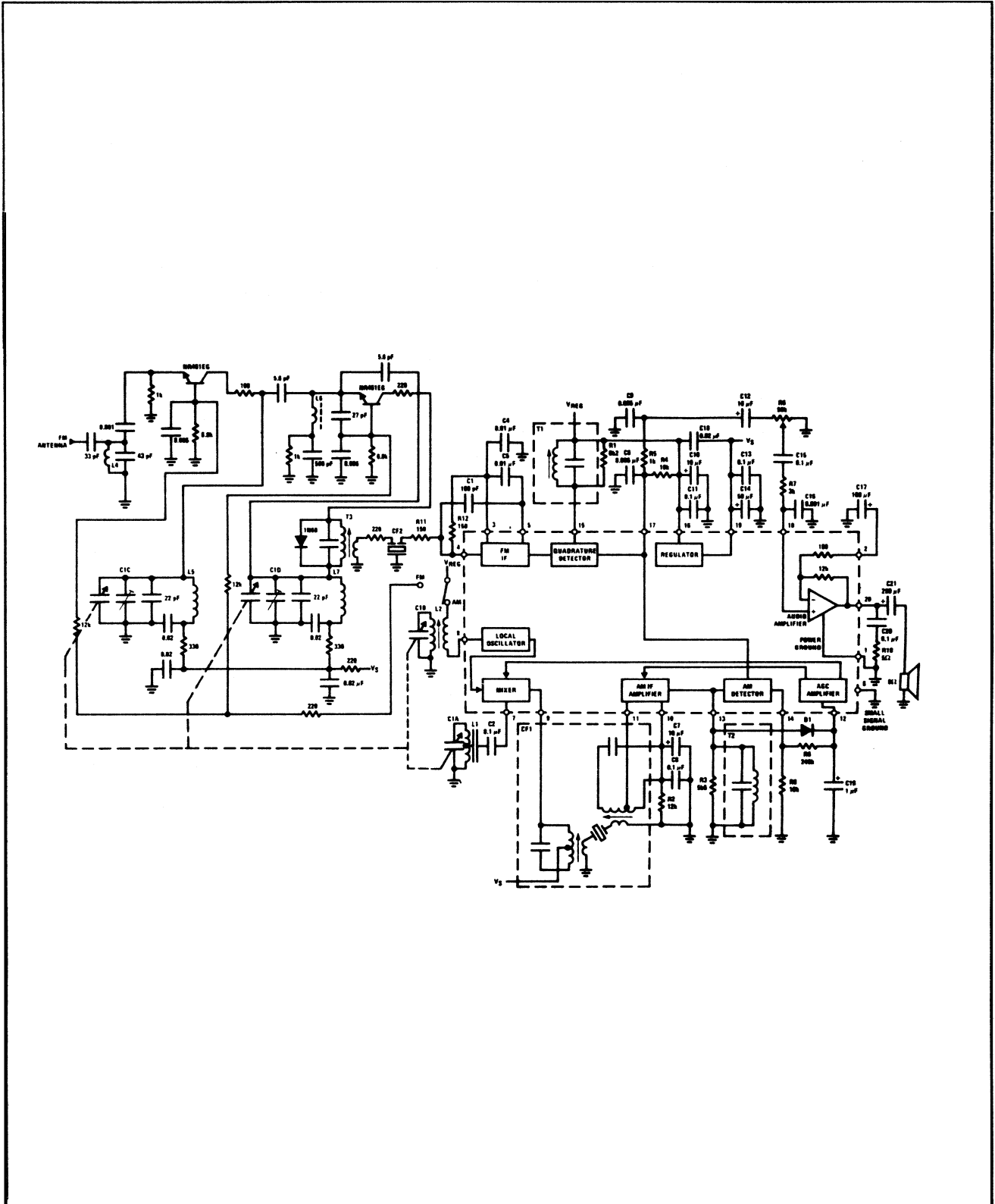
Technische gegevens

- fabrikant: Telefunken
- behuizing: DIL-16
- voedingsspanning: +3 tot +12 V
- totale rust-stroom: 20 mA
- begrenzing bij FM: 50 μ V
- AM HF-versterking: 70 dB
- LF-versterking: 40 dB
- LF-vermogen: 700 mW
(12V voeding, 25 R belasting)

Voorbeeld-schakeling

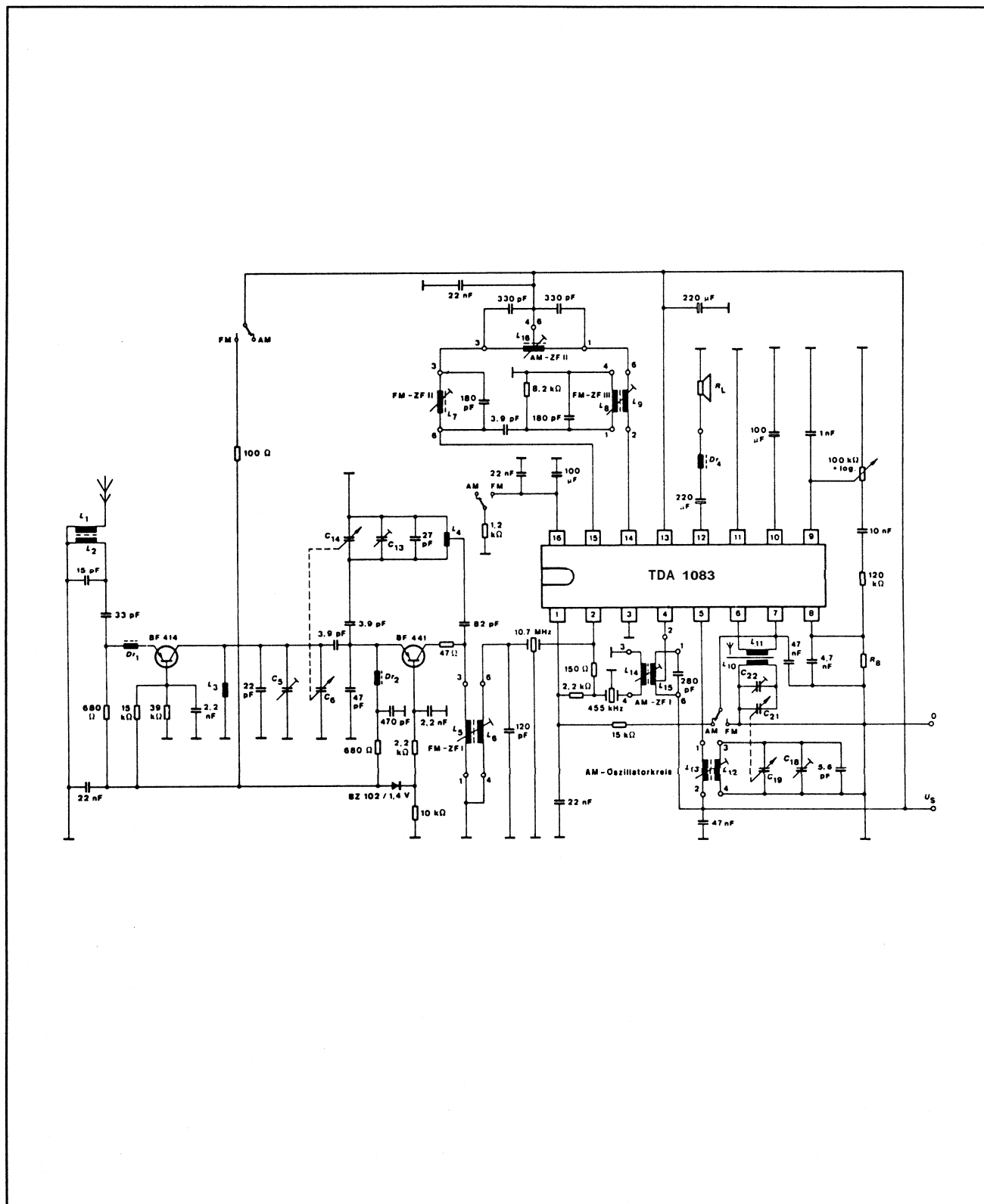
Figuur 15/5.3-8 geeft het schema van een volledige AM/FM mono-ontvanger met de TDA 1083.

5.3 Type-beschrijving AM/FM-combinaties



Figuur 15/5.3-7: De LM 1868 in een commerciële totaal-ontvanger voor AM en FM.

5.3 Type-beschrijving AM/FM-combinaties



Figuur 15/5.3-8: Gecombineerd AM/FM mono-ontvanger met de TDA 1083.

5.3 Type-beschrijving AM/FM-combinaties

TEA 5570**AM: compleet, FM: MF, MF-uitgang**

Dit IC wordt voornamelijk toegepast in draagbare radio's en klok-radio's. Naast de volledige AM-ontvanger bevat het IC de middenfrequent versterker voor FM en een elektronische AM/FM-omschakeling.

Technische gegevens

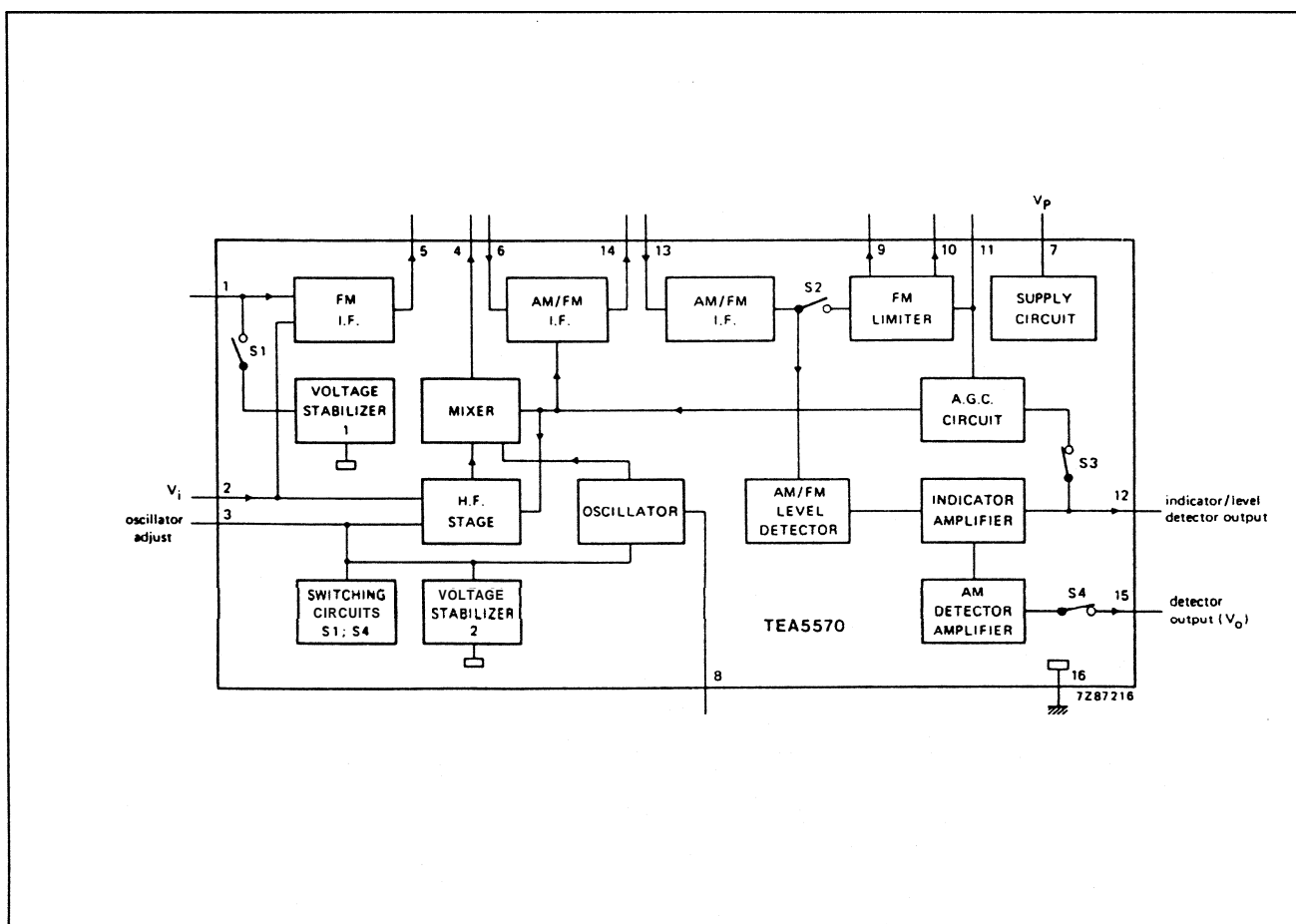
- fabrikant: Philips
- behuizing: DIL-16
- intern blokschema: figuur 15/5.3-9
- voedingsspanning: +9,0 V max.
+6,0 V geadviseerd
+2,4 V min.
- voedingsstroom: 8,2 mA
- AM-gegevens
 - gevoeligheid: 7,0 μV voor 30 mV uit
20 μV voor 26 dB S/R-

verhouding

- oversturings-vertorming: 10% bij $U_{in} = 200 \text{ mV}$
- harmonische vertorming: 2,5% max.
- LF-uitgang: 100 mV voor 1 mV in
- FM-gegevens
 - gevoeligheid:
 - 130 μV voor -3 d5 begrenzing
 - 6 μV voor 26 dB S/R-verhouding
 - harmonische vertorming: 0,3%
 - AM-onderdrukking: 50 d5
- AM/FM schakelaar: 400 μA
- meter-stroom: 250 μA gemiddeld

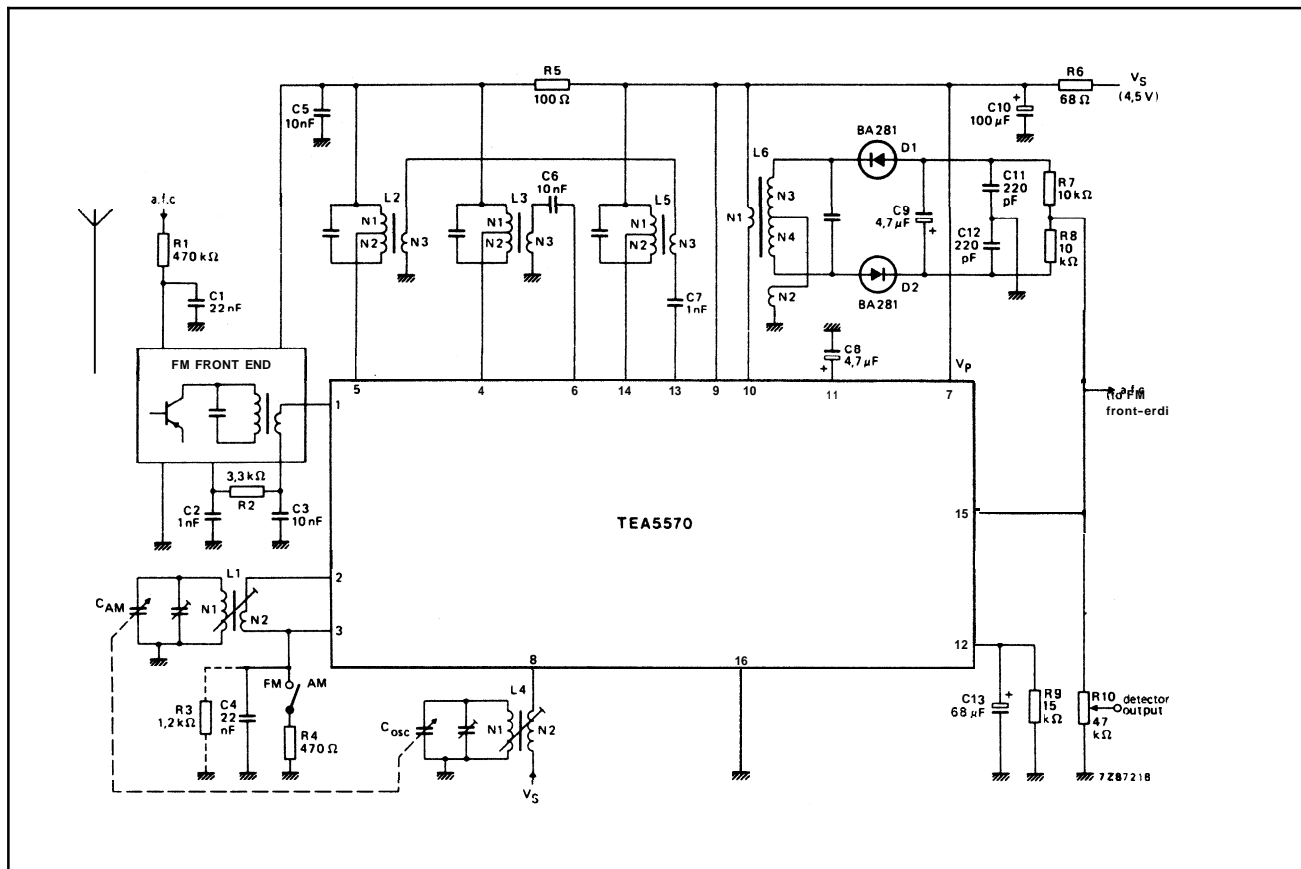
Voorbeeld-schakeling

Figuur 15/5.3-10 geeft het schema van een eenvoudige AM/FM-ontvanger met discreet samengestelde ratio-detector voor de FM-demodulatie.



Figuur 15/5.3-9: Intern blokschema van de TEA 5570.

5.3 Type-beschrijving AM/FM-combinaties



Figuur 15/5.3-10: Eenvoudige AM/FM-ontvanger met ratio-detector.

16

Schakelingen voor geluid- en klank-synthese

Inhoud

- 1611** Attentie-toon schakelingen
(3e aanvulling)
- 1612** Melodie-generatoren
- 1613** Orgel- en piano-IC's
- 1614** Synthesizer-IC's
- 1615** Rytme-generatoren
- 1616** IC's voor stem-synthese
- 1617** Diversen

16/1

Attentie-toon schakelingen

Inhoud

16/1.1 Type-beschrijving

SAE 0700	tweetonige generator
MC 34012-X	tweetonige generator
MC 34017-X	tweetonige generator
SAB 0601	enkeltonige gong
SAB 0602	tweetonige gong
SAB 0600	drietonige gong
U 4075 B	drietonige generator
U 4076 B	drietonige generator

1.1 Typebeschrijving

16/1.1

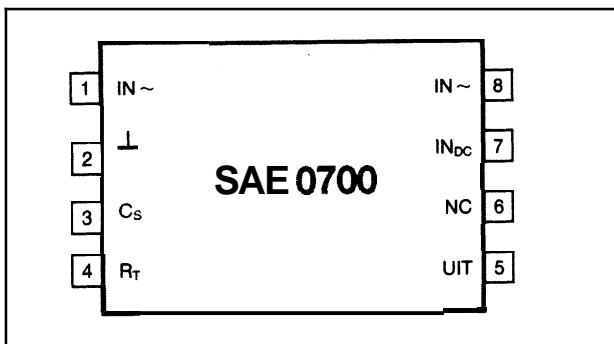
Type-beschrijving

SAE 0700 tweetonige generator

Dit IC genereert een periodiek tweetonig signaal met een frequentie-verhouding van 1,4/1 met een omschakel-frequentie van 0,5 tot 50 Hz. De toon-frequentie is instelbaar tussen 100 Hz en 15 kHz. Het IC wordt gestuurd door ofwel een wisselspanning van minimaal 10 V ofwel een gelijkspanning van minimaal 9 V_{DC}.

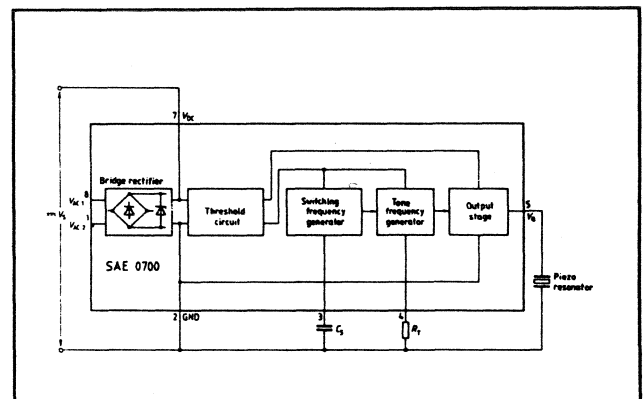
Technische gegevens

- fabrikant: Siemens
- behuizing: DIL-8
- aansluitgegevens: figuur 16/1.1-1



Figuur 16/1.1-1: Aansluitgegevens SAE 0700.

- intern blokschema: figuur 16/1.1-2
- voedingsspanning: +26 V_{DC} max.
+9 V_{DC} min.
- voedingsstroom: 1,8 mA
- max. wisselspanning (ingang): 28 V
- max. wisselstroom (ingang): 25 mA ~
- drempel van de threshold: 8,6 V
- temp. coëf. frequentie: $8 \cdot 10^{-4}/^{\circ}\text{C}$
- max. uitgangsstroom: 50 mA_{eff}



Figuur 16/1.1-2: Intern blokschema SAE 0700.

Nadere gegevens

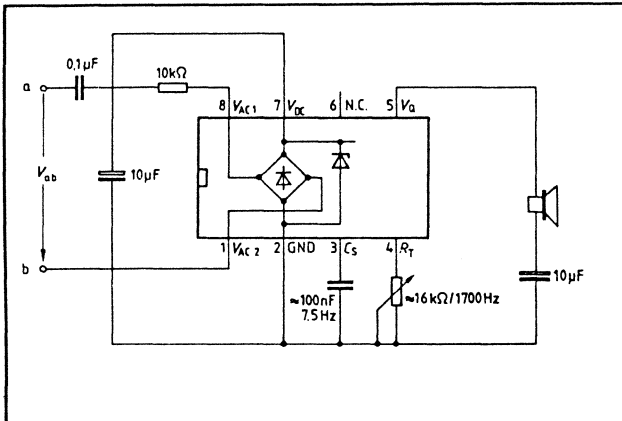
- ingangen
 - De wisselspanningsingangen zijn aangesloten op een bruggelijkrichter, die is belast met een zenerdiode als beveiliging tegen overspanning (220 V_{eff} gedurende 30 s). De wisselspanning moet minstens een spanning van 9 V op de DC-ingang opwekken, omdat de daaropvolgende comparator een drempel van 8,6 V heeft. Deze drempel is ingelast om de schakeling ongevoelig te maken voor stoorspanningen op de ingangen.
- omschakel-generator
 - Deze schakelt de toon-generator om tussen de ene en de andere frequentie met een frequentie die gegeven wordt door:
 $f_t = 750 / C_t$ (Hz, nF)
- toon-generator
 - Deze wekt een vierkantgolf op met twee frequenties, bepaald door:
 $f_{t1} = 2,72 \cdot 10^4 / R_T$ (Hz, k Ω)
 $f_{t2} = f_{t1} \cdot 0,725$ (Hz, k Ω)

1.1 Typebeschrijving

- uitgangs-trap
Deze kan rechtstreeks een piëzo-keramische transducer sturen of via een transistor-versterker een kleine luidspreker.

Voorbeeld-schakeling

Figuur 16/1.1-3 geeft de SAE 0700 in een schakeling van een elektronische telefoon-bel. De -ingangen van het IC worden via een scheiding-condensator en een serie-weerstand rechtstreeks over de telefoon-lijn aangesloten.



Figuur 16/1.1-3: SAE 0700 als vervanger van een mechanische telefoon-bel.

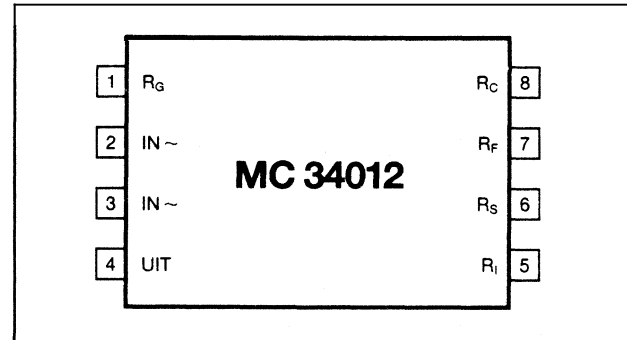
MC 34012-X tweetonige generator

Een met de SAE 0700 vergelijkbare schakeling met dit verschil dat er slechts één generator aanwezig is en de twee toon-frequenties en de omschakel-frequentie door middel van digitale delers uit het uitgangssignaal van de generator worden afgeleid. Er bestaan drie versies van dit IC (code X), die verschillende deel-factoren hebben.

Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-8
- aansluitgegevens: figuur 1611.1-4
- intern blokschema: figuur 1611.1-5
- voedingsspanning: +38 V_{DC} max.
+25 V_{DC} min.
- max. wisselspanning (ingang): 150 V ~
- drempel van de threshold: 1,7 V

- max. uitgangsstroom: 80 mA_{eff}



Figuur 16/1.1-4: Aansluitgegevens MC 34012.

Nadere gegevens

- ingangen
De wisselspanning op de ingang wordt door een brug gelijkgericht en laadt via weerstand R3 condensator C4 op. Smallere transiënt-stoorspanningen zullen de ingebouwde thyristor in geleiding sturen, waardoor de ingang na de brug wordt kortgesloten en de transiënten de condensator niet tot de drempel van de threshold kunnen opladen.
- frequenties
De basis-frequentief₀ wordt bepaald door de waarde van C2 en R2 volgens de grafiek van figuur 1611.1-6. De waarde van de twee toon-frequenties is gelijk aan f₀/4 en f₀/5. De omschakel-frequentie is afhankelijk van het typenummer:
MC 34012-1: f₀/320
MC 34012-2: f₀/640
MC 34012-3: f₀/160

Voorbeeld-schakeling

Figuur 1611.1-7 geeft een elektronische telefoonbel met de MC 34012.

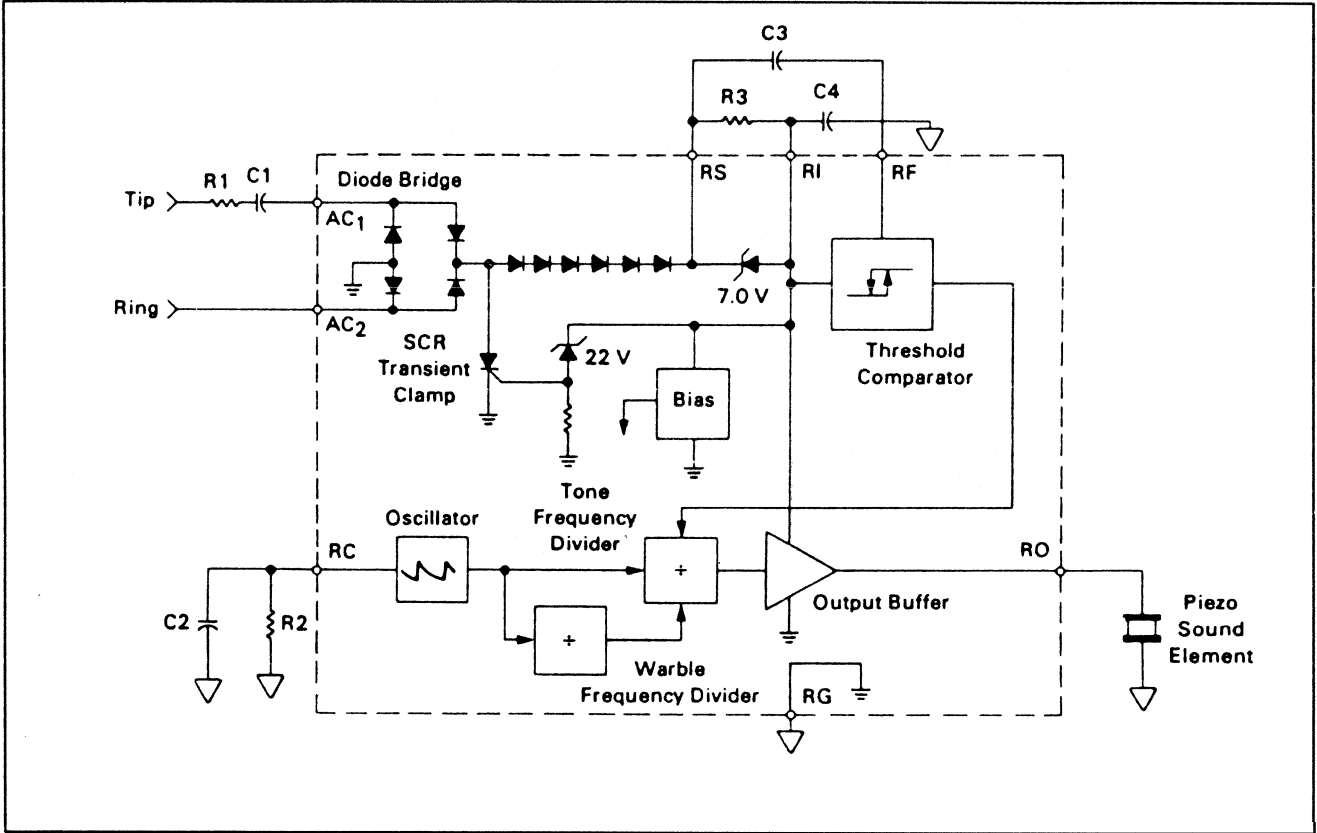
MC 34017-X tweetonige generator

vergelijkbaar met de MC 34012, echter met andere aansluitgegevens.

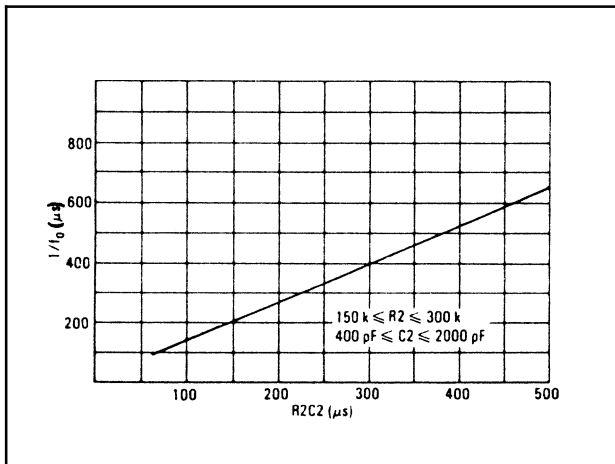
Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-8

1.1 Typebeschrijving



Figuur 16/1.1-5: Intern blokschema MC 34012.



Figuur 16/1.1-6: Oscillator-periode in functie van de waarde van de onderdelen R2/C2.

- aansluitgegevens: figuur 16/1.1-8

Voorbeeld-schakeling

Figuur 16/1.1-9 geeft een elektronische telefoonbel met de MC 34017.

SAB 0601
enkeltonige gong

Dit IC bootst het geluid na van een gong met één pijp en is afgeleid van de SAB 0600.

Voor nadere gegevens en voorbeeld-schakelingen wordt naar de 0600 verwezen.

SAB 0602
tweetonige gong

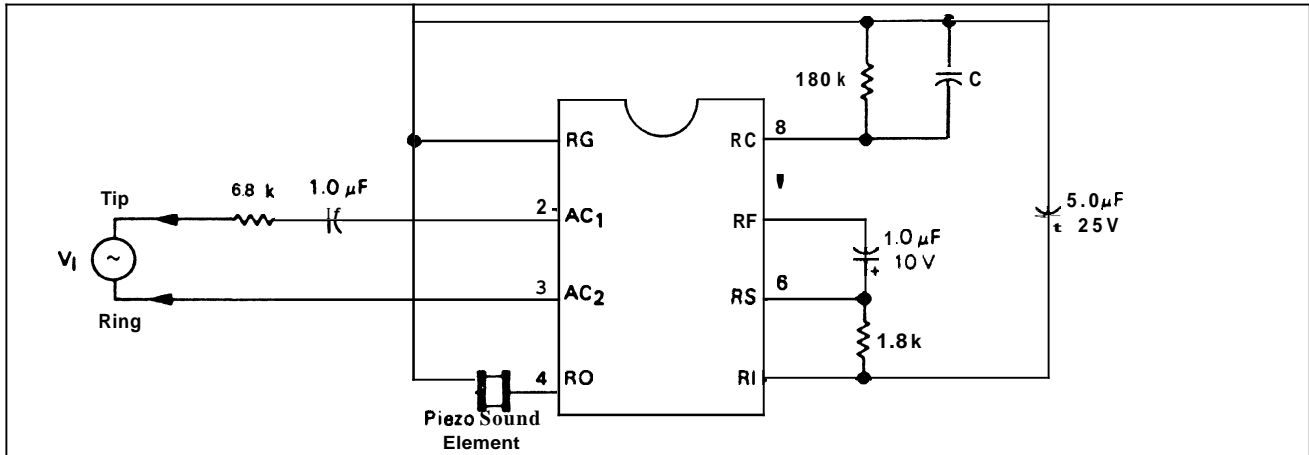
Dit IC bootst het geluid na van een gong met twee pijpen en is afgeleid van de SAB 0600.

Voor nadere gegevens en voorbeeld-schakelingen wordt naar de 0600 verwezen.

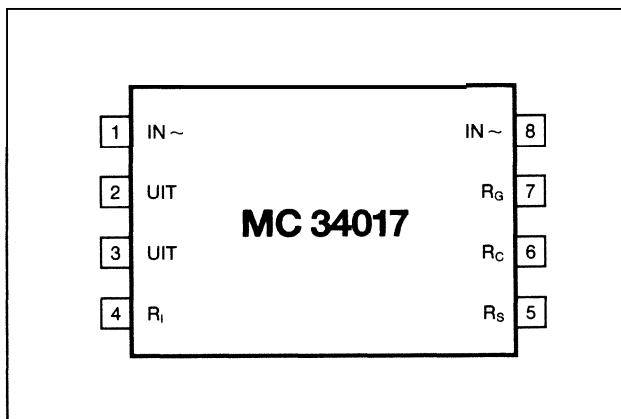
SAB 0600
drietonige gong

Dit IC bootst het geluid na van een gong met drie pijpen. Het specifieke geluid ontstaat door drie harmonische signalen een na een aan een mengtrap aan te bieden en de amplitude van de signalen uit te laten sterven. De

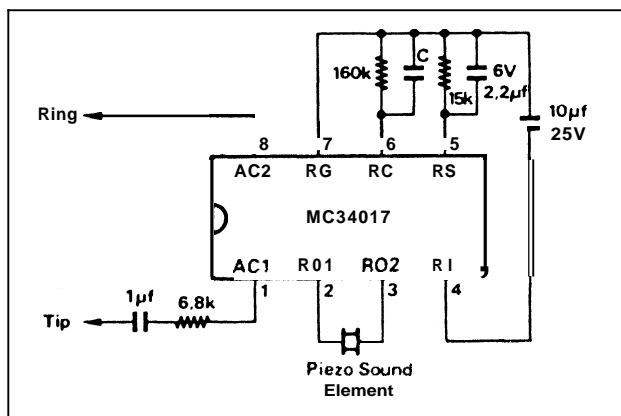
1.1 Typebeschrijving



Figuur 1611.1-7: MC 34012 als elektronische telefoon-bel.



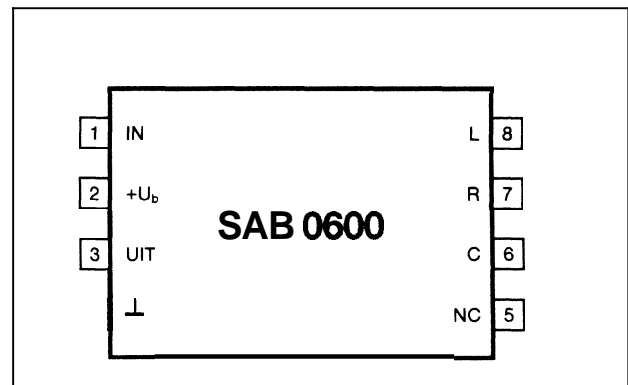
Figuur 1611.1-8: Aansluitgegevens MC 34017.



Figuur 1611.1-9: De MC 34017 als elektronische telefoon-bel.

Technische gegevens

- fabrikant: Siemens
- behuizing: DIL-8
- aansluitgegevens: figuur 16/1.1-10

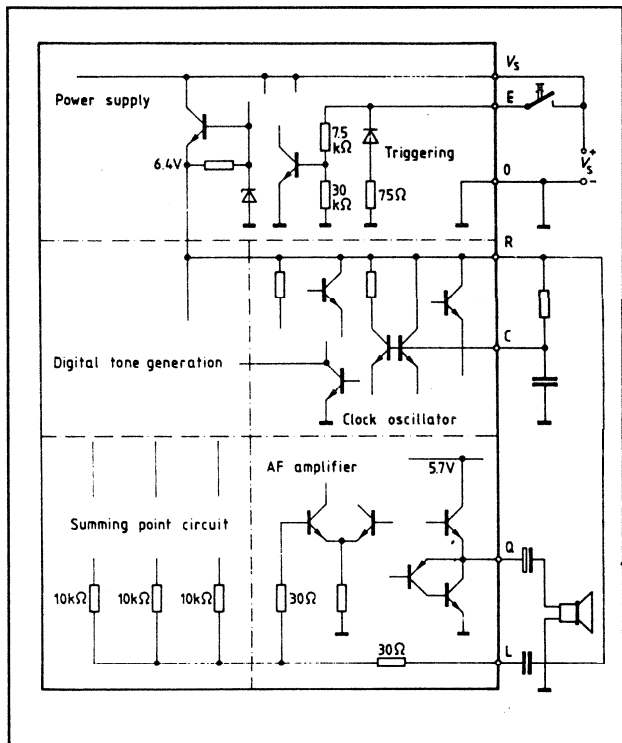


Figuur 1611.1-10: Aansluitgegevens SAB 0600-serie.

- intern blokschema: figuur 1611.1-11
- voedingsspanning: +11 V max.
- stuurspanning: +U_b max.
+1,5 V min.
- stuurstroom: 700 µA
- stand-by voedingsstroom: 10 µA max.
- actieve voedingsstroom: 90 mA start syclus
35 mA einde syclus
- frequentie-bereik: 6 tot 100 kHz
- max. uitgangsspanning: 4,0 V
- min. belasting: 8 Ω
- max. uitgangsvermogen: 0,16 W
- trigger-vertraging: 5 ms

frequenties kunnen door externe componenten bepaald worden. Het IC kan rechtstreeks een 8 Ω luidspreker sturen.

1.1 Typebeschrijving



Figuur 1611.1-11: Intern blokschema SAB 0600.

Nadere gegevens

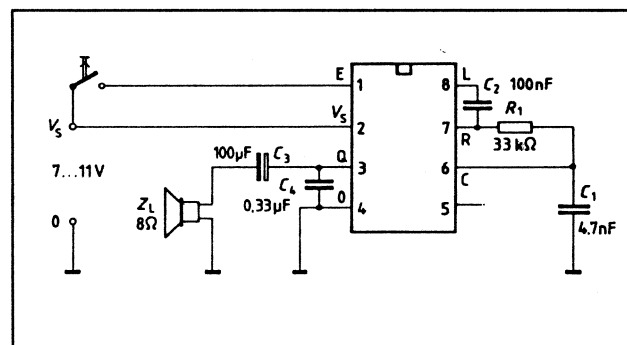
- functie-beschrijving
De drie toon-frequenties (660,550 en 440 Hz) worden afgeleid door frequentie-deeling uit het 13,2 kHz signaal van de hoofd-oscillator. Uit een van de toon-frequenties wordt het LF-signaal afgeleid dat de tonen omschakelt.
Uit de tijd-basis worden met behulp van drie vier-bit digitaal naar analoog omzetters de stuursignalen afgeleid die het volume van de drie toon-frequenties moduleren. Het modulatie-proces werkt overlappend: de tweede toon komt op alvorens de eerste is uitgestorven.
De uitgang moet via een scheidings-elco met de belasting worden verbonden.
- triggering
De schakeling wordt getriggerd door het aanleggen van een smalle positieve puls (min. 1,5 V, max. U_b) met een minimale duur van 2 ms op pen 1. Bij het verbinden van deze pen met een positieve gelijkspanning zal de syclus zich herhalen. Na

afloop van een syclus schakelt het IC automatisch naar stand-by, een wacht-modus met minimaal stroomverbruik. Ruisspanningen en spikes op de ingang moeten, om valse triggering te voorkomen, kleiner zijn dan 0,3 V.

De schakeling kan met wisselspanning worden getriggerd, waarbij dit signaal de $+U_b$ -aansluiting van het IC als referentie moet hebben.

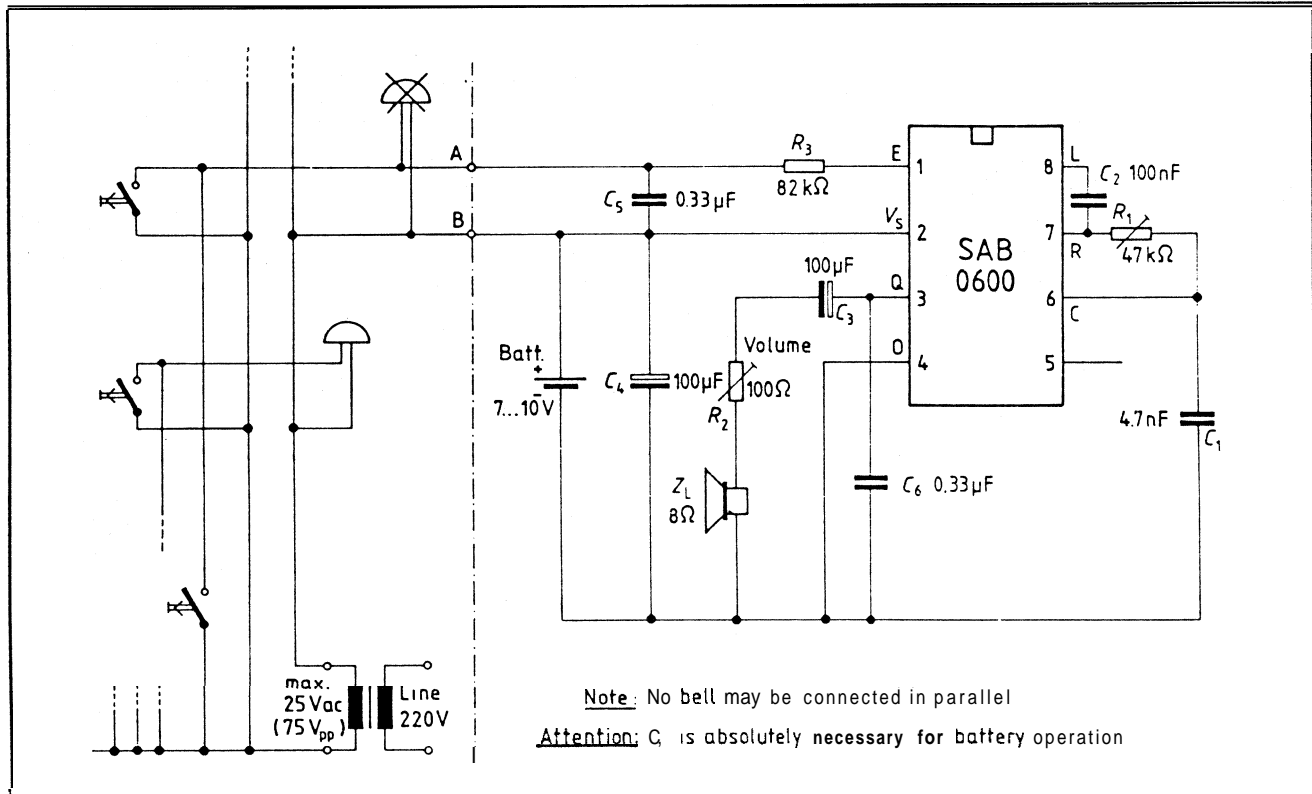
Voorbeeld-schakelingen

- figuur 16/1.1-12:
Gelijkspannings-triggering door middel van een schakelaar tussen de $+U_b$ en pen 1. De basis-frequentie van de tonen is afhankelijk van de waarde van de onderdelen R1, C1 en C2.



Figuur 1611.1-12: Basis-schema SAB 0600-serie.

1.1 Typebeschrijving



Figuur 1611.1-13: SAB 0600 als elektronische vervanger van standaard mechanische deur-gong.

– figuur 16/1.1-13:

Inzet van het IC in een huisbel-installatie. De oude mechanische bel wordt verwijderd en de schakeling wordt met de trigger-ingangen op de gong-leiding aangesloten.

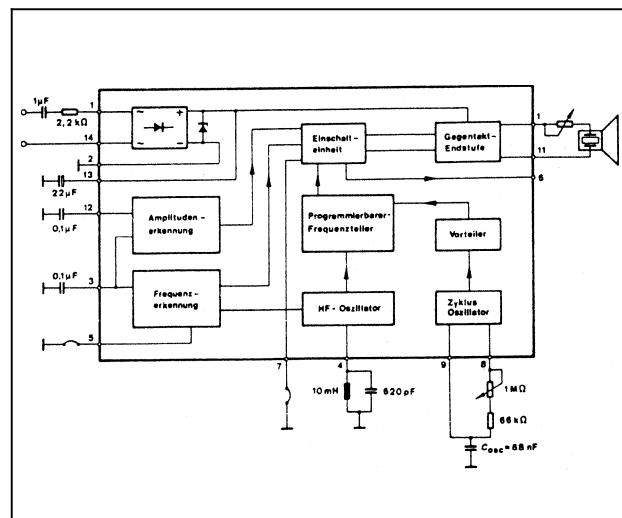
U 4075 B drietonige generator

In principe ontwikkeld voor het vervangen van een mechanische telefoonbel, kan dit IC echter ook voor algemene toepassingen worden gebruikt. Men kan zowel met wissel- als met gelijkspanning sturen.

Technische gegevens

- fabrikant: Telefunken
- behuizing: DIL-14
- intern blokschema: figuur 16/1.1-14
- frequenties: 800, 1067 en 1333 Hz
- omschakel-frequentie: 2,5 tot 25 Hz
- hoofd-oscillator: LC-kring

Nadere gegevens ontbreken.



Figuur 1611.1-14: Intern blokschema U 4075 B.

U 4076 B drietonige generator

In principe ontwikkeld voor het vervangen van een mechanische telefoon-bel, kan dit IC echter ook voor algemene toepassingen

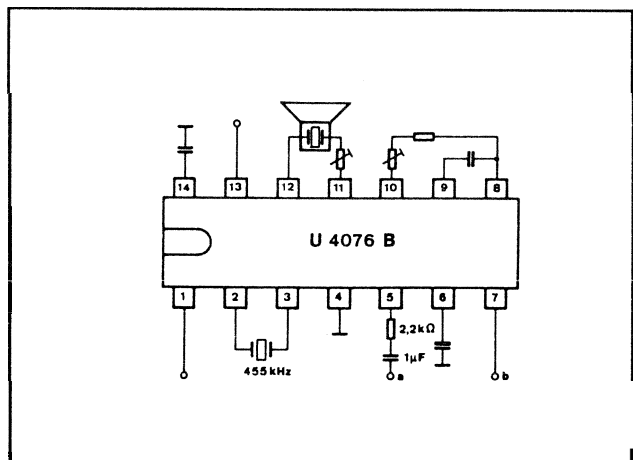
1.1 Typebeschrijving

worden gebruikt. Men kan zowel met wissel- als met gelijkspanning sturen.

Technische gegevens

- fabrikant: Telefunken
- behuizing: DIL-14
- voorbeeld-schema: figuur 16/1.1-15
- frequenties: 800, 1067 en 1333 Hz
- omschakel-frequentie: 2,5 tot 25 Hz
- hoofd-oscillator: keramisch filter

Nadere gegevens ontbreken.



Figuur 16/1.1-15: Voorbeeld-schakeling met de U 4076 B.

1.1 Typebeschrijving

17

Signaal-generatoren

Inhoud

- 1711 Voltage controled oscillators (VCO's)
- 1712 Functie-generatoren
(aanvulling 4)
- 17/3 Kristal-oscillatoren en klok-oscillatoren
- 17/4 Timers
(aanvulling 1)
- 1715 Monostabiele multivibratoren
- 1716 Datum- en kalender-schakelingen
- 17/7 Diversen

17/2

Functie-generatoren

Inhoud

1712.1 Achtergrond-informatie

1712.2 Type-beschrijving

XR 205	4 MHz max.; 2,5% vervorming
XR 2206	1 MHz max.; 0,5% vervorming
XR 8038	1 MHz max.; 1,0% vervorming
ICL 8038	1 MHz max.; 1,0% vervorming

17/2.1

Achtergrond-informatie

Definitie

Met de term 'functie-generator' definieert men geïntegreerde schakelingen die minstens rechthoekvormige, driehoekvormige en sinusvormige signalen kunnen genereren en waarbij de frequentie van de signalen wordt bepaald door de grootte van een externe stuurspanning of -stroom.

Principiële opbouw

Functie-generatoren zijn samengesteld uit een spanning- of stroom-gestuurde oscillator, een VCO of CCO, die verantwoordelijk is voor het genereren van de rechthoek- en driehoekvormige uitgangssignalen en een schakeling die de driehoek omzet in een min of meer sinusoidaal verlopend signaal.

Uit de aard van dit principe volgt dat de sinus die door een functie-generator wordt opgewekt, altijd een tamelijk grote vervorming heeft. Functie-generatoren zijn dus niet bruikbaar voor het genereren van kwaliteits-sinussen. Heeft men dit soort signalen nodig, bijvoorbeeld voor vervormings-metingen, dan zal men 'echte' sinus-oscillatoren moeten gebruiken waarvan de vervorming bij de zeer goede ontwerpen minstens een factor 100 lager is dan deze van de sinus-uitgang van een geïntegreerde functie-generator.

Naast de genoemde twee basis-schakelingen, een VCO of CCO en een sinus-omvormer, zijn sommige geïntegreerde functie-generatoren voorzien van een amplitude-modulator, zodat men niet alleen de frequentie, maar ook de amplitude van het uitgangssignaal door middel van een extern stuur-

signaal kan definiëren. Met deze schakelingen kan men dus zowel in frequentie als in amplitude gemoduleerde signalen opwekken.

De controled oscillator

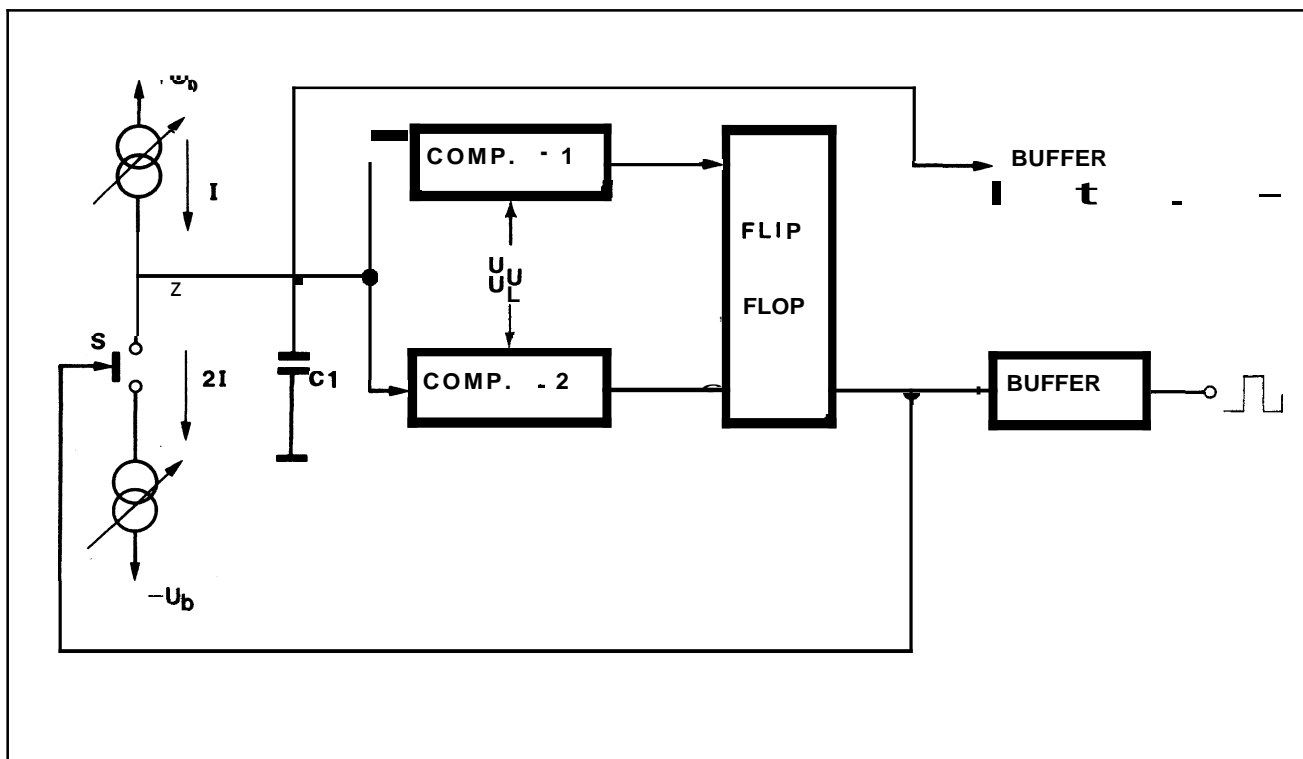
Het fundamentele blokschema van de stuurbare oscillator van een functie-generator is getekend in figuur 17/2.1-1.

Een condensator C1 is verbonden met twee stroombronnen I en 2I. De tweede levert een stroom die exact gelijk is aan de dubbele waarde van de stroom I. De bovenste stroombron is rechtstreeks met de condensator verbonden, de onderste via een elektronische schakelaar S. De spanning over de condensator wordt in twee comparatoren vergeleken met twee drempels. Deze schakelingen sturen de SET en RESET ingangen van een flip-flop. De uitgang van de flip-flop opent of sluit de elektronische schakelaar. Als de schakelaar geopend is zal de condensator door de constante stroom I opgeladen worden.

De spanning over de condensator stijgt lineair tot de bovenste drempel van de comparatoren, U_U . Dit is voorgesteld in de bovenste grafiek van figuur 17/2.1-2. **COMP-1** slaat om, de uitgang set de flip-flop. De elektronische schakelaar wordt gesloten en de onderste stroombron wordt ingeschakeld.

Uit de wet van Kirchoff volgt dat deze stroom $2 \times I$ gelijk is aan de som van de stroom I van de bovenste stroombron en een stroom I, die door de condensator geleverd wordt. De condensator wordt dus nu ontladen door een stroom die even groot is maar tegenge-

21 Achtergrond-informatie



Figuur 17/2.1-1: Basis-schemavan de stuurbare oscillator, die het hart vormt van iedere geïntegreerde functie-generator.

steld vloeit als de stroom die in de eerste fase van het proces de condensator oplaadde. De spanning over het onderdeel zal lineair dalen met een identieke steilheid als tijdens het laden.

Op het moment dat de spanning over de condensator gedaald is tot de onderste drempel van de comparatoren, U_L , reset de onderste comparator de flip-flop. De elektronische schakelaar wordt gesloten en de condensator wordt weer opgeladen door de stroom I van de bovenste stroombron.

Men kan dus besluiten dat over de condensator een mooie, symmetrische driehoek ontstaat en dat op de uitgang van de flip-flop een synchron met de driehoek verlopende rechthoek ontstaat. Beide spanningen worden gebufferd en op een pen van het IC ter beschikking gesteld.

Praktische oscillator-schakeling

Figuur 17/2.1-3 geeft het schema van de os-

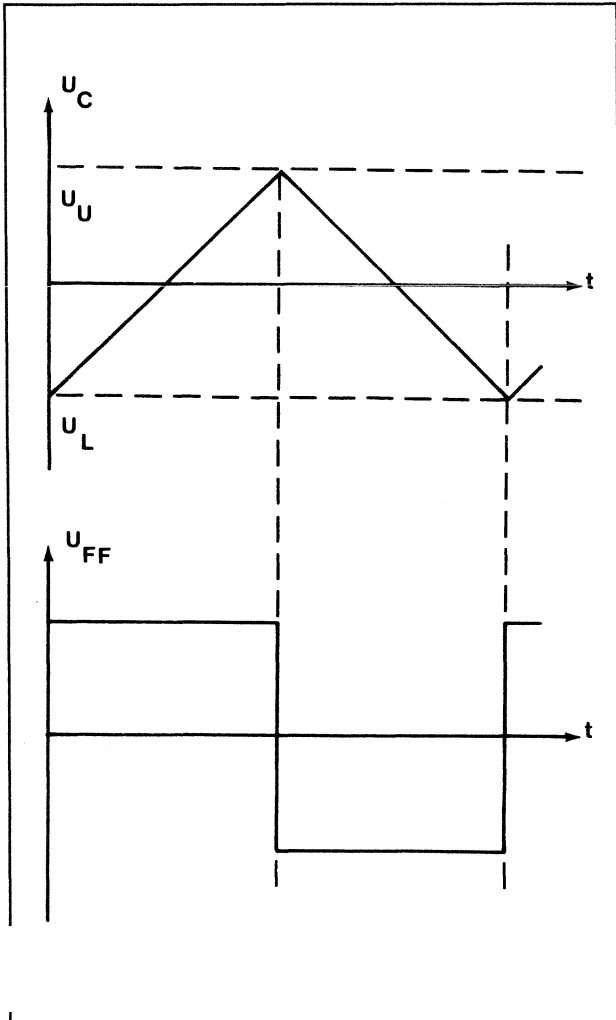
cillator-schakelingen van de ICL 8038.

De twee stroombronnen worden ingesteld door middel van weerstanden tussen de positieve voeding en de pennen 4 en 5 van het IC. Pen 4 levert de stroom voor de constant ingeschakelde stroombron, pen 5 voor de geschakelde. De stroom van deze laatste bron wordt intern door middel van een stroomspiegel verdubbeld.

Beide stroombronnen zijn echter ook regelbaar door middel van de spanning die wordt aangesloten op pen 8. Door het variëren van de spanning op deze ingang kan men de uitgangsfrequentie van de oscillator moduleren, zodat sweep-toepassingen over een bereik van drie decaden mogelijk zijn.

Door het variëren van de verhouding tussen de twee stroombepalende weerstanden kan men de duty-cycle van de uitgangsspanning instellen. Maakt men de ene weerstand veel groter dan de andere, dan zal de schakeling

21 Achtergrond-informatie



Figuur 17/2.1-2: Spanningsvormen van het schema van figuur 17/2.1-1.

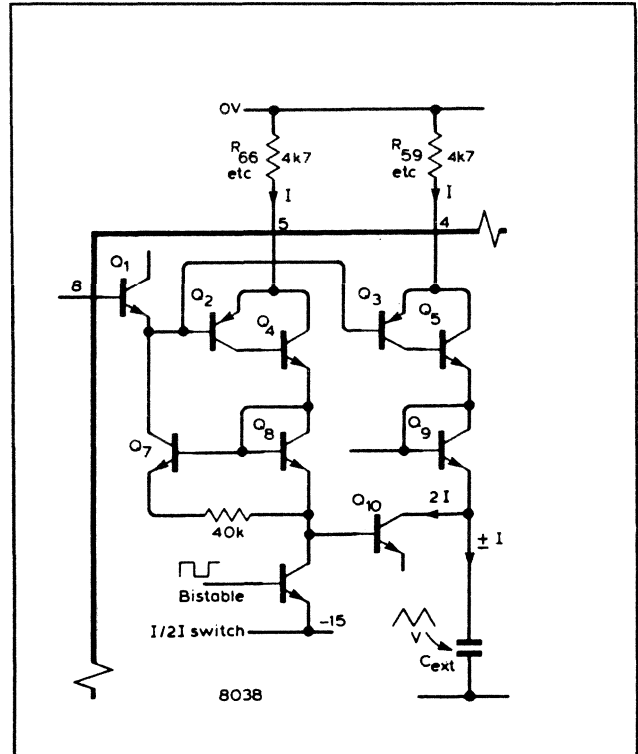
geen driehoeken en rechthoeken opwekken, maar zaagtanden en naaldpulsen.

De sinus-omvormer

Alle geïntegreerde functie-generatoren maken gebruik van een systeem, waarbij de driehoek door middel van een spanningsafhankelijke verzwakker wordt omgezet in een sinusvormige benadering.

Het principe van deze schakeling is getekend in figuur 17/2.1-4.

Uit de positieve voedingsspanning $+U_b$ worden door middel van een laagohmige spanningsdeler R_5 tot en met R_8 drie referentie-



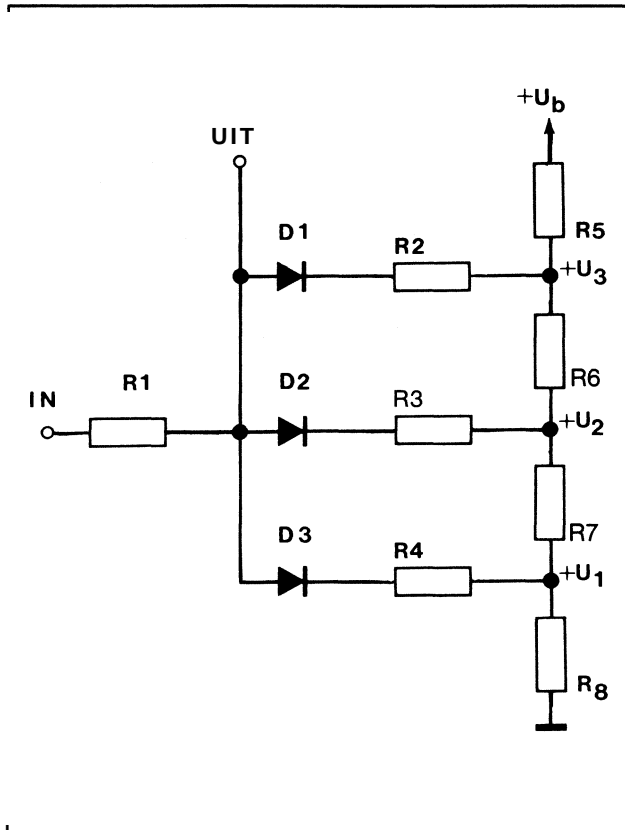
Figuur 17/2.1-3: De praktische schakeling van de stuurbare oscillator bij de ICL 8038.

-spanningen $+U_1$, $+U_2$ en $+U_3$ afgeleid. De driehoekvormige spanning wordt via een voorschakelweerstand R_1 en drie diode/weerstand netwerken met deze referenties verbonden. De katoden van de dioden staan op positieve spanningen, de dioden zullen dus eerst gaan geleiden als de spanning op de anoden groter wordt dan de referentiespanningen $+0,7\text{ V}$.

De werking van de schakeling volgt uit de grafieken van figuur 17/2.1-5.

Als de driehoek kleiner is dan de onderste referentie, zullen alle dioden sperren en zal de spanning op de uitgang gelijk zijn aan de spanning op de ingang. Als de driehoek gelijk wordt aan de onderste referentie $+0,7\text{ V}$ (punt A) zal diode D_3 gaan geleiden. Er ontstaat nu een spanningsdeler R_1/R_4 , die tot gevolg heeft dat de uitgangsspanning trager zal stijgen dan de ingangsspanning. De helling van het signaal op de uitgang wordt kleiner. Op punt B gaat ook D_2 geleiden, waardoor de weerstand R_3 parallel wordt

21 Achtergrond-informatie

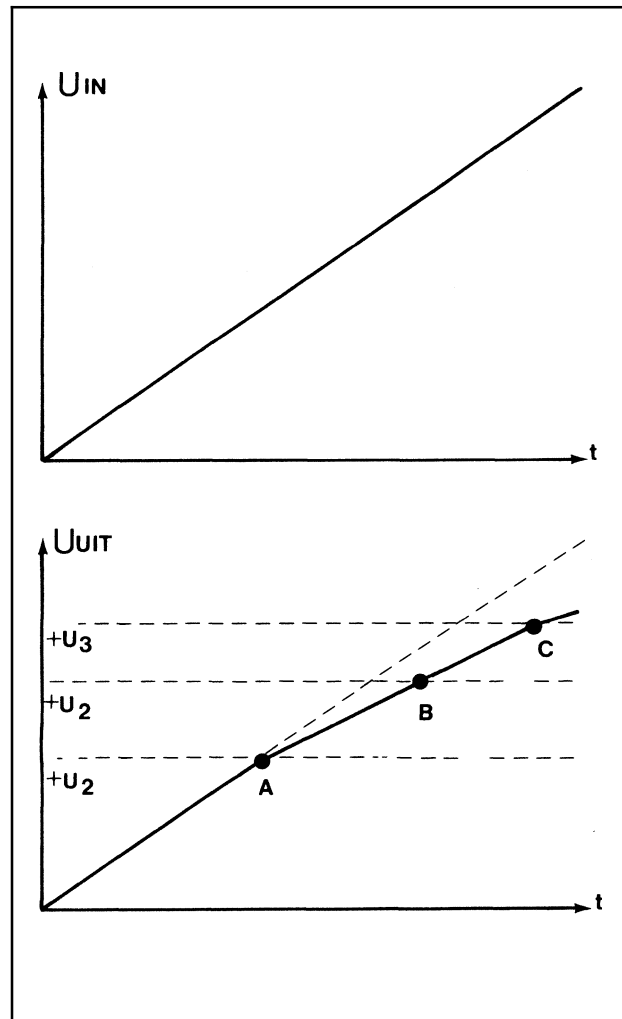


Figuur 17121-4: Basis-principe voor het omzetten van een driehoek in een sinusvormige spanning door middel van een spanningsafhankelijke verzwakker.

geschakeld aan de weerstand R4. De deelfactor van de spanningsdeler wordt groter, de uitgangsspanning gaat nog minder snel stijgen. Op punt C gaat ook D1 geleiden, R2 komt parallel te staan over R3 en R4, de deelfactor wordt nog groter. De spanning op de uitgang verloopt nu zeer vlak.

De uitgangsspanning is een vrij groffe benadering van een sinus-deel. Door het aantal diode/weerstand netwerken te vergroten en door het gehele systeem ook nog eens op te bouwen voor de negatieve helft van de driehoek kan men de driehoek stapsgewijs omzetten in een vrij aardige benadering van een ideale sinus.

Een en ander is voorgesteld in figuur 17/2.1-6. Uit deze principiële bespreking van de wer-



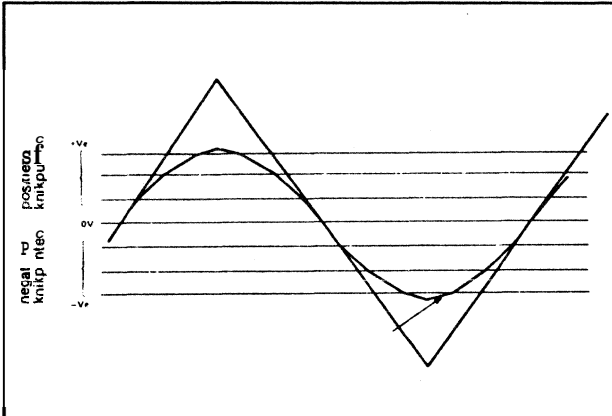
Figuur 17121-5: De in- en de uitgangsspanning van het schema van figuur 17121-4.

king van de driehoek-naar-sinus omzetter volgt een fundamentele eigenschap van geïntegreerde functie-generatoren: de sinus die de schakeling levert heeft steeds een veel kleinere amplitude dan de driehoek. Wil men de grootte van de drie uitgangssignalen aan elkaar gelijk maken, dan zal men steeds een extra versterker moeten inschakelen, waarvan de versterking wordt aangepast aan de signaal-vorm die men selecteert.

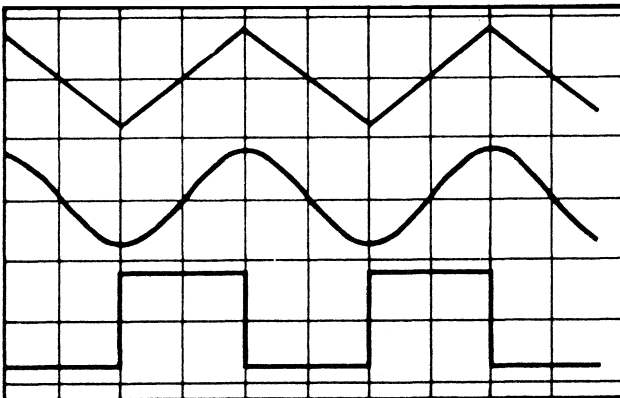
De tijd-relatietussen de uitgangen

Sommige IC's hebben drie afzonderlijke uitgangen, waarvan men driehoeken, recht-

2.1 Achtergrond-informatie



Figuur 17/2.1-6: Grafisch verband tussen de driehoek en de uit dit signaal afgeleide sinus.



Figuur 17/2.1-7: De tijd- of fase-relatie tussen de drie uitgangsspanningen van een standaard geïntegreerde functie-generator.

hoeken en sinussen kan aftakken. De onderlinge tijdrelatie tussen deze drie signalen is getekend in figuur 17/2.1-7.

Merk op dat deze geheel anders is dan men gewend is van een klassieke sinus-generator met achtergeschakelde rechthoekgenerator!

Een praktisch voorbeeld

Figuur 17/2.1-8 geeft het volledig uitgewerkte interne schema van de ICL 8038 van Intersil.

De twee stroombronnen, links boven in het

schema, zijn reeds besproken aan de hand van figuur 17/2.1-3.

De twee comparatoren zijn opgebouwd rond de transistoren Q15 tot en met Q18 en de transistoren Q19 tot en met Q22. De twee drempels worden opgewekt door een resistieve spanningsdeler R8 tot en met R10, geschakeld tussen de twee voedingsaansluitingen. De drie weerstanden zijn even groot, zodat men kan stellen dat de twee drempels $U_b/3$ uit elkaar liggen, waarbij U_b staat voor de absolute som van de positieve en negatieve voedingsspanning. De driehoekvormige spanning zal dus variëren tussen $1/3 U_b$ en $2/3 U_b$.

De spanning over de condensator wordt via Q9 naar de buffer geleid, die is samengesteld rond de transistoren Q35 tot en met Q40. Deze schakeling heeft een complementaire eindtrap, zodat het signaal met een zeer lage impedantie ter beschikking staat op de uitgang pen 3.

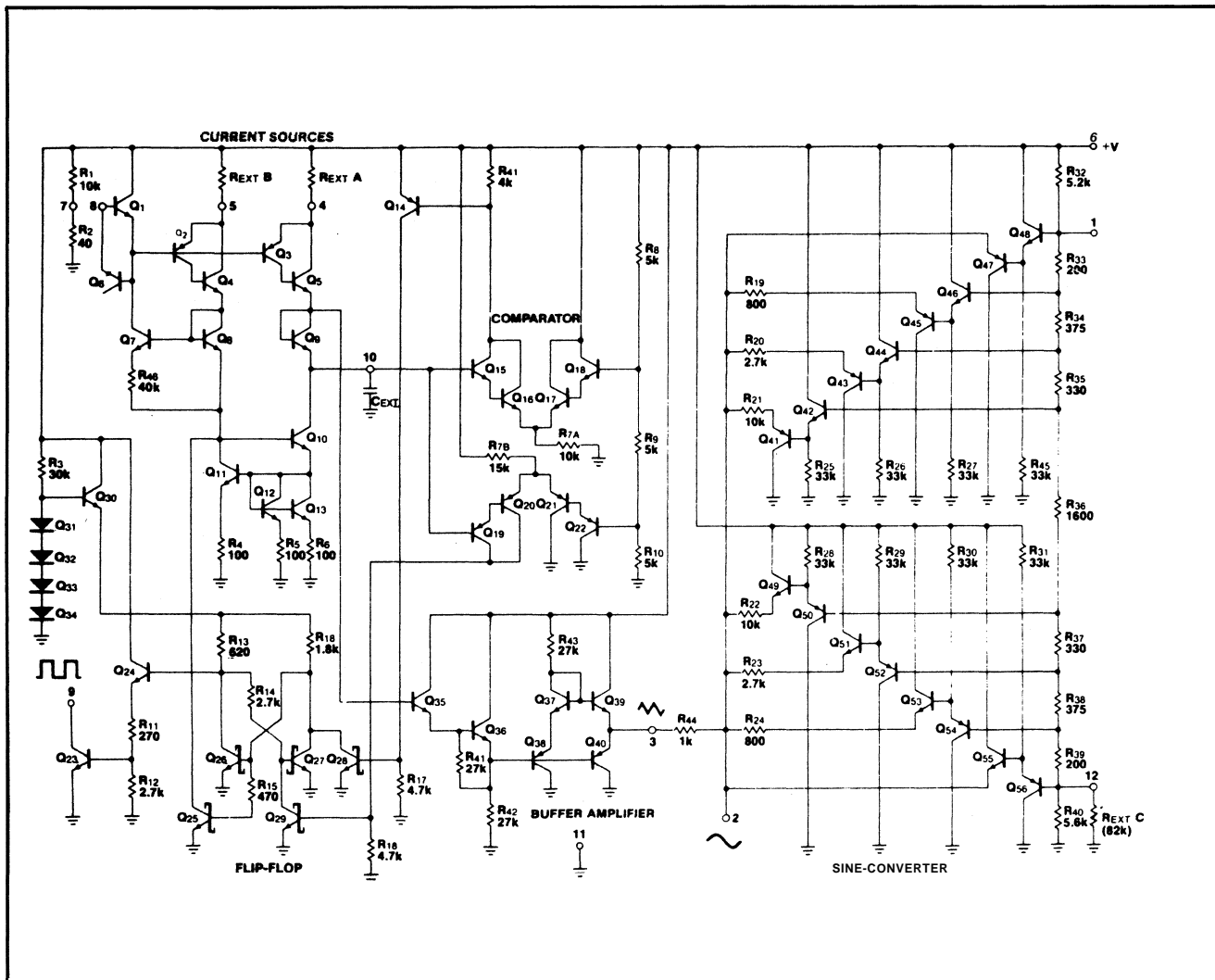
Hetzelfde signaal wordt ook aan de sinusomvormer, rechter deel van het schema, aangeboden. De diode/weerstand netwerken zijn nu uitgevoerd met transistoren en weerstanden, maar de basis-configuratie en de symmetrische opbouw zijn duidelijk te onderscheiden. De weerstanden R32 tot en met R40 vormen de spanningsdeler, die de referentie-spanning opwekt.

De uitgang voor de rechthoekvormige spanning wordt afgeleid van de flip-flop. Deze 'buffer' bestaat uit een enkele transistor Q23 (links onder), zonder interne collector-weerstand.

De rechthoek-buffer

Alle besproken schakelingen hebben een open-collector buffer in de uitgang van de rechthoekvormige spanning. Men moet deze uitgang volgens het schema van figuur 17/2.1-9 via een weerstand R_L met de positieve voeding $+U_b$ verbinden. Dit heeft echter als nadeel dat er een laagdoorlaat-filter ontstaat, samengesteld uit de weerstand R_L en de paracitaire bedradingcapaciteit C_x . Dit filter zal de voorflank van het signaal afvlak-

2.1 Achtergrond-informatie



Figuur 1712.1-8: De volledige interne schakeling van de ICL 8038 als voorbeeld van de schakeltechnische principes die in geïntegreerde functie-generatoren worden toegepast.

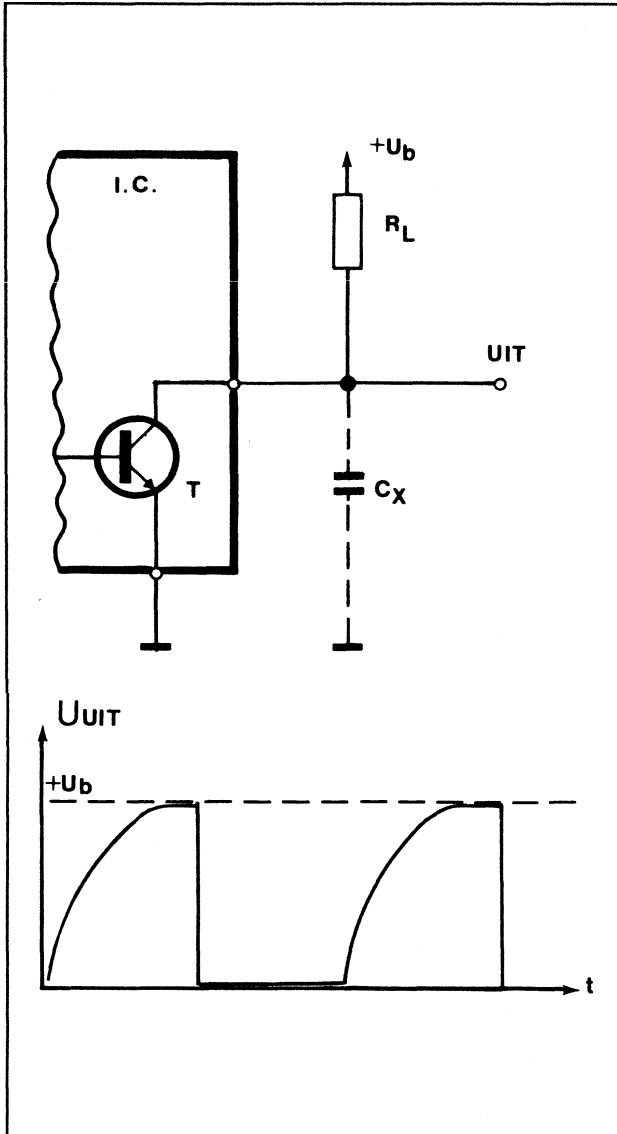
ken, de stijgtijd zal dus aanzienlijk vergroten. Dit verschijnsel is er de oorzaak van dat de blokspanning boven de 10 kHz in feite niet meer als dusdanig bruikbaar is!

Er bestaat maar één oplossing voor dit zwakke punt in de interne schakeling en dat is een speciale externe buffer op de rechtehoek-uitgang van het IC aansluiten. Deze buffer, waarvan het schema is getekend in figuur 17/2.1-10, is afgeleid van de TTL-technologie en bestaat in principe uit twee elektronische schakelaars, die de uitgang ofwel met de $+U_b$, ofwel met de $-U_b$ verbinden. De

uitgang van deze buffer is zeer laagimpedant en kan tamelijk grote capacitieve belastingen voeden zonder dat er problemen ontstaan met de stijgtijd van het signaal.

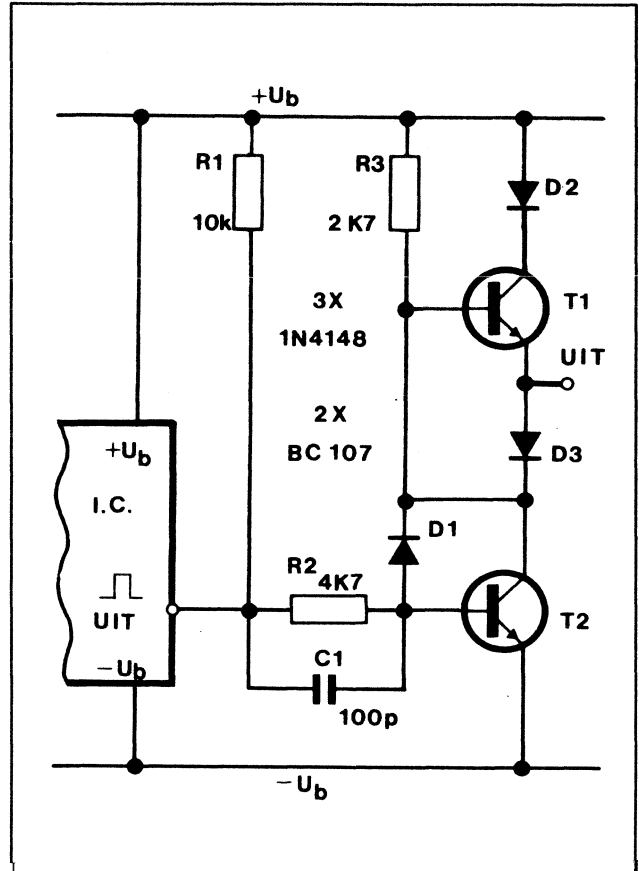
Als de rechthoekvormige uitgang van het IC hoog wordt, zal T2 in geleiding gestuurd worden via weerstanden R1 en R2. De uitgang wordt naar de $-U_b$ getrokken. Transistor T1 spert, omdat de basis op een spanning staat die ongeveer 0,7 V negatiever is dan de spanning op de emitter. Dit spanningsverschil wordt veroorzaakt door de geleidende diode D3. Als de uitgang van het IC laag wordt, zal

2.1 Achtergrond-informatie



Figuur 17/2.1-9: De uitgangstrap met open collector veroorzaakt ontoelaatbare signaalvervormingen.

T2 sperren en zal T1 in geleiding gestuurd worden via R3. De uitgang van de buffer wordt nu naar de $+U_b$ getrokken.



Figuur 17/2.1-10: Het is noodzakelijk de rechthoekuitgang van een functie-generator IC af te sluiten met een impedantiebuffer.

2.1 Achtergrond-informatie

17/2.2

Type-beschrijving

Opmerking

In verband met de complexiteit van deze IC's en de vele speciale in- en uitgangen wordt afgezien van het geven van een pen-identificatie tekening. De benamingen van deze pennen zijn toch volledig inhoudsloos zonder dat een blokschema ter beschikking staat. De pen-identificatie kan worden afgeleid van de interne blokschema's en voorbeeld-schakelingen.

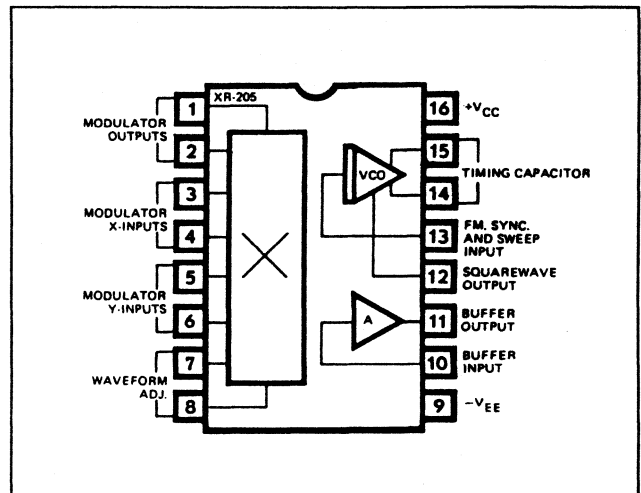
XR 205

4 MHz max.; 2,5% vervorming

Funcie-generator met een als emittergekoppelde multivibrator uitgevoerde spanningsgestuurde oscillator, een diode-weerstand netwerk voor het omvormen van de driehoek in een sinus, een symmetrische modulator voor externe besturing van de amplitude van de uitgangssignalen en een buffer-versterker die los staat van de rest van de schakeling en naar keuze in een deel van de schakeling kan worden ingezet.

Technische gegevens

- fabrikant: EXAR
- behuizing: DIL-16
- intern blokschema: figuur 17/2.2-1
- algemene gegevens
- voedingsspanning: 8 V of +/-5 V min.
26 V of +/-13 V max.
- voedingsstroom: 12 mA max.
- frequentie-stabiliteit:
0,5%/V_{voeding} max.
600 ppm/°C max.
- amplitude-controle bereikt: 60 dB
- buffer uitgangs-impedantie: 50 Ω



Figuur 17/2.2-1: Intern blokschema XR 205

- uitgangsspanning: 6 V_{top-tot-top} max.
- uitgangsstroom: +/-10 mA max.
- gegevens sinus-uitgang
- frequentie-bereik: 2 MHz min.
4 MHz typisch
- uitgangsspanning: 3 V_{top-tot-top} max.
- vervorming: 2,5% typisch
4,0% max.
- gegevens driehoek-uitgang
- uitgangsspanning: 3 V_{top-tot-top} max.
- niet-lineariteit: +/-1% typisch
- asymmetrie: +/-1% typisch
- gegevens zaagtand-uitgang
- uitgangsspanning: 3 V_{top-tot-top} max.
- niet-lineariteit: 1,5% typisch
- gegevens rechthoek-uitgang
- uitgangsspanning: 3 V_{top-tot-top} typisch
- asymmetrie: +/-4% max.
- stijgtijd: 80 ns bij 10 pF belasting
- daaltijd: 60 ns bij 10 pF belasting

2.2 Typebeschrijving

- gegevens naaldpuls-uitgang
 - uitgangsspanning: $3 V_{\text{top-tot-top max.}}$
 - duty-cycle: 20 tot 80%
 - stijgtijd: 80 ns typisch
 - daaltijd: 60 ns typisch
- gegevens frequentie-modulatie
 - sweep bereikt: 1/7 min.
1/10 typisch
 - vervorming: 0,3% typisch
- gegevens amplitude-modulatie
 - modulatie-bereikt: 0 tot 100%
 - niet-lineariteit: 0,5% typisch
 - asymmetrie: 1,0% typisch
 - draaggolf-onderdrukking: 52 dB typisch

Nadere gegevens

- frequentie:

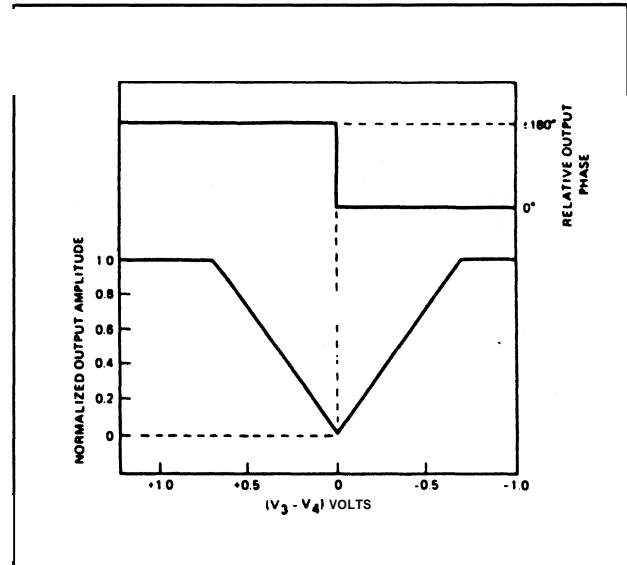
De frequentie wordt in eerste instantie bepaald door de waarde van de condensator tussen de pennen 14 en 15. Met de sweep-ingang open wordt de frequentie gegeven door:

$$f = 400/C \text{ (Hz, } \mu\text{F)}$$
- modulator:

de Y-ingangen (pennen 5 en 6) worden verbonden met de uitgangen 14 en 15 van de oscillator voor sinus en driehoek en met uitgang 12 voor rechthoek. De modulatie-diepte is afhankelijk van de gelijkspanning tussen de ingangen 3 en 4.

De polariteit van deze spanning bepaalt de fase van het uitgangssignaal. Het verband tussen de modulatie-spanning en de amplitude en fase van de uitgangsspanning is getekend in figuur 17/2.2-2. De uitgangsspanning van de modulator staat ter beschikking tussen de pennen 1 en 2. Een weerstand van $15 \text{ k}\Omega$ moet tussen deze pennen geschakeld worden om verzadiging van de uitgangstrap te voorkomen.
- FM-modulatie:

De frequentie van het uitgangssignaal kan worden gemoduleerd door het aanleggen van een negatieve spanning op pen 13. Deze spanning moet via een voorschakelweerstand van $1 \text{ k}\Omega$ op het IC worden



Figuur 17/2.2-2: Relatie tussen de spanning tussen de pennen 3 en 4 en de uitgangsamplitude en -fase.

- aangesloten. Het verband tussen frequentiedeviatie en de stuurspanning volgt uit de grafiek van figuur 17/2.2-3.
- buffer versterker:

De interne, losse buffer kan volgens het schema van figuur 17/2.2-4 met een van de uitgangen verbonden worden. De uitgang van de buffer moet via een weerstand van maximaal $10 \text{ k}\Omega$ met het meest negatieve punt van de schakeling verbonden worden. De versterking van de trap kan worden geregeld door het variëren van de instelstroom in de ingang.
- snelle rechthoek-uitgang

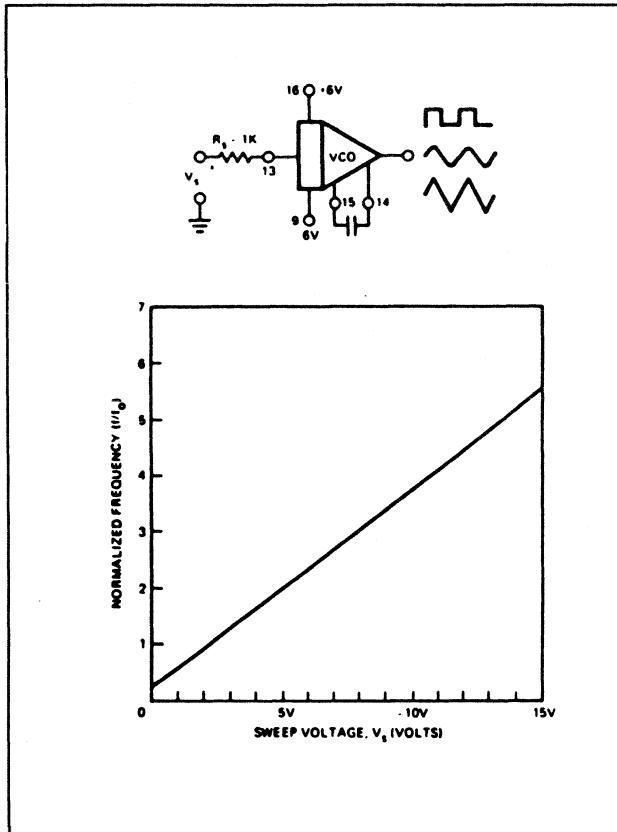
Op pen 12 staat een $0,7 \text{ V}$ groot rechthoekvormig signaal ter beschikking met een stijgtijd van slechts 20 ns.

Voorbeeld-schakelingen

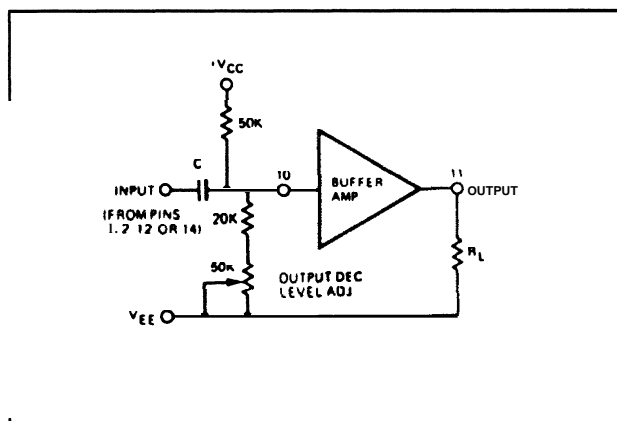
- figuur 17/2.2-5:

Basis-schema voor enkelvoudige voeding. Sinus op de uitgang als schakelaar S2 geopend is en schakelaar S1 gesloten. Afregelen op minimale vervorming met R₁. Driehoek op de uitgang als S1 en S2 beide geopend worden. Zaagtand op de uitgang als S1 geopend en S2 gesloten wordt.

2.2 Type-beschrijving

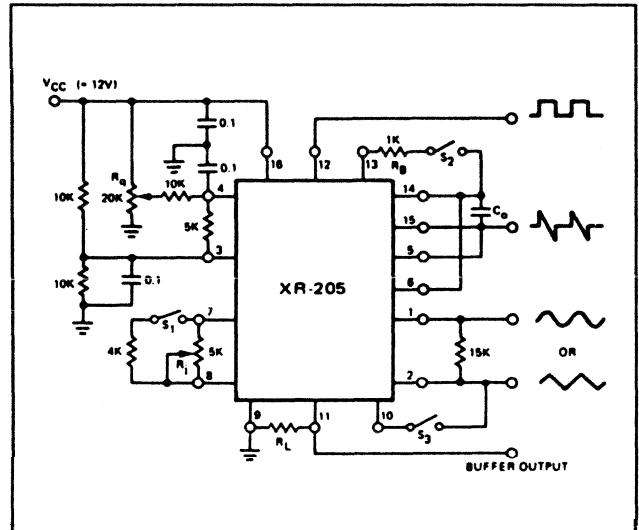


Figuur 1712.2-3: Relatie tussen de stuurspanning op pen 13 en de frequentie.

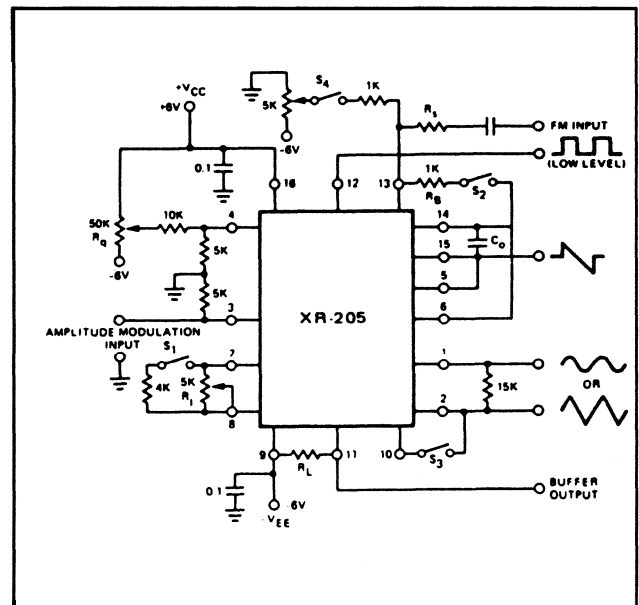


Figuur 1712.2-4: Standaard schakeling van de interne buffer.

Instellen grootte van het signaal met behulp van R_L
 - figuur 1712.2-6:
 Basis-schema voor symmetrische voeding.



Figuur 1712.2-5: Basis-schema van de XR 205 met enkelvoudige voeding.

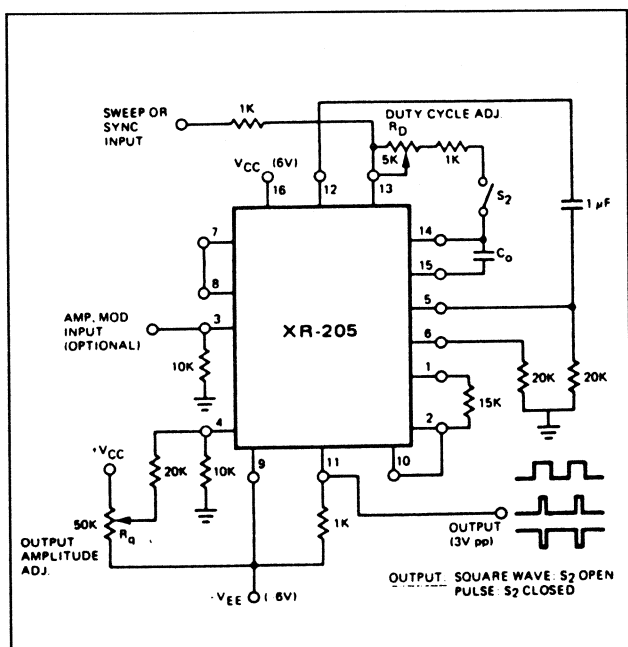


Figuur 1712.2-6: Standaard-schema van de XR 205 met symmetrische voeding.

Schakelaars en potentiometers hebben dezelfde functie als bij de vorige figuur. Schema is uitgebreid met AM- en FM-modulatie, respectievelijk op de pinnen 3 en 12.
 - figuur 17/2.2-7:
 Basis-schema voor puls-generatie; Vierkant op de uitgang als S2 geopend is, puls als

2.2 Typebeschrijving

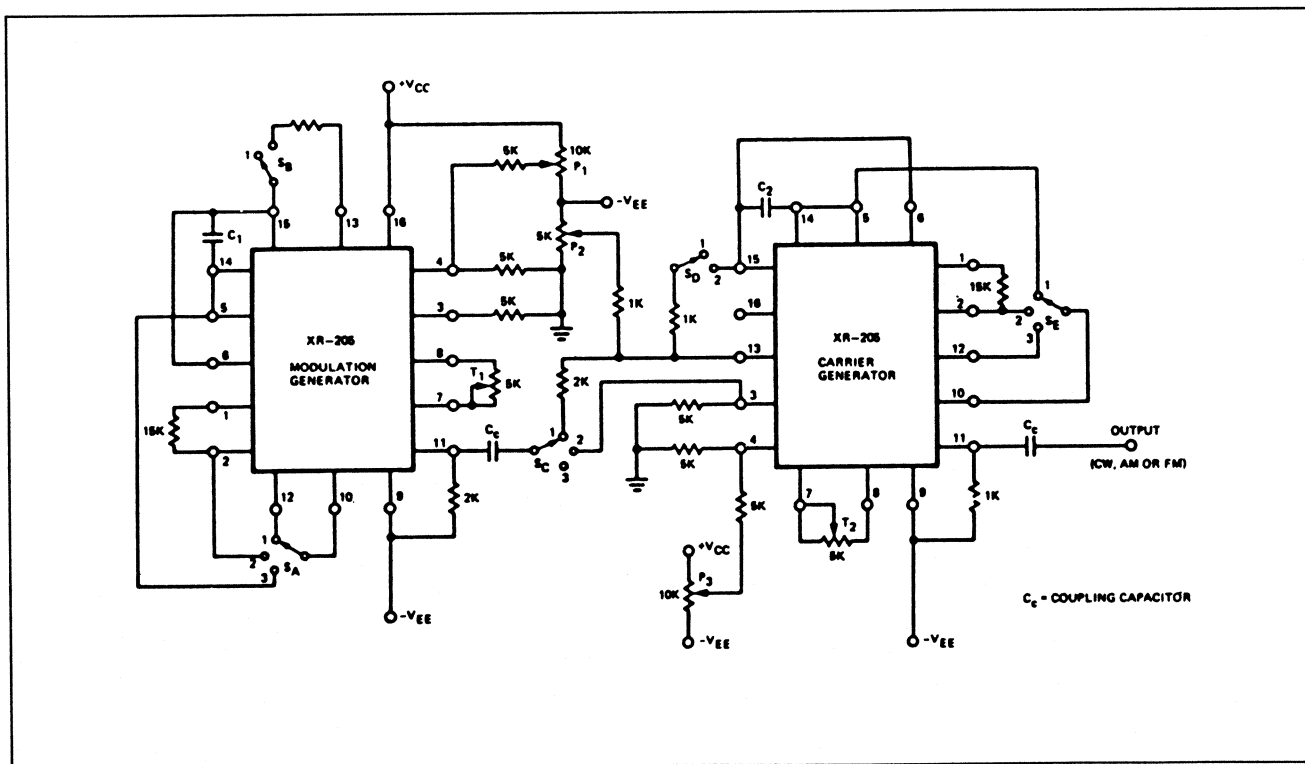
deze schakelaar gesloten is. De breedte van de puls (\rightarrow duty cycle) regelbaar met behulp van R_D .



Figuur 17/2.2-7: Schakeling voor puls-generator.

– figuur 17/2.2-8:
Volledig schema van een functie-generator met AM- en FM-modulatie, met een frequentie-bereik van 1 Hz tot 5 MHz en met sinus, driehoek, rechthoek, zaagtand, puls, AM, FM, FSK en PSK uitgangen.

- schakelaar S_A :
selectie modulatie golfvorm
1 - rechthoek; 2 - zaagtand; 3 - sinus of driehoek
- schakelaar S_B :
duty cycle modulatie
1 - 50%; 2 - 20%
- schakelaar S_C :
modulatie modus
1 - FM; 2 - AM; 3 - geen
- schakelaar S_D :
duty cycle uitgang
1 - 50%; 2 - 20%
- schakelaar S_E :
golfvorm uitgang
1 - zaagtand; 2 - sinus of driehoek; 3 - rechthoek of puls



Figuur 17/2.2-8: Volledige functie-generator met AM- en FM-sweep faciliteiten en alle denkbare golfvormen.

2.2 Type-beschrijving

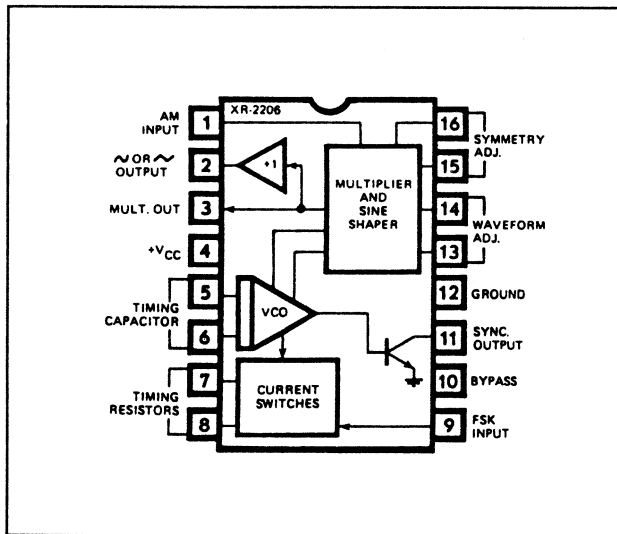
- potentiometers en trimmers
 P1: modulatie niveau;
 P2: uitgangsfrequentie;
 P3: uitgangsamplitude;
 T1: modulatie golfvorm afregeling;
 T2: uitgangsgolfvorm afregeling

XR 2206
1 MHz max.; 0,5% vervorming

Tamelijk goedkope geïntegreerde functiegenerator, die zich heeft opgewerkt tot standaard voor hobby- en low quality toepassingen. De oscillator is van het VCO-type, die wordt bestuurd door twee frequentiebepalende weerstanden R1 en R2, die door middel van een extern signaal geselecteerd kunnen worden. Sweep is mogelijk over een bereik van 1/2000, de duty cycle is instelbaar tussen 1 en 99%.

Technische gegevens

- fabrikant: EXAR
- behuizing: DIL-16
- intern blokschema: figuur 1712.2-9



Figuur 17/2.2-9: Intern blokschema XR 2206.

- algemene gegevens
 - voedingsspanning:
 10 V of +/-5 V min.
 26 V of +/-13 V max.
 - voedingsstroom: 20 mA max.

- frequentie-stabiliteit:
 0,01%/V_{voeding} max.
 20 ppm/°C max.
- frequentiebepalende C: 1 nF → 100 μF
- frequentiebepalende R: 1 kΩ → 2 MΩ
- interne U_{REF} (pen 10): 2,5 tot 3,5 V
- gegevens sinus-uitgang
 - frequentie-bereik: 0,5 MHz min.
 1,0 MHz typisch
 - uitgangsspanning: 6 V_{top-tot-top} max.
 - vervorming: 0,5% typisch
 1,5% max.
- stabiliteit: 0,5 dB voor 1/1000 sweep
- gegevens driehoek-uitgang
 - uitgangsspanning: 6 V_{top-tot-top} max.
 - niet-lineariteit: +/-1% typisch
 - asymmetrie: +/-1% typisch
- gegevens rechthoek-uitgang
 - uitgangsspanning: 12 V_{top-tot-top} typisch
 - asymmetrie: +/-4% max.
 - stijgtijd: 250 ns bij 10 pF belasting
 - daaltijd: 50 ns bij 10 pF belasting
- gegevens frequentie-modulatie
 - sweep bereik: 1/2000 typisch
 - lineariteit: 2% voor 1/10
 8% voor 111000
 - vervorming: 0,1%
- gegevens amplitude-modulatie
 - modulatie-bereik: 0 tot 100%
 - niet-lineariteit: 2% typisch
 - draaggolf-onderdrukking: 55 dB typisch
- ingangs-impedantie: 100 kΩ
- omschakelniveau pen 9 (R1/R2 omschakeling):
 1,0V min.
 2,0 V max.

Nadere gegevens

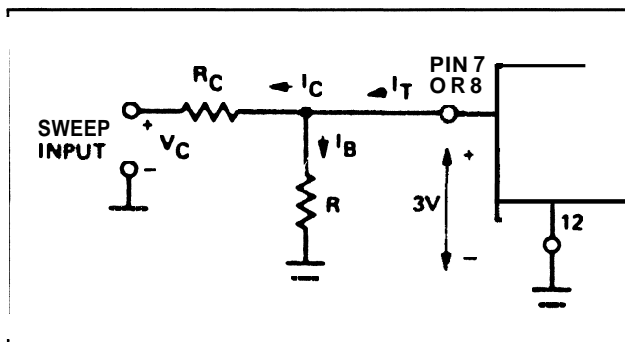
- frequentie:
 De frequentie van het uitgangssignaal wordt bepaald door de waarde van de condensator tussen de pennen 5 en 6 en door de waarde van een van de weerstanden tussen de -U_b en pen 7 of 8:
 $f = 1/R.C$ (Hz, Ω, F)
- omschakeling R1/R2:
 Afhangelijk van het logische signaal op

2.2 Typebeschrijving

pen 9 zal of de ene of de andere timingweerstand actief zijn. Als pen 9 open is of op een spanning staat die groter is dan 2 V, is de weerstand naar pen 7 ingeschakeld, als pen 9 op een lagere spanning staat dan 1 V is de weerstand naar pen 8 actief.

– frequentie-modulatie:

De frequentie van het uitgangssignaal kan gemoduleerd worden door het aanleggen van een stuurspanning op pen 8 of pen 7, volgens het schema van figuur 17/2.2-10. Deze pennen staan intern op een spanning die 3 V positiever is dan $-U_b$ en de frequentie wordt bepaald door de totale stroom I_T die uit deze pennen vloeit. Deze stroom moet kleiner zijn dan 3 mA en de waarde wordt bepaald door R, R_C en V_C .



Figuur 17/2.2-10: Sweep-modulatie door het aanleggen van een externe spanning tussen de voeding en pen 7 of 8.

– amplitude-modulatie:

De amplitude van het uitgangssignaal is recht evenredig met de grootte van de stuurspanning op pen 1. Als deze spanning gelijk wordt aan $1/2 U_b$, dan zal de amplitude nul zijn. Bij verdere daling stijgt de amplitude weer, maar is de fase van het signaal geïnverteerd.

– DC-offset:

Op de uitgang staat een gelijkspanning, waarvan de grootte wordt bepaald door de spanning op pen 3. De impedantie tussen pen 3 en de massa moet minstens gelijk zijn aan 10 k Ω , maar mag niet groter zijn dan 100 k Ω .

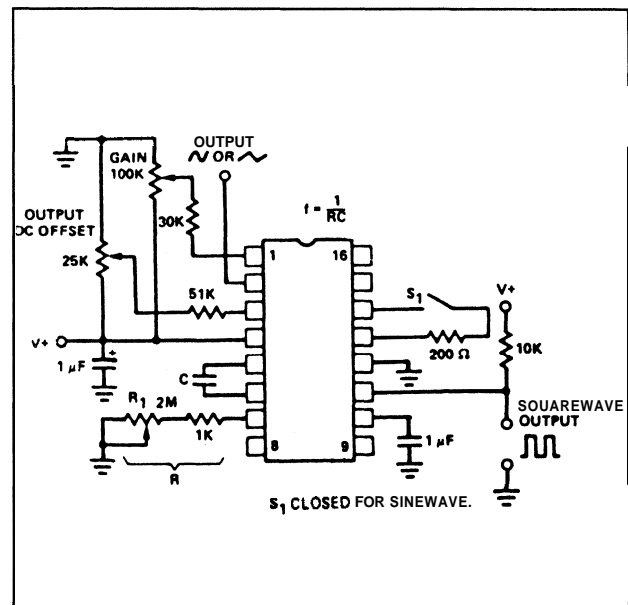
– sinus/driehoek omschakeling:

Pen 2 levert een sinus als tussen de pennen 13 en 14 een weerstand van ongeveer 200 Ω wordt geschakeld en een driehoek als de verbinding tussen deze pennen wordt verbroken.

Voorbeeld-schakelingen

– figuur 17/2.2-11:

Basis-schema voor enkelvoudige voeding en zonder externe afregeling op minimale vervorming van de uitgangssignalen. De frequentie wordt bepaald door R en C, omschakelen tussen sinus en driehoek met S₁. Dit schema kan omgezet worden naar symmetrische voeding door alle massa-symbolen te verbinden met de negatieve voeding.



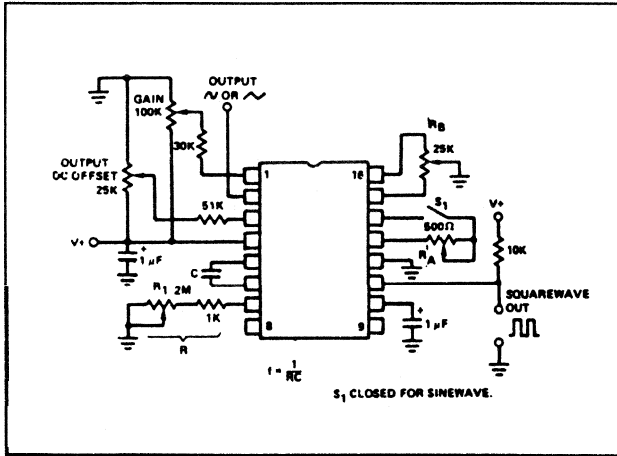
Figuur 17/2.2-11: Standaard-schakeling van de XR 2206.

– figuur 17/2.2-12:

Basis-schema met voorzieningen voor het minimaliseren van de vervorming van het uitgangssignaal.

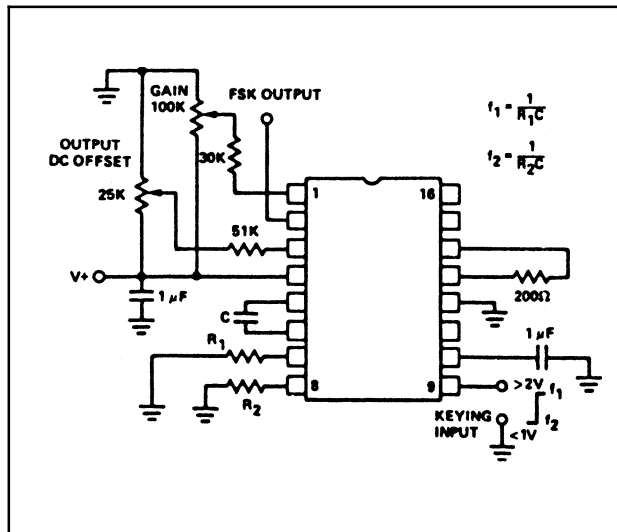
Zet R_B in de middenstand en verdraai R_A voor minimale vervorming op de sinus. Verdraai nadien R_B voor verdere reductie van de vervorming. Vervormings-percentages van 0,2 tot 0,5% zijn mogelijk.

2.2 Type-beschrijving



Figuur 17/2.2-12: Schakeling waarbij de vervorming op de sinus geminimaliseerd kan worden.

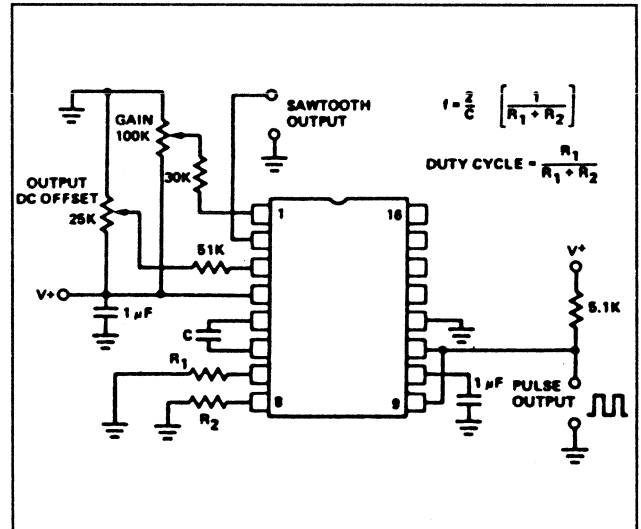
- figuur 17/2.2-13:
Eenvoudige FSK-generator met sinus-uitgang. De frequenties voor digitaal 'C' en 'H' worden bepaald door de tijd-constanten $\tau_1 = C.R1$ en $\tau_2 = C.R2$. Pen 9 kan rechtstreeks met een TTL-signaal gestuurd worden.



Figuur 17/2.2-13: FSK-generator die twee verschillende frequenties levert als pen 9 'C' of 'H' is.

- figuur 17/2.2-14:
Zaagtand- en puls-generator door de FSK-ingang pen 9 rechtstreeks te verbinden met de rechthoek uitgang 11. De duty cycle van

de puls wordt bepaald door de verhouding tussen R1 en R2. Deze weerstanden moeten groter zijn dan 1 kΩ en kleiner dan 2 MΩ, hetgeen een bereik van 1 tot 99% mogelijk maakt.



Figuur 17/2.2-14: Puls- en zaagtand-generator.

XR 8038

1 MHz max.; 1,0% vervorming

Exar versie van de ICL van Intersil. Zie aldaar voor gegevens.

ICL 8038

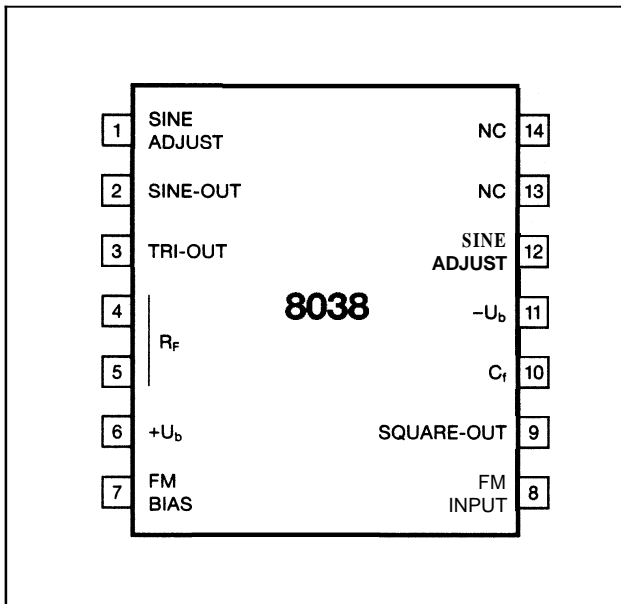
1 MHz max.; 1,0% vervorming

Functie-generator die met een minimaal aantal externe componenten rechthoek-, driehoek- en sinusvormige signalen levert aan drie individuele uitgangen. In principe zijn slechts een condensator en 6 weerstanden nodig om een complete schakeling samen te stellen.

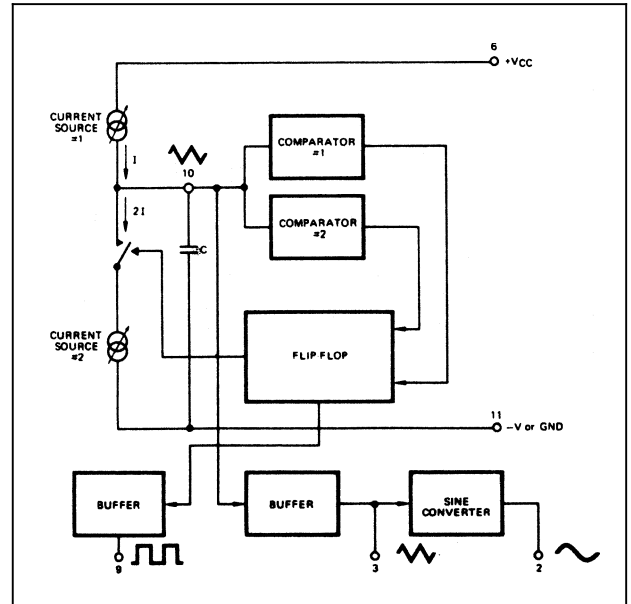
Technische gegevens

- fabrikant: Intersil
- behuizing: DIL-14
- aansluitgegevens: figuur 17/2.2-15
- intern blokschema: figuur 17/2.2-16
- algemene gegevens
 - voedingsspanning: 10 V of +/-5 V min. 30 V of +/-15V max.
 - voedingsstroom: 20 mA max.

2.2 Typebeschrijving



Figuur 17/2.2-15: Aansluitgegevens ICL 8038.



Figuur 17/2.2-16: Intern blokschema ICL 8038.

- frequentie-stabiliteit:
 - 0,05%/V_{voeding} max.
 - 100 ppm/°C max.
- frequentiebepalende R's: 1 kΩ → 1 MΩ
- gegevens sinus-uitgang
 - frequentie-bereik: 0,1 MHz min.
 - 1,0 MHz typisch
 - uitgangsspanning: 0,22 · U_b
 - vervorming: 0,5% typisch
 - 0,8% max.
- gegevens driehoek-uitgang
 - uitgangsspanning: 0,33 · U.
 - niet-lineariteit: +/-0,1% typisch
 - asymmetrie: +/-1% typisch
- gegevens rechthoek-uitgang
 - uitgangsspanning: U_b
 - stijgtijd: 100 ns bij 10 pF belasting
 - daaltijd: 40 ns bij 10 pF belasting
 - duty cycle: 2 → 98%
- gegevens frequentie-modulatie
 - sweep bereik: 1140 typisch
 - vervorming: 0,2% typisch

Nadere gegevens

- frequentie en duty cycle:
 - Bij dit IC worden de frequentie en de duty cycle bepaald door een condensator tus-

sen pen 10 en -U_b en door een of twee weerstanden tussen de +U_b en de pennen 4/5 of 4 en 5.

Figuur 17/2.2-17 geeft de drie voorgestelde instel-mogelijkheden.

Figuur c: één RC-product, geen mogelijkheid de duty cycle in te stellen, frequentie:

$$f = 0,15/R.C \text{ (Hz, fI, F)}$$

Figuren a en b: twee RC-producten, duty cycle afhankelijk van verhouding tussen Ra en Rb, frequentie:

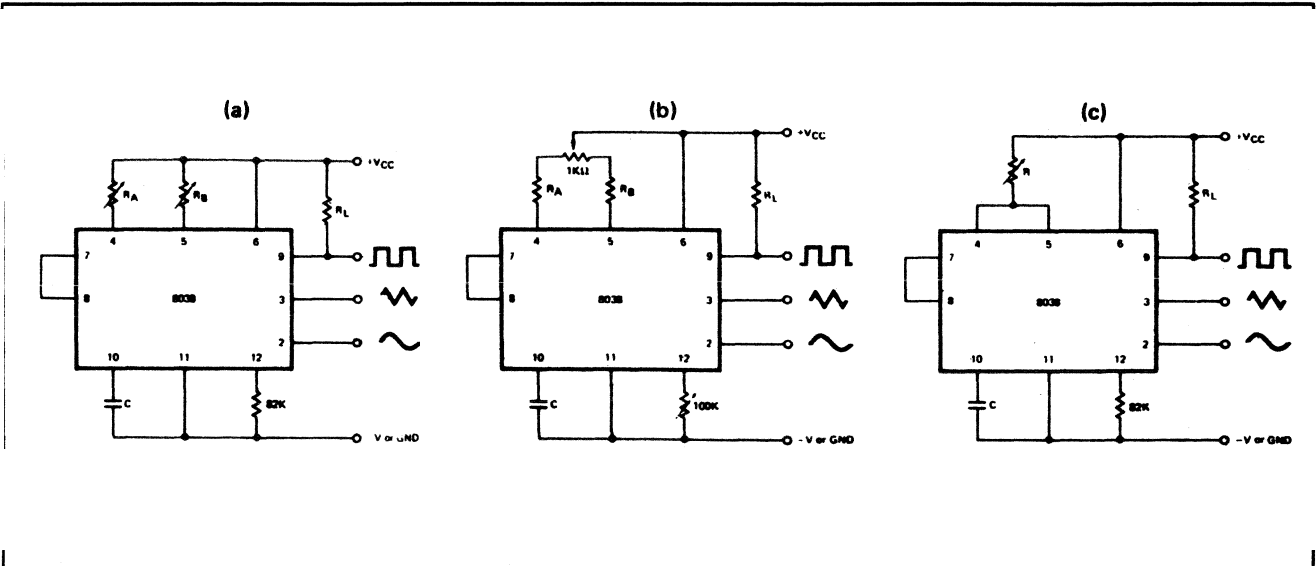
$$f = 0,3/R.C \text{ (Hz, fI, F)}$$

$$\text{waarbij } R_a = R_b = R$$

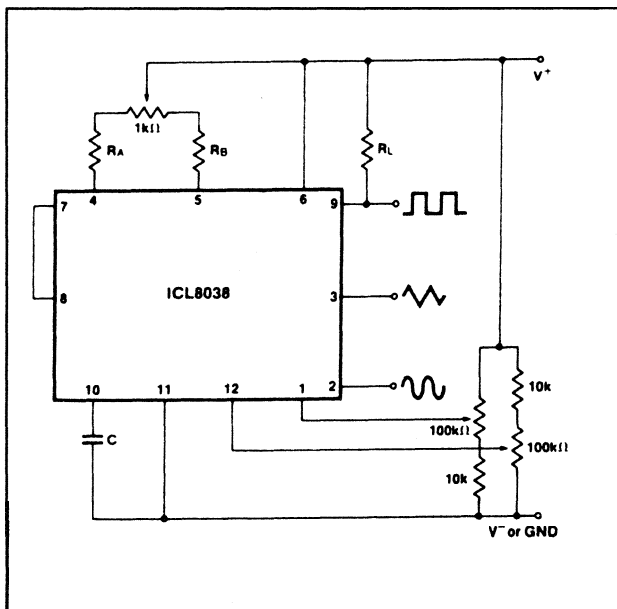
De laadstromen, die door de twee weerstanden geleverd worden, moeten groter dan 10 μA en kleiner dan 5 mA zijn.

- instellen signaal-vervorming:
 - De vervorming van de sinus kan worden geminimaliseerd volgens het schema van figuur 17/2.2-18. Door het afregelen van de twee 100 kΩ trimmers kan men de vervorming terugbrengen tot ongeveer 0,5%.
- frequentie-modulatie:
 - De frequentie van het uitgangssignaal is recht evenredig met de gelijkspanning op pen 8, met de +U_b als referentie.

2.2 Type-beschrijving



Figuur 1712.2-17: Drie mogelijke frequentie- en duty cycle-instellingen bij de 8038.



Figuur 1712.2-18: Het afregelen van de sinus op minimale vervorming.

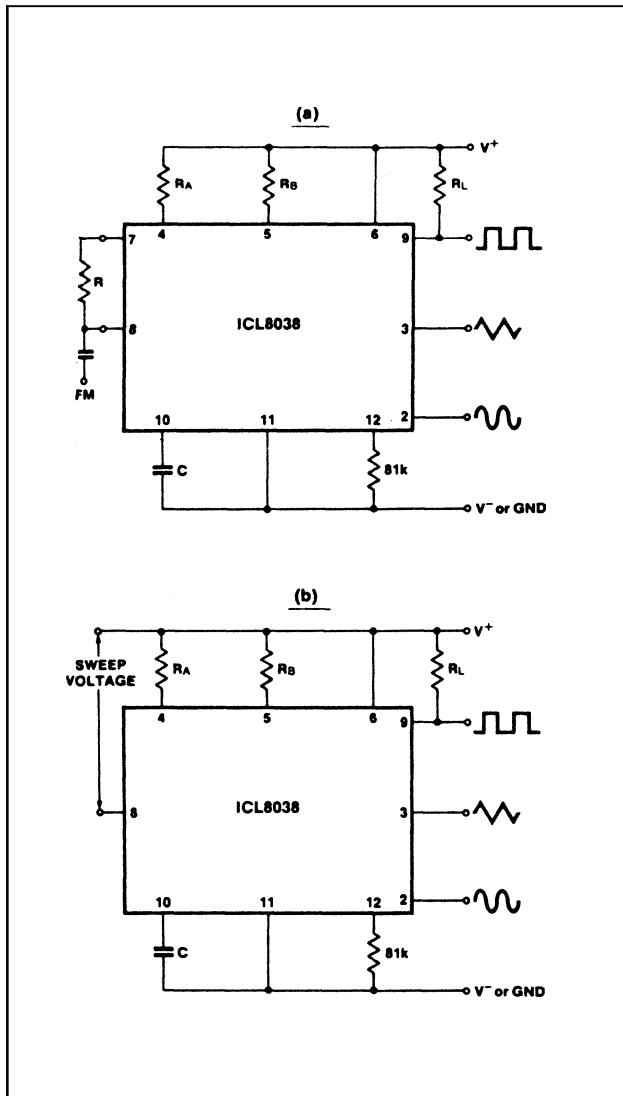
Figuur 17/2.2-19 geeft twee modulatie-systemen. Bij het bovenste wordt een wisselspanningssignaal capacitief aan pen 8 aangeboden, dit systeem is bruikbaar voor FM-modulaties met kleine frequentie-deviatie. Bij het onderste systeem wordt een gelijkspanning aangelegd tussen de +U_b en pen

8, waardoor een sweep over een bereik van 1/1000 mogelijk is. De sweep-spanning mag variëren tussen +U_b (f = 0) en 2/3 U_b + 2V.

Voorbeeld-schakelingen

- figuur 17/2.2-20: Basis-schema van de functie-generator voor symmetrische uitgangsspanningen en zonder de mogelijkheid de vervorming op minimaal af te regelen.
- figuur 17/2.2-21: Om de vrij hoge uitgangs-impedantie van de sinus-uitgang (1 kΩ) te compenseren wordt aanbevolen deze uitgang af te sluiten met een externe buffer-versterker. Men kan de 741 vervangen door een veel breedbandigere CA 3140.
- figuur 17/2.2-22: Door het kortsluiten van de frequentiebepalende condensator naar massa stopt de oscillatie, waardoor het mogelijk is de generator om te vormen tot een burst-oscillator. De twee dioden vormen een AND-poort, die ervoor zorgt dat de burst altijd bij het begin van een periode start.
- figuur 17/2.2-23: Eenvoudige sweep-generator met een bereik van 1/1000. Met de hoogohmige poten-

2.2 Typebeschrijving

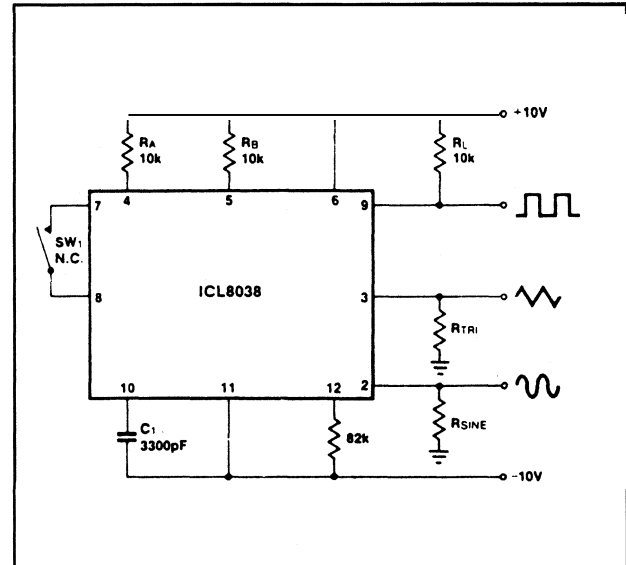


Figuur 17/2.2-19: Twee basis-schakelingen voor het moduleren van de frequentie.

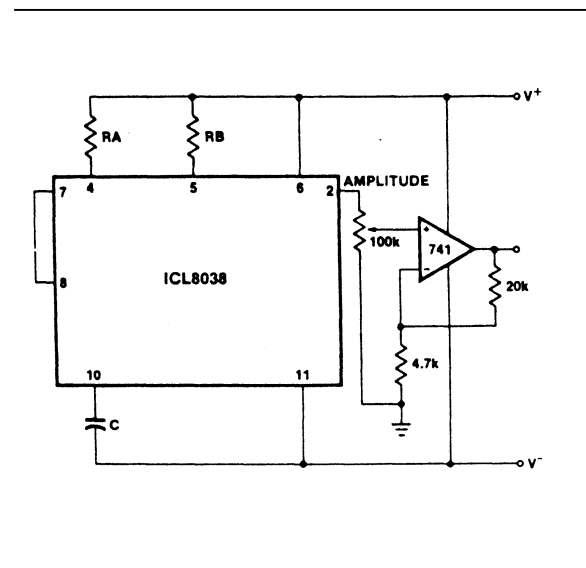
tiometer van $15\text{ M}\Omega$ kan men de duty cycle variatie over het volledige sweep-bereik minimaliseren.

– figuur 17/2.2-24:

Spanningsgestuurde sweep-generator met geoptimaliseerde eigenschappen. De op-amp in de sweep-ingang verbetert de lineariteit van de sweep, voornamelijk bij lage frequenties.

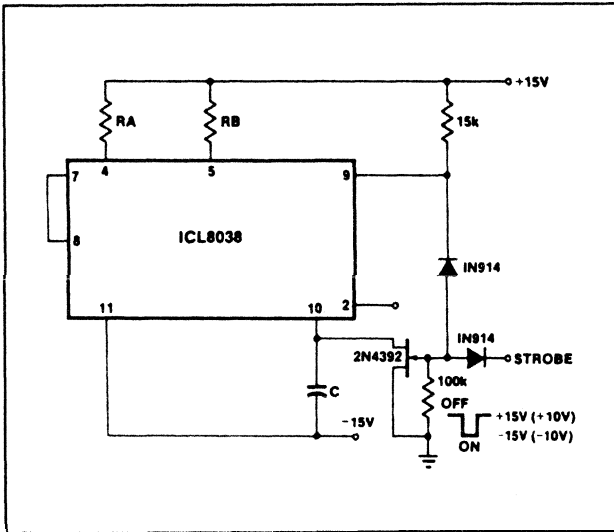


Figuur 17/2.2-20: Meest eenvoudige toepassing van de 8038, zonder afregel-mogelijkheden.

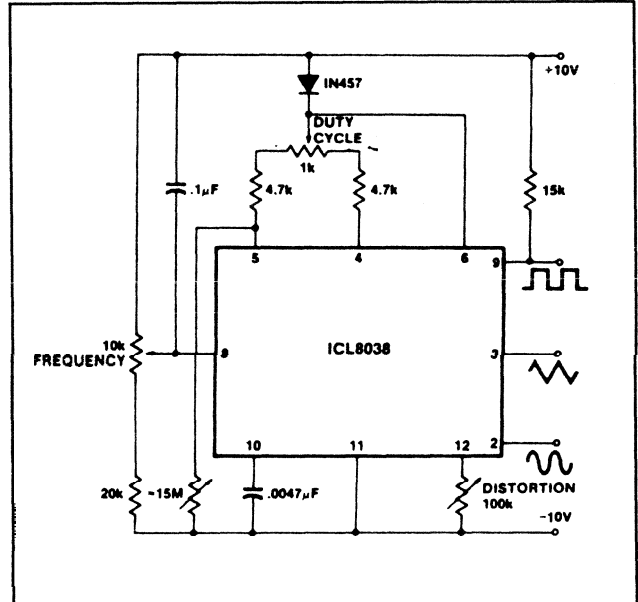


Figuur 17/2.2-21: Het verlagen van de sinus-impedantie door het extern aanbrengen van een buffer-versterker.

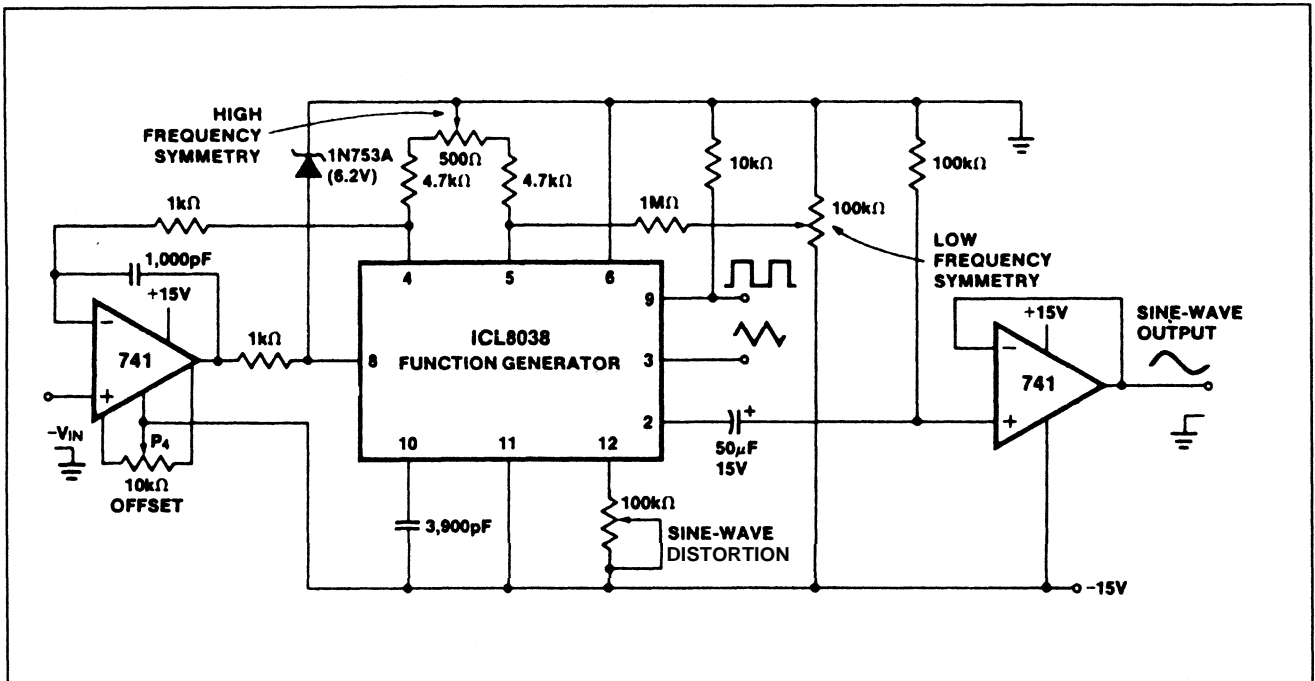
2.2 Type-beschrijving



Figuur 17/2.2-22: Burst-generator door het kortsluiten van de condensator naar de massa via een FET.



Figuur 17/2.2-23: Sweep-generator, waarbij de frequentie over een groot bereik met een potentiometer in te stellen is.



Figuur 17/2.2-24: Kwalitatief hoogwaardige sweep-generator met een neer goede lineariteit over het volledige bereik.

2.2 Typebeschrijving

17/4

Timers

Inhoud

17/4.1 Achtergrond-informatie

17/4.2 Type-beschrijving

TDB 2608	industriële timer, 35V
TDE 2608	vergelijkbaar met TDB 2608, 40V
SP 533 A	industriële timer, 60 V
LM 122	one shot, exp.
LM 222	vergelijkbaar met LM 122
LM 322	vergelijkbaar met LM 122
LM 2905	vergelijkbaar met LM 122
LM 3905	vergelijkbaar met LM 122
XR 320	one shot, lin.
555	one shot, exp.
MC 1455	vergelijkbaar met 555
L 555	low power versie van 555
C 555	CMOS versie van 555
TLC 551	high speed versie van C 555
MC 1422	one shot, exp.
556	dual versie 555
MC 3456	vergelijkbaar met 556
L 556	low power versie van 556
C 556	CMOS versie van 556
TLC 552	high speed versie van C 556
XR 2556	verbeterde versie van 556
558	one shot, exp., quad, open collector
559	vergelijkbaar met 558, emittervolger
2240	timer/counter, binair, programmeerbaar
CD 4722 B	standaard CMOS versie van 2240
ICL 8240	vergelijkbaar met 2240
ICM 7240	CMOS versie van 8240
2242	timer/counter, binair, niet programmeerbaar
ICM 7242	CMOS versie van 2242
2243	timer/counter, binair, niet programmeerbaar
ICM 7250	CMOS versie van ICL 8250

ICL 8260 timer/counter, decimaal, programmeerbaar
ICM 7260 CMOS versie van ICL 8260

17/4.1

Achtergrond-informatie

Inleiding

Geïntegreerde timers zijn schakelingen die op commando van een trigger-puls een uitgangspuls met een welbepaalde breedte opwekken. Deze breedte is in de meeste gevallen alleen afhankelijk van de waarde van een externe condensator en een dito weerstand. De tijdconstante van deze RC-kring, τ , kan variëren van enige micro-seconde tot verschillende minuten en bij sommige IC's zelfs tot verschillende dagen.

Geïntegreerde timers werken volgens twee principes:

- one-shot of enkele syclus timers laden één maal de externe condensator via de externe weerstand op. De duur van de uitgangspuls is afhankelijk van de duur van de oplading tot een bepaalde drempelspanning;
- timer/counters zullen de laad- en ontlaadsyclus van de RC-kring diverse malen achter elkaar herhalen. Het aantal sycli is afhankelijk van een instelbare deelverhouding n van een in de chip geïntegreerde teller. De uitgangspuls heeft een breedte van $n \cdot RC$, waarin RC staat voor de tijdconstante van de timing-onderdelen en n voor de deelverhouding van de teller.

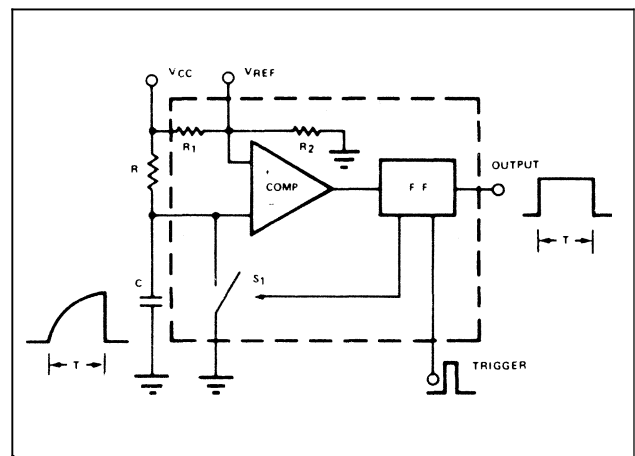
Beide type timers kunnen zowel in de monovals als in de a-stabiele modus worden gebruikt. In het eerste geval zal de schakeling één uitgangspuls opwekken voor iedere triggerpuls op de ingang. In het tweede geval zal de schakeling een repeterende blokgolf genereren, waarvan de frequentie en de duty-syclus

worden bepaald door de op de schakeling aangesloten externe onderdelen.

In de volgende paragrafen zullen de twee soorten timers in het kort besproken worden, waarbij de enkele syclus timers worden ingedeeld in twee fundamenteel verschillende groepen.

One-shot timer met exponentiële oplading

De meest eenvoudige uitvoering van een enkele syclus timer met exponentiële oplading is blokschematisch voorgesteld in figuur 1714.1-1.



Figuur 1714.1-1: Blokschema van een one-shot timer met exponentiële oplading en enkele comparator.

De schakelaar S_1 is in het IC geïntegreerd en bestaat in de meeste gevallen uit een NPN schakel-transistor.

In de reset-status van het IC is de elektronische schakelaar S_1 gesloten. De externe

4.1 Achtergrond-informatie

condensator is volledig ontladen. De timing-syclus wordt ingeleid door het aanleggen van een korte positieve puls op de trigger-ingang van het IC. Deze puls laat een flip-flop omslaan, de uitgang waarop de schakelaar is aangesloten wordt "C" en de schakel-transistor gaat sperren. De condensator gaat zich nu exponentieel opladen naar de voedingsspanning via de externe weerstand R. De tijdconstante τ van dit laad-proces is gelijk aan R.C.

Op het moment dat de spanning over de condensator gelijk wordt aan een drempelwaarde V_{REF} bepaald door de verhouding tussen de weerstanden R1 en R2, zal de in het IC aanwezige comparator omslaan waardoor de flip-flop reset en de schakeling in de reset-status komt.

De uitgang van de schakeling wordt afgetakt van een van de uitgangen van de flip-flop en men kan de breedte van de uitgangspuls berekenen met de formule:

$$T = R.C.\ln\left(\frac{V_{CC}}{V_{CC} - V_{REF}}\right)$$

De waarde van V_{REF} volgt uit de formule:

$$V_{REF} = V_{CC} \cdot \left(\frac{R2}{R1 + R2}\right)$$

zodat de breedte T van de puls op de uitgang wordt gegeven door:

$$T = R.C.\ln\left(\frac{1 + R2}{R1}\right)$$

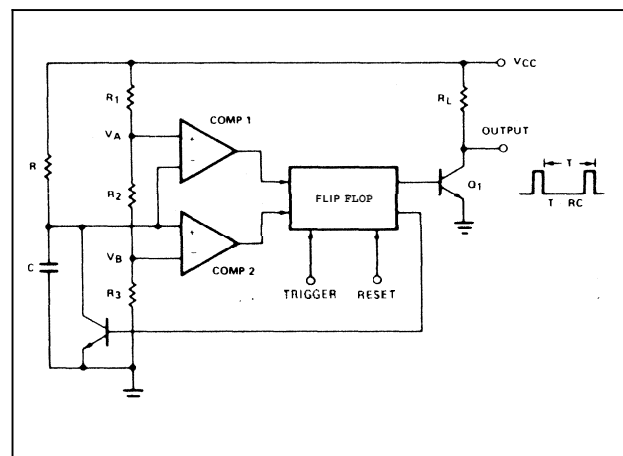
De waarde van de weerstanden R1 en R2 ligt vast, omdat deze onderdelen in het IC aanwezig zijn. De breedte van de puls op de uitgang wordt dus alleen bepaald door de waarde van de externe onderdelen R en C.

Exponentiële one-shot met twee comparatoren

Bij de schakelingen die werken volgens het principe van figuur 17/4.1-1 kan men alleen

de breedte van de uitgangspuls extern definiëren. Bij gebruik van de schakeling als astabiele multivibrator kan men dus niet de duty-cycle (de verhouding tussen de "L"- en de "H"-periode van de puls) instellen. Deze beperking heeft ertoe geleid dat men een uitgebreidere versie van de exponentiële one-shot timer heeft ontwikkeld, waarbij het laden en ontladen van de externe condensator wordt gecontroleerd door twee comparatoren. Een bekend voorbeeld van deze volgens het uitgebreide principe werkende timer is de 555.

Figuur 17/4.1-2 geeft het vereenvoudigde blokschema van deze timer-familie.



Figuur 17/4.1-2: De one-shot met dubbele comparator en exponentiële oplading van de condensator.

Tussen de voedingsspanning en de massa is nu een uit drie weerstanden opgebouwde spanningsdeler opgenomen, die de twee drempels voor de twee comparatoren bepaalt. De drie weerstanden zijn in de meeste gevallen identiek, zodat de drempels gelijk zijn aan respectievelijk $2/3 V_{CC}$ en $1/3 V_{CC}$. In de rust-fase is de schakel-transistor over de timing-condensator gesperd, zodat de condensator is opgeladen tot de voedingsspanning. Een trigger-puls set de flip-flop, waardoor de transistor in geleiding wordt gestuurd en de condensator snel wordt ontladen. Op het moment dat de spanning over de condensator kleiner wordt dan de onder-

4.1 Achtergrond-informatie

ste drempel V_b zal de onderste comparator omklappen, waardoor de flip-flop wordt gereset. De transistor spert, de condensator gaat opladen. Na een door de waarde van C en R bepaalde tijd bereikt de spanning over de condensator de bovenste drempel V_a . De bovenste comparator klapt om en de flip-flop wordt weer geset. De condensator wordt nu weer ontladen tot de onaanerste drempel, het proces herhaalt zich.

De schakeling is dus in wezen een astabiele multivibrator, die echter door bepaalde doorverbindingen ook als monostabiele multivibrator ingezet kan worden. In de meeste gevallen kan men de waarde van de drie weerstanden van de spanningsdeler extern beïnvloeden, zodat het mogelijk is de waarde van de twee drempels aan te passen. Bovendien wordt de collector van de ontlad-transistor niet intern, maar extern met de condensator verbonden, zodat men de ontlad-tijd van het systeem kan beïnvloeden door een weerstand in serie met de transistor op te nemen. Op deze manier is het mogelijk de duty-cycle binnen ruime grenzen in te stellen. Het is dus zonder meer mogelijk een mooie symmetrische puls op te wekken.

Het wordt aanbevolen de verhouding tussen de weerstanden R_1 en R_2 van de spanningsdeler te laten voldoen aan onderstaande formule

$$\frac{R_1 + R_2}{R_1} = e = 2,718$$

De periode van het signaal wordt dan gelijk aan $1,0 \cdot R \cdot C$ zodat het eenvoudiger wordt de waarden van R en C voor een gewenste pulsbreedte of frequentie te selecteren.

Beperkingen van de enkele syclus timers

Met de beschreven one-shot timers kan men nauwkeurige pulsen opwekken met breedtes tussen enige micro-seconden en enige minuten. Aan de smalste kant wordt het bereik begrensd door de interne vertragingen

van de comparatoren, flip-flop en schakel-transistor. Aan de breedste kant zijn de beperkende factoren de ingangsstroom van de comparatoren en de lekstroom van de transistor. Lange tijden vergen immers grote waarden voor R en C en op een bepaald moment wordt de waarde van de weerstand zo groot dat deze in de buurt van de ingangsimpedantie van de comparator komt en het systeem gaat grote tijdfouten vertonen.

CMOS technologie

Om de genoemde beperkingen van de enkele syclus timers op te heffen heeft men schakeltechnisch volledig identieke types ontwikkeld, opgebouwd volgens de CMOS technologie. Deze timers worden gekenmerkt door een zeer hoge ingangsimpedantie van de comparatoren en een zeer lage lekstroom van de elektronische schakelaar over de externe condensator. Met deze IC's is het mogelijk het bereik van de traditionele timers uit te breiden tot in het uren-bereik. Het voordeel is bovendien dat zij zowel pin-als functie-compatible zijn en zonder meer de plaats van hun bipolaire voorgangers kunnen innemen.

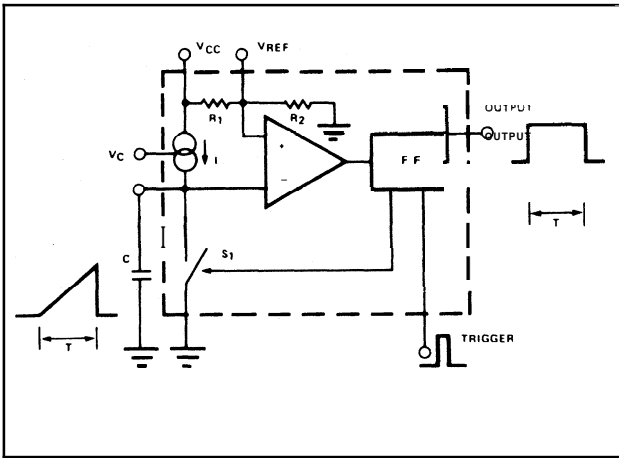
One-shot timer met lineaire oplading

Bij de one-shot timer met lineaire oplading wordt de externe condensator opgeladen door een constante stroom, die door een in het IC aanwezige bestuurbare stroombron wordt geleverd. Door deze oplading met constante stroom zal de spanning over de condensator lineair stijgen.

Het blokschema van zo'n schakeling is getekend in figuur 17/4.1-3.

De helling van de zaagtand wordt gegeven door de verhouding I/C , waarbij I gelijk is aan de waarde van de constante stroom en C de waarde van de condensator voorstelt. De waarde van de stroom is recht evenredig met de grootte van de stuurspanning V_C . Deze spanning zal in de meeste gevallen worden opgewekt door een spanningsdeler tussen de massa en de voedingsspanning op te nemen. V_C is dus recht evenredig met

4.1 Achtergrond-informatie



Figuur 17/4.1-3: Enkele syclus timer met lineaire oplading van de externe timing-condensator.

de waarde van de voedingsspanning, de interne referentie-spanning is dat ook. Variaties op de voeding werken dus zowel in op de referentie als op de stuurspanning- en stroom, zodat men deze effecten kan verwaarlozen. De tijdsduur van de uitgangspuls is daardoor alleen afhankelijk van de waarde van de externe condensator C en externe weerstand R . In formule-vorm:

$$T = \alpha \cdot R \cdot C$$

waarbij α een constante is die wordt bepaald door de verhouding tussen de twee interne weerstanden, die V_{REF} bepalen.

De one-shot timers met lineaire oplading zijn ingewikkelder en minder precies dan de exponentiële timers. Zij hebben echter het grote voordeel dat de spanning over de externe condensator, een zaagtand, voor verschillende toepassingen gebruikt kan worden. Te denken valt daarbij aan afbuigspanning voor oscilloscopen of X/Y-recorders.

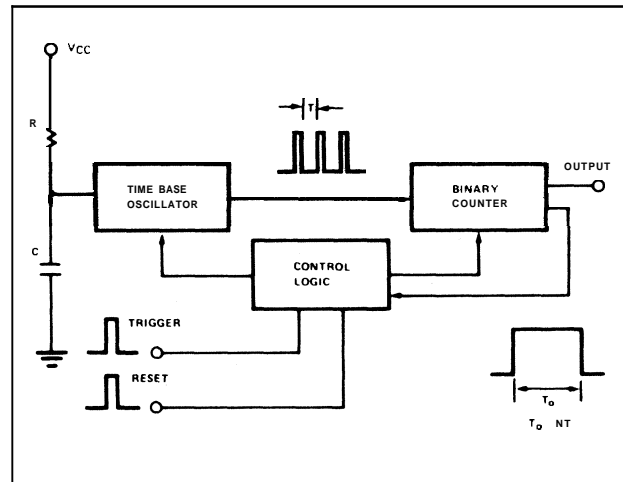
In de meeste uitvoeringen wordt de interne referentie-spanning aangelegd aan een van de pennen van het IC. Men kan deze spanning dus extern variëren, waardoor talrijke interessante toepassingen ontstaan, zoals

lineaire spanningsgestuurde oscillatoren en pulsmodulatie. Door het exponentiële verloop van de spanning over de condensator zijn dergelijke toepassingen niet voorbestemd voor de eerder besproken standaard enkele syclus timers.

Timer/counters met binaire uitgangen

De timer/counters zijn samengesteld uit een tijdbasis en een op de uitgang van de tijdbasis aangesloten binaire teller.

Figuur 17/4.1-4 geeft het vereenvoudigde interne blokschema van deze timers.



Figuur 17/4.1-4: Blokschema van een timer/counter met binaire teller.

De werking is als volgt.

In de reset-stand is de tijdbasis uitgeschakeld en de binaire teller op "00000000" gezet. Na de trigger-puls start de tijdbasis met het opwekken van een rechthoekspanning met bepaalde, extern in te stellen frequentie. Deze pulsen worden geteld door de binaire teller. Nadat de inhoud van de teller gelijk wordt aan een door de gebruiker bepaalde code zal de controle-flip-flop gereset worden, stopt de tijdbasis met het genereren van pulsen en wordt de teller weer op 0 gezet.

De totale breedte van de uitgangspuls is dan gelijk aan de breedte van de basis-puls van de tijdbasis, vermenigvuldigd met het aantal basis-pulsen dat nodig is om de voor-

4.1 Achtergrond-informatie

geprogrammeerde tellerstand te bereiken.

De tijdbasis is in de meeste gevallen opgebouwd als enkele syclus timer met exponentiële oplading, geschakeld als astabiele multivibrator. De counter bestaat uit acht in cascade geschakelde flip-flop's, waarvan de acht uitgangen naar buiten worden gevoerd. Door nu een of meerdere van deze uitgangen aan te sluiten op de controle, kan men iedere vermenigvuldigings-factor tussen 1 en 255 instellen. De pulsbreedte op de uitgang is dus gelijk aan.

$$T = t \cdot n$$

waarbij t de periode is van de uigangspuls van de tijdbasis en n de deel-factor van de teller is.

Er zijn echter ook exemplaren in de handel, waarbij slechts een of hoogstens drie flip-flop-uitgangen bereikbaar zijn. De deel-factor van deze types is dus niet instelbaar over het volle bereik.

Timer/counters met BCD-uitgangen

De binaire teller is vervangen door een, of twee of drie in cascade geschakelde decimaal gecodeerde tellers. Alle uitgangen van deze teller-trappen worden naar buiten gevoerd, zodat het mogelijk is de vermenigvuldigings-factor met behulp van duimwiel-schakelaars in te stellen tussen 1 en 9, 1 en 99 of 1 en 999.

Met deze schakelingen kan men dus de breedte van de uitgangspuls zeer nauwkeurig extern bepalen

4.1 Achtergrond-informatie

17/4.2

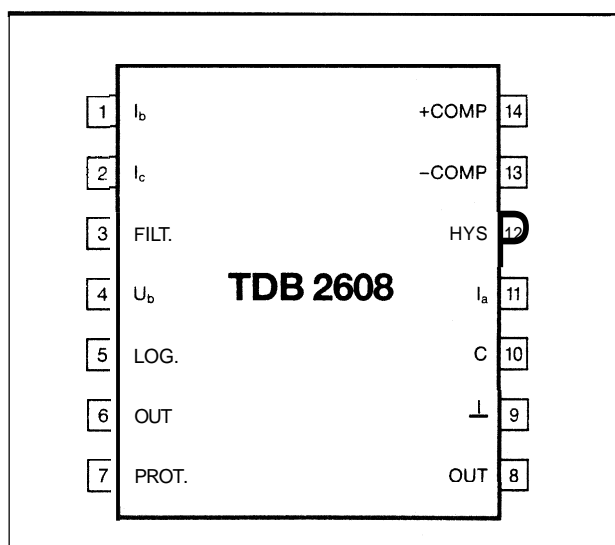
Type-beschrijving

TDB 2608**Industriële timer, 35 V**

Timer, speciaal ontwikkeld voor gebruik in industriële omgevingen met twee complementaire uitgangen, beschermd door dioden. Alle besturings-onderdelen zijn naar massa geschakeld en hebben stroom-sturing, zodat het zeer eenvoudig is de timer via lange leidingen van grote afstand te besturen. De comparator heeft een instelbare hysteresis (0 tot 50 %) en de condensator wordt opgeladen met een constante stroom.

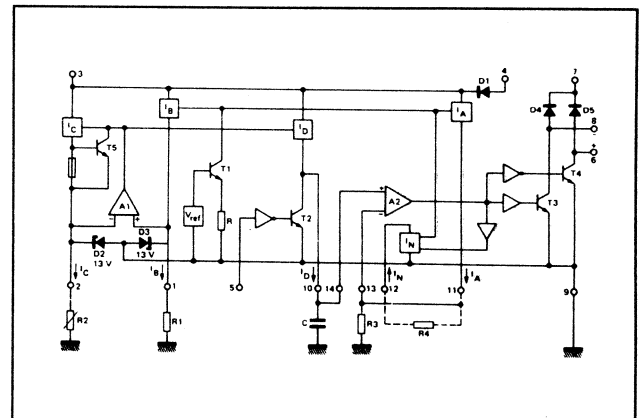
Technische gegevens

- fabrikant: Thomson Semiconductors
- behuizing: DIL-14
- aansluitgegevens: figuur 17/4.2-1
- max. voedingsspanning: +35 V



Figuur 17/4.2-1: TDB 2608, TDE 2608.

- temperatuurbereik: 0 tot +70 °C
- intern blokschema: figuur 17/4.2-2



Figuur 17/4.2-2: Intern blokschema 2608.

- laadstroom condensator: 0,5 tot 100 μA
- comparator ingangsstroom: 30 nA max.
- max. tijd-fout: 3 %
- onlaadtijd condensator (47 μF): 20 ms max.
- temperatuurs-coëfficiënt: 500 ppm/°C
- max. uitgangsstroom: 100 mA
- max. waarde R1 en R3: 40 k Ω

Functie-beschrijving

De schakeling is samengesteld uit een operationele versterker A1, een comparator A2, twee identieke stroombronnen Ia en Ib, een uitgangsstroombron In, een instelbare stroom-bron Id, waarvan de stroom wordt gegeven door:

$$I_c = 20 \cdot I_d$$

met:

4.2 Type-beschrijving

$$I_c = \frac{R1 \cdot I_b}{R2}$$

en een transistor T2 die de externe condensator zal ontladen en die gestuurd wordt door de logica-ingangpen 5.

De door I_d op te laden timing-condensator C wordt verbonden met de niet-inverterende ingang van de comparator, de drempel wordt bepaald door de spanningsval over R3.

Een "H" op pen 5 opent de transistor en de condensator wordt tot aan de drempel geladen.

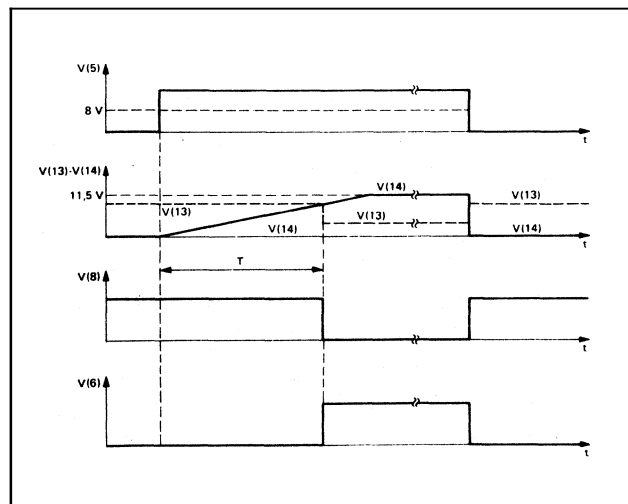
De breedte van de uitgangspuls wordt bepaald door:

$$T = \frac{20 \cdot C \cdot R2 \cdot R3}{R1}$$

De hysteresis van de comparator kan worden ingesteld door een weerstand R4 tussen de pennen 12 en 11 op te nemen. De hysteresis wordt gegeven door:

$$\Delta U = \frac{100}{\frac{R3 + R4}{R3}}$$

Figuur 1714.2-3 geeft het timing-diagram van de schakeling.

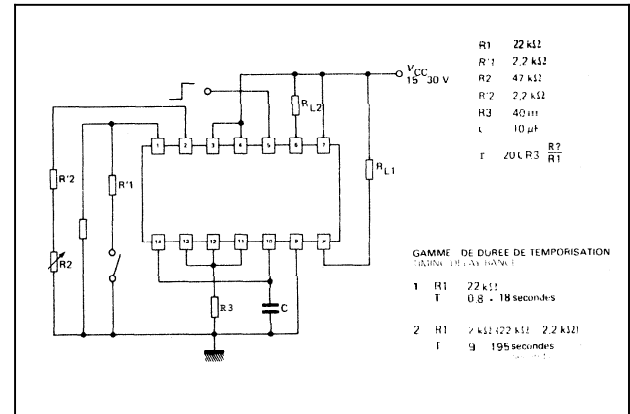


Figuur 1714.2-3: Timing-diagram van de 2608.

Voorbeeld-schakelingen

- figuur 1714.2-4:

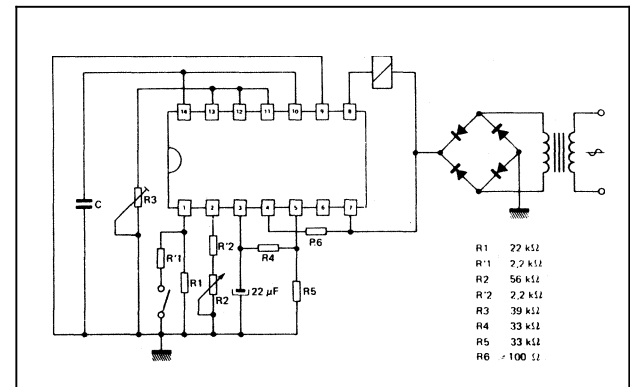
Tijdschakeling voor een bereik van 0,8 tot 195 seconden.



Figuur 1714.2-4: Tijdschakeling tot 195 seconde.

- figuur 1714.2-5:

Schakeling voor het vertraagd laten opkomen van een relais bij het inschakelen van de voedingsspanning.



Figuur 1714.2-5: Vertraagd opkomend relais.

Figuur 1714.2-6:

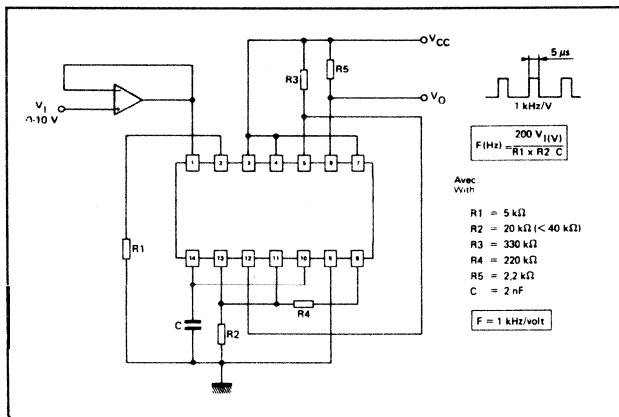
Spanning naar frequentie omzetter met een omzettings-coëfficiënt van 1 kHz/V.

TDE 2608

vergelijkbaar met TDB 2608, 40 V

Volledig identieke schakeling, maar voor een voedingsspanning tot maximaal +40 V en een temperatuurbereik van +25 tot +80 °C.

4.2 Type-beschrijving



Figuur 17/4.2-6: Spanning naar frequentie omzetter.

Voor de technische gegevens wordt verwezen naar de TDB 2608.

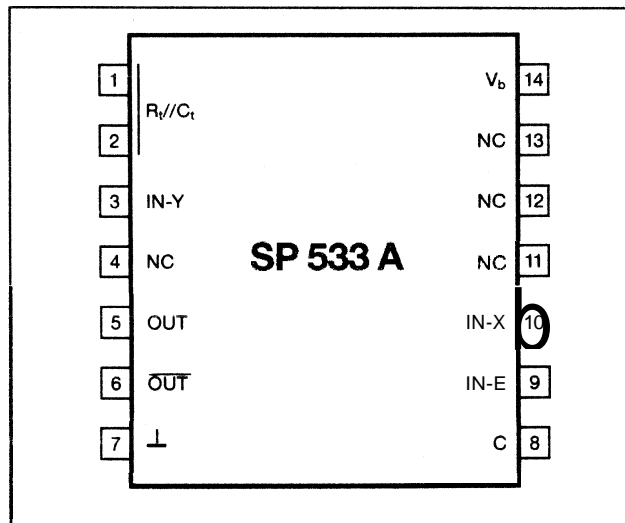
SP 533 A

industriële timer, 60 V

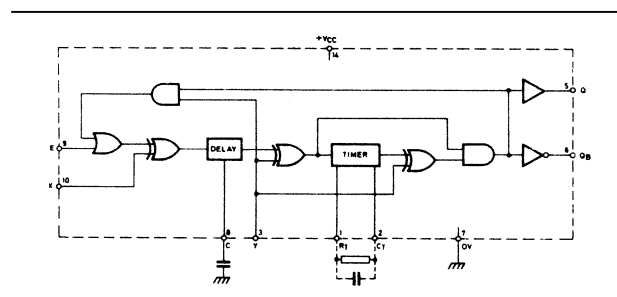
Nauwkeurig vertragingselement, speciaal ontwikkeld voor industriële omgevingen. De basis-functie van het IC is het genereren van een vertraging tussen een ingangs- en een uitgangverschijnsel. Het IC levert een door een condensator bepaalde zogenaamde "persistence delay", een vertraging tussen het aanleggen van een trigger-puls en de reactie daarop van de uitgang. Op deze manier kan men de schakeling niet laten reageren op transiënt-verschijnselen die korter duren dan de persistence vertraging.

Technische gegevens

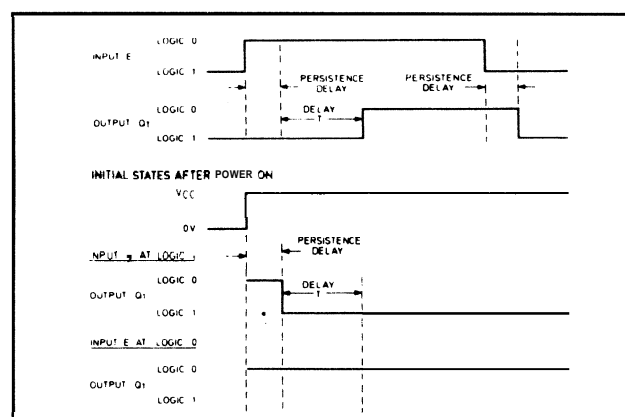
- fabrikant: Plessey Semiconductors
- behuizing: DIL-14
- aansluitgegevens: figuur 1714.2-7
- voedingsspanning: $32 << 60$ V
- max. ingangsspanningen: 26 V
- logische niveaus: "H" → 0 tot 5 V
"L" → 11 tot 26V
- stijg- en daaltijden: $300 \mu s$
- temperatuurs-coëfficiënt: $0,1 \text{ } \%/^{\circ}C$
- intern blokschema: figuur 1714.2-8
- timing-diagram: figuur 17/4.2-9
- vertragingstijd: $T = 0,72 \cdot R_t \cdot C_t$
- waarde van R_t : $15 \text{ k}\Omega$ tot $500 \text{ k}\Omega$



Figuur 1714.2-7: SP 533 A,



Figuur 17/4.2-8: Intern blokschema SP 533 A.



Figuur 17/4.2-9: Timing-diagram SP 533 A.

- persistence delay ($C = 100 \text{ nF}$): $5,5 \text{ ms}$

LM 122

one shot, exp.

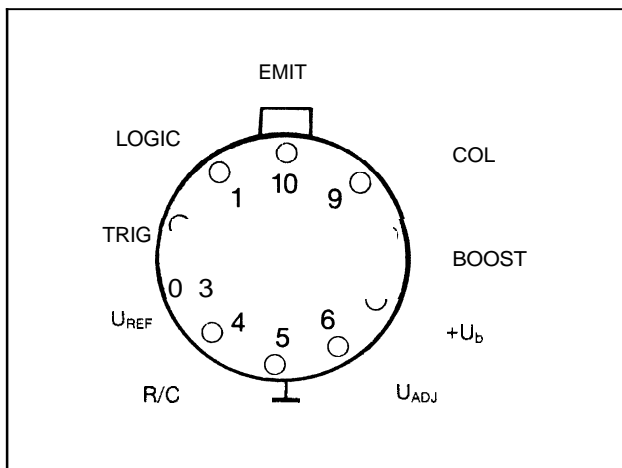
Timer werkend volgens het exponentiële la-

4.2 Type-beschrijving

dingsprincipe met een comparator. Het IC heeft een ingebouwde referentie-spanning, een U_{ADJ} -ingang, waarmee men de drempel van de comparator kan variëren, een BOOST-ingang, waarmee men de snelheid van de comparator kan verhogen, een LOGIC-ingang waarmee men de uitgang kan inverteren en een transistor met vrije emitter en collector als uitgang.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: T-100
- aansluitgegevens: figuur 17/4.2-10



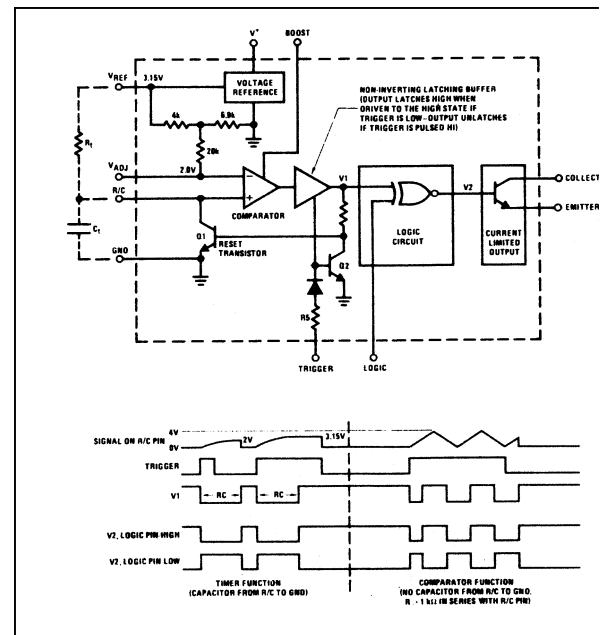
Figuur 1714.2-10: LM 122,222,322.

- voedingsspanning: 4,5 tot 40 V
- breakdown uitgangs-transistor: 40 V
- referentie-spanning: 3 á 3,3 V
- temp.-coëf. op referentie: 0,01 %/°C
- drempel van comparator: 1,6 V
- minimale trigger-spanning: 2,5 V
- pulsbreedte: $T = R.C$
- U_{ADJ} -bereik: -0,5 tot +5,0 V
- max. uitgangsstroom: 120 mA
- LOGIC-ingang: TTL-compatible
- intern blokschema: figuur 17/4.2-11
- temp.-bereik: -55 tot +125 °C

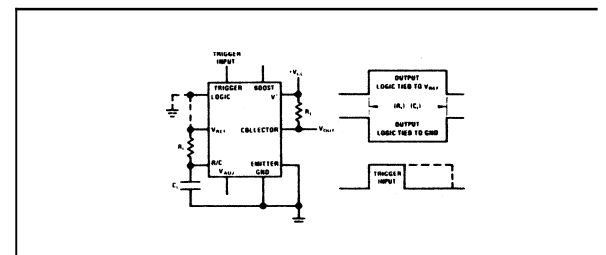
Voorbeeld-schakelingen

- figuur 17/4.2-12:

Standaard timer met collector-uitgang. De trigger-pulsbreedte heeft geen invloed op de



Figuur 1714.2-11: Intern blokschema 122-serie.



Figuur 17/49-12: Standaard timer met 122-serie.

breedte van de uitgangspuls. De drempel van de comparator staat op precies 63,2% van de referentiespanning, zodat de drempel na precies een tijdconstante $\tau = R_t.C_t$ wordt bereikt. De breedte van de uitgangspuls is dus gelijk aan het product van weersta maal condensator. Dit geldt uiteraard zonder externe spanning op U_{ADC} !

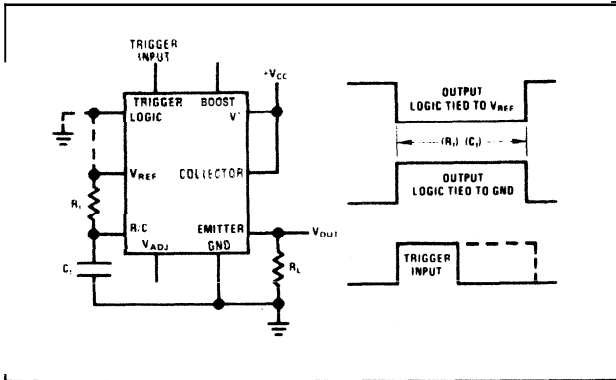
- figuur 17/4.2-13:

Standaard-timer met emittervolger-uitgang

- figuur 17/4.2-14:

Toepassing van de LM 122 als switching gulator in een 5 V gestabiliseerde voeding. Het rendement bedraagt 75%, de minimale ingangsspanning is 5,5 V en de maximale uitgangsspanning is slechts 30 V. De maximale belasting draagt 1 A.

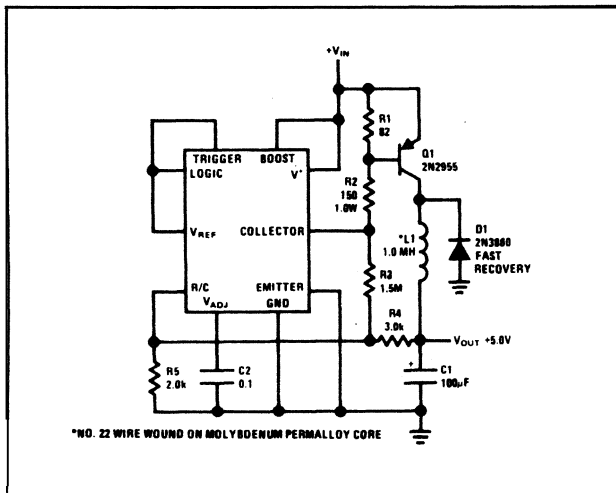
4.2 Type-beschrijving



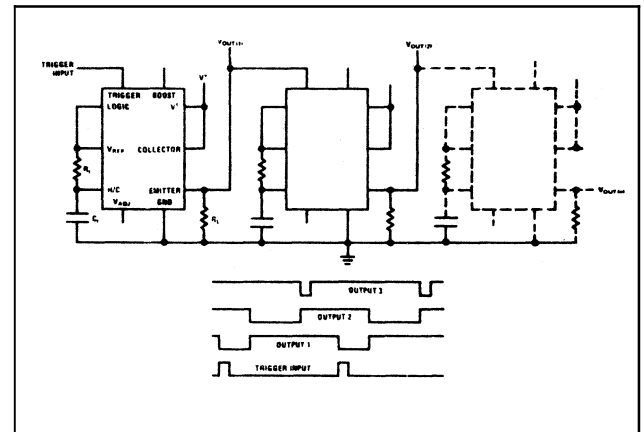
Figuur 17/4.2-13: Emittervolger-uitgang.

een timing-syclus. Door middel van een positieve puls wordt de externe transistor in geleiding gestuurd waardoor de drempel van de comparator op nul volt wordt gelegd en de schakeling onmiddellijk **reset**. Men kan een syclus ook afbreken door een grote positieve spanning over een in serie met de timing-condensator opgenomen weerstand te zetten of door de uitgang door middel van een transistor kort te sluiten. Dit laatste geldt natuurlijk alleen in de collector-mode van de uitgangstrap!

– figuur 17/4.2-16:

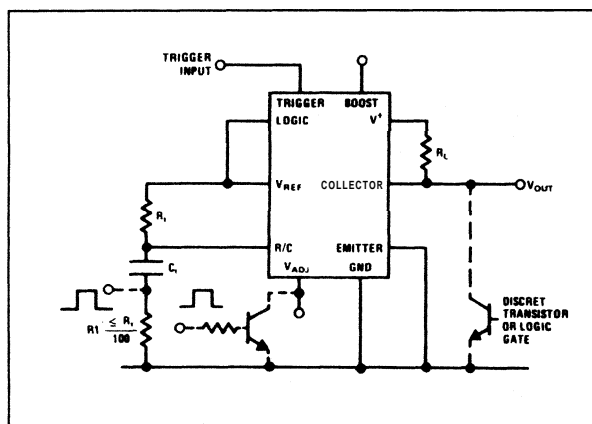


Figuur 17/4.2-14: Schakelende gestabiliseerde voeding.



Figuur 17/4.2-16: Cascade-schakeling van 122 timers.

– figuur 17/4.2-15:
Externe schakeling voor het afbreken van



Figuur 17/4.2-15: Afbreken timing-syclus, drie mogelijkheden.

Cascade-schakeling van timers. De IC's zijn in de emitter-mode geschakeld, zodat de positieve overgang op het eind van een syclus de volgende timer triggert.

– figuur 17/4.2-17:

Het triggeren van de schakeling door middel van een negatieve trigger-puls. De trigger-ingang wordt via een differentiator verbonden met het trigger-signaal. Weerstand R1 is de differentiator-weerstand en zet de trigger-ingang op "H". De negatieve overgang van het trigger-signaal wordt omgezet in een smalle negatieve puls. De schakeling triggert op de positieve achterflank van deze naald-puls. Er ontstaat dus een kleine vertraging tussen de voorflank van het trigger-signaal en de voorflank van de uitgang-puls.

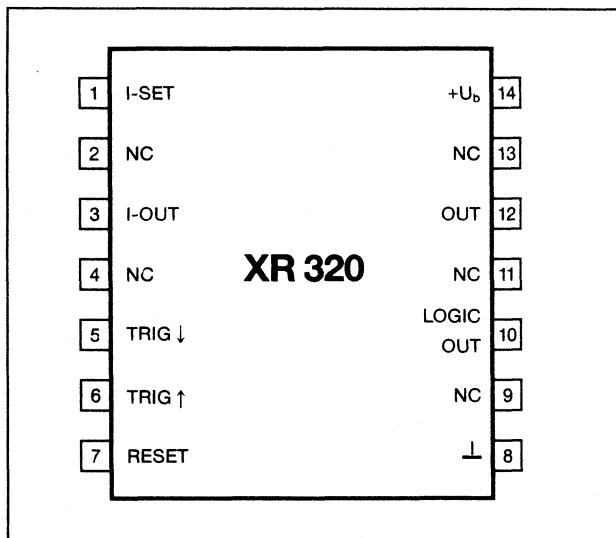
4.2 Type-beschrijving

XR 320
one shot, lin.

Timer met ingebouwde programmeerbare stroombron voor lineaire lading van de timing-condensator over een bereik van drie decaden. Het IC heeft twee trigger-ingangen (positieve en negatieve flank), een reset-ingang, een TTL-uitgang en een complementaire uitgangstrap die ≈ 100 mA kan leveren of opnemen.

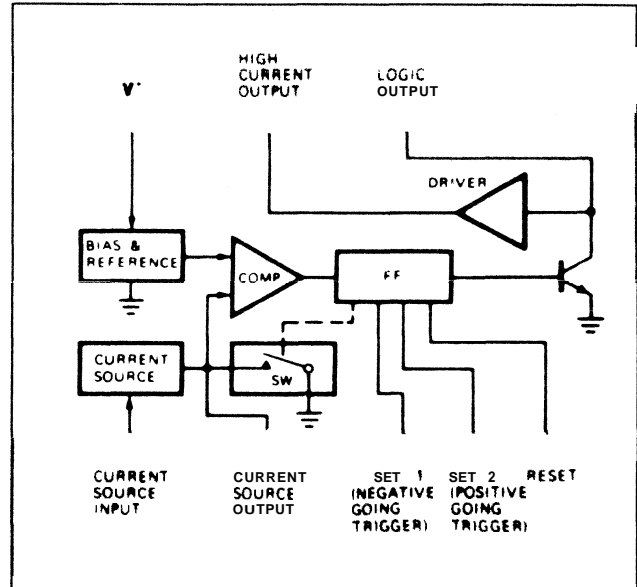
Technische gegevens

- fabrikant: Exar
- behuizing: DIL-14
- aansluitgegevens: figuur 17/4.2-20



Figuur 17/4.2-20: XR 320.

- intern blokschema: figuur 17/4.2-21
- voedingsspanning: 4,5 tot 18 V
- comparator-drempel ($U_b = 12$ V): 4,6 á 6 V
- breedte uitgangspuls: $T = 2 \cdot R \cdot C$
- timing-weerstand: 6 k Ω tot 1 M Ω
- drempel set 1: 1,5 V
- drempel set 2: 1,4 V
- drempel reset: 1,5 V
- logische uitgang: open collector, TTL
- uitgang pen 12: complementair, $I \approx 100$ mA
- nauwkeurigheid: 5% max.
- temp.-coëf.: 100 ppm/ $^{\circ}$ C
- temp.-bereik: 0 tot +75 $^{\circ}$ C

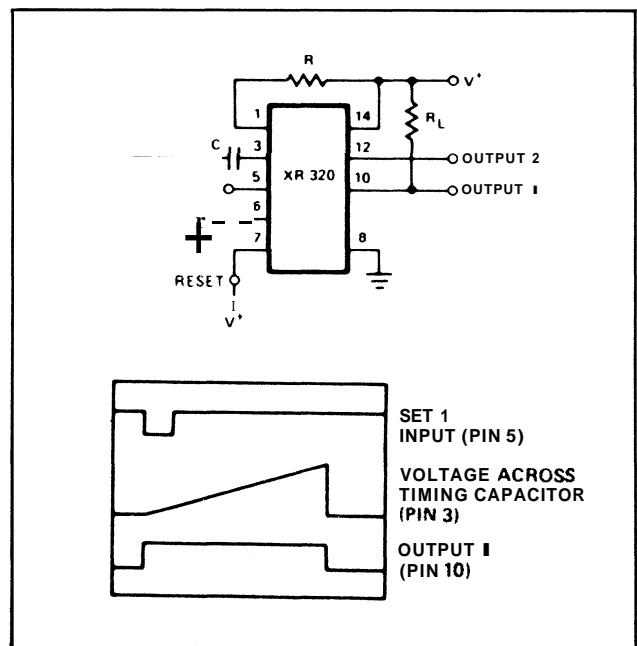


Figuur 17/4.1-21: Intern blokschema XR 320.

Voorbeeld-schakelingen

- figuur 17/4.2-22:

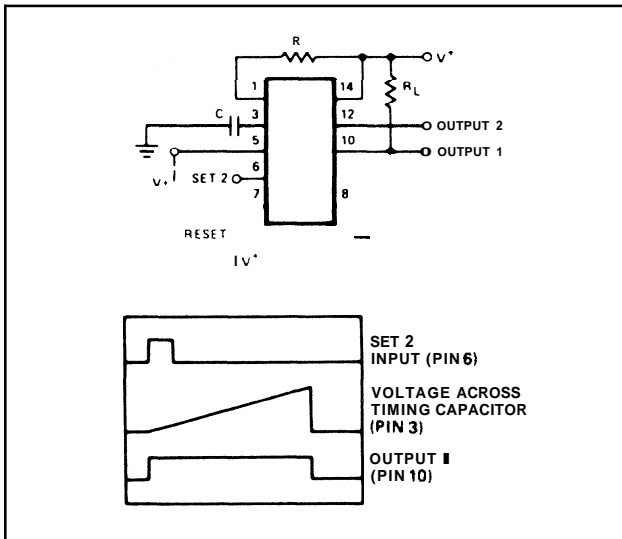
Standaard schema voor negatieve triggering. De trigger-puls moet smaller zijn dan de uitgangspuls! Een positieve spanning op de reset breekt de syclus af.



Figuur 17/4.2-22: Standaard schema voor negatieve triggering.

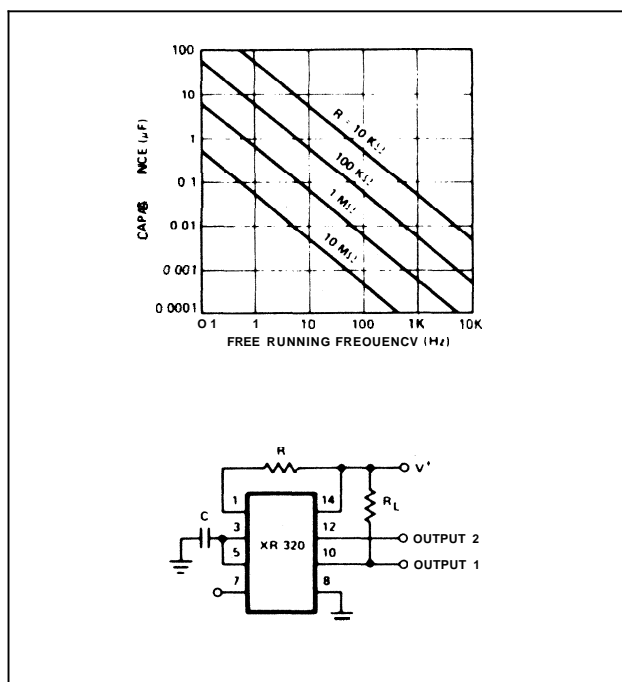
4.2 Type-beschrijving

- figuur 17/4.2-23:
 Standaard schema voor positieve triggering.
 Dezelfde opmerkingen als bij figuur 17/4.2-22
 zijn van toepassing.



Figuur 17/4.2-23: Standaard schema voor positieve triggering.

- figuur 17/4.2-24:



Figuur 17/4.2-24: Astabiele multivibrator.

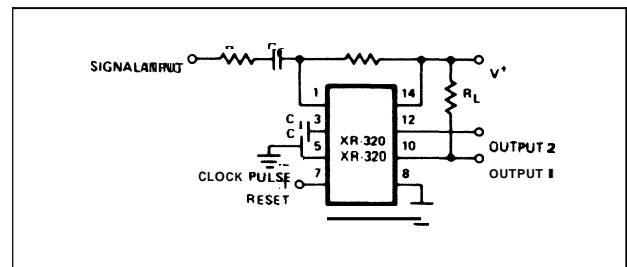
Standaard schema van een astabiele multivibrator. De frequentie van het uitgangssignaal wordt gegeven door:

$$f = \frac{1}{2.R.C}$$

De uitgang is een smalle positieve of negatieve puls.

- figuur 17/4.2-25:

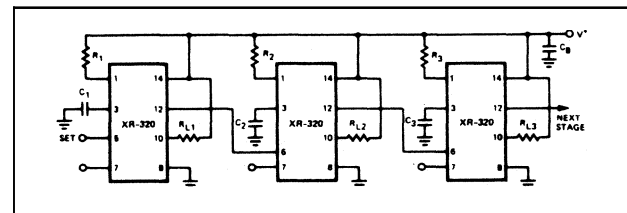
Pulsbreedte-modulatie, het modulatie-sig-naal wordt via een scheidings-condensator en in serie met een weerstand aangesloten op de stroom-ingang. De waarde van de weerstand bepaalt de modulatie-diepte.



Figuur 17/4.2-25: Pulsbreedte-modulatie.

- figuur 17/4.2-26:

Cascade-schakeling van een aantal XR 320 IC's. De uitgangs-puls van schakeling n wordt gebruikt als trigger voor schakeling (n + 1).



Figuur 17/4.2-26: Cascade-schakeling.

555
 one shot, exp.

Universele timer volgens het one shot principe met exponentiële oplading van de timing-condensator en dubbele comparator, die uitgegroeid is tot de standaard timer-schakeling. Het IC heeft een negatieve trigger-ingang, een reset, een threshold die de spanning

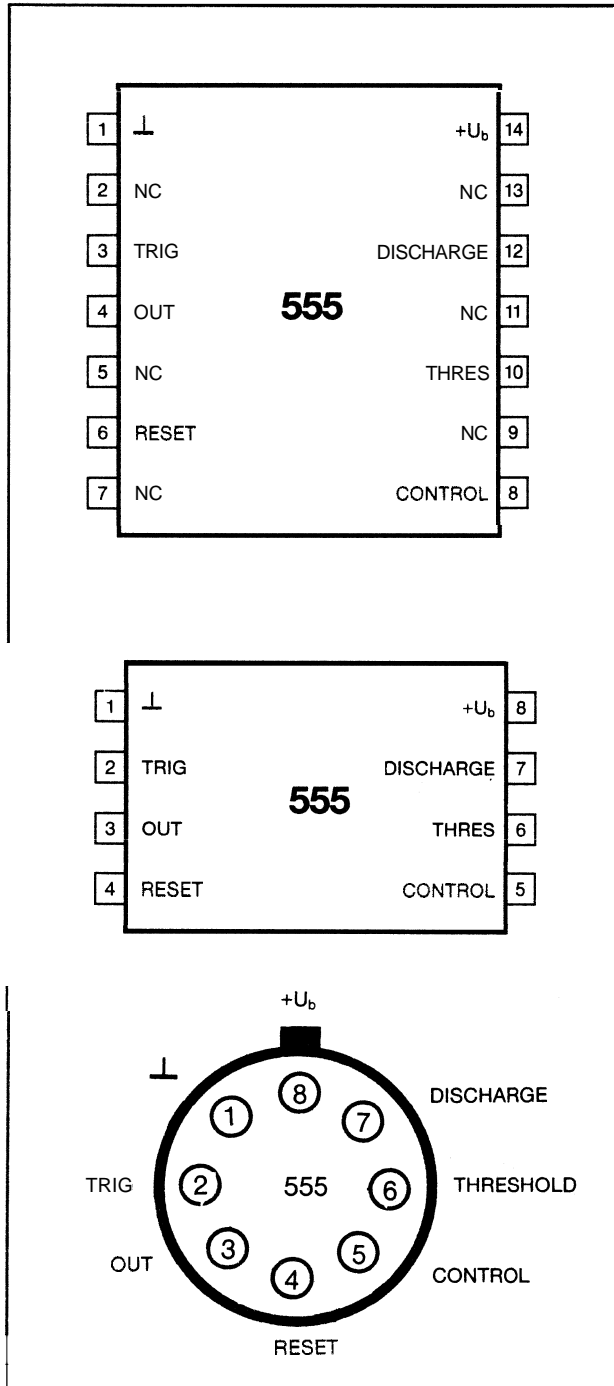
4.2 Type-beschrijving

over de condensator vergelijkt met de drempel en een controle-ingang, waarmee men de drempel van de comparator kan variëren. Zonder externe beïnvloeding zijn de drempels van de twee comparatoren ingesteld op

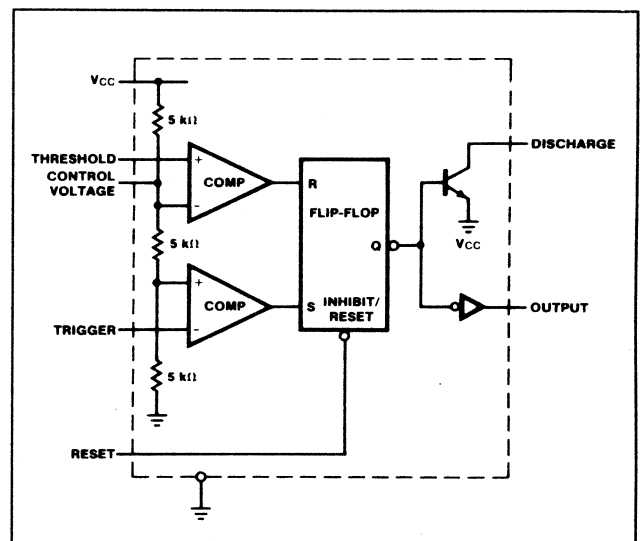
1/3 en 2/3 van de voedingsspanning. De uitgang is een open-collector transistor, die tot 200 mA kan verwerken.

Technische gegevens

- fabrikant: diverse
- behuizing: DIL-8, DIL-14, TO-99
- aansluitgegevens: figuur 17/4.2-27
- intern blokschema: figuur 17/4.2-28



Figuur 17/4.2-27: 555.



Figuur 17/4.2-28: Intern blokschema 555.

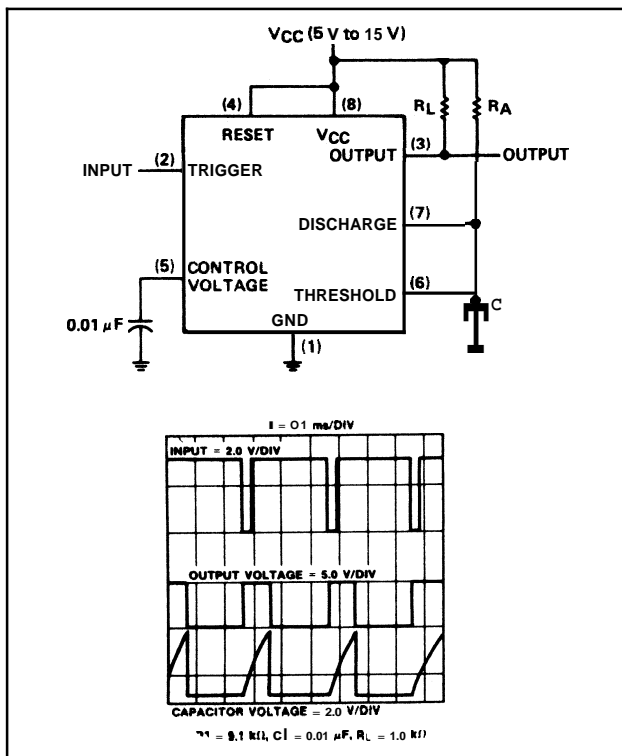
- voedingsspanning: 4,5 tot 18 V
- Alle onderstaande specificaties gelden voor $U_b = 15V$
- controle-spanning: 9,6 á 10,4 V
- trigger-spanning: 4,8 á 5,2 V
- threshold-spanning: 9,4 á 10,6 V
- reset-spanning: 1,0 V maximaal
- lage uitgangsspanning: 2,5 V max. bij 200 mA
- hoge uitgangsspanning: 12,5 V
- uitgangsstroom: 200 mA max.
- stijgtijd uitgang: 200 ns max.
- daaltijd uitgang: 200 ns max.
- lekstroom ontlaad-transistor: 100 nA max.
- nauwkeurigheid AMV-mode: 6% max.
- nauwkeurigheid MMV-mode: 2% max.
- temperatuurs-drift AMV-mode: 500 ppm/°C
- temperatuurs-drift MMV-mode: 100 ppm/°C
- max. frequentie AMV-mode: 500 kHz

4.2 Type-beschrijving

- max. waarde timing-weerstand: $10\text{ M}\Omega$
- piek-stroom op de voeding tijdens omschakeling: 400 mA max.

Voorbeeld-schakelingen

- figuur 17/4.2-29:



Figuur 17/4.2-29: Basis-schema monostabiele multivibrator.

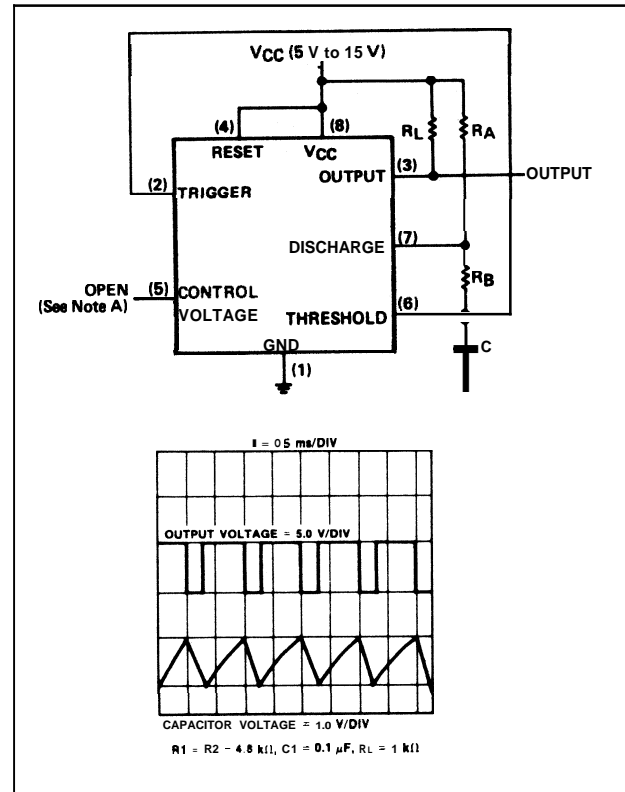
Basis-schema van een 555 als monostabiele multivibrator. Voor iedere puls op de trigger wekt de uitgang één puls op met door R en C bepaalde breedte. De breedte van de uitgangspuls wordt gegeven door:

$$T = 1,1.R_a.C$$

De schakeling reset op een "C" op de reset-ingang. Deze ingang moet, als hij niet gebruikt wordt, verbonden worden met de voeding om resetten op stoerpulsen te voorkomen.

- figuur 17/4.2-30:

Basis-schema van een 555 als astabiele multivibrator. De schakeling wekt een perio-



Figuur 17/4.2-30: Basis-schema astabiele multivibrator.

dieke blokgolf op met door R_a , R_b en C bepaalde frequentie. De timing-condensator laadt op tot $2/3 U_b$ en ontlad nadien tot $1/3 U_b$. De frequentie is dus onafhankelijk van de voedingsspanning!

De condensator laadt op via $R_a + R_b$ en ontlad via R_b . Men kan de duty-cycle van de uitgangspuls dus binnen ruime grenzen definiëren door het wijzigen van de weerstandsverhouding. De schakeling kan worden berekend aan de hand van onderstaande formules:

$$T_h = 0,693.(R_a + R_b).C$$

$$T_1 = 0,693.(R_b).C$$

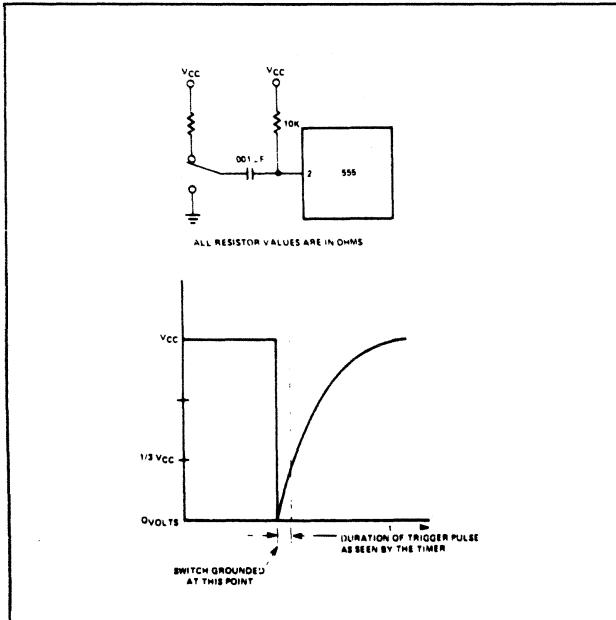
$$T = T_h + T_1 = 0,692.(R_a + 2.R_b).C$$

$$f = \frac{1,44}{(R_a + 2.R_b).C}$$

$$\text{duty cycle} = \frac{R_b}{R_a + 2.R_b}$$

4.2 Type-beschrijving

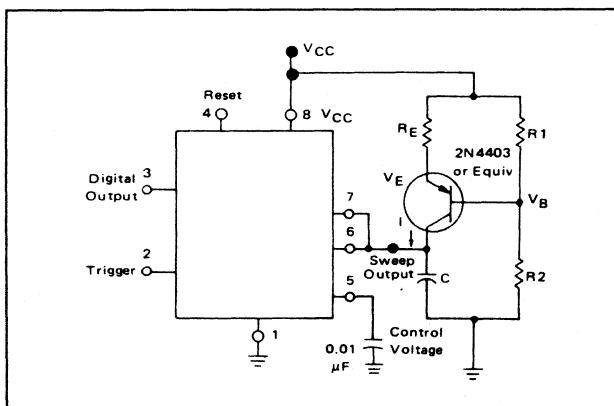
- figuur 17/4.2-31:



Figuur 17/4.2-31: Trigger-puls conditionering.

Zoals reeds gezegd, triggert de timer bij het aanleggen van een negatieve flank op de trigger-ingang. De spanning op de trigger-ingang moet echter tot ongeveer 1/3 van U_b gestegen zijn voordat de uitgangs-puls afgelopen is. Vol-doet de ter beschikking staande trigger-puls niet aan deze voorwaarde, dan moet deze volgens het schema van figuur 17/4.2-31 via een condensator en een weerstand met de trigger-ingang verbonden worden.

- figuur 17/4.2-32:



Figuur 17/4.2-32: Uitbreiding met constante stroom-bron.

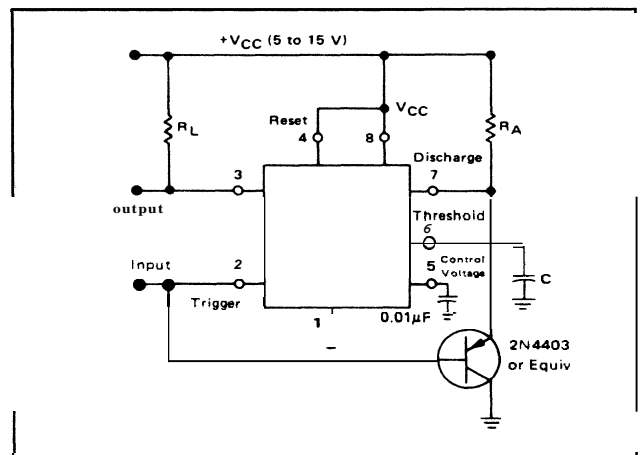
Uitbreiding van de basis-schakeling met een constante stroombron voor lineaire oplading van de timing-condensator. De capaciteit laadt nog steeds op tot $2/3 U_b$. De syclus-tijd wordt gegeven door:

$$T = \frac{2}{3} \cdot \frac{U_b}{I}$$

met

$$I = \frac{U_b - U_b - U_{be}}{R_e}$$

- figuur 17/4.2-33:



Figuur 17/4.2-33: Detector voor ontbrekende pulsen.

Detector voor ontbrekende pulsen in een pulstrein. De delay van de schakeling moet iets langer worden ingesteld dan de tijd tussen twee opeenvolgende ingangspulsen. Op het moment dat een ingangspuls ontbreekt, wordt de uitgang "L".

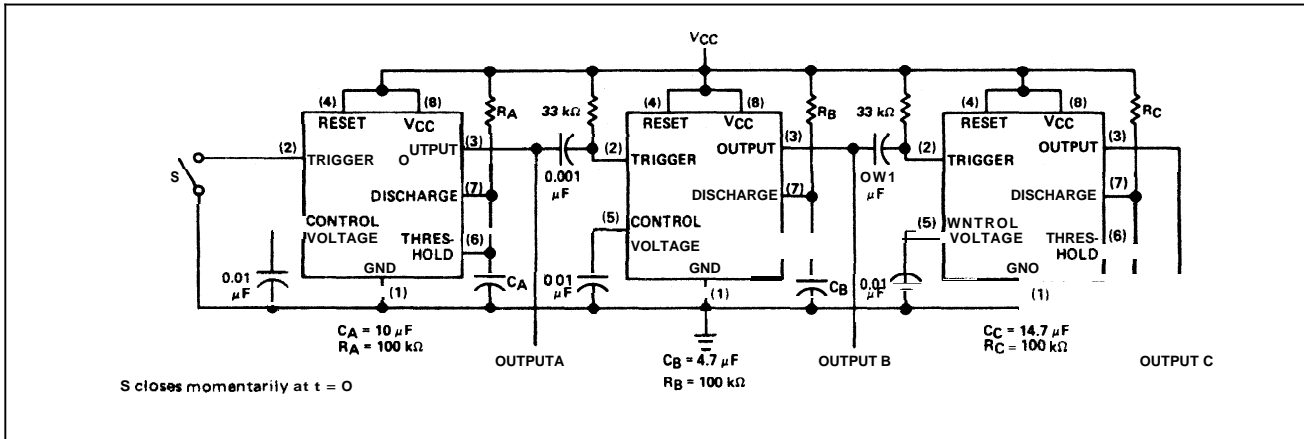
- figuur 17/4.2-34:

Cascade-schakeling van type 555 timers. De positieve uitgangspulsen worden door middel van een differentiator-netwerk omgezet in negatieve naaldpulsjes voor het triggren van de volgende schakeling.

MC 1455
vergelijkbaar met 555

Identieke aan de 555, maar voor een lagere voedingsspanning van maximaal 16 V en met

4.2 Type-beschrijving



Figuur 17/4.2-34: Cascade-schakeling van 555-timers.

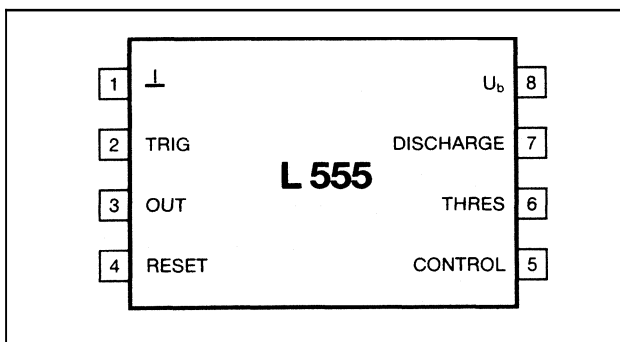
een kleinere temperatuur-drift van maximaal 50 ppm/°C. Voor de overige gegevens wordt verwezen naar de 555.

L 555**low power versie van 555**

Schakeltechnisch identiek aan de standaard 555, maar met een vermogen-verbruik van slechts 1/15 van de 555, een lagere minimale voedingsspanning (2,7 V) en een uitgangsstroom van maximaal 50 mA.

Technische gegevens

- fabrikant: diverse
- behuizing: DIL-8
- aansluitgegevens: figuur 17/4.2-35



Figuur 17/4.2-35: L 555.

- voedingsspanning: 2,7 tot 15 V
- stijgtijd uitgang: 100 ns max.
- daaltijd uitgang: 100 ns max.

- max. uitgangsstroom: 50 mA

Voor de overige gegevens wordt verwezen naar de 555.

Opmerking

Een van de belangrijkste nadelen van de standaard 555 is dat er een zeer grote piekstroom van de voeding wordt afgenomen op het moment dat de schakeling getriggerd wordt. Deze piekstroom kan oplopen tot 400 mA en heeft een breedte van ongeveer 200 ns. Deze piekstroom kan problemen veroorzaken in schakelingen waar de 555 wordt gebruikt in combinatie met snelle storingsgevoelige logische schakelingen. Zoals uit figuur 17/4.2-36 blijkt is de low power versie van de 555 zo goed als stroomtransiënt vrij.

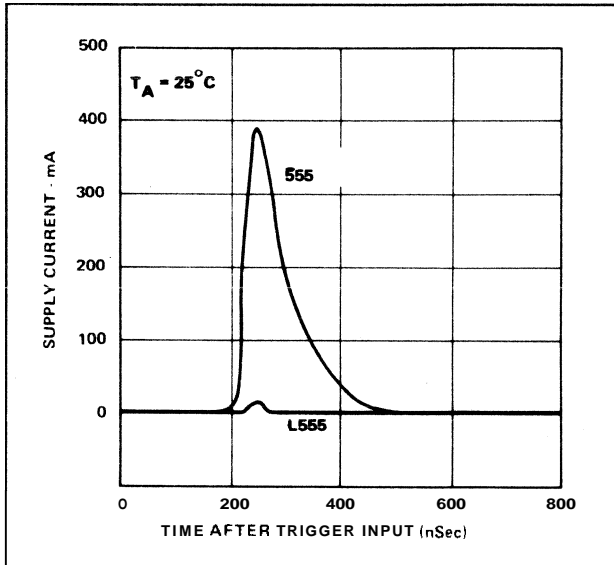
C 555**CMOS versie van 555**

Blokschematisch identiek aan de standaard 555, maar uitgevoerd in CMOS-technologie, waardoor hoog impedant ($10^{12} \Omega$) en zuiniger (1 mW bij 5 V voeding).

Door de zeer hoge ingangsimpedanties kan men zeer grote timing-weerstanden en condensatoren toepassen, waardoor zeer lange tijden mogelijk zijn.

Deze versie wordt onder verschillende codes op de markt gebracht, zoals TLC 555 (Texas Instruments) en ICM 7555 (Intersil).

4.2 Type-beschrijving



Figuur 1714.2-36: Vergelijking transiënt-stroom 555 met L 555.

De diverse fabrikanten wijken in detail-punten van elkaar af.

Technische gegevens

- fabrikant: diverse
- behuizing: DIL-8
- aansluitgegevens: figuur 17/4.2-35
- voedingsspanning: 2 tot 18 V

Onderstaande specificaties gelden bij $U_b = 18V$

- max. belastingsstroom condensator: 50 pA
- reset-stroom: 100 pA
- trigger-stroom: 50 pA
- max. uitgangsstroom: sink: 100 mA
source: 10 mA
- lage uitgangsspanning: 0,4 V bij 3,2 mA
- hoge uitgangsspanning: 17,25 V bij 1,0 mA
- stijgtijd uitgang: 75 ns
- daaltijd uitgang: 75 ns
- max. frequentie AMV-mode: 500 kHz

Voor de overige gegevens en voorbeeld-schakelingen wordt verwezen naar de 555.

TLC 551

high speed versie van C 555

Volledig identiek aan de C 555, maar met een gegarandeerde maximale frequentie in AMV-

mode van 2,1 MHz, stijg- en daaltijd van de uitgang van 20 ns en een minimale voedings-spanning van 4 V(!).

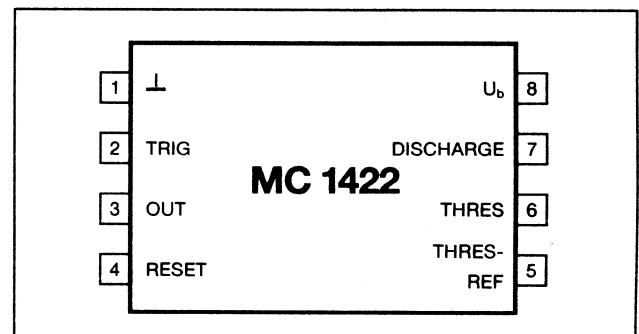
MC 1422

one shot, exp.

Een timer die veel gelijkenis vertoont met de 555. Voornaamste schakeltechnisch verschil is dat de threshold-comparator niet op de spanningsdeler is aangesloten en dat men steeds een externe threshold moet aanleggen.

Technische gegevens

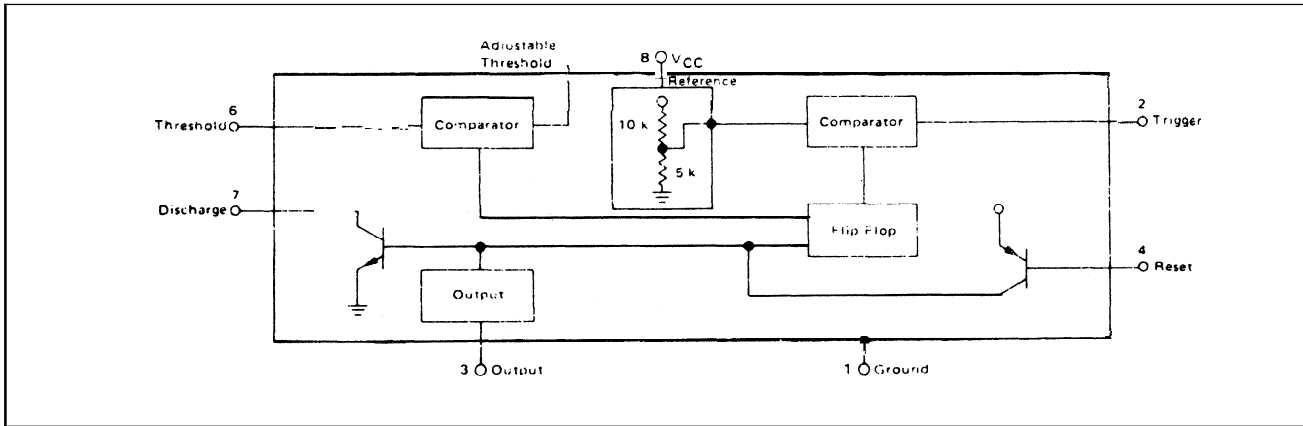
- fabrikant: Motorola
- behuizing: DIL-8
- aansluitgegevens: figuur 17/4.2-37



Figuur 1714.2-37: MC 1422.

- intern blokschema: figuur 17/4.2-38
 - voedingsspanning: 4,5 tot 14 V
- Onderstaande specificaties gelden bij $U_b = 14 V$
- trigger-spanning: 5,0 V
 - reset-spanning: 1,0 V
 - threshold-spanning: instelbaar over het volledige bereik van U_{trig} tot U_b
 - threshold-stroom: $1,0 \mu A$
 - max. uitgangsstroom: 200 mA, source of sink
 - lage uitgangsspanning: 3,5 V bij 200 mA
 - hoge uitgangsspanning: 11,75 V bij 25 mA
 - stijgtijd uitgang: 100 ns
 - daaltijd uitgang: 100 ns
 - max. timing-weerstand: 20 M Ω

4.2 Type-beschrijving



Figuur 17/4.2-38: Intern blokschema MC 1422.

Voorbeeld-schakeling

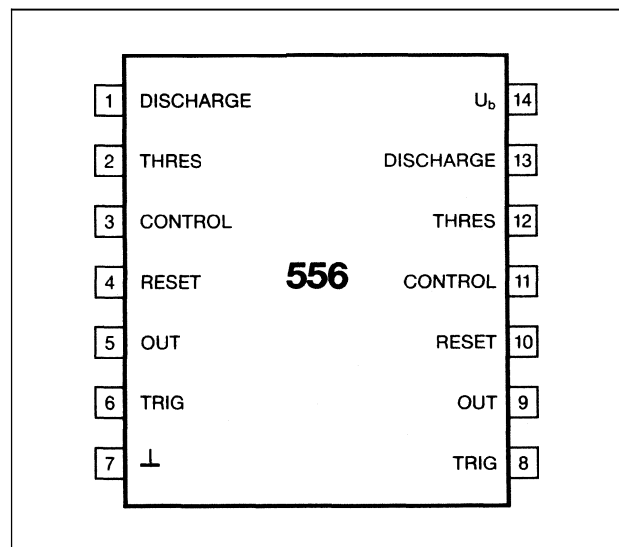
Figuur 17/4.2-39 geeft de standaard-schakeling als monostabiele multivibrator. De condensator-spanning zal heen en weer gaan tussen de aangelegde externe threshold en de trigger-drempel van $1/3 U_b$.

556 dual versie 555

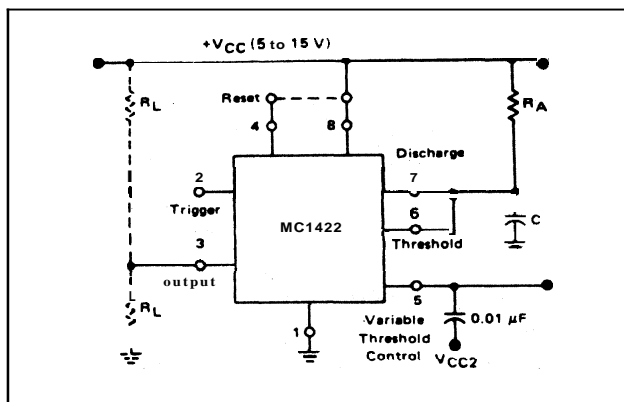
Twee standaard 555 schakelingen in een DIL-14 behuizing, met als enige afwijking van de 555 specificaties een maximale uitgangsstroom van 100 mA.

Technische gegevens

fabrikant: diverse



Figuur 17/4.2-40: 556.



Figuur 17/4.2-39: Monostabiele multivibrator.

- aansluitgegevens: figuur 17/4.2-40

- voedingsspanning: 4,5 tot 18 V
- max. uitgangsstroom: 100 mA
- lage uitgangsspanning: 0,5 V ($15 V U_b$, 50 mA)
- hoge uitgangsspanning: 13,0 V ($15 V U_b$, 100 mA)

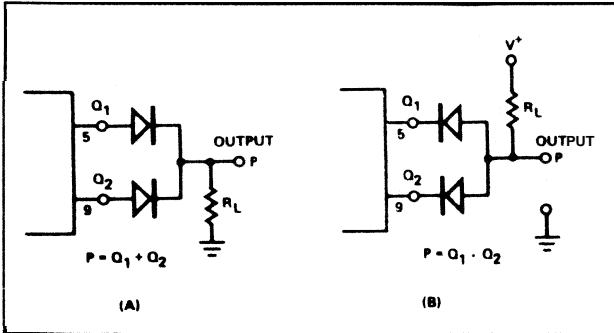
Voor de overige gegevens wordt verwezen naar de 555.

Voorbeeld-schakelingen

- figuur 17/4.2-41:

Het logische koppelen van de uitgangen van de twee timers door middel van diodepoorten voor OR en AND.

4.2 Type-beschrijving



Figuur 1714.2-41: Logische koppelen van de twee uitgangen.

Figuur A: uitgang is "H" als een van de timer-uitgangen "H" is.

Figuur B: uitgang is "H" als beide timer-uitgangen "H" zijn.

– figuur 17/4.2-42:

Tone-burst generator, de eerste (linkse) timer levert na aanleggen van een trigger-puls een monostabiele puls, die de tweede (rechtse) timer gedurende deze pulsduur een aantal rechthoek-pulsen laat opwekken.

MC 3456
vergelijkbaar met 556

Identiek aan de 556, maar voor een lagere maximale voedingsspanning van 16 V en een drift van 90 ppm/°C.

Voor de overige gegevens wordt verwezen naar de 555.

L 556
low power versie van 556

Schakeltechnisch gelijk aan de 556, maar met een vermogenverbruik van slechts ongeveer 1/15 van dat van de standaard schakeling, van lagere minimale voedingsspanning (2,5 V) en zonder stroom-piektijdens het triggeren. Voor de overige gegevens wordt verwezen naar de 556.

C 556
CMOS versie van 556

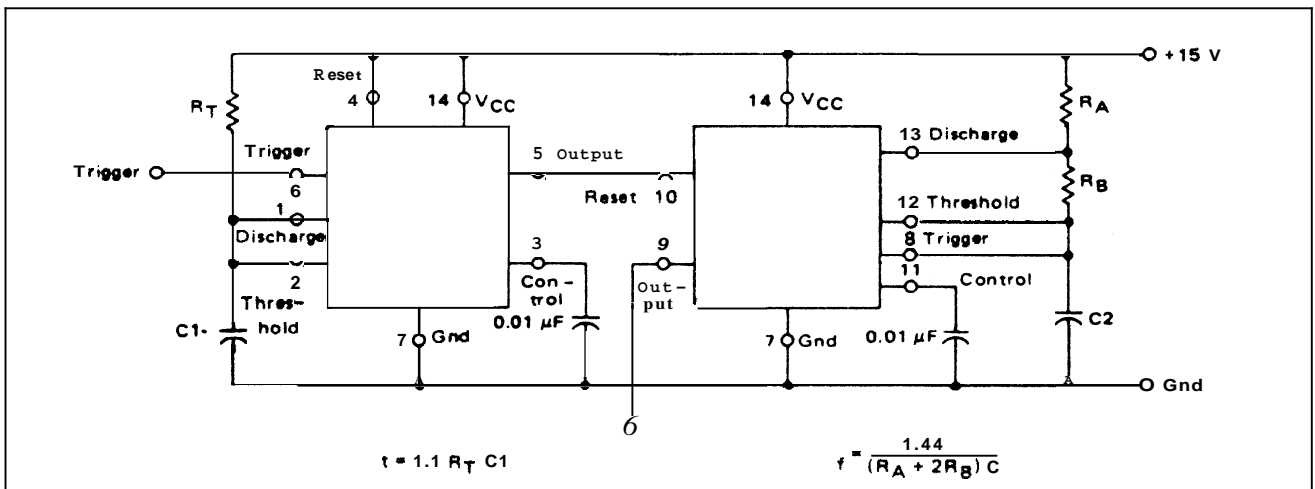
Blokschematisch identiek aan de standaard 556, maar uitgevoerd in CMOS-technologie met zeer hoge ingangs-impedanties ($10^{12} \Omega$) en zeer laag vermogenverbruik (2 mW bij $U_b = 5 V$).

Deze versie wordt onder verschillende codes op de markt gebracht, zoals ICM 7556 (MAXIM, Intersil) en TLC 556 (Texas Instrument ~) De diverse fabrikanten wijken op detail-punten van elkaar af.

Voor aansluitgegevens wordt verwezen naar de 556, voor de technische gegevens naar de C 555.

TLC 552
high speed versie van C 556

Volledig identiek aan de C 556, maar met een gegarandeerde maximale frequentie in de



Figuur 1714.2-42: Tone-burst generator.

4.2 Type-beschrijving

AMV-mode van 2,1 MHz, stijg- en daaltijden op de uitgang van 20 ns en een minimale voedingsspanning van 1 V(!).

XR 2556

verbeterde versie van 556

Blokschematisch equivalent aan de standaard 556, maar met verhoogde stroom-capaciteit en de parameters van beide timers binnen nauwe grenzen identiek.

Technische gegevens

- fabrikant: Exar
- behuizing: DIL-14
- aansluitgegevens: zie 556
- maximale uitgangsstroom: 200 mA
- lage uitgangsspanning: 2,5 V (200 mA)
- hoge uitgangsspanning: 12,5 V (200 mA)
- onderlinge gelijkheid parameters twee timers: binnen 0,2%
- temp.-drift: ± 10 ppm/ $^{\circ}$ C

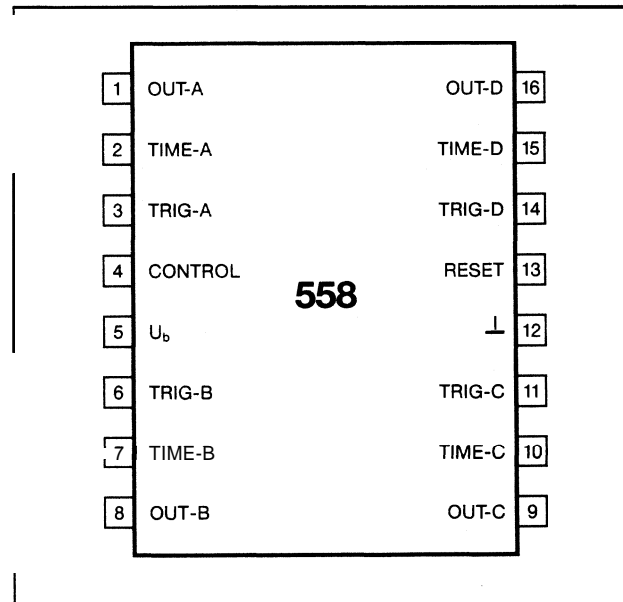
558

one shot, exp., quad, open collector

Vier identieke timers in één behuizing, opgebouwd volgens het one shot principe met één comparator en exponentiële oplading. De vier timers hebben een gemeenschappelijke controle-ingang voor het bepalen van de comparator-drempel en een gemeenschappelijke reset. De uitgangen zijn open-collector transistoren.

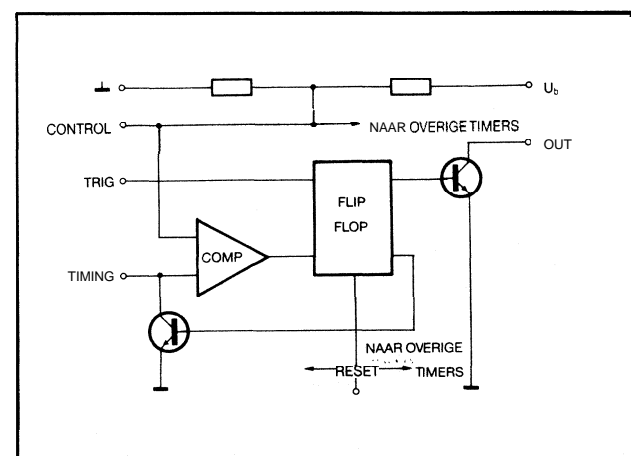
Technische gegevens

- fabrikant: diverse
 - behuizing: DIL-16
 - aansluitgegevens: figuur 1714.2-43
 - voedingsspanning: 4,5 tot 18V
- De volgende parameters gelden bij $U_b = +15$ V
- trigger-spanning: 0,8 á 2,4 V
 - drempel-spanning: $0,63 \times U_b$
 - reset-spanning: 0,8 V maximaal
 - nauwkeurigheid: 3%
 - temp.-drift: 150 ppm/ $^{\circ}$ C
 - lage uitgangsspanning: 1,5 V (100 mA)
 - hoge uitgangsspanning: 12,5 V (100 mA)



Figuur 1714.2-43: 558,559.

- stijgtijd uitgang: 100 ns
- daaltijd uitgang: 100 ns
- lekstroom ontlad-transistor: 15 nA
- max. vermogen IC: 625 mW
(niet alle vier de secties kunnen dus tegelijkertijd met 100 mA belast worden!)
- intern blokschema: figuur 1714.2-44

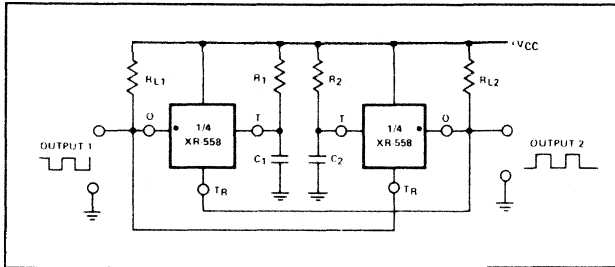


Figuur 17/4.2-44: Intern blokschema 558.

Voorbeeld-schakelingen

- figuur 1714.2-45: Basis-schema van een astabiele multivibrator, samengesteld uit twee 558-secties. De

4.2 Type-beschrijving



Figuur 17/4.2-45: Astabiele multivibrator.

twee timmers zijn kruislings gekoppeld, de eerste triggert de tweede en de tweede de eerste. De "H" en "C" perioden van het uitgangssignaal kunnen afzonderlijk bepaald worden door de twee RC-netwerken. De frequentie van het uitgangssignaal is gelijk aan:

$$f = \frac{1}{R1.C1 + R2.C2}$$

en de duty-cycle:

$$d_s = \frac{R2.C2}{R1.C1 + R2.C2}$$

De frequentie van het uitgangssignaal kan worden gevarieerd door het aanleggen van een spanning op de controle-ingang. Deze regeling heeft geen effect op de duty-cycle.

- figuur 17/4/2.-46:

Sequentiële timer, waarbij de achterflanken van de uitgangspulsen de volgende timer triggeren. Hoewel de breedte van iedere puls door de specifieke RC-netwerken van de vier

timers wordt bepaald, kan men de totale syclus-duur over een 1/50 bereik variëren met de controle-spanning, zonder dat de onderlinge tijd-verhouding tussen de vier pulsen wijzigt.

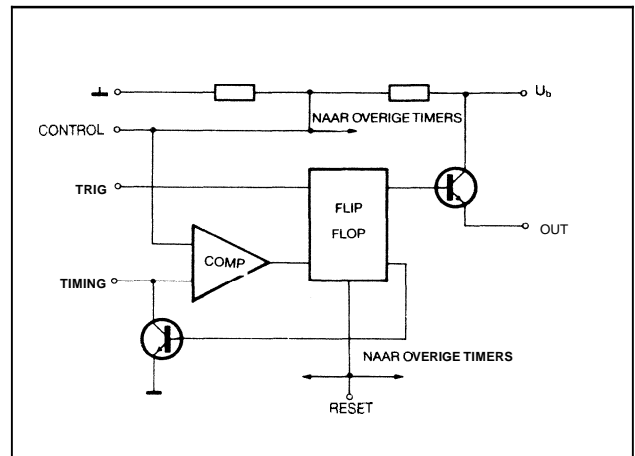
559

vergelijkbaar met 558, emittervolger

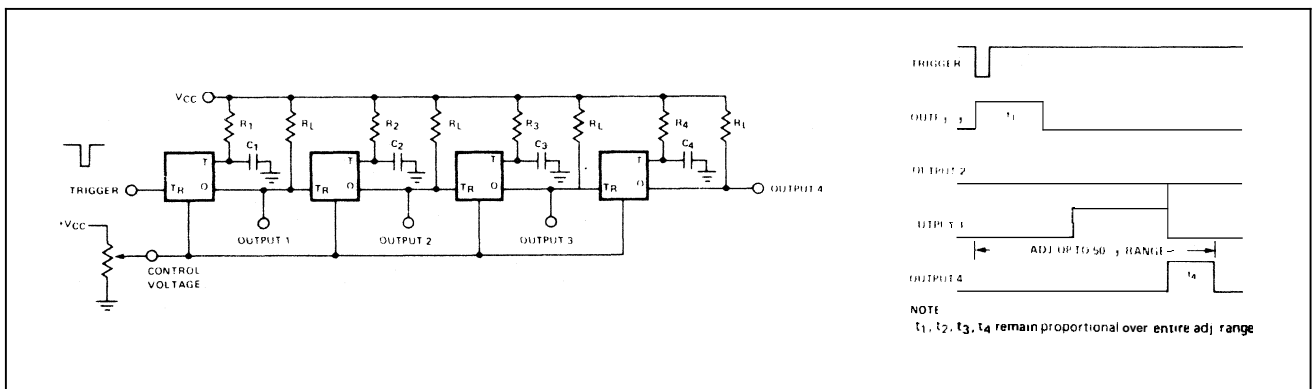
Timer-schema identiek aan dat van 558, de uitgangstrap is nu geschakeld als emittervolger met externe emitter-weerstand.

Technische gegevens

- fabrikant: diverse
- behuizing: DIL-16
- aansluitgegevens: figuur 17/4.2-43
- max. uitgangsstroom: 100 mA source
- intern blokschema: figuur 17/4.2-47



Figuur 17/4.2-47: Intern blokschema 559.



Figuur 17/4.2-46: Sequentiële timer met slechts één 558 IC.

4.2 Type-beschrijving

Voor de overige gegevens wordt verwezen naar de 558.

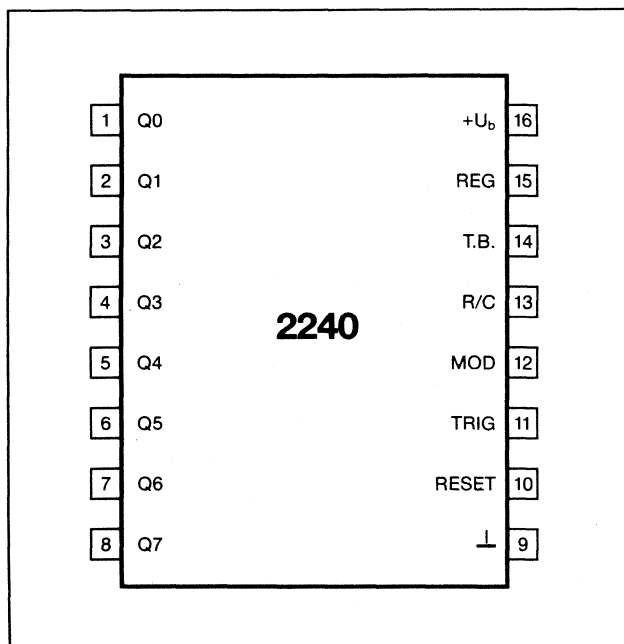
2240

timer/couter, binair, programmeerbaar

Programmeerbare timer/counter met acht binaire uitgangen, geschakeld als open collector transistoren. Tijdbasis opgebouwd volgens het principe van exponentiële oplading met twee comparatoren. Ingebouwde gestabiliseerde spanning voor het voeden van het RC-netwerk. Trigger- en reset-ingangen, modulatie-ingang voor het variëren van de drempel van de bovenste comparator. Alle uitgangen en trigger- en reset-ingangen zijn TTL-compatible.

Technische gegevens

- fabrikant: diverse
 - behuizing: DIL-16
 - aansluitgegevens: figuur 17/4.2-48
 - voedingsspanning: 4 tot 15 V
- Alle onderstaande specificaties gelden voor $U_b = 5V$
- gestabiliseerde uitgangsspanning: 4,1 á 4,4 V



Figuur 17/4.2-48: 2240.

- tijdbasis
 - nauwkeurigheid: 2,0%
 - temp.-drift: 300 ppm/°C
 - max. frequentie: 130 kHz
 - modulatie-spanning: 3 á 4 V
 - timing-weerstand: 1 kΩ tot 10 MR
 - timing- condensator: 7 nF tot 1000 μF
- logica
 - trigger-spanning: 2,0 V
 - reset-spanning: 2,0 V
- counter
 - max. frequentie: 1,5 MHz
 - ingangs-impedantie: 20 kΩ
 - drempel-spanning: 1,4 V
 - sink-stroom: 5,0 mA max.
 - stijg- en daaltijd: 180 ns

Functie-bespreking

De werking van de schakeling wordt besproken aan de hand van het interne blokschema van figuur 1714.2-49.

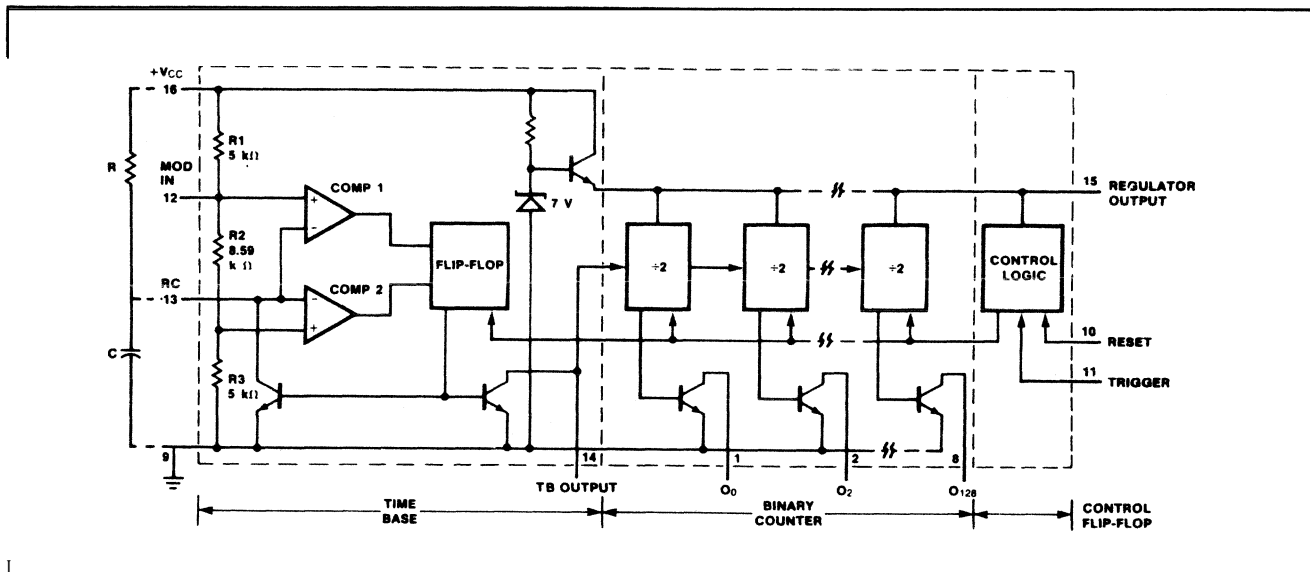
Na aanschakelen van de voeding zijn alle uitgangen "H". Een positieve flank op de trigger-ingang start de syclus. Alle uitgangen worden "C" en de tijdbasis start met het genereren van smalle naaldpulsen met een frequentie die wordt gegeven door:

$$T = R.C$$

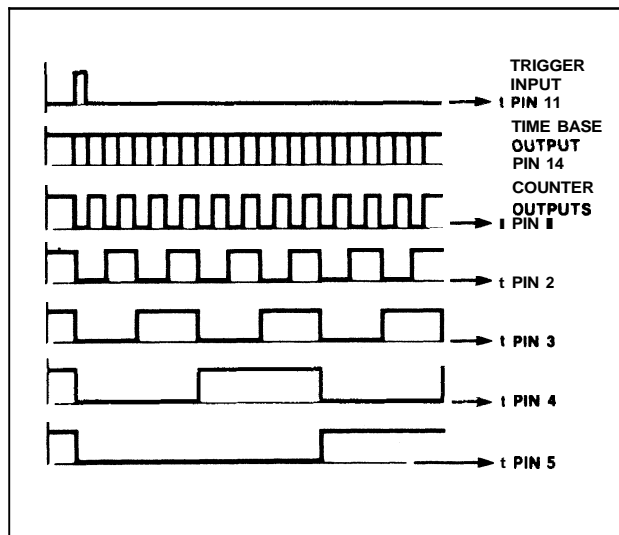
Deze pulsen (zie figuur 17/4.2-50) worden geteld door de teller. De schakeling wordt gereset door een positieve spanning op de reset-ingang. Deze puls ontstaat door een of meerdere uitgangen te verbinden met de reset-ingang. Op het moment dat alle met de reset verbonden uitgangen "H" zijn wordt ook de reset "H" en reset de schakeling.

De periode van het tijdbasis-sigitaal kan worden gemoduleerd door het aanleggen van een spanning op de modulator-ingang. Via deze ingang is het echter ook mogelijk de tijdbasis te synchroniseren met een extern signaal, zie figuur 17/4.2-51. De periode van de tijdbasis moet dan ingesteld worden op een veelvoud van de periode van het extern signaal.

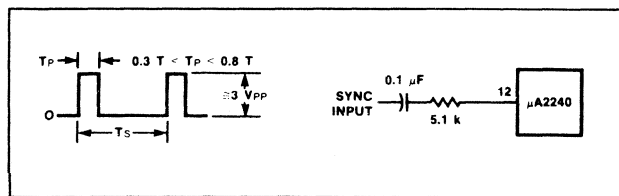
4.2 Type-beschrijving



Figuur 1714.2-49: Intern blokschema 2240 en van de meeste overige timer/counters.



Figuur 17/4.2-50: Timing-diagram 2240.

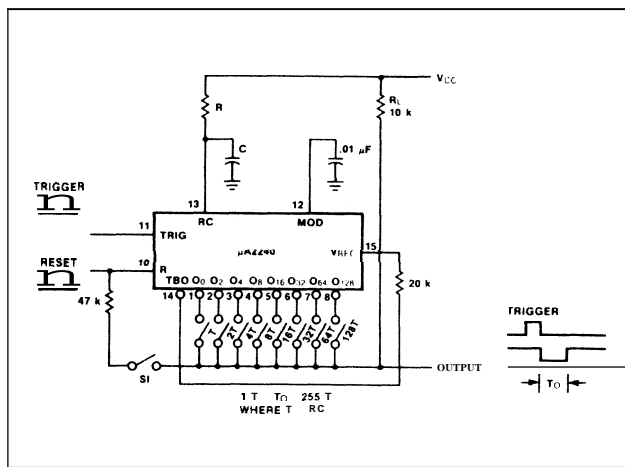


Figuur 17/4.2-51: Synchroniseren met extern signaal.

Voorbeeld-schakelingen

- figuur 17/4.2-52:

Standaard-schakeling van de 2240 als mono-



Figuur 1714.2-52: Monostabiele multivibrator.

stabile multivibrator met een tussen R.C en 255.R.C. instelbare uitgangs-periode. De multiplicator is afhankelijk van de binaire code op de uitgangen.

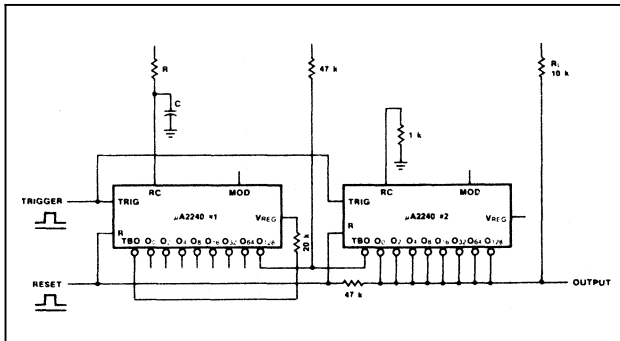
- figuur 17/4.2-53:

Cascade-schakeling van verschillende timers voor het genereren van langere tijden. Met twee timers wordt het totale regelbereik gelijk aan R.C tot 65535.R.C.

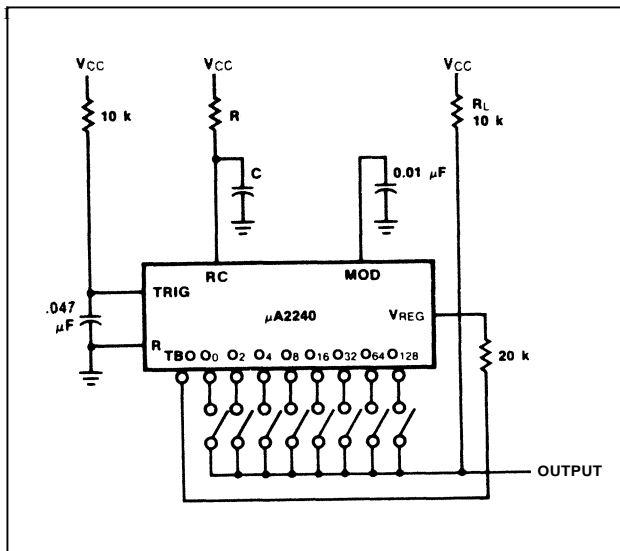
- figuur 17/4.2-54:

Door de reset-ingang met de massa te verbinden zal de schakeling de syclus blijven doorlopen.

4.2 Type-beschrijving



Figuur 17/4.2-53: Cascade-schakeling

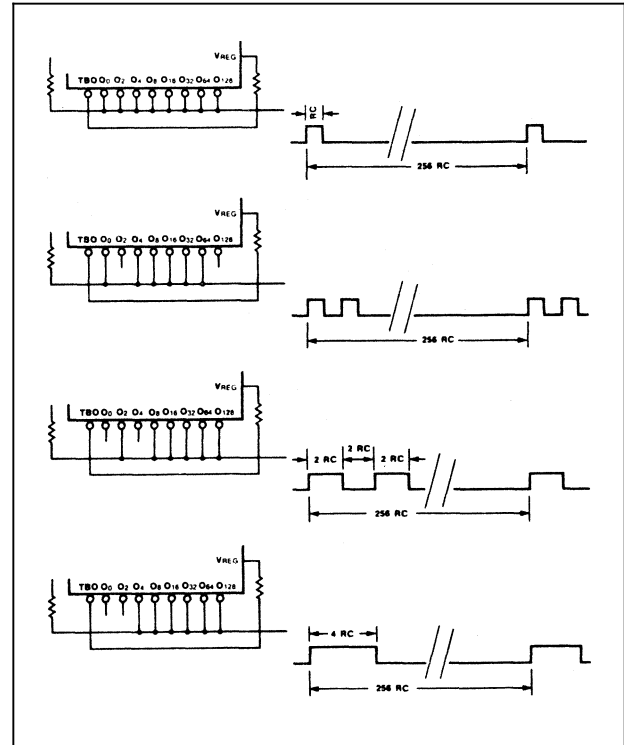


Figuur 17/4.2-54: Astabiele multivibrator.

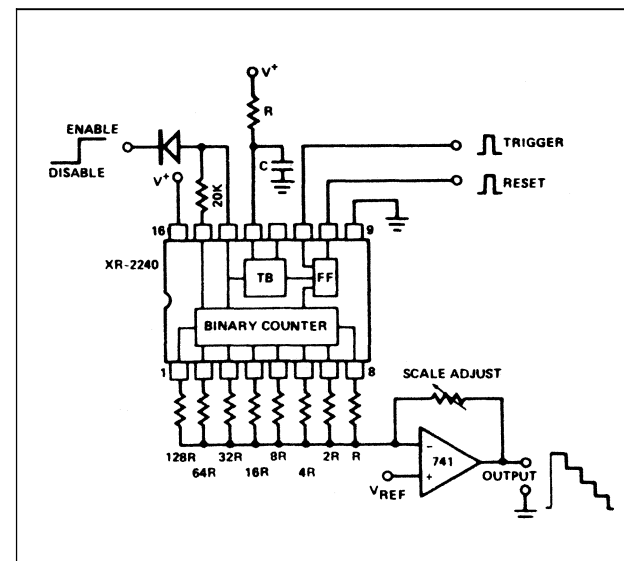
Men kan dan de schakeling in deze AMV-mode gebruiken als bit-patroon generator. Figuur 17/4.2-55 geeft enige voorbeelden gangen via een gemeenschappelijke pull-up weerstand met de +U_b te vinden.

- figuur 17/4.2-56:

Trapspannings-generator. De operationele versterker is geschakeld als inverterende versterker met virtuele massa. Iedere binaire uitgang van de counter levert via een van de "gewogen" weerstanden een stroom aan de op-amp, waarvan de grootte evenredig is met het "gewicht" van de uitgang. In reset is de uitgang nul. Bij het aanleggen van een trigger gaat de uitgang naar de maximale, door de versterking van de op-amp bepaalde spanning en zal nadien in 256 trap-



Figuur 17/4.2-55: Bit-patronen door terugkoppeling in de AMV-mode.

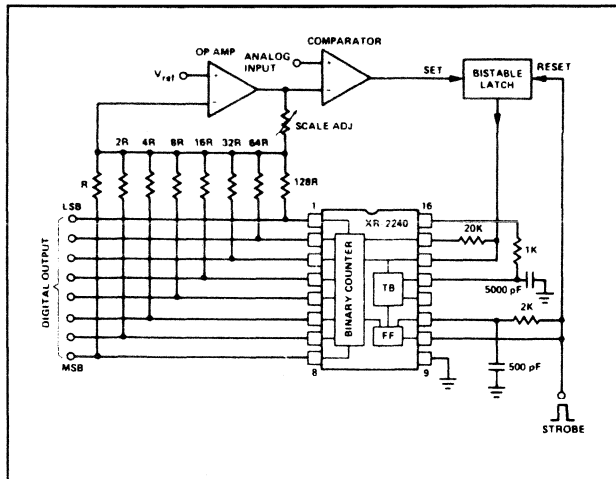


Figuur 17/4.2-56: Trapspannings-generator.

pen weer dalen tot nul. De schakeling kan op iedere gewenste stap gestopt worden door een spanning van minder dan 1,4 V op ingang 14 aan te sluiten.

4.2 Type-beschrijving

– figuur 17/42-57:



Figuur 1714.2-57: Acht bit analogoog naar digitaal omzetter.

Analoog naar digitaal omzetter. De ingangsspanning wordt vergeleken met een trapvormige spanning die door de timer/counter wordt gegenereerd. Als deze spanning gelijk wordt aan de ingangsspanning zal de comparator omslaan en de flip-flop zetten, waardoor de timer/counter wordt gestopt en de digitale code, die overeen komt met de grootte van de ingangsspanning, van de uitgangen kan worden afgenomen.

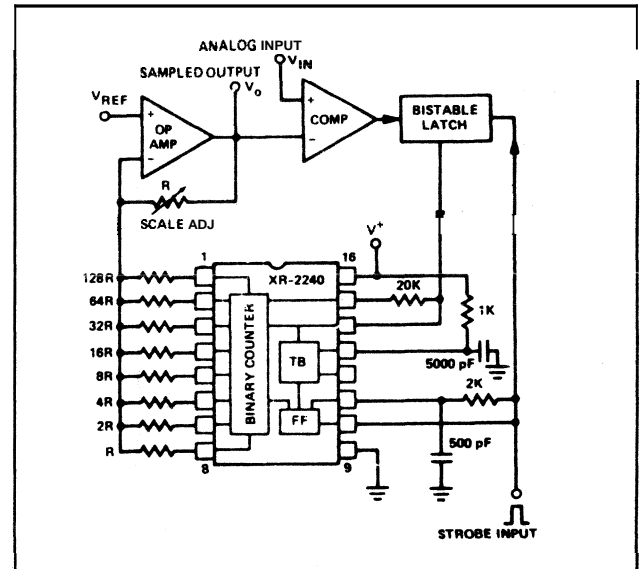
– figuur 17/4.2-58

Sample and hold schakeling. Bij het aanleggen van een strobe wordt de schakeling eerste gereset en nadien getriggerd. De timer/counter wekt een trapspanning op die vergeleken wordt met de te bemonsteren analoge ingangsspanning. Op het moment dat beiden aan elkaar gelijk worden wordt de timer gestopt en blijft de momentele waarde van de ingangsspanning op de uitgang bewaard.

CD 4722 B

standaard CMOS versie van 2240

Lid van de CMOS CD 4...-familie, pin-compatible met de 2240. Ook de interne elektronica is gelijk. Voor de algemene eigenschappen van de CD 4... IC's wordt verwezen naar het digitale gedeelte van dit naslagwerk.



Figuur 17/4.2-58: Sample and hold schakeling.

ICL 8240

vergelijkbaar met 2240

Enige verschil met de standaard-schakeling is een groter voedingsspanningsbereik van 4 tot 18 V. Voor de overige gegevens wordt verwezen naar de 2240.

ICM 7240

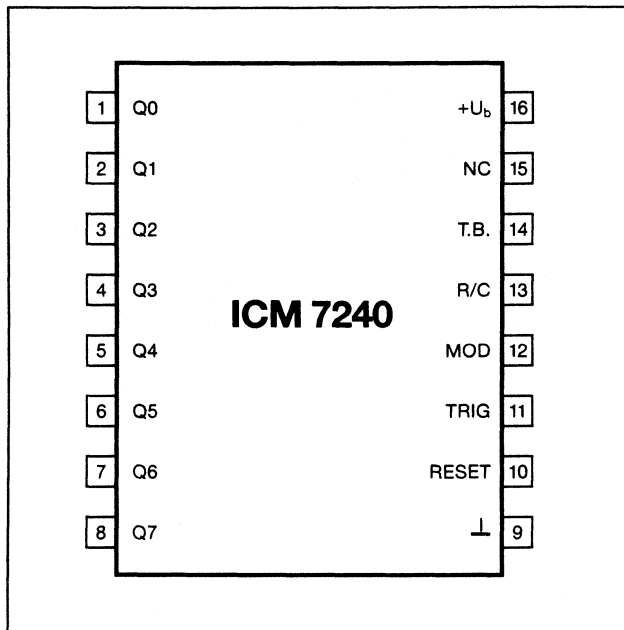
CMOS versie van 8240

Snellere, minder vermogen vragende uitvoering van de standaard-schakeling, opgebouwd volgens de CMOS-technologie. Functie- en pin-compatible, de uitgangen zijn nu samengesteld met open drain n-kanalen MOSFET's. De schakeling werkt nog goed bij een voeding van slechts +2 V. Dit IC heeft geen ingebouwde gestabiliseerde spanning.

Technische gegevens

- fabrikant: Intersil
 - behuizing: DIL-16
 - aansluitgegevens: figuur 17/4.2-59
 - intern blokschema: zie 2240
 - voedingsspanning: 2 tot 16 V
- Alle onderstaande specificaties gelden voor $U_b = +5 V$

4.2 Type-beschrijving

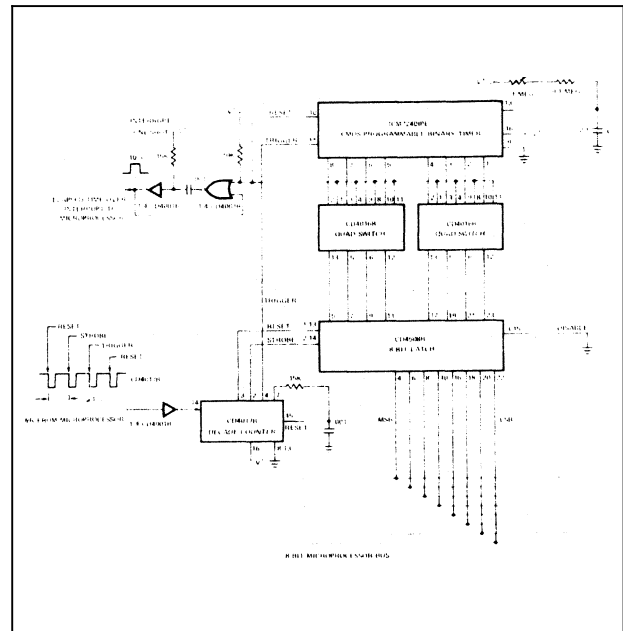


Figuur 1714.2-59: ICM 7240.

- tijdbasis
 - nauwkeurigheid: 5%
 - temp.-drift: 250 ppm/°C
 - modulatie-spanning: 3,5 V
 - timing-weerstand: 1 kΩ tot 22 MΩ
 - timing-condensator: 10 pF min.
- logica
 - trigger-spanning: 2,0 V
 - reset-spanning: 4,0 V maximaal
- counter
 - max. frequentie: 1 MHz bij $U_b = 2\text{ V}$
6 MHz bij $U_b = 5\text{ V}$
13 MHz bij $U_b = 15\text{ V}$
 - sink-stroom: 3,2 mA
 - lage uitgang: 0,4 V max.

Voorbeeld-schakeling

Figuur 17/4.2-60 geeft een microprocessor-bestuurde timer. De schakeling werkt als volgt. De μP stuurt een acht-bits code naar de latch. Vier write-pulsen zorgen er, met de decade-teller als intermediair, voor dat de latch wordt gereset, de processor-data overneemt, de ICM 7240 wordt getriggerd en de decade-teller wordt gereset. De uitgangen van de timer/counter sturen de elektronische schakelaars 4016 (4066). Als de uitgangs-



Figuur 17/4.2-60: Microprocessor bestuurd timer.

code gelijk is aan de microprocessor-data wordt de one-shot getriggerd die de processor laat weten dat de geprogrammeerde tijd verstreken is.

2242 timer/counter, binair, niet programmeerbaar

Een qua interne schakeling identiek IC als de 2240, waarbij echter de interne gestabiliseerde spanning ontbreekt en slechts twee uitgangen van de deler-keten beschikbaar zijn.

Technische gegevens

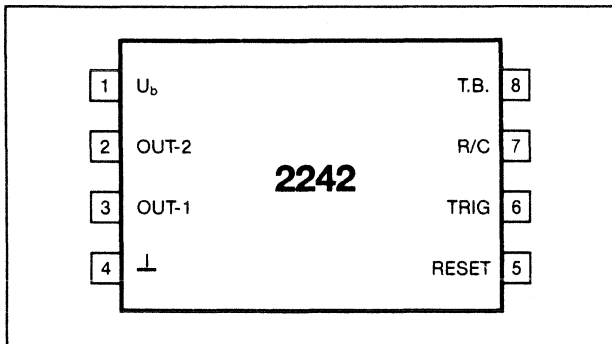
- fabrikant: diverse
- behuizing: DIL-8
- aansluitgegevens: figuur 17/4.2-61
- intern blokschema: figuur 17/4.2-62

Voor de overige gegevens en voorbeeld-schakelingen wordt verwezen naar de 2240.

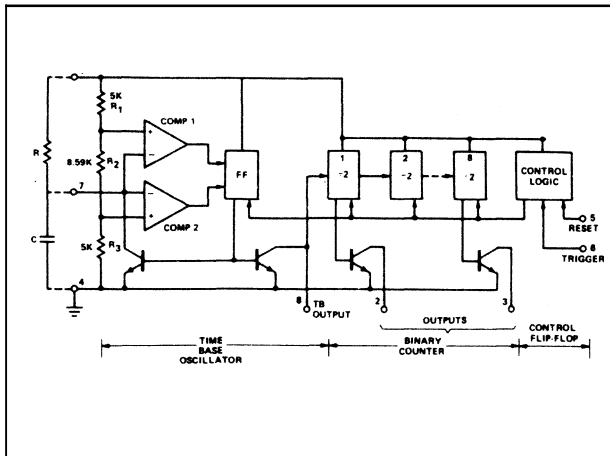
ICM 7242 CMOS versie van 2242

Snellere, minder vermogen vragende uitvoe-

4.2 Type-beschrijving



Figuur 1714.2-61: 2242.



Figuur 1714.2-62: Intern blokschema 2241.

ring van de 2242 opgebouwd in CMOS technologie.

Pin- en functie-compatible.

Technische gegevens

- fabrikant: Intersil
- behuizing: DIL-8
- aansluitgegevens: zie 2242
- voedingsspanning: 2 tot 16 V
- stroomverbruik: 0,7 mA (1/10 van 2242)
- max. frequentie: 3,0 MHz

Voor overige gegevens wordt verwezen naar de 2242.

2243

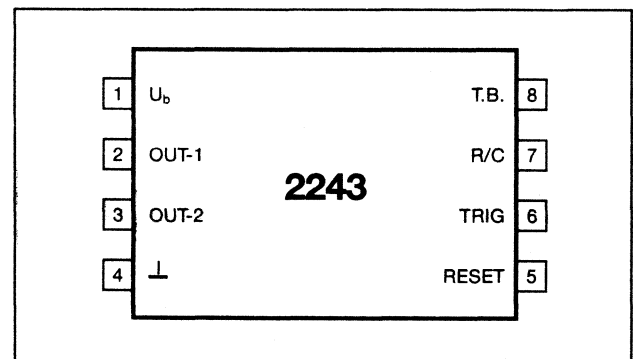
timer/counter, binair, niet programmeerbaar

Een qua functie en intern schema vergelijkbaar IC met de 2242, maar met een teller

opgebouwd uit 11 flip-flop's, zodat de maximale breedte van de uitgangspuls gelijk wordt aan 1024.R.C.

Technische gegevens

- fabrikant: diverse
- behuizing: DIL-8
- aansluitgegevens: figuur 17/4.2-63



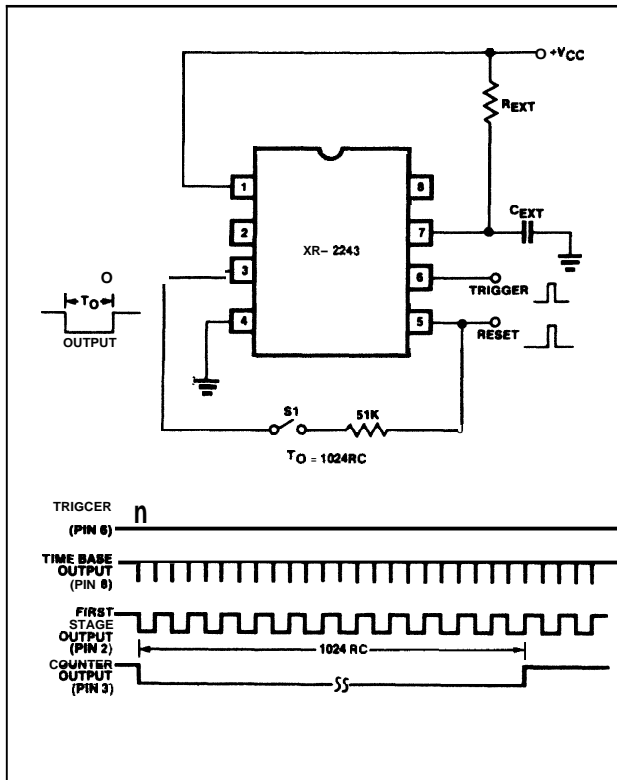
Figuur 17/4.2-63: 2243.

- intern schema: zie 2242
 - voedingsspanning: 2,7 tot 15 V
- Onderstaande specificaties gelden voor $U_b = +5V$
- tijdbasis
 - nauwkeurigheid: 3%
 - temp.drift: 125 ppm/°C
 - max. frequentie: 35 kHz
 - timing-weerstand: 5 kΩ tot 10 MΩ
 - timing-condensator: 5 nF tot mF
 - logica
 - trigger-spanning: 2 V
 - reset-spanning: 2 V
 - counter
 - max. frequentie: 250 kHz
 - ingangs-impedantie: 15 kΩ
 - drempelspanning: 1,4 V
 - sink-stroom: 10 mA

Voorbeeld-schakeling

Figuur 17/4.2-64 geeft het basis-schema van het IC als astabiele of monostabiele multivibrator. Met geopende schakelaar S1 werkt het geheel astabiel, met gesloten schakelaar monostabiel.

4.2 Type-beschrijving



Figuur 17/4.2-64: Basis-schema 2243 als AMV of MMV.

ICL 8250 timer/counter, decimaal, programmeerbaar

Met de 8240 te vergelijken IC, echter met twee BCD-gecodeerde en in cascade geschakelde tientellers, zodat het mogelijk is de multiplicator n door middel van duimschakelaars decimaal in te stellen tussen 1 en 99.

Technische gegevens

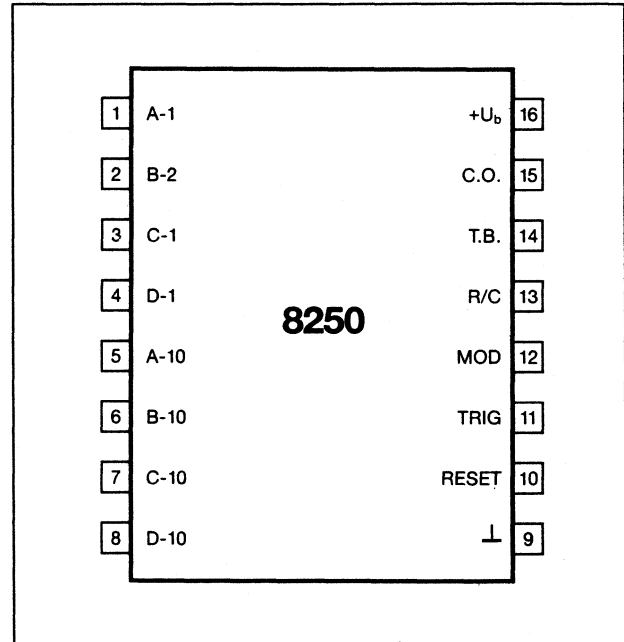
- fabrikant: diverse
- behuizing: DIL-16
- aansluitgegevens: figuur 17/4.2-65

Voor de overige gegevens wordt verwezen naar de ICL 8240 en 2240.

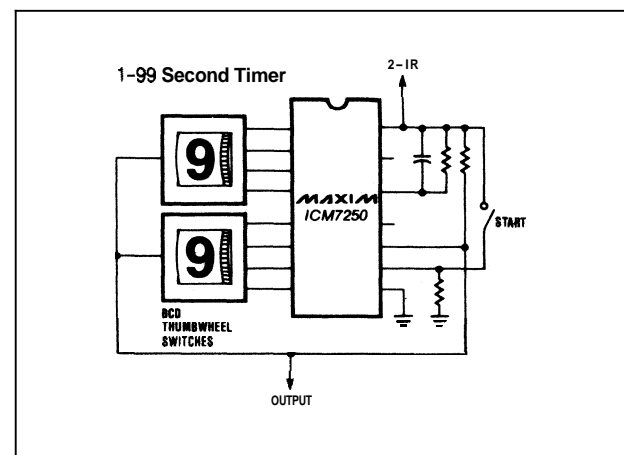
Voorbeeld-schakelingen

- figuur 17/4.2-66:

Tussen 1 en 99 seconden instelbare timer. De RC-waarden van de tijdbasis worden ingesteld op een periode van 1 seconde voor de



Figuur 17/4.2-65: 8250.



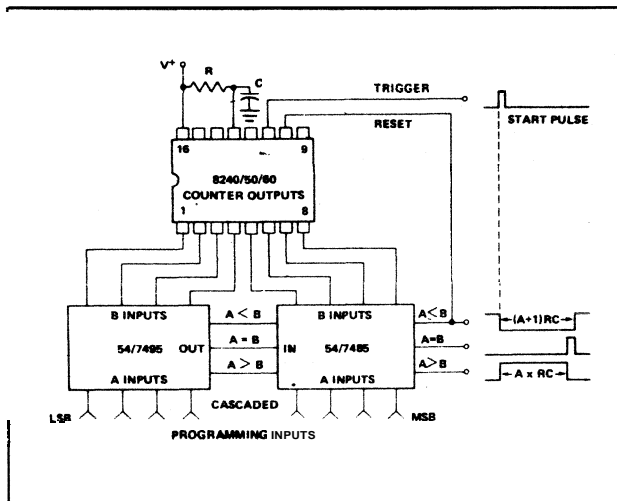
Figuur 17/4.2-66: 1 tot 99 seconde timer.

tijdbasis-uitgang. De twee duimwielshakelaars moeten intern BDC gedecodeerd zijn door middel van een diode-matrix.

- figuur 17/4.2-67:

Elektronisch programmeerbaar timer. De onder de vorm van twee BCD-codes aanwezige externe code wordt in twee magnitude-comparatoren van het type SN 7495 vergeleken met de twee BCD-codes op de uitgang van het IC. Als de timer-code groter wordt dan de externe code zal de $A > B$ uitgang van de magnitude-

4.2 Type-beschrijving



Figuur 17/4.2-67: Elektronisch programmeerbare timer.

comparatoren de schakeling resetten.

ICM 7250

CMOS versie van ICL 8250

Snellere, minder vermogen vragende uitvoering van de standaard-schakeling, opgebouwd in CMOS-technologie. Functie- en pin-compatible, de uitgangen zijn samengesteld met open drain n-kanaals MOSFET's.

Voor de technische gegevens wordt verwezen naar de ICM 7240.

ICL 8260

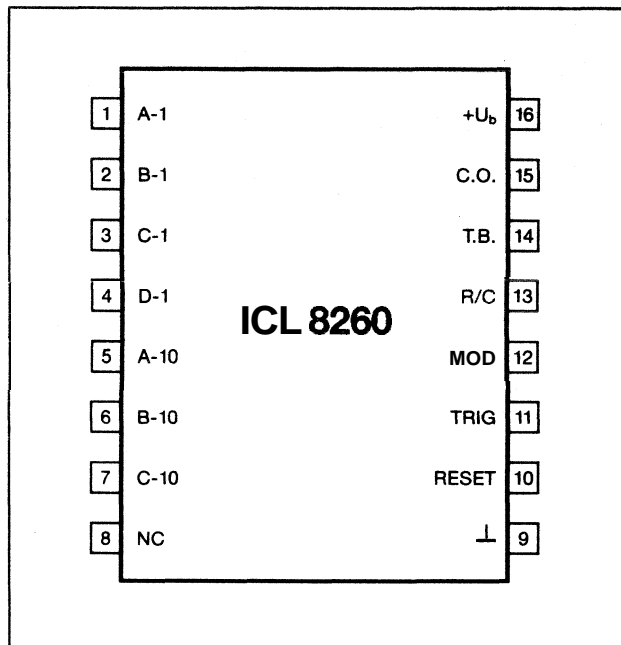
timer/counter, decimaal, programmeerbaar

Vergelijkbaar met 8250, de counter telt echter tot 60. Speciaal ontworpen voor het ontwerpen van timers met seconden en minuten instelling.

Technische gegevens

- fabrikant: diverse
- behuizing: DIL-16
- aansluitgegevens: figuur 17/4.2-68

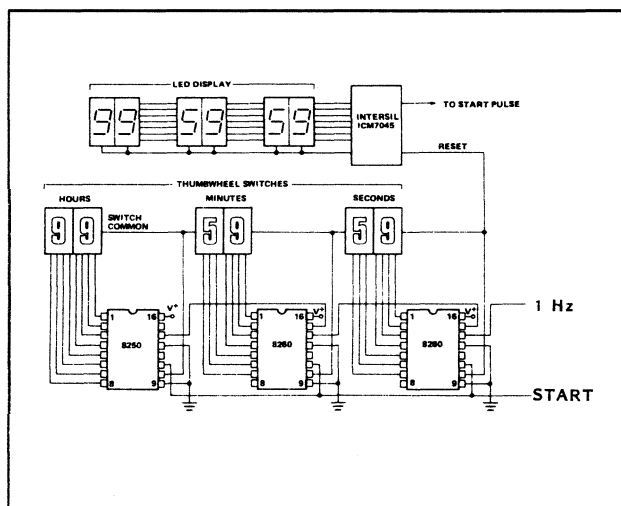
Voor de overige gegevens wordt verwezen naar de ICL 8250.



Figuur 17/4.2-68: ICL 8260.

Voorbeeld-schakeling

Figuur 17/4.2-69 geeft een instelbare timer met een bereik tot 99 uur, 59 minuten en 59 seconden. De schakeling wordt gestuurd met een puls met een frequentie van precies 1 Hz. De tijd wordt ingesteld door middel van zes BCD-gecodeerde duimwielchakelaars. Er is een indicatie van de tijd ingebouwd, die wordt gestuurd uit een ICM 7045 teller.



Figuur 17/4.2-69: Instelbare schakelklok tot 99 h - 59' - 59''.

4.2 Type-beschrijving

ICM 7260

CMOS versie van ICL 8260

Snellere, minder stroom verbruikende uitvoering van de 8260 in CMOS-technologie. Functie- en pin-compatible, de uitgangen

zijn opgebouwd met open drain n-kanaals MOSFET's.

Voor de technische gegevens wordt verwezen naar de ICM 7240.

18

Optische schakelingen

Inhoud

- 1811 Drivers voor LED- en LCD-kolomindicatoren
- 18/2 Drivers voor zeven-segments LED-display's
- 18/3** Drivers voor zeven-segments LCD-display's
- 1814 Drivers voor alfanumerieke display's
- 18/5** Infrarood zenders en ontvangers
- 1816 Opto-koppelaars LED → transistor
- 18/7** Opto-koppelaars LED → darlington
- 1818 Opto-koppelaars LED → **thyristor/diac/triac**
- 1819 Opto-koppelaars LED → schakeling
- 18110 Opto-koppelaars 220V $\bar{\text{~}}$ → schakeling
(*basiswerk*)
- 18/11** Zenders en ontvangers voor glasvezel-verbindingen
- 18/12 Bar-code lezers
- 18/13 Optisch geïsoleerde data-ontvangers en -zenders
- 18/14 Diversen
(aanvulling 4)

18/10

Opto-koppelaars 220 V – → schakeling

Inhoud

18110.1 Achtergrond-informatie

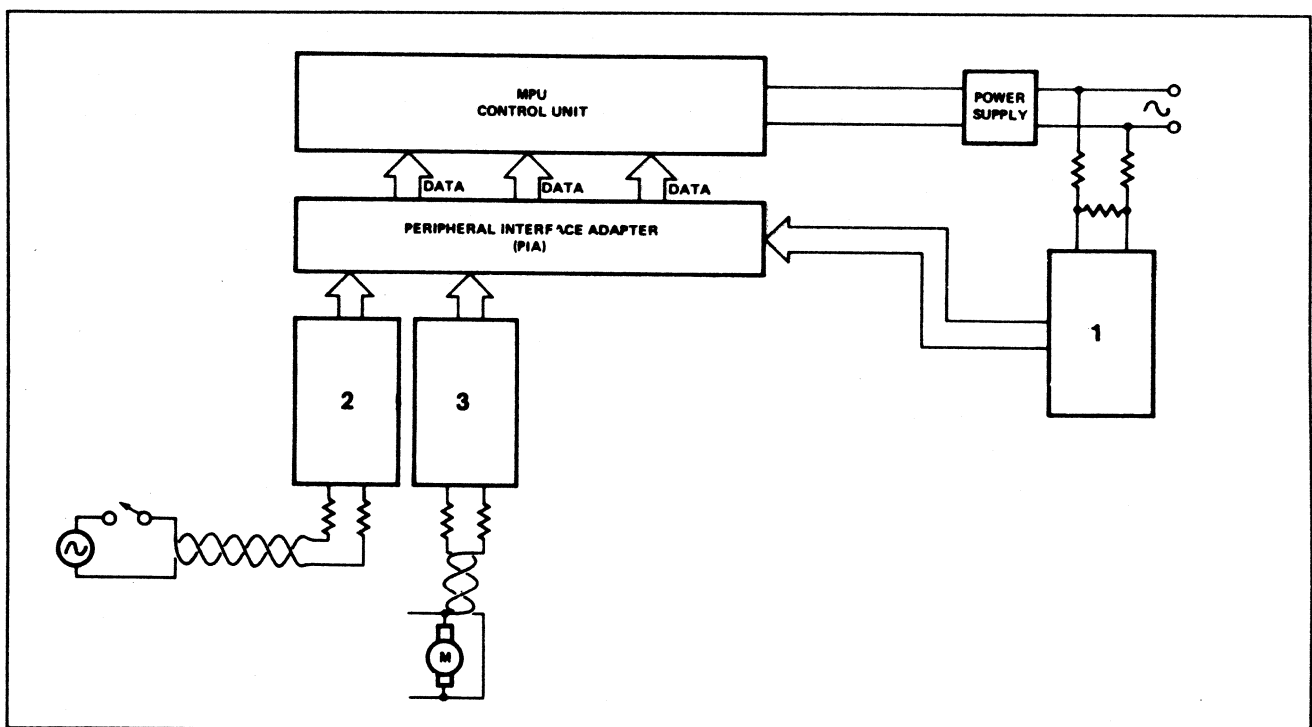
18110.2 Type-beschrijving

MID-400 AC → poort

HCPL-3700 AC/DC + Schmitt-trigger → darlington

18/10.1

Achtergrond-informatie



Figuur 18/10.1-1: Interfacing tussen het 220 V~ net en een computer.

In dit hoofdstuk worden optische koppelaars beschreven, die speciaal zijn ontwikkeld voor het detecteren van het al dan niet aanwezig zijn van de netspanning op een bepaald punt van een systeem.

Bij het samenstellen van industriële besturingen komt het, zoals getekend in figuur 18/10.1-1, vaak voor dat men de aanwezigheid van de netspanning moet detecteren.

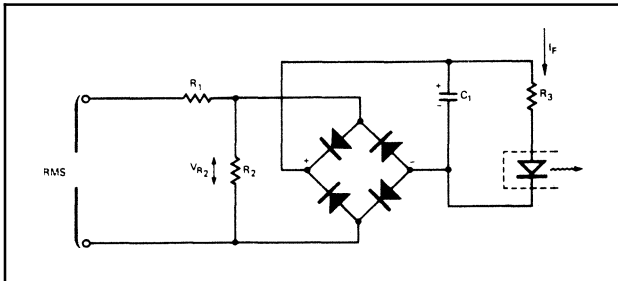
Voorbeelden:

- het detecteren van de netspanning van de voeding van het systeem (I), zodat men bij onverhoopt wegvallen van deze spanning onmiddellijk een noodstroom-voor-

ziening kan inschakelen;

- het detecteren van de uitgangsspanning van een wisselstroomgenerator (2);
- het detecteren van vermogens-opname door een netverbruiker;
- het detecteren van een doorgebrande zekering.

Weliswaar kan men in principe 'normale' opto-koppelaars, samengesteld uit een infrarode LED en een foto-transistor voor dit soort detectie-schakelingen gebruiken (figuur 18/10.1-2), maar er doen zich daarbij enige schakeltechnische problemen voor.



Figuur 18/10.1-2: Besturing uit het net van een 'normale' optische koppelaar.

Op de eerste plaats zal men de netspanning moeten omzetten in een gelijkspanning, omdat de foto-transistor anders 100 keer per seconde, tijdens de nuldoorgang van de wisselspanning, in sleep wordt gestuurd en de schakeling een 100 Hz pulstrein zou opwekken in plaats van een mooi logisch signaal.

Men moet dus een spanningsdeler R_1 - R_2 , een bruggelijkrichter en een afvlakcondensator gebruiken en de spanning over deze condensator via een stroombegrenzende weerstand R_3 aan de LED van de optocoupler aanbieden.

Het toepassen van een condensator heeft tot nadeel dat de schakeling vertraagd reageert op het verschijnen en wegvallen van de te detecteren netspanning.

Op de tweede plaats is een 'normale' opto-koppelaar vrij ongevoelig en bestaat de kans dat een momentele netspanningsdaling bijvoorbeeld als gevolg van de grote inschakelstroom van een motor, de uitgang van de schakeling tijdelijk op het verkeerde logische niveau zet.

Op de derde plaats gaat er veel thermisch vermogen verloren in de weerstandsspanningsdeler aan de ingang, hetgeen tot warmte-afvoerproblemen kan leiden.

De in dit hoofdstuk behandelde onderdelen, in het engels 'line-monitors' of 'AC-interfaces' genoemd, zijn uitgerust met ofwel twee antiparallel geschakelde infrarode LED's waardoor de noodzaak tot gelijkrichting vervalt, ofwel voorzien van een ingebouwde bruggelijkrichter.

De 'secundaire' kant van het circuit is uitgerust met een zeer gevoelige versterker, zodat de noodzaak van zware afvlakking vervalt.

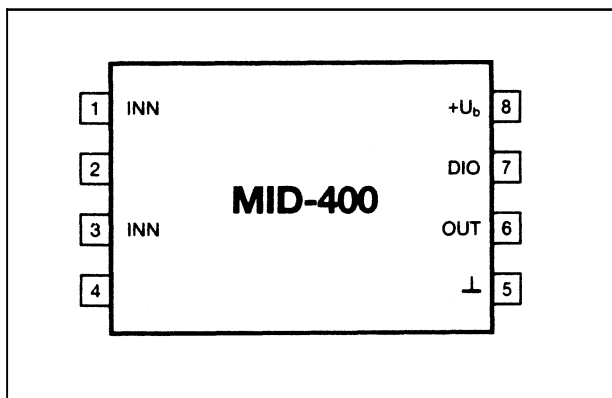
18/10.2

Type-beschrijving

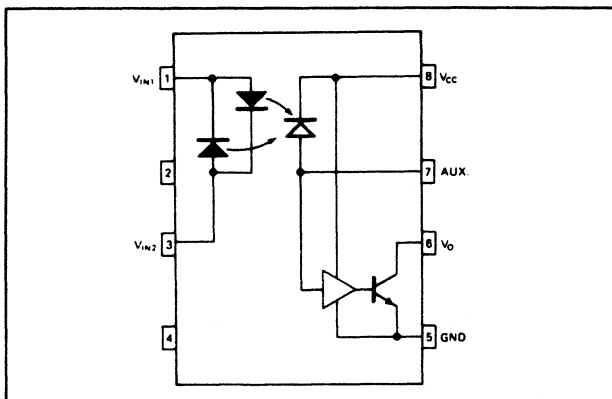
MID-400

AC \rightarrow poort

De MID-400 is 'primair' voorzien van twee antiparallel geschakelde infrarode LED's en 'secundair' van een zeer gevoelige infrarode fotodiode en een speciale diode-versterker met open-kollektor uitgang. Het primaire circuit kan wisselspanningen tussen 24 en 240 V verwerken, het secundaire uitgangscircuit kan stromen tot 20 mA schakelen.



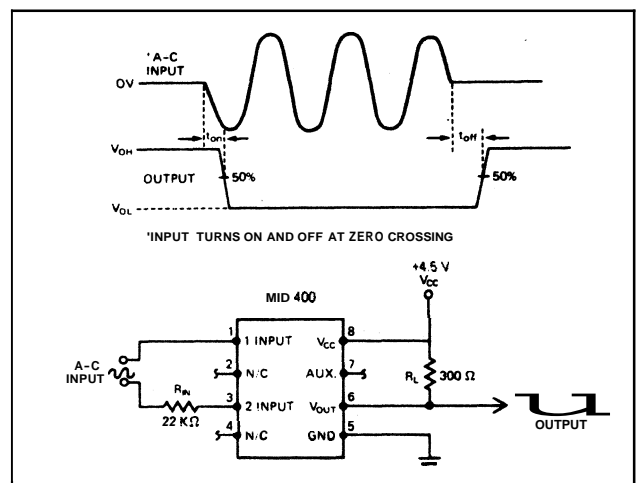
Figuur 18/10.2-1: MID 400.



Figuur 18/10.2-2: Intern blokschema.

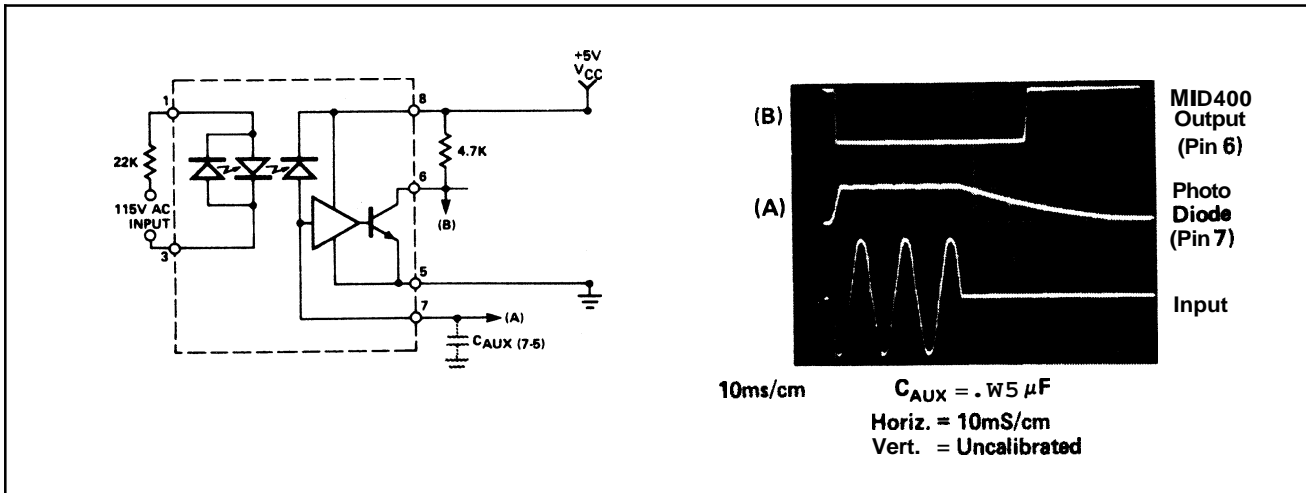
Technische gegevens

- fabrikant: General Instrument
- behuizing: DIL-8
- aansluitgegevens: figuur 18/10.2-1
- intern blokschema: figuur 18/10.2-2
- primaire karakteristieken
 - max LED I_{eff} : 25 mA
 - max LED I_{DC} : f 30 mA
 - max LED-spanning: 1,5 V
 - min LED-stroom voor storingsvrije detectie: 4 mA_{eff}
- secundaire karakteristieken
 - max voedingsspanning: +7 V
 - max uitgangstroom: 20 mA
 - max restspanning bij detectie: 0,4 V
- transfer karakteristieken
 - inschakeltijd: 1,0 ms
 - uitschakeltijd: 1,0 ms
 - isolatieweerstand: $10^{11} \Omega$
 - doorslagspanning: 3350 V_{DC}
2500 V_{AC}



Figuur 18/10.2-3: Basis-schakeling.

10.2 Type beschrijving



Figuur 18/10.2-4: Toevoegen van een condensator C_{AUX} .

- capaciteit: 2 pF

Voorbeeld-schakelingen

- figuur 18110.2-3:

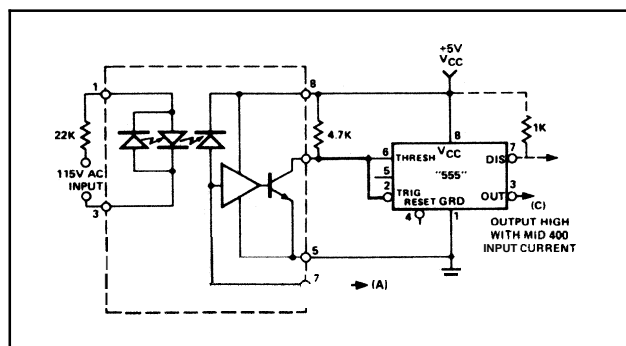
Basis-schema met in- en uitgangsspanningen. De waarde van R_{IN} wordt berekend uit:

$$R_{IN} = \frac{U_{IN} - U_F}{I_{IN}}$$

met U_{IN} de effectieve waarde van de wisselspanning op de ingang, U_F de spanningsval over de diode en I_{IN} de noodzakelijke LED-stroom voor worst-case detectie ($I_{IN} > 4 mA_{eff}$).

- figuur 18110.2-4:

Schakeling met voorziening tegen het incidenteel wegvallen van de netspanning. Door het aanbrengen van een condensator tussen pen 7 en de massa zal de uitgang niet reageren op momentele netspanningsdalingen. Er

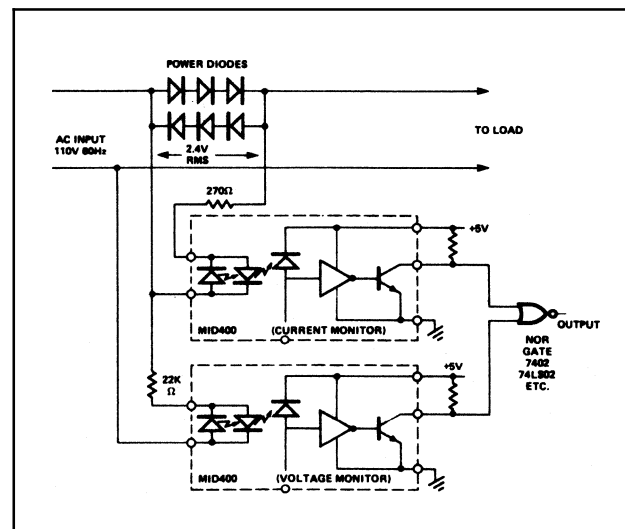


Figuur 18110.2-5: Type-555 timer aan de uitgang.

wordt echter een vertraging geïntroduceerd tussen het moment waarop de wisselspanning verdwijnt en de reactie van de logische uitgang.

- figuur 18110.2-5:

Afsluiten van de schakeling met een type-555 timer. Voordelen: snellere schakeltijden, grotere uitgangsstroom (200 mA) en introductie van Schmitt-trigger werking met 'H' bij 2/3 U_b en 'L' bij 1/3 U_b .



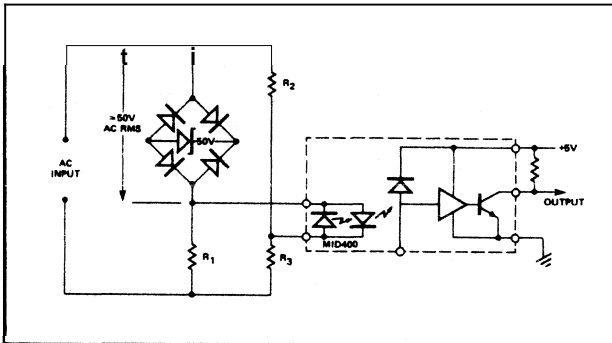
Figuur 18110.2-6: Vermogens-monitor.

- figuur 18110.2-6:

Spannings- en stroom-monitor met twee

10.2 Type-beschrijving

MID-400's en een NOR-poort. Uitgang is 'H' als verbruiker vermogen uit het net opneemt.



Figuur 18/10.2-7: Over- of onderspannings-monitor.

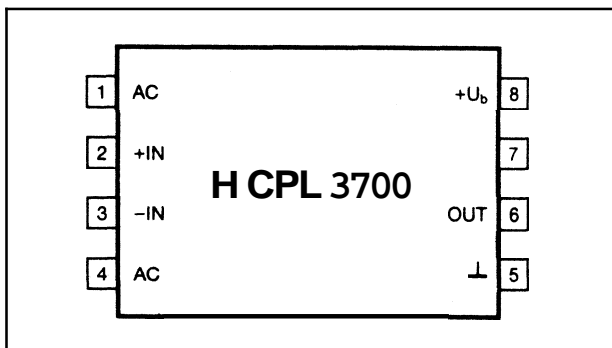
– figuur 18/10.2-7:
Monitor voor te hoge of te lage netspanning. Door de selectie van de weerstanden in de spanningsdeler R2-R3 kan men stroom door de MID-400 dioden laten vloeien als of de spanning op de ingang een bepaalde waarde overschrijdt of deze spanning onder een bepaalde drempel zakt.

HCPL-3700

AC/DC + Schmitt-trigger → darlington
Net-monitor met 'primair' zenerdiode gelijkrichter en een uit een Schmitt-trigger gestuurde stroombron voor de infrarode LED. Secundair fotodiode met darlington-versterker met open kollektor uitgang.

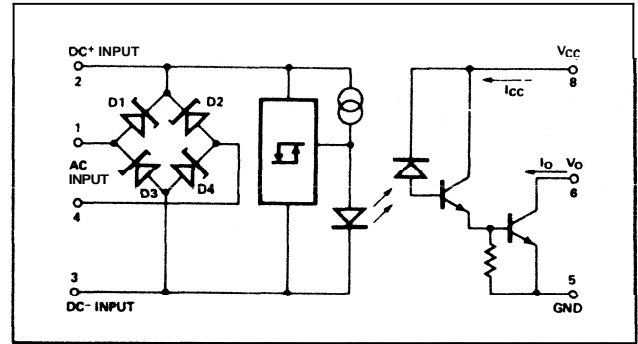
Technische gegevens

- fabrikant: Hewlett Packard
- behuizing: DIL-8



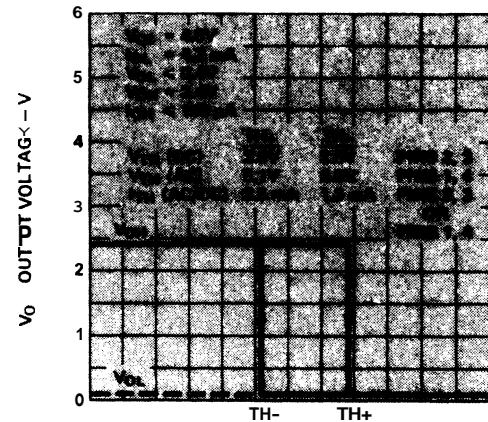
Figuur 18/10.2-8: HCPL-3700.

- aansluitgegevens: figuur 18/10.2-8
- intern blokschema: figuur 18/10.2-9



Figuur 18/10.2-9: Intern blokschema.

- primaire karakteristieken
 - max ingangsstroom: 50 mA_{eff} / 500 mA piek
 - minimale ingangsstroom: 4,4 mA_{eff}
 - Schmitt-trigger karakteristieken: figuur 18/10.2-10



Figuur 18/10.2-10: Karakteristieken van de Schmitt-trigger.

- hysteresisch: 1,2 mA - 1,2 V
- zenerspanningen: 6,2 V
- secundaire karakteristieken
 - max voedingsspanning: +20 V
 - max uitgangsstroom: 30 mA
 - max restspanning bij detectie: 0,4 V
- transfer karakteristieken
 - inschakeltijd: 15 μs

10.2 Type beschrijving

- uitschakeltijd: 40 μs
- isolatie-weerstand: 10¹² Ω
- doorslagspanning: 3000 V
- capaciteit: 0,6 pF

Voorbeeld-schakelingen

- figuur 18/10.2-11:

Standaard schema met in- en uitgangsspanningen. De waarde van R_x wordt berekend uit:

$$R_x = \frac{U_+ - U_{TH+}}{I_{TH+}}$$

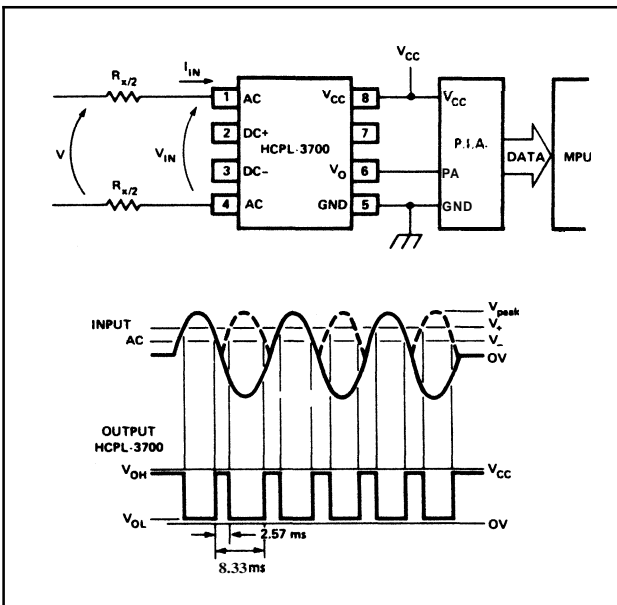
met U₊ de momentele waarde van de netspanning waarop men de schakeling wil laten reageren, meestal gelijk aan 60% van de amplitude. De drempelwaarden volgen uit figuur 18/10.2-10. Het lage omslagpunt wordt berekend uit:

$$U_- = I_{TH-} \cdot R_x + U_{TH-}$$

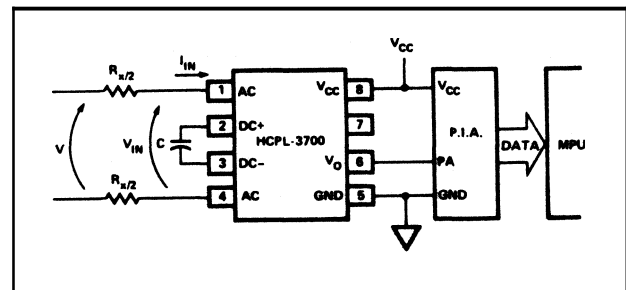
- figuur 18/10.2-12:

Omzetten van de pulserende uitgangsspanning in 'H'- en 'L'-niveau's door het toevoegen van een afvlakcondensator na de zenerbrug. De minimale waarde van de condensator wordt gegeven door de formule:

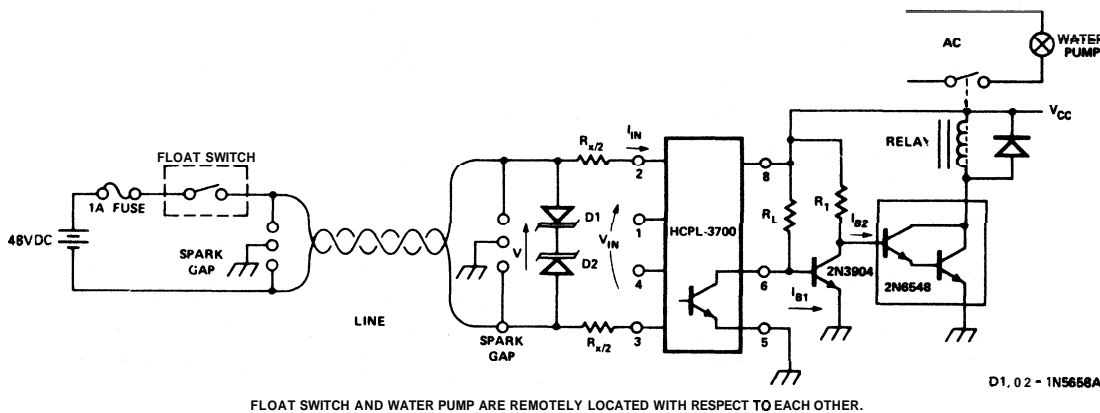
$$C_{min} = \frac{t}{R_{in} \ln \left(\frac{U_{TH+}}{U_{TH+} - U_{TH-}} \right)}$$



Figuur 18/10.2-11: Basis-schema.



Figuur 18/10.2-12: Logische uitgangssignalen door afvlak-condensator.



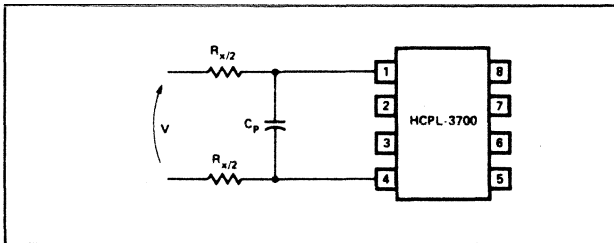
FLOAT SWITCH AND WATER PUMP ARE REMOTELY LOCATED WITH RESPECT TO EACH OTHER.

Figuur 18/10.2-14: De HCPL-3700 als ontvanger van over lange luchtlijnen verzonden gegevens.

10.2 Type-beschrijving

met $t = 10 \text{ ms}$ voor 50 Hz netfrequentie en $R_{in} = 1 \text{ k}\Omega$ als equivalente ingansweerstand van de opto-koppelaar. Uit deze formule volgt de minimale waarde van C als $8,68 \mu\text{F}$.

- figuur 18/10.2-13



Figuur 18/10.2-13: Ingangfilter tegen hoogfrequente transiënt-spanning.

Onderdrukking van hoogfrequente transiënt-verschijnselen op de netspanning door middel van een laagdoornatfilter in de ingangskring.

De waarde van C_p volgt uit:

$$C_p = \frac{1}{2 \pi f R_x}$$

met f gelijk aan de grensfrequentie van het filter.

- figuur 18/10.2-14:

Gebruik van de HCPL-3700 in verre-afstandsverbindingen met ongeïsoleerde luchtleidingen. In dit voorbeeld wordt het niveau in een waterreservoir gecontroleerd door een uit 48 V DC gevoede micro-schakelaar. Het secundaire relais stuurt het relais van de pomp-motor.

10.2 Type beschrijving

18/14

Diversen

Inhoud

18114.1 Type-beschrijving

LM 1017	kanaal-indicator voor FM of TV
SN 29764	kanaal-indicator voor FM of TV
U 143 M	kanaal-indicator voor FM of TV
LM 3909	LED-flasher
U 175 M	LED-flasher
U 176 M	LED-flasher
UAA 1044	driver voor auto-knipperlichten
U 243 B	driver voor auto-knipperlichten
U 643 B	driver voor auto-knipperlichten
U 846 B	driver voor auto-knipperlichten
U 477 B	lampen-bewaking
U 221 B	trappenhuis-automaat
S 576 A/B/C	elektronische dimmer
S 576 D	elektronisch licht-schakelaar

14.1 Type-beschrijving

18/14.1

Type-beschrijving

LM 1017
kanaal-indicator voor FM of N

De LM 1017 is een speciale uitvoering van een standaard BCD naar zeven-segment decoder/driver. De binaire gegevens op de vier data-ingangen worden vertaald naar 9 stuur-uitgangen voor de segmenten van twee indicatoren. De decoder volgt de volgende formule:

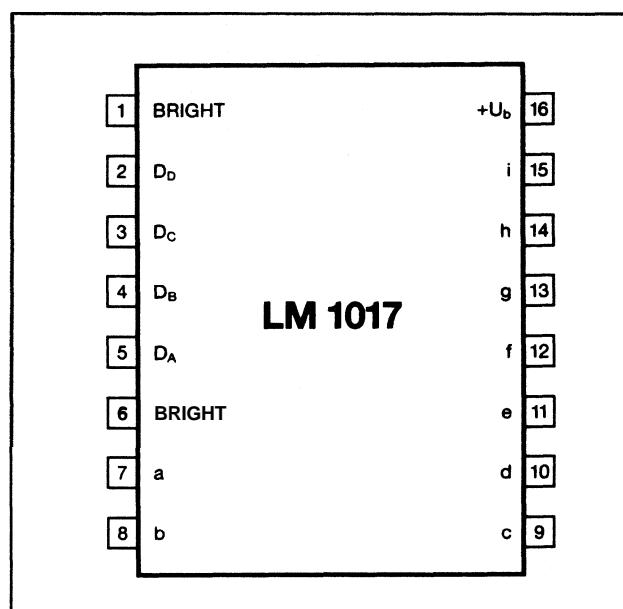
$$\text{UITLEZING} = \text{BINAIR}_{\text{DECIMAAL}} + 1$$

Code L-L-L-L heeft dus indicatie 1 tot gevolg, code H-H-H-H indicatie 16.

Dit IC kan worden gebruikt voor het uitlezen van het kanaalnummer waarop een TV of FM-tuner staat afgestemd, dit in de veronderstelling dat de afstemming wordt gestuurd door een vier-bit binaire code.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-16
- aansluitgegevens: figuur 18/14.1-1
- intern blokschema: figuur 18/14.1-2
- voedingsspanning: +13,5 V max.
+5,0 V min.
- data-spanning: +30,0 V max.
- soort display: gemeenschappelijke kathode
- segment-stroom: 20 mA max.
- data-drempels: 'C' → 0,8 V max.
'H' → 2,0 V min.
- data-stromen: 5 μ A max.
- ΔU tussen +U_b en segment-uitgangen: 1,4 V max.
- waarheidstabel: figuur 18/14.1-3

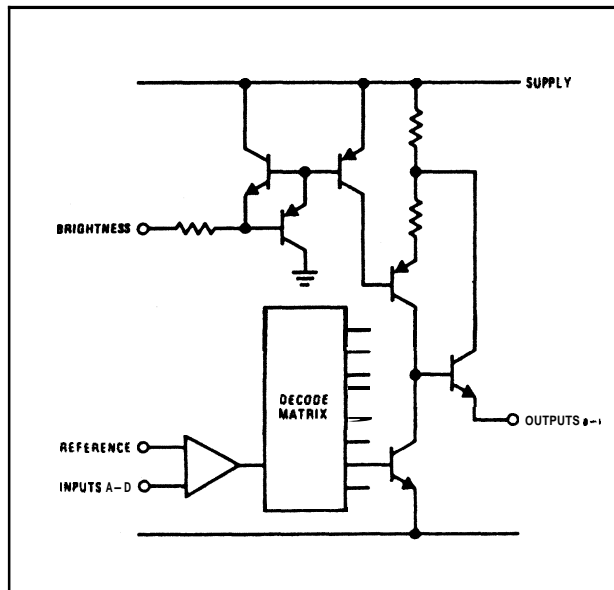


Figuur 18/14.1-1: Aansluitgegevens LM 1017

Nadere gegevens

- intensiteits-besturing:
Het is mogelijk de intensiteit van de uitlezing te regelen door het aanbrengen van een weerstand tussen de pennen 1 en 6. De segment-stroom is afhankelijk van de spanning op pen 1 en varieert tussen 4 en 20 mA voor een spanning tussen 2 en 5 V, zie figuur 18/14.1-4.
- interne dissipatie:
De segment-uitgangen zijn **stroomge**stuurd en er hoeven dus in principe geen stroombegrenzende serie-weerstanden tussen de uitgangen van het IC en de segment-aansluitingen opgenomen te worden. Bij voedingsspanningen > 10 V moet men echter wel serie-weerstanden opnemen

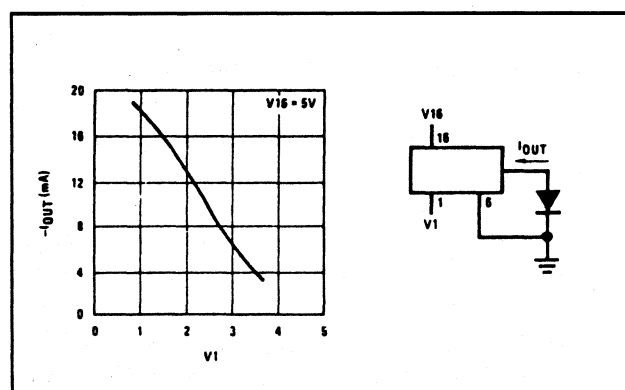
14.1 Type-beschrijving



Figuur 18/14.1-2: Intern blokschema LM 1017.

CHANNEL	INPUT					OUTPUT									
	D	C	B	A	BR	a	b	c	d	e	f	g	h	i	
1	L	L	L	L	L		ON	ON	ON						
2	L	L	L	H	L	ON	ON		ON	ON			ON		
3	L	L	H	L	L	ON	ON	ON	ON				ON		
4	L	L	H	H	L		ON	ON					ON	ON	
5	L	H	L	L	L	ON		ON	ON				ON	ON	
6	L	H	L	H	L	ON		ON	ON	ON			ON	ON	
7	L	H	H	L	L	ON	ON	ON	ON						
B	L	H	H	H	L	ON	ON	ON	ON	ON	ON	ON	ON	ON	
9	H	L	L	L	L	ON	ON	ON	ON				ON	ON	
10	H	L	L	H	L	ON	ON	ON	ON	ON			ON	ON	
11	H	L	H	L	L		ON	ON					ON	ON	
12	H	L	H	H	L	ON	ON		ON	ON			ON	ON	
13	H	H	L	L	L	ON	ON	ON	ON				ON	ON	
14	H	H	L	H	L		ON	ON					ON	ON	
15	H	H	H	L	L	ON		ON	ON				ON	ON	
16	H	H	H	H	L	ON	ON	ON	ON	ON	ON	ON	ON	ON	
OFF	X	X	X	X	H										

Figuur 18/14.1-3: Waarheidstabel LM 1017.



Figuur 18/14.1-4: Stuurstroom in functie van de spanning op pen 1.

omdat anders de dissipatie in het IC te groot wordt.

Voorbeeld-schakeling

Figuur 18/14.1-5 geeft het basis-schema voor het sturen van twee common kathode displays, met een potentiometer voor het instellen van de intensiteit.

SN 29764

kanaal-indicator voor FM of TV

Volledig compatible met de LM 1017, echter met een maximale voedingsspanning van +5,5V.

Technische gegevens

- fabrikant: Texas Instruments
- voedingsspanning: +5,5 V max.

Voor de overige gegevens wordt verwezen naar de LM 1017.

U 143 M

kanaal-indicator voor FM of TV

Volledig compatible met de LM 1017, met als enige verschil een kleinere segment-stroom en beperkte data-spanning.

Technische gegevens

- fabrikant: Telefunken
- segment-stroom: 10 mA max.
- data-spanning: +13,2 V max.

Voor de overige gegevens wordt verwezen naar de LM 1017.

LM 3909

LED-flasher

Astabele multivibrator speciaal ontwikkeld voor het aan en uit laten gaan van een LED. De schakeling heeft slechts een externe condensator nodig die de frequentie bepaalt en kan werken vanaf een voedingsspanning van +1,15 V. interne stroom-begrenzing voor de LED maakt een voorschakelweerstand overbodig.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-8
- aansluitgegevens: figuur 18/14.1-6

14.1 Type-beschrijving

voedings-bereiken.

- figuur 18/14.1-10:

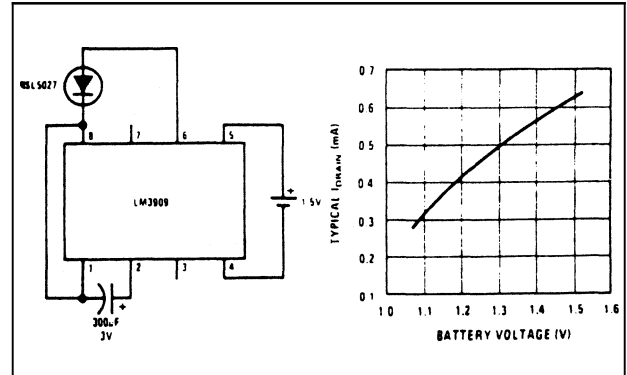
Een LM 3909 kan volgens de getekende schema's diverse parallel geschakelde LED's sturen.

- figuur 18/14.1-11:

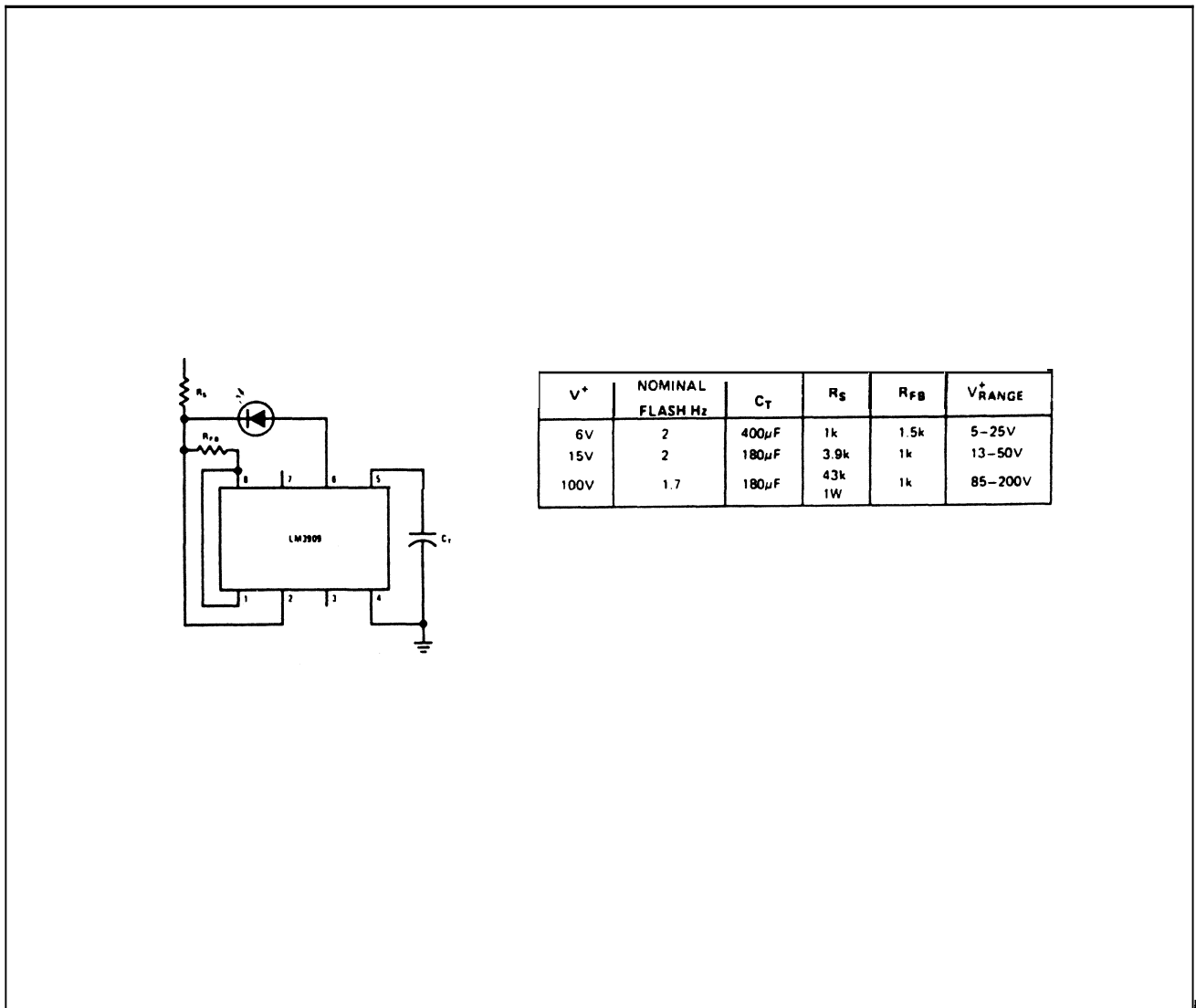
Vierkantsgolf generator met een frequentie van 1 kHz en een door middel van de potentiometer van 10 kΩ instelbare duty-cycle.

- figuur 18/14.1-12:

Schakeling met LED, waarbij de knipper-frequentie instelbaar is tussen 0 en 20 Hz door middel van de potentiometer van 2,5 kΩ.

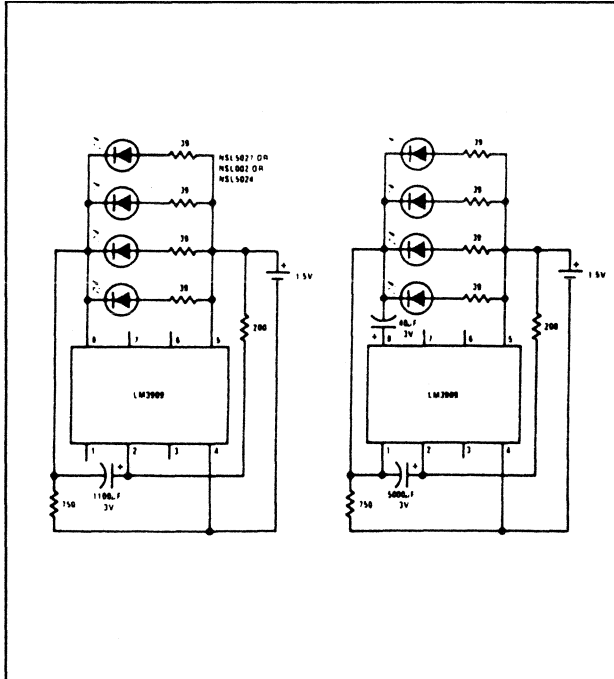


Figuur 18/14.1-8: Minimaal vermogen verbruikende flasher voor 1,5 V voeding.

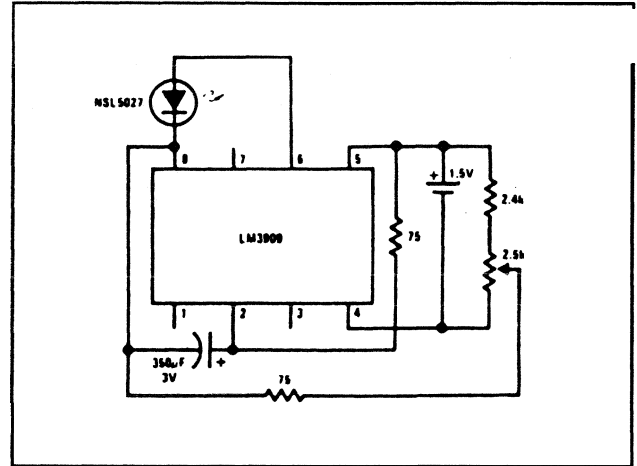


Figuur 18114.1-9: De flasher voor voedingsspanning tot 200V.

14.1 Type-beschrijving



Figuur 18/14.1-10: Het sturen van meerdere LED's uit een IC.



Figuur 18/14.1-12: Flasher met regelbare frequentie.

**U 175M
LED-flasher**

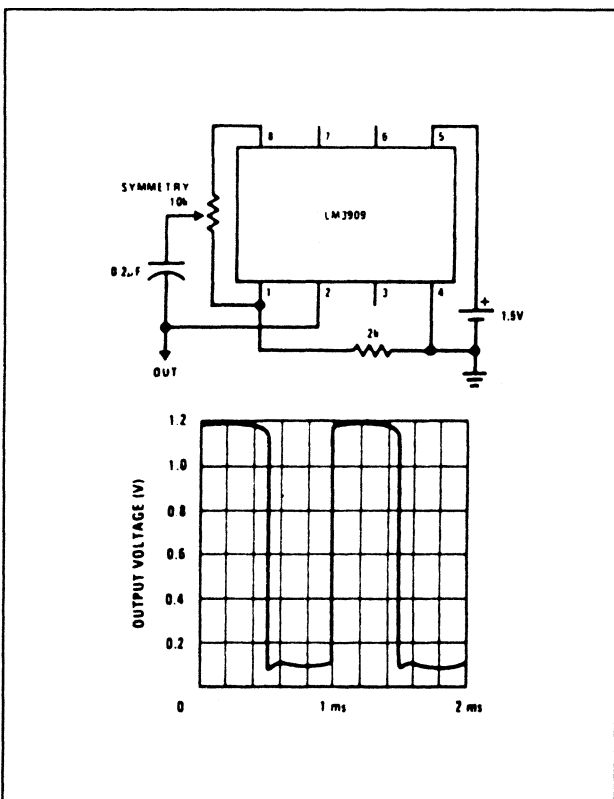
Impulsgenerator in drie-poot behuizing, waarbij de frequentie door de interne structuur en de voedingsspanning wordt bepaald. De uitgang kan rechtstreeks een LED sturen, maar bijvoorbeeld ook de basis van een schakel-transistor.

Technische gegevens

- fabrikant: Telefunken
- behuizing: TO-92
- aansluitgegevens: figuur 18/14.1-13
- voedingsspanning: +13,2 V max.
+4,8 V min.
- uitgangsspanning: +10,8 V max.
+2,2 V min.
- uitgangsstroom: 10 mA max.
- frequentie:
 $U_b = +5V \rightarrow 1,3 \dots 5,2 \text{ Hz}$
 $U_b = +12V \rightarrow 5 \text{ Hz}$
- frequentie-afwijking: 0,3 Hz/V

Voorbeeld-schakeling

Figuur 18/14.1-14 geeft het schema voor rechtstreekse LED-besturing en voor sturing via een transistor-trap.

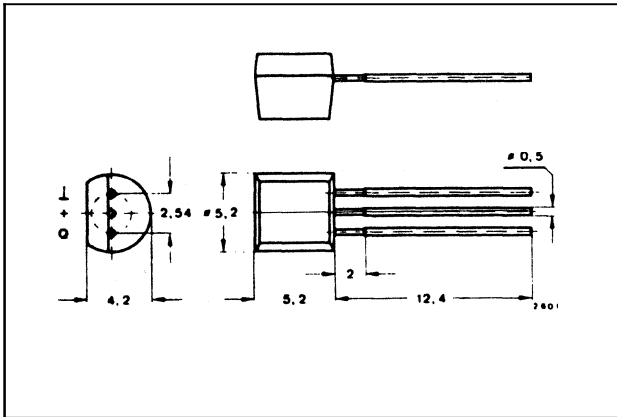


Figuur 18/14.1-11: De LM 3909 kan ook worden gebruikt als vierkants-golf generator.

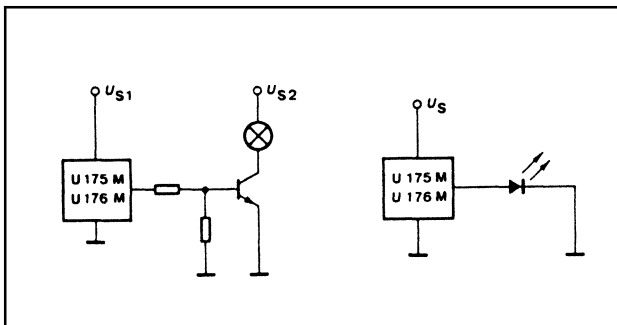
**U 176 M
LED-flasher**

Identiek aan de U 175 M, maar met andere knipper-frequentie.

14.1 Type-beschrijving



Figuur 18114.1-13: Aansluitgegevens U 175 M



Figuur 18/14.1-14: Basis-schakelingen met de U 175 M.

Technische gegevens

- fabrikant: Telefunken
 - frequentie:
 - $U_b = +5V \rightarrow 0,3 \dots 1,3 \text{ Hz}$
 - $U_b = +12V \rightarrow 1,25 \text{ Hz}$
 - frequentie-afwijking: 0,075 Hz/V
- Voor de overige gegevens wordt verwezen naar de U 175 M.

UAA 1044
driver voor auto-knipperlichten

De schakeling stuurt het standaard in de auto aanwezige relais dat de richting-aanwijzers voedt. Het IC is voorzien van een overspannings-beveiliging en een schakeling die defecte lampen detecteert door het verhogen van de frequentie.

Technische gegevens

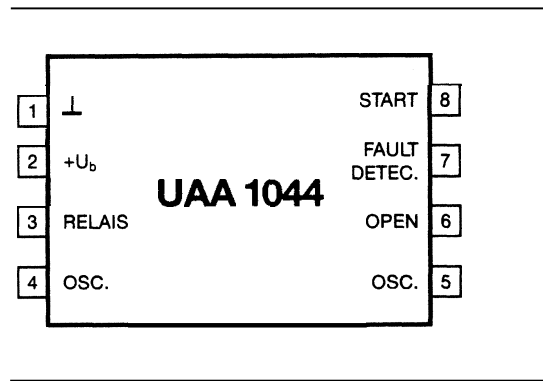
- fabrikant: Motorola
- behuizing: DIL-8
- aansluitgegevens: figuur 18/14.1-15

- defecte lamp \rightarrow frequentie-verdubbeling
- overspannings-drempel: +20,2 V

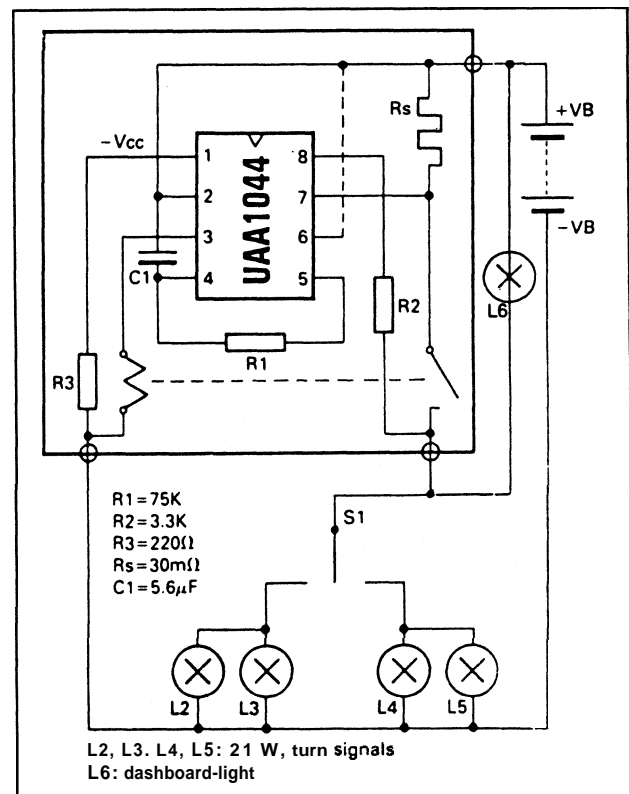
Voorbeeld-schakeling

Figuur 18114.1-16 geeft het standaard-sche-ma. De frequentie wordt bepaald door:

$$f = 1 / (R_1 \cdot C_1 \cdot K_n)$$



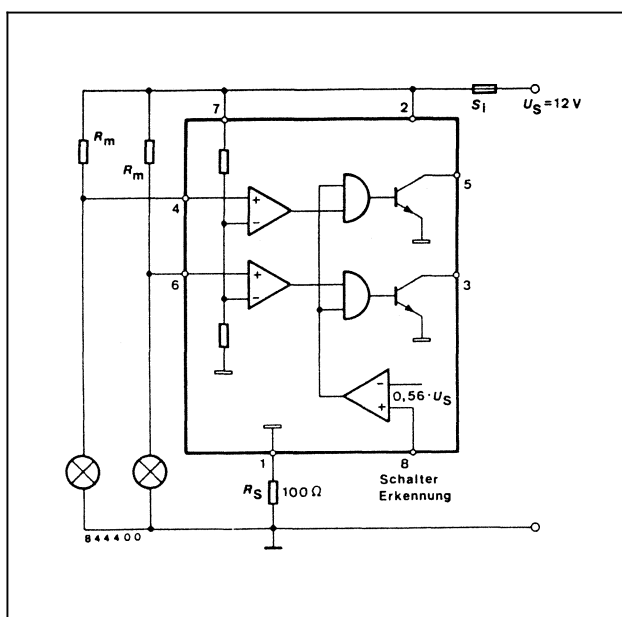
Figuur 18114.1-15: Aansluitgegevens UAA 1044.



Figuur 18114.1-16: Standaard-sche-ma knipperlicht besturing met de UAA 1044.

14.1 Type-beschrijving

- voedingsspanning: +15 V max.
+ 9 V min.
- ruststroom: 4,5 mA
- drempel van de comparatoren:
 $+U_b - 8 \text{ mV}$ (!)
- drempel van de gesloten schakelaar herkenning:
 $0,56 \cdot U_b$.



Figuur 18114.1-19: Intern blokschema U 477 B.

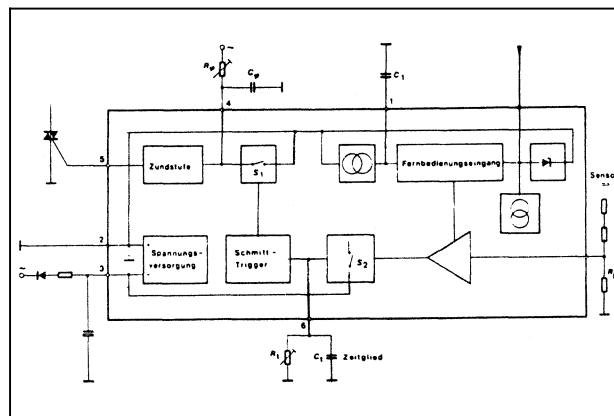
U 221 B

trappenhuis-automaat

De U 221 B kan de traditionele trappenhuis-schakeling vervangen, waarbij er aan de bestaande bedrading niets wordt gewijzigd. De drukknoppen worden vervangen door aanraaksensoren, zowel de intensiteit van de lampen als de brandduur zijn instelbaar.

Technische gegevens

- fabrikant: Telefunken
- behuizing: DIL-8
- intern blokschema: figuur 18/14.1-20
- ruststroom: $200 \mu\text{A}$
- sensor-gevoeligheid: $1 \mu\text{A}$
- triac ontsteekstroom: 500 mA max.
- intensiteit: R_t, C_t
- brand-duur: R_t, C_t



Figuur 18114.1-20: Intern blokschema U 221 B.

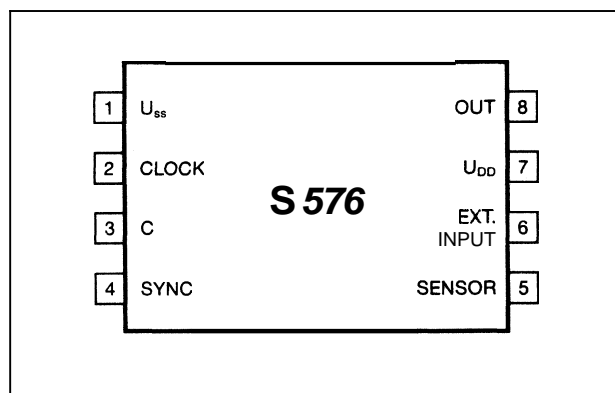
S 576 A/B/C

elektronische dimmers

Met deze IC's kan men digitaal gecontroleerde dimmers samenstellen, waarbij de regeling van de dimmer gebeurt door het aanraken van een sensor. De drie IC's onderscheiden zich door het regel-programma. De intensiteits-regeling is aangepast aan de gevoeligheid van het menselijke oog, hetgeen resulteert in een lineaire regeling. De basis-dimmer is zeer eenvoudig uit te breiden met meerdere sensoren, bovendien kan men een automatische licht-regeling, een zogenaamde sluimer-regeling, samenstellen.

Technische gegevens

- fabrikant: Siemens
- behuizing: DIL-8
- aansluitgegevens: figuur 18/14.1-21



Figuur 18114.1-21: Aansluitgegevens S 576-serie.

14.1 Type-beschrijving

- voedingsspanning: -20 V max.
 -13 V min.
- voedingsstroom: $1,4\text{ mA}$
- sensor-stroom: $35\text{ }\mu\text{A}$ max.
- uitbreidings-ingang: $35\text{ }\mu\text{A}$ max.
- triac stuurstroom: 25 mA min.
- triac puls: $40\text{ }\mu\text{s}$

Nadere gegevens

- bediening:
Het zeer kort aanraken van de sensor (50 tot 400 ms) heeft tot gevolg dat de lamp aan of uit wordt gestuurd. Raakt men de sensor langer aan, dan zal de schakeling een lichter-donker-lichter-etc. syclus van ongeveer 7 seconde continu doorlopen. De momentele intensiteit blijft gehandhaafd als men de sensor loslaat.

Het fundamentele verschil tussen de drie versies volgt uit de grafieken van figuur 18/14.1-22.

S 576 A:

Springt steeds naar maximum intensiteit bij het aanschakelen, dimmen start steeds bij minimale intensiteit. Bij herhaalde dimming doorloopt het IC de syclus in de momentele richting.

S 576 B:

Springt naar de laatst ingestelde intensiteit bij het aanschakelen, dimmen start bij deze intensiteit, bij herhaalde dimming wordt de syclus-richting omgedraaid.

S 576 C:

Springt naar maximale intensiteit bij aanschakelen, bij dimmen wordt gestart bij de minimale intensiteit. Bij herhaalde dimming wordt de syclus-richting omgedraaid.

- minimale intensiteit:
Men kan de minimale intensiteit instellen door het variëren van de tijdconstante R_2/C_4 .

Voorbeeld-schakelingen

- figuur 18/14.1-23:
Basis-schema van een elektronische dimmer met een van de S 576 schakelingen en met een sensor,

- figuur 18/14.1-24:
Uitbreidings-schakeling voor het aansluiten van meerdere sensoren op de basis-schakeling.

- figuur 18/14.1-25:

Uitbreiding van het systeem met een automatische sluimerschakeling. De schakeling bestaat uit een oscillator en een flip-flop. Iedere H \rightarrow L overgang laat de intensiteit met een bepaalde waarde dalen. Bij het bereiken van de minimale intensiteit zal de schakeling door een CLOCK-puls uitgeschakeld worden,

U 576 D

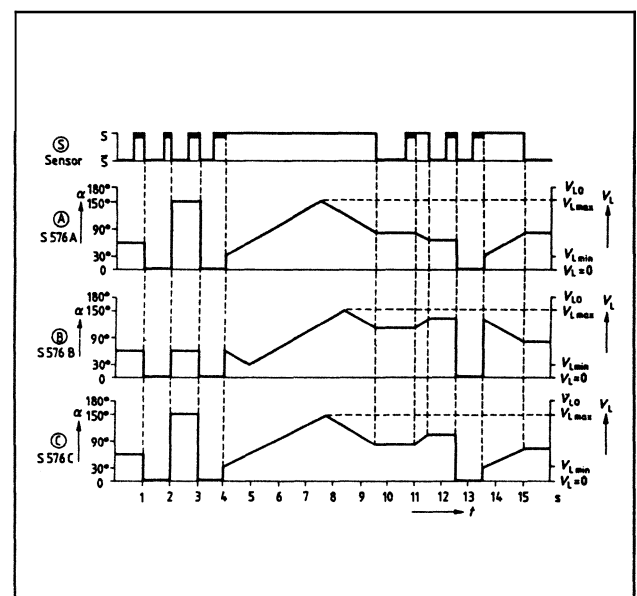
elektronischelicht-schakelaar

Pen-compatible IC met de S 576 A/B/C, beschikt echter niet over de mogelijkheid de intensiteit continu te regelen via de sensor. Men moet daarvoor rechtstreeks de CLOCK-ingang besturen.

Technische gegevens

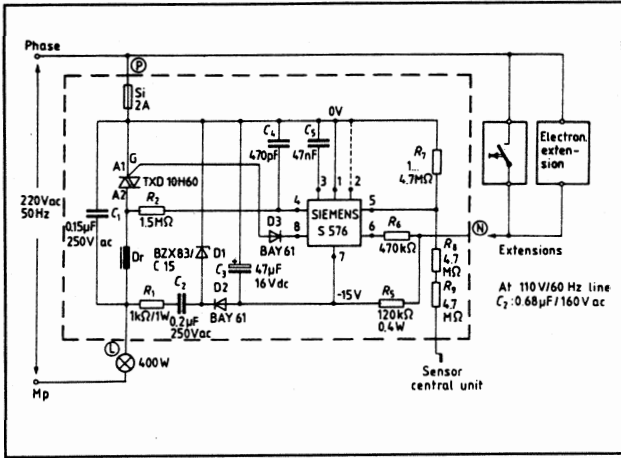
- fabrikant: Siemens
- bediening: figuur 18/14.1-26

Voor de overige gegevens wordt verwezen naar de U 576 A/B/C.

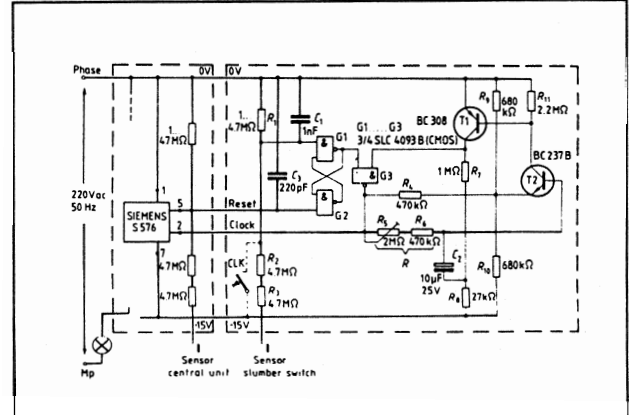


Figuur 18/14.1-22: Besturings-cycli van de A, B en C uitvoeringen van de S 576.

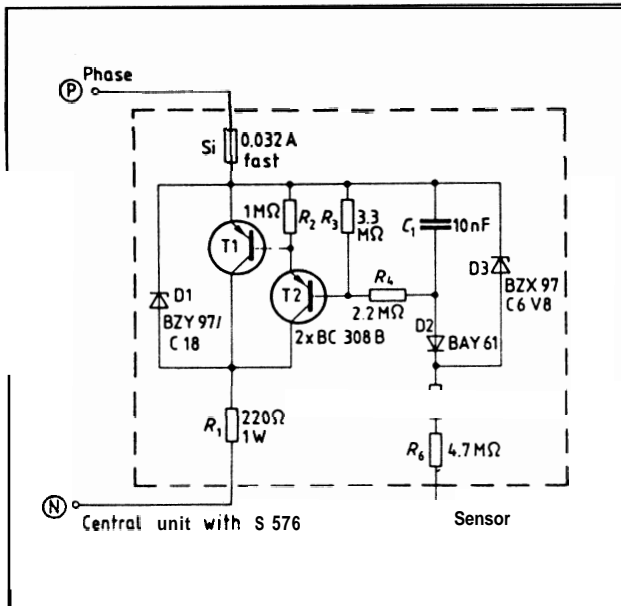
14.1 Type-beschrijving



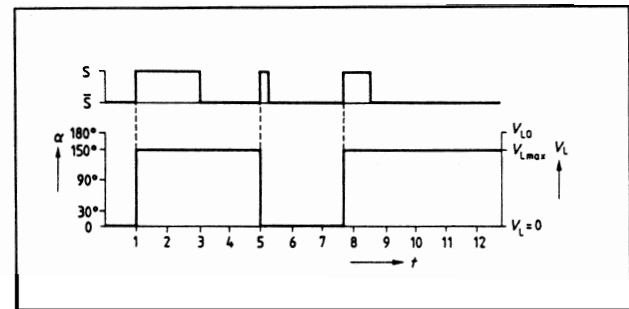
Figuur 18114.1-23: Basis-schema van de elektronische dimmer met een sensor.



Figuur 18114.1-25: Uitbreiden van de dimmer met een sluimer-automaat.



Figuur 18/14.1-24: Het aansluiten van een extra sensor op de schakeling.



Figuur 18/14.1-26: Besturing van de S 576 D.

19

Sensoren

Inhoud

- 1911 Aanraak- en benaderings-sensoren**
- 1912 Vocht- en vloeistofniveau-sensoren**
- 1913 Temperatuur-sensoren
(basis-werk)**
- 1914 Thermokoppel-versterkers**
- 1915 Druk-sensoren**
- 1916 Magnetische sensoren en Hall-schakelaars**
- 1917 Ultrasone sensoren**
- 1918 Gas-sensoren**
- 1919 Diversen**

19/3

Temperatuur-sensoren

Inhoud

1913.1 Achtergrond-informatie

1913.2 Type-beschrijving

LM 135	10 mV/°K -55 °C → +150 °C	AD 590 M	1 μA/°K -55°C → +150°C
LM 135 A	zie LM 135	AD 590 L	zie AD 590 M
LM 235	10 mV/°K -40 °C → +125 °C	AD 590 K	zie AD 590 M
LM 235 A	zie LM 235	AD 590 J	1 μA/°K 0°C → +70°C
LM 335	10 mV/°K -40 °C → +100 °C	AD 590 I	zie AD 590 J
LM 335 A	zie LM 335	AD 592 A	1 μA/°K -25°C → +105°C
TDC 0135	LM 135 compatible	AD 592 B	zie AD 592 A
LM 3911	10 mV/°K -25°C → +85°C	AD 592 C	zie AD 592 A
LM 35	10 mV/°C -55°C → +150°C	ICL 8073 LI	1,0 mV/°K -°C, -25°C → +85°C
LM 35 A	zie LM 35	ICL 8073 KI	zie ICL 8073 LI
LM 35 C	10 mV/°C -40°C — +110°C	ICL 8073 JI	zie ICL 8073 LI
LM 35 CA	zie LM 35 C	ICL 8073 II	zie ICL 8073 LI
LM 35 D	10 mV/°C 0°C → +100°C	ICL 8073 LM	1,0 mV/°K -°C, -55°C → +125°C
LM 34	10 mV/°F -50°F → +300°F	ICL 8073 KM	zie ICL 8073 LM
LM 34 A	zie LM 34	ICL 8073 JM	zie ILC 8073 LM
LM 34 C	10 mV/°F -40°F → +230°F	ICL 8073 IM	zie ILC 8073 LM
LM 34 CA	zie LM 34 C	ICL B074 XX	1,5 mV/°K -°F

19/3.1

Achtergrond-informatie

Temperatuurschalen

De in de dagelijkse omgang gebruikelijke temperatuur-schaal in graden Celcius is niet de enige die bestaat en bij de bespreking van temperatuursensoren gaat men vaak uit van andere schalen.

In het kort een overzicht van de bestaande temperatuur-schalen:

– ° Kelvin: de wetenschappelijke temperatuurschaal met het nulpunt bij het absolute fysische nulpunt (de meeste koude temperatuur die theoretisch kan voorkomen). 0 °K komt overeen met $-273,15^{\circ}\text{C}$ en $1^{\circ}\text{K} = 1^{\circ}\text{C}$.

De omrekeningsformules zijn:

$$^{\circ}\text{K} = ^{\circ}\text{C} + 273,15$$

$$^{\circ}\text{C} = ^{\circ}\text{K} - 273,15$$

– ° Fahrenheit: angelsaksische schaalverdeling met vriespunt van water bij $+32^{\circ}\text{F}$, kookpunt van water bij $+212^{\circ}\text{F}$ en absolute nulpunt bij $-459,67^{\circ}\text{F}$. De omrekeningsformules zijn:

$$^{\circ}\text{F} = 9/5 ^{\circ}\text{C} + 32$$

$$^{\circ}\text{C} = 5/9 (^{\circ}\text{F} - 32)$$

– ° Réaumur: schaal met dezelfde schaal-eenheid als de F-schaal, maar met het nulpunt bij het absolute nulpunt. Omrekening:

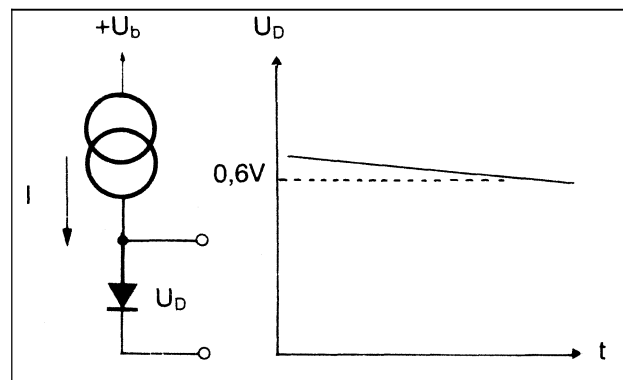
$$^{\circ}\text{R} = ^{\circ}\text{F} + 459,67$$

De diode als temperatuur-sensor

De meest eenvoudige manier waarop men elektronisch temperaturen kan meten is het sturen van een constante stroom door een geleidende silicium-diode volgens het schema van figuur 19/3.1-1.

De geleidingsspanning van een diode is over een tamelijk breed gebied lineair afhankelijk van de temperatuur. De gemiddelde geleidings-

spanning van een Si-diode bedraagt ongeveer 0,65 V, een en ander afhankelijk van de stroom en deze spanning zal met ongeveer $2 \text{ mV}/^{\circ}\text{C}$ dalen bij stijgende temperatuur.



Figuur 19/3.1-1: Geleidende Si-diode als temperatuur-sensor.

Het nadeel van de diode-sensor is dat er grote spreidingen bestaan op de geleidingsspanning van diode tot diode. Bovendien is de gevoeligheid zeer laag: een temperatuurs-variatie van 1°C beïnvloedt de spanning met slechts 0,3%. Tot slot is de lineariteit niet ideaal: over een gebied van 200°C moet men rekening houden met gemiddelde lineariteitsfouten van meer dan 3%.

Transistor-paar als sensor

Schakelt men de emitters van twee volledig identieke transistoren parallel en stuurt men door de ene een veel grotere collectorstroom dan door de andere (zie figuur 19/3.1-2), dan wordt het spanningsverschil tussen de twee basis-emitter spanningen gegeven door de

3.1 Achtergrond-informatie

uitdrukking:

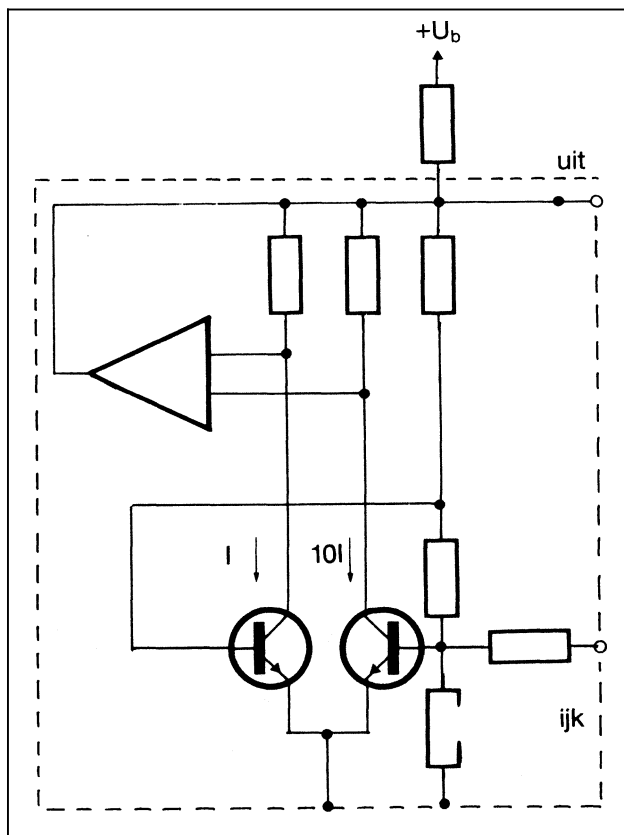
$$U_{be1} - U_{be2} = \frac{k T}{q} \cdot \ln \left(\frac{I_1}{I_2} \right)$$

waarin k de constante van Boltzman is, q de lading van een elektron en T de temperatuur in "K.

Men kan de formule vereenvoudigen tot:

$$\Delta U_{be} = \xi T$$

Het spanningsverschil is dus recht evenredig met de absolute temperatuur, hetgeen fysisch wil zeggen dat het spanningsverschil bij het absolute nulpunt gelijk zou zijn aan 0 V en vanaf dit nulpunt voor iedere "K of "C temperatuurstijging met een bepaalde constante spanning ξ zou stijgen.



Figuur 19/3.1-2: Het spanningsverschil ΔU_{be} is recht evenredig met de absolute temperatuur.

Deze zeer kleine spanning kan nu, afhankelijk van de interne schakeling van de sensor, worden omgezet in een uitgangsspanning

$$U_{PTAT} = A \Delta U_{be} = A \xi T$$

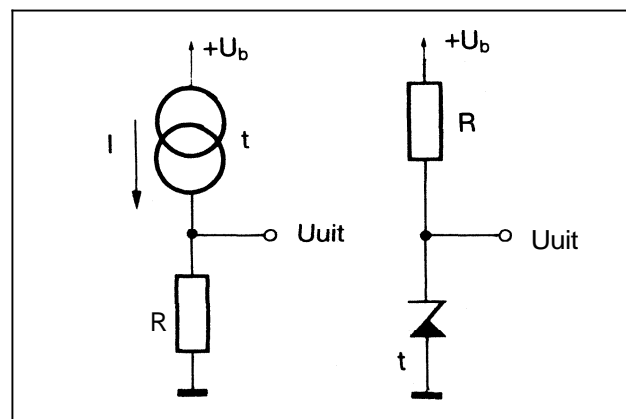
of in een uitgangsstroom

$$I_{PTAT} = g \Delta U_{be} = g \xi T.$$

In deze formules staat A voor de spanningsversterking van de interne schakeling en g voor de transconductantie of geleiding.

Er zijn dus sensoren die een uitgangsspanning opwekken en sensoren die een uitgangsstroom opwekken en in beide gevallen zal de uitgangs-grootte lineair stijgen vanaf nul met de absolute temperatuur.

Er bestaan bijgevolg twee symbolen voor temperatuurs-sensoren. Volgens figuur 19/3.1-3 kan men een sensor voorstellen door een temperatuurs-afhankelijke stroombron (links) of door een temperatuurs-afhankelijke zenerdiode (rechts). In het eerste geval moet de uitgangsstroom I_{PTAT} omgezet worden in een spanning door de sensor-stroom door een weerstand R te laten. In het tweede geval kan de uitgangsspanning U_{PTAT} rechtstreeks over de sensor worden afgenomen.



Figuur 19/3.1-3: Het verschil tussen een stroom- en een spannings-sensor.

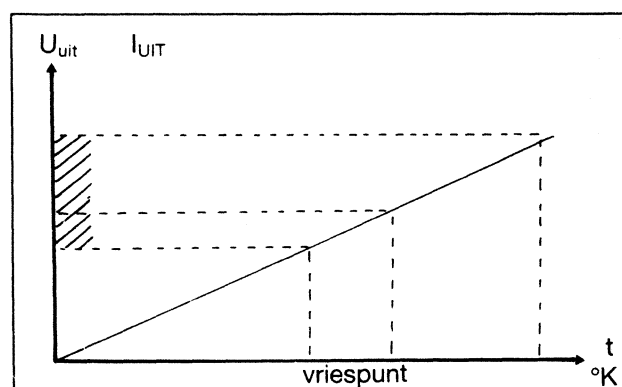
De gevoeligheid van de meeste sensoren is betrekkelijk klein. De variatie per graad Kelvin of Celcius bedraagt meestal niet meer dan 10 mV of 1 μ A!

De uitgangs-grootte van een sensor wordt 'PTAT' genoemd, hetgeen staat voor 'proportional to absolute temperature' of recht evenredig met de absolute Kelvin-temperatuur.

3.1 Achtergrond-informatie

Deze eigenschap, gecombineerd met de lage gevoeligheid, brengt enige nadelen met zich mee.

Zoals uit figuur 19/3.1-4 blijkt kan de uitgangsspanning van een temperatuur-sensor worden gesplitst in twee delen. Eerst een tamelijk grote offset, omdat het praktische temperatuur-bereik van de meeste sensoren tussen -50 en $+150^{\circ}\text{C}$ zit en dit overeen komt met $+223$ en $+423^{\circ}\text{K}$. Een sensor met een U_{TPAT} van 10 mV zal bij de normale kamertemperatuur van $+20^{\circ}\text{C}$ een spanning van $2,93\text{ V}$ opwekken en de uitgangsspanning zal rond deze waarde schommelen met slechts $10\text{ mV}/^{\circ}\text{C}$.



Figuur 19/3.1-4: Voor normale temperaturen levert een PTAT-sensor een grote offset.

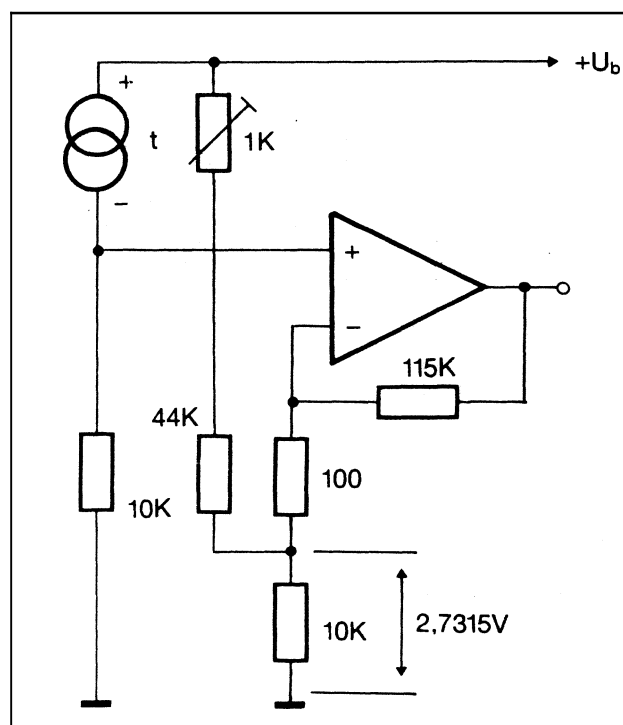
Als de uitgangsspanning van de sensor varieert met een tiende volt weet men nooit zeker of dit een gevolg is van een temperatuurs-schommeling of van slechte stabiliteits-eigenschappen van het IC.

Het compenseren van de offset

In de meeste gevallen zal men een temperatuur-sensor willen toepassen in een in graden Celsius geijkte meter. Dat wil zeggen dat de schakeling een uitgangsspanning van 0 V moet afleveren bij een temperatuur van 0°C . Een TPAT-sensor met een gevoeligheid van $10\text{ mV}/^{\circ}\text{K}$ levert bij deze temperatuur echter een uitgangsspanning van $2731,5\text{ mV}$. Men moet deze offset compenseren met een schakeling zoals getekend in figuur 19/3.1-5. Deze schakeling doet twee dingen. Op de

eerste plaats wordt de door de I_{PTAT} over de weerstand van $10\text{ k}\Omega$ opgewekte U_{PTAT} vergeleken met een nauwkeurige spanning van $2,7315\text{ V}$.

De operationele versterker is als differentiële versterker geschakeld en berekent het spanningsverschil tussen U_{PTAT} en de referentiespanning. Op de tweede plaats versterkt de op-amp dit kleine spanningsverschil, zodat de gevoeligheid van de sensor wordt opgevoerd tot bijvoorbeeld $100\text{ mV}/^{\circ}\text{C}$.



Figuur 19/3.1-5: Het compenseren van de offset geeft een "C- of "F-schaal.

De versterkingsfactor wordt bepaald door de verhouding van de weerstanden in de terugkoppeling naar de inverterende ingang. De uitgangsspanning van de schakeling wordt dus gegeven door:

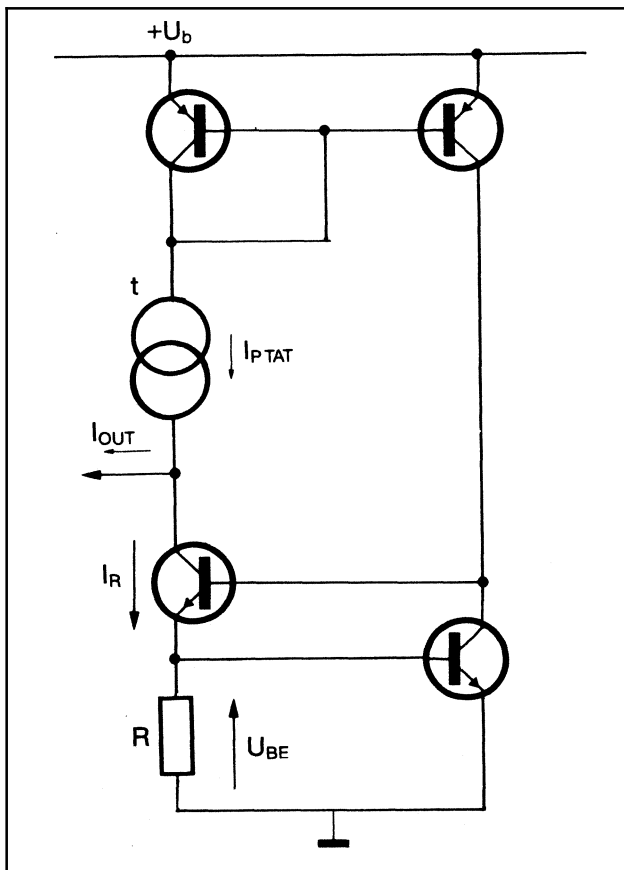
$$U_{\text{uit}} = A \cdot (U_{\text{PTAT}} - 2,7315\text{ V})$$

$^{\circ}\text{C}/^{\circ}\text{F}$ sensoren

De vervelende offset-eigenschappen van de PTAT-sensoren hebben geleid tot het ontwikkelen van een tweede generatie temperatuurs-sensoren. Deze IC's bezitten een

3.1 Achtergrond-informatie

interne offset-compensatie met als gevolg dat zij een uitgangsspanning of -stroom leveren die de °C of °F schaal volgt. Bij 0°C zal de uitgangsgrootheid nul zijn, negatieve temperaturen leveren een negatieve uitgangsspanning of -stroom op, positieve temperaturen leveren een positieve uitgang. Het vereenvoudigde principiële schema van deze 'self-offsetting'-sensoren is getekend in figuur 19/3.1-6. De schakeling is samengesteld uit een normale I_{PTAT} -sensor en een U_{be} -sensor. Deze U_{be} veroorzaakt door de weerstand R een stroom I_R , die daalt bij stijgende temperatuur. De schakeling levert een uitgangsstroom $I_{OUT} = I_{PTAT} - I_R$.



Figuur 1913.1-6: Principe-schema van een 'self-offsetting' temperatuur-sensor.

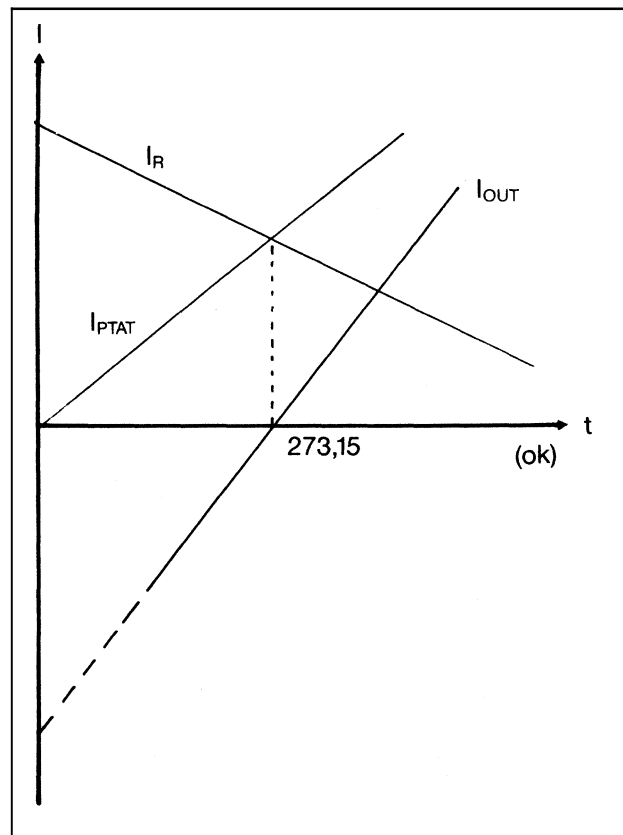
Uit de grafieken van figuur 19/3.1-7 kan men afleiden dat het mogelijk is I_{OUT} gelijk aan nul te stellen bij 273,15 °K door de hellingen van

I_R en I_{PTAT} een specifieke waarde te geven.

Bij 0°C is $I_R = I_{PTAT}$ en $I_{OUT} = 0$.

Bij negatieve Celsius-temperaturen is $I_{PTAT} < I_R$ en I_{OUT} negatief. Bij positieve Celsius-temperaturen is $I_{PTAT} > I_R$ en I_{OUT} positief.

De uitgang van zo'n 'self-offsetting' sensor kan dus rechtstreeks worden aangesloten op de analoge ingang van een ADC en er ontstaat een zeer eenvoudige digitale temperatuur-meter.



Figuur 19/3.1-7: Uit deze grafieken blijkt duidelijk dat het stroomverschil I_{OUT} de Celsius-schaal volgt.

Het principe van de self-offsetting is in 1979 ontwikkeld aan de TH van Delft.

Fout-compensatie

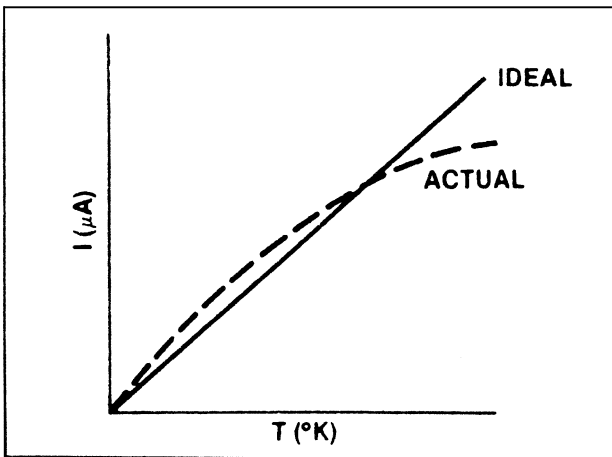
Zuiver theoretisch voldoet een PTAT-sensor aan de uitdrukking

$$I_{PTAT} = \xi T.$$

Het grafisch verband tussen de uitgangsgrootheid en de absolute temperatuur zou

3.1 Achtergrond-informatie

dus een kaarsrechte lijn zijn. Zoals meestal het geval is komt ook nu van dit theoretische verband in de praktijk weinig terecht. Sterk overdreven kan men de praktische transfer-karakteristiek, zoals getekend in figuur 19/3.1-8, voorstellen door een gebogen lijn. Er zijn twee afwijkingen van de ideale rechte te onderscheiden. Op de eerste plaats een fout, veroorzaakt door de spreidingen op de gevoeligheid. Een sensor met een gespecificeerde omzettings-factor van $10 \text{ mV}/^\circ\text{K}$ zal in de praktijk een gevoeligheid hebben die ligt tussen de 9,995 en 10,005 $\text{mV}/^\circ\text{K}$. Deze spreiding veroorzaakt niet alleen een fout op de offset, maar ook een afwijking op de ideale helling van de grafiek. Het eerste verschijnsel veroorzaakt een offset-fout, het tweede een slope-fout of ijkings-fout. Op de tweede plaats vertoont de helling een bepaalde niet-lineariteit.



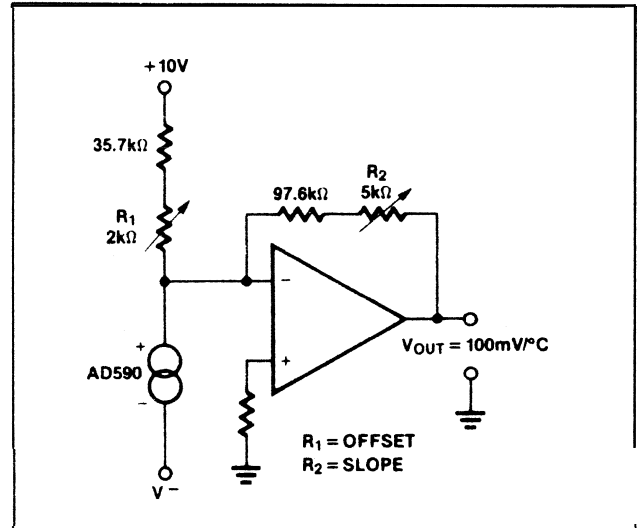
Figuur 19/3.1-8: De reële uitgangskarakteristiek van een PTAT-sensor vergeleken met de ideale rechte lijn.

De twee uitingen van de afwijkingen van de gevoeligheid kan men compenseren met het schema van figuur 19/3.1-9.

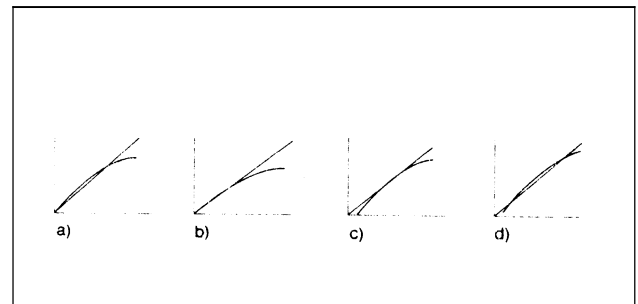
De grafieken van figuur 19/3.1-10 geven de vier fasen in de afregeling.

- Fase a): de niet gecompenseerde transfer-karakteristiek.
- Fase b): het compenseren van de offset-fout met R_1 .

- Fase c): het compenseren van de ijkings- of slope-fout met R_2 .
- Fase d): het hernieuwd compenseren van de offset met R_1 .



Figuur 19/3.1-9: Basis-schakeling voor het compenseren van de offset en het iken van de schakeling.



Figuur 19/3.1-10: De vier stappen in het afregelen van de schakeling van figuur 19/3.1-9.

Hoewel het onmogelijk is de niet-lineariteit te compenseren zal het uit de beschreven afregelings-procedure duidelijk zijn dat men de invloed van de niet-lineariteit in het werkzame temperatuursgebied kan minimaliseren door de doordachte selectie van twee ijkings-punten.

Moet men bijvoorbeeld een digitale thermometer ontwerpen voor het gebied van -20 tot $+50^\circ\text{C}$, dan kan men de fout veroorzaakt door de niet-lineariteit beperken tot onge-

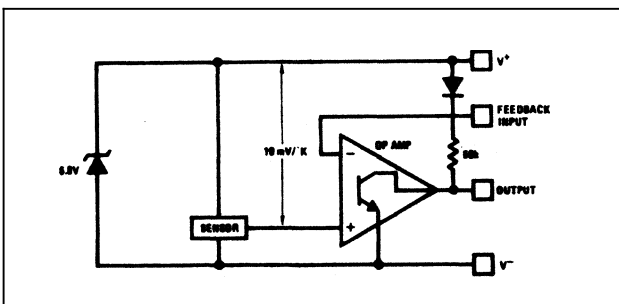
3.1 Achtergrond-informatie

veer $\pm 0,2^\circ\text{C}$ als men de praktische met de theoretische transfer-curve laat samenvallen bij 0 en $+25^\circ\text{C}$.

Speciale uitvoeringen

Naast de standaard PTAT- en self-offsetting-sensoren heeft men een aantal speciale schakelingen voor specifieke toepassingen ontwikkeld.

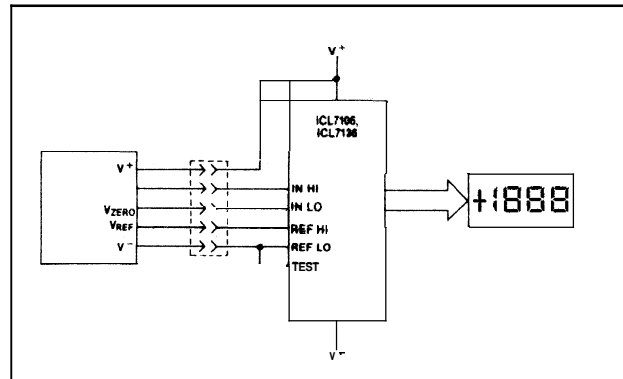
De temperature-controller (figuur 19/3.1-11) heeft, naast de standaard sensor, een referentie-spanningsbron en een operationele versterker aan boord. De niet-inverterende ingang van de op-amp is rechtstreeks verbonden met de uitgang van de sensor, de inverterende is als feedback-input beschikbaar. Door deze ingang met de uitgang te verbinden ontstaat een gebufferde normale sensor. Men kan echter deze ingang met een deel van de referentie-spanning verbinden. De op-amp is dan geschakeld als comparator en de uitgang zal omklappen op het moment dat de interne U_{PTAT} gelijk wordt aan de op de inverterende ingang aangesloten referentie-spanning. De uitgang kan dan worden gebruikt voor het besturen van relais of triac's, zodat men temperatuurs-regelingen kan samen stellen.



Figuur 1913.1-11: Het blokschema van een temperature-controller.

Andere sensoren hebben naast de U_{PTAT} -uitgang een referentie- en zero-uitgang (figuur 19/3.1-12). Deze IC's kunnen zonder één extra onderdeel rechtstreeks worden verbonden met de analoge ingangen van een standaard ADC-omzetter van de 7100-familie

voor het opbouwen van digitale temperatuur-meters.



Figuur 1913.1-12: Speciale sensor voor directe verbinding met een standaard ADC-omzetter.

19/3.2

Type-beschrijving

LM 135

10 mV/°K, -55°C → -150°C

PTAT spannings-sensor met extra calibratie-ingang en een fout van minder dan 1°C over een 100°C-bereik. Deze sensor moet als een gewone zener-diode middels een voorschakelweerstand met de voedingsspanning worden verbonden.

Technische gegevens

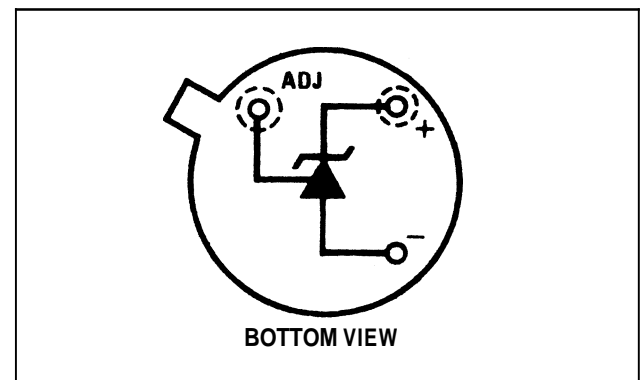
- fabrikant: National Semiconductor
- behuizing: TO-46
- aansluitgegevens: figuur 19/3.2-1
- max. stroom: 15 mA
- temp-gebied: -55 tot +150°C continu tot +200°C intermitterend
- gevoeligheid: +10 mV/°C
- spreiding bij 25°C: 2,95 tot 3,01 V
- fout, niet afgeregeld: 5°C max.
- fout, afgeregeld (+25°C): 1,5°C max.
- niet-lineariteit: 1°C max.
- ΔU_{uit} bij 0,5 mA < I < 5 mA: 10 mV max.
- dynamische impedantie: 0,5Ω
- tijdconstante in lucht: 80 s
- stabiliteit: 0,2°C/1000 uur

Van dit type bestaat een geselecteerde versie LM 135 A met als afwijkingen niet-lineariteit van max. 0,5%, ongecalibreerde fout van max. 2,7°C, gecalibreerde max. fout van 1°C en spreiding bij 25°C van 2,97 tot 2,99 V.

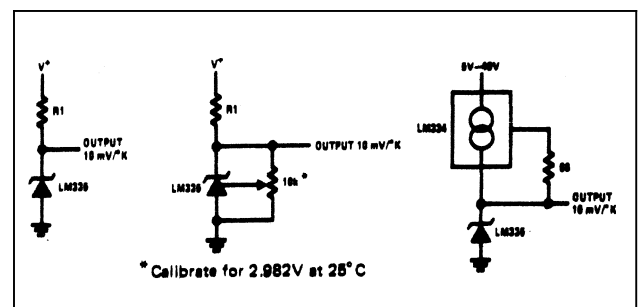
Voorbeeld-schakelingen

- figuur 19/3.2-2:
Basis-schakelingen, links meest eenvoudige toepassing; midden calibratie-uitbreiding; rechts extra stroombron voor toepassingen

waar hoge voedingsspanning ter beschikking staat.



Figuur 19/3.2-1: LM 135, LM 235, LM 335.



Figuur 19/3.2-2: Basis-schakelingen voor de LM x35 familie.

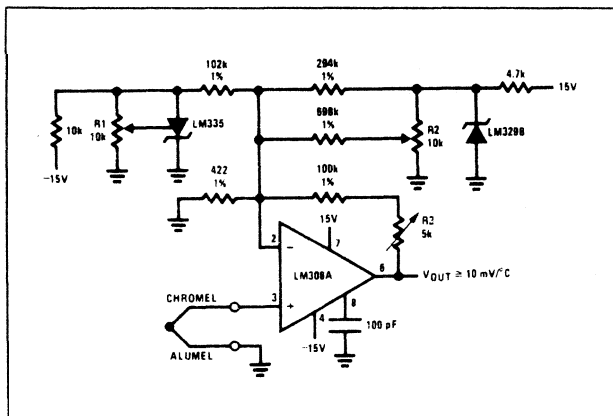
- figuur 19/3.2-3: Offset-compensatie voor Celsius-schaal.
- figuur 19/3.2-4: Temperatuur-regelaar met operationele versterker als comparator en aan-uit besturing van het verwarmings-element.
- figuur 19/3.2-5: Minimum temperatuur-meter. De uitgang wordt gelijk aan de U_{PTAT} van de koudste

3.2 Type-beschrijving

dende en tot de kamertemperatuur opgewarmde accu.

– figuur 19/3.2-8:

Koude-las compensatie bij thermo-koppel metingen. Vervang thermo-koppel door gelijkspanningen regel R3 af spanningsversterking van 245,7. Sluit uitgang van LM 329 en niet-inverterende ingang van de op-amp kort naar massa. Regel R1 af op uitgangsspanning van 2,982 V bij +25°C. Verwijder kortsluiting van LM 329 en regel R2 af op 246 mV bij dezelfde temperatuur. Verwijder kortsluiting over thermo-koppel.



Figuur 1913.2-8: Thermo-koppel schakeling.

LM 235

10 mV/°K, –40°C → +125°C

Vergelijkbaar met LM 135, beperkt werkingsgebied.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: TO-46
- aansluitgegevens: figuur 19/3.2-1
- temp-gebied: –40 tot +124°C continu tot +150°C intermitterend

Voor de overige gegevens: zie LM 135

Van dit type bestaat een LM 235 Aversie, zie LM 135 A voor afwijkende gegevens.

LM 335

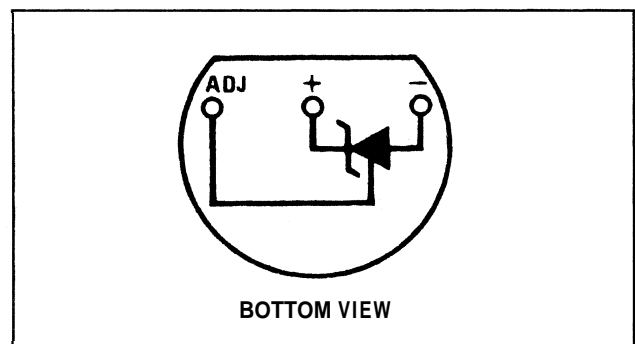
10 mV/°K, –40°C → +100°C

Goedkope uitvoering van de LM 135 met

minder goede specificaties en andere behuizing.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: TO-46, TO-92
- aansluitgegevens: figuur 19/3.2-1
figuur 19/3.2-9



Figuur 1913.2-9: LM 335.

- max. stroom: 15 mA
- temp-gebied: –40 tot +100°C continu +125°C intermitterend
- gevoeligheid: +10 mV/°K
- spreiding bij 25°C: 2,92 tot 3,04 V
- fout, niet afgeregeld: 9°C max.
- fout, afgeregeld (+25°C): 2°C max.
- niet-lineariteit: 1,5°C max.
- AU,, bij 0,5 mA < I < 5 mA: 14 mV max.
- dynamische impedantie: 0,6Ω
- tijdconstante in lucht: 80 s
- stabiliteit: 0,2°C/1000 uur

Geselecteerde exemplaren worden aangeboden als LM 335 A met max. ongecalibreerde afwijking van 5°C, na afregeling max. 1°C en spreiding bij 25°C van 2,95 tot 3,01 V.

Voorbeeld-schakelingen

Zie LM 135.

TDC 0135

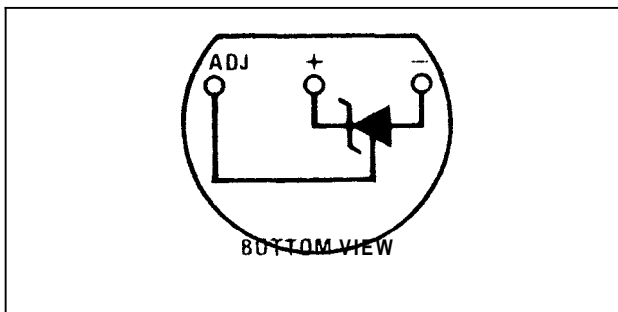
LM 335 compatible

Thomson Semiconductors equivalent van de LM 135, echter met afwijkende behuizing.

3.2 Type-beschrijving

Technische gegevens

- fabrikant: Thomson Semiconductors
 - behuizing: TO-92
 - aansluitgegevens: figuur 19/3.2-9
- Voor de overige gegevens en voorbeeld-schakelingen wordt verwezen naar de LM 135.



Figuur 1913.2-9: TDC 0135.

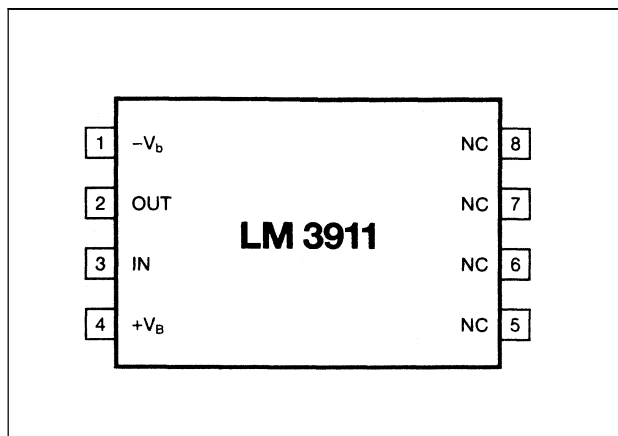
LM 3911

10 mV/K, -25°C → +85°C

Temperatuur-regelaar met ingebouwde PTAT spannings-sensor, temperatuurgecompenseerde shunt-stabilisator, operationele versterker en transistor eindtrap.

Technische gegevens

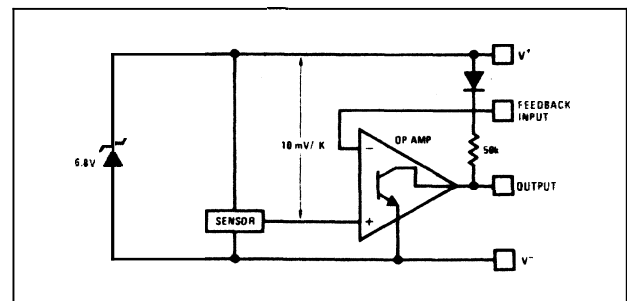
- fabrikant: National Semiconductor
- behuizing: DIL-8, TO-46
- aansluitgegevens: figuur 19/3.2-10



Figuur 1913.2-10: LM 3911.

- max. stroom: 10 mA
- max. spanning: +36 V

- max. feedback-spanning: +7 V
- stabilisator-karakteristieken
 - spanning (1 - 5 mA): 6,55 tot 7,25 V
 - temp-stabiliteit: 85 mV max.
 - impedantie: 3,0Ω
 - ruis-spanning: 30 μV
- sensor-karakteristieken
 - temp-gebied: -25 tot +85°C
 - gevoeligheid: +10 mV/°K
 - spreiding bij 25°C: 2,88 tot 3,08 V
 - fout, niet afgeregeld: ±10°C
 - niet-lineariteit: 2% max
 - stabiliteit: 0,3%
- op-amp karakteristieken
 - ingangsstroom: 150 nA max.
 - versterking: 2500 min.
 - sink-stroom: 5 mA max.
- intern blokschema: figuur 19/3.2-11



Figuur 1913.2-11: Blokschema.

Hoewel de uitgangstrap in principe veel meer stroom kan verwerken wordt niet aanbevolen de trap met meer dan 5 mA te belasten, omdat de opwarming van het IC problemen veroorzaakt vanwege de ingebouwde temperatuur-sensor! Een voedingsstroom van 1 mA en een belastingsstroom van de op-amp van 5 mA veroorzaken reeds een temperatuurs-verhoging van 19°C. Het is dus van belang het IC zo min mogelijk te belasten.

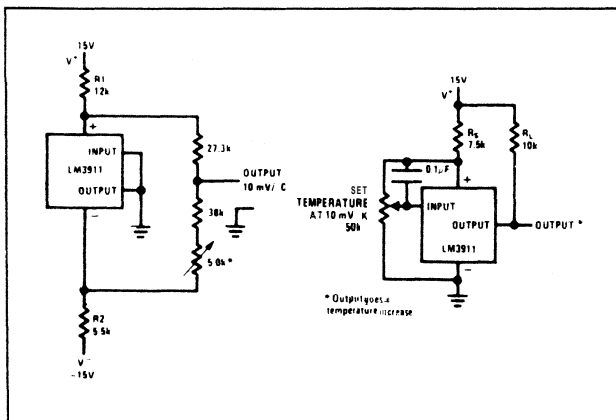
Bij het detecteren van oppervlakte-temperaturen wordt aanbevolen de rechter kant van de DIL-behuizing thermisch te koppelen aan het object waarvan men de temperatuur wil bewaken. De vier rechter pennen zijn intern niet verbonden.

3.2 Type-beschrijving

Voorbeeld-schakelingen

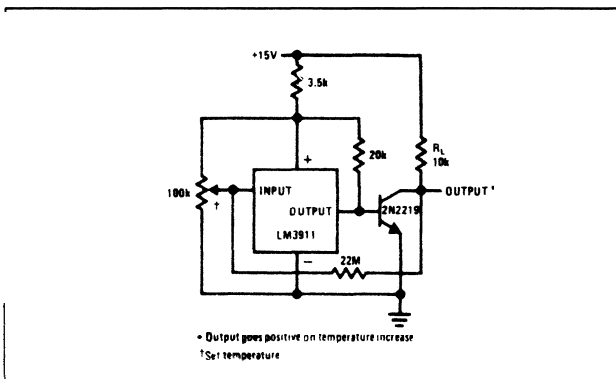
– figuur 19/3.2-12:
Basis-schema's, links als offset-gecompenseerde Celcius-thermometer, rechts als temperatuur-regelaar. Waarde van de weerstanden:

- $R_1 = 1000 (V^+ - 3V)$
- $R_2 = 500 (V^- - 4V)$
- $R_s = (V^+ - 6,8V) k\Omega$



Figuur: 1913.2-12: Basis-schakelingen.

– figuur 19/3.2-13:
Temperatuur-regelsysteem men hysteresisch op het inschakelpunt, waardoor het relais dat met de uitgang verbonden is niet kan klapperen. De grootte van de hysteresisch wordt ingesteld met de potentiometer van 100 kΩ.

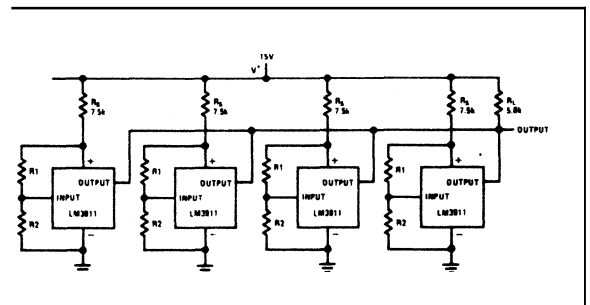


Figuur: 19/3.2-13: Hysteresisch-regeling.

– figuur 19/3.2-14:
Een aantal parallel geschakelde IC's, ieder in

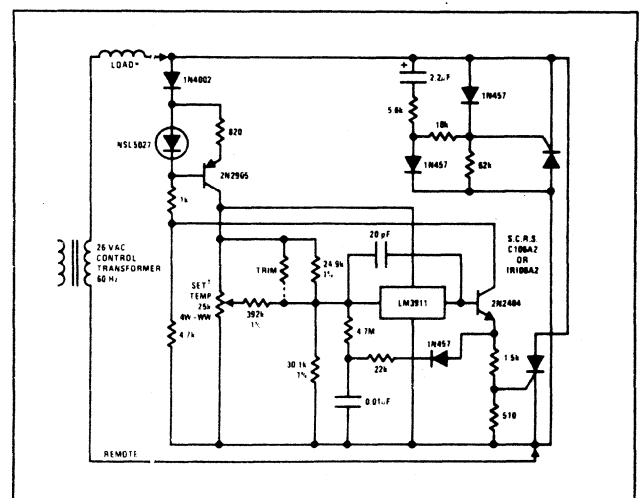
een andere ruimte opgesteld, als maximale temperatuur detector. De uitgang gaat naar 'C als een van de detectoren warmer wordt dan de met behulp van de weerstanden ingestelde drempel. De omslag-temperatuur wordt bepaald door:

$$T_{off} = \frac{R_1}{R_1 + R_2}$$



Figuur 19/3.2-14: Maximum-detector.

– figuur 19/3.2-15:
Thermostaat-regeling voor gasgestookte centrale verwarming. Men kan de twee thyristoren in de buurt van de sensor monteren waardoor een anticipatie-regeling ontstaat, vergelijkbaar met de gloeidraad-regeling in de normale thermostaten.



Figuur 19/3.2-15: Thermostaat-regeling.

– figuur 19/3.2-16:
Verwarmings-regeling voor chemische of foto-baden. Het schema gaat uit van 120 V

3.2 Type-beschrijving

Technische gegevens

Zie LM 35.

Voorbeeld-schakelingen

Zie LM 35.

LM 34 C

10 mV/°F, -40°F → +230°F

Vergelijkbaar met LM 35 C, maar met Fahrenheit-uitgang.

Geselecteerde modellen als LM 34 CA, vergelijkbaar met LM 35 CA.

Technische gegevens

Zie LM 35 C

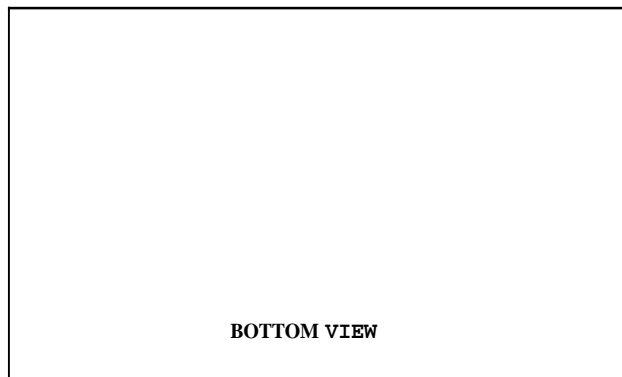
AD 590 M

1 μA/°K, -55°C → +150°C

Temperatuur-afhankelijke stroombron volgens het PTAT-principe, intern laser-getrimd op een maximale onnauwkeurigheid van ±1,7°C.

Technische gegevens

- fabrikant: diverse
- behuizing: TO-52
- aansluitgegevens: figuur 1913.2-24
- voedingsspanning: +4 tot +30 V
- temp-gebied: -55 tot +150°C
- gevoeligheid: 1 μA/°K
- fout, niet afgeregeld: ±1,7°C max.
- fout, afgeregeld (+25°C): +1,0°C max.
- niet-lineariteit: ±0,3°C max.
- uitgangs-impedantie: > 10 MΩ

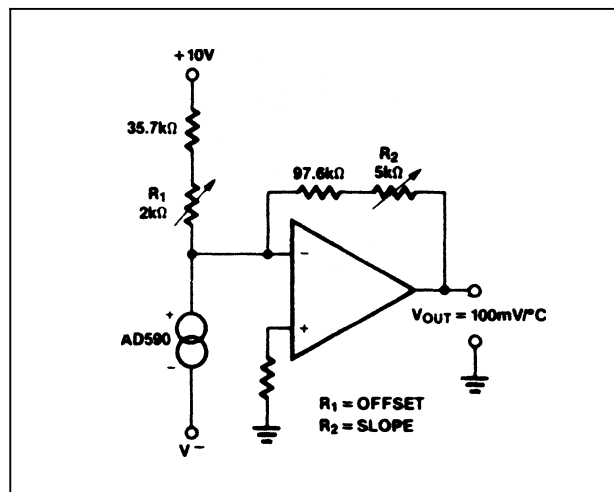


Figuur 1913.2-24: AD 590 M/L/K.

Voorbeeld-schakelingen

- figuur 19/3.2-25:

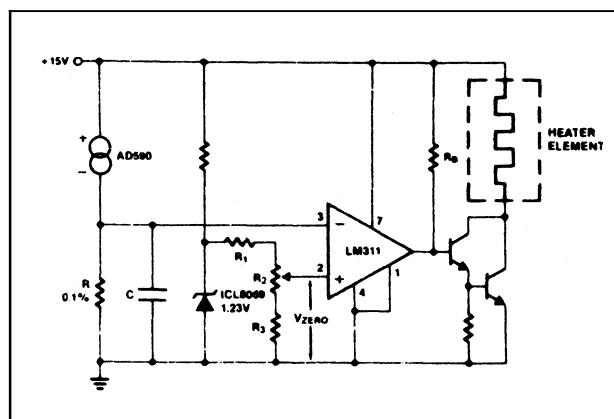
Standaard-schema voor een Celcius-uitgang met externe afregeling voor offset en slope.



Figuur 1913.2-25: Standaard-schema.

- figuur 19/3.2-26:

Aan-uit temperatuur-regeling met LM 311 als comparator en darlington als vermogens-trap. Voor Celcius-schaal wordt de waarde van R gelijk aan 1 kΩ. Met R2 kan men de inschakel-temperatuur instellen.



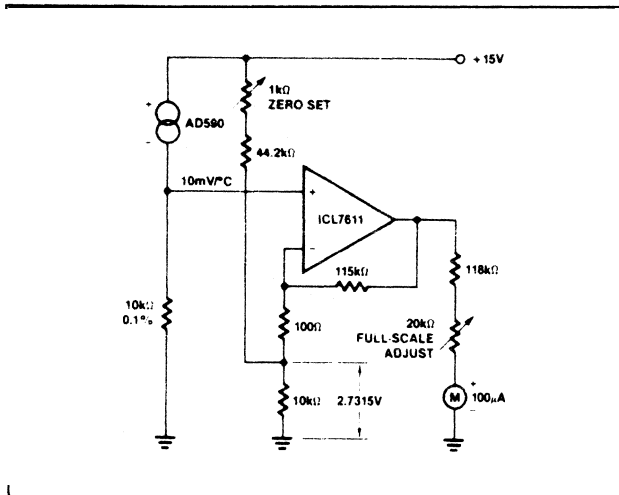
Figuur 1913.2-26: Aan-uit temperatuur-regeling.

- figuur 1913.2-27:

Analoge temperatuur-meter met Celcius-schaal voor asymmetrische voedingsspanning, een bereik van 0 tot 100°C en een fout

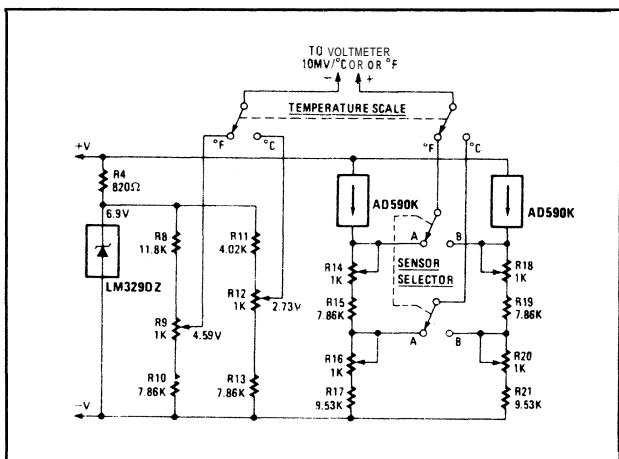
3.2 Type-beschrijving

van 1/2%.



Figuur 19/3.2-27: Celcius-schaal.

– figuur 19/3.2-28:
Voorschakel-schema voor het meten van temperaturen op een digitale universeelmeter met een bereik van 199,9 mV. De schakeling kan worden omgeschakeld tussen °C- en °F-uitlezing en heeft twee sensoren.



Figuur 19/3.2-28: Digitale temperatuurmeter.

AD 590 L

1 μA/°K, -55°C → +150°C

Identiek aan AD 590 M, maar met minder goede specificaties.

Zie AD 590 M, behalve niet afgeregelde max. fout ±3,0°C, afgeregelde fout max. ±1,6°C en niet-lineariteit max. ±0,4°C.

AD 590 K

1 μA/°K, -55°C → +150°C

Identiek aan AD 590 M, behalve niet afgeregelde max. fout ±5,5°C, afgeregelde max. fout ±2,0°C en niet-lineariteit max. ±0,8°C.

AD 590 J

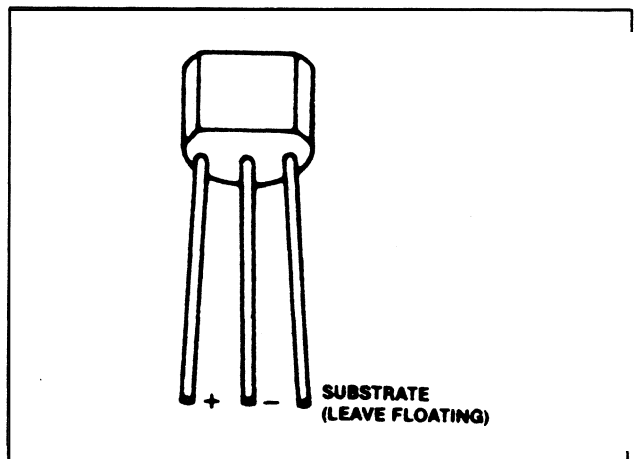
1 μA/°K, 0°C → +70°C

Goedkope uitvoering van de AD 590 M, met afwijkende specificaties en andere behuizing.

Technische gegevens

- fabrikant: diverse
- behuizing: TO-92
- aansluitgegevens: figuur 19/3.2-29
- fout, niet afgeregeld: ±10,0°C max.
- fout, afgeregeld (+25°C): +3,0°C max.
- niet-lineariteit: ±1,5°C max.

Voor de overige gegevens wordt verwezen naar de AD 590 M.



Figuur: 19/3.2-29: AD 590 J/I.

AD 590 I

1 μA/°K, 0°C → +70°C

Allerslechtste versie van de AD 590-familie in TO-92 behuizing met max. niet afgeregelde fout van ±20,0°C, max. afgeregelde fout van ±5,8°C en max. niet-lineariteit van ±3,0°C.

Zie voor overige gegevens AD 590 A en AD 590 J voor aansluitgegevens.

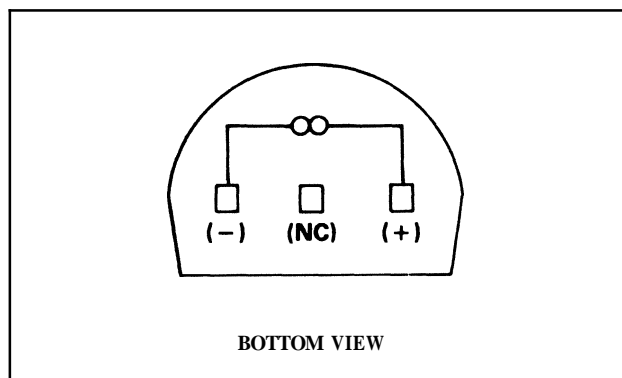
3.2 Type-beschrijving

AD 592 A**1 $\mu\text{A}/^\circ\text{K}$, $-25^\circ\text{C} \rightarrow +105^\circ\text{C}$**

Temperatuursafhankelijke stroombron volgens het PTAT-principe met een basis-nauwkeurigheid van $3,0^\circ\text{C}$ en een niet-lineariteit van $0,35^\circ\text{C}$.

Technische gegevens

- fabrikant: Analog Devices
- behuizing: TO-92
- aansluitgegevens: figuur 1913.2-30
- voedingsspanning: +4 tot +30 V
- temp-bereik: -25 tot $+105^\circ\text{C}$
- fout, niet afgeregeld: $3,0^\circ\text{C}$ max.
- fout, afgeregeld: $1,5^\circ\text{C}$ max.
- niet-lineariteit: $0,35^\circ\text{C}$ max.
- gevoeligheid: $1 \mu\text{A}/^\circ\text{C}$



Figuur 1913.2-30: AD 592.

Van dit type wordt een AD 592 B versie aangeboden, met als afwijkingen max. niet afgeregelde fout van $1,5^\circ\text{C}$, max. afgeregelde fout van $0,7^\circ\text{C}$ en een niet-lineariteit van max. $0,25^\circ\text{C}$.

De AD 592 C heeft dezelfde gegevens met respectievelijk $0,8^\circ\text{C}$, $0,3^\circ\text{C}$ en $0,15^\circ\text{C}$.

Voorbeeld-schakelingen

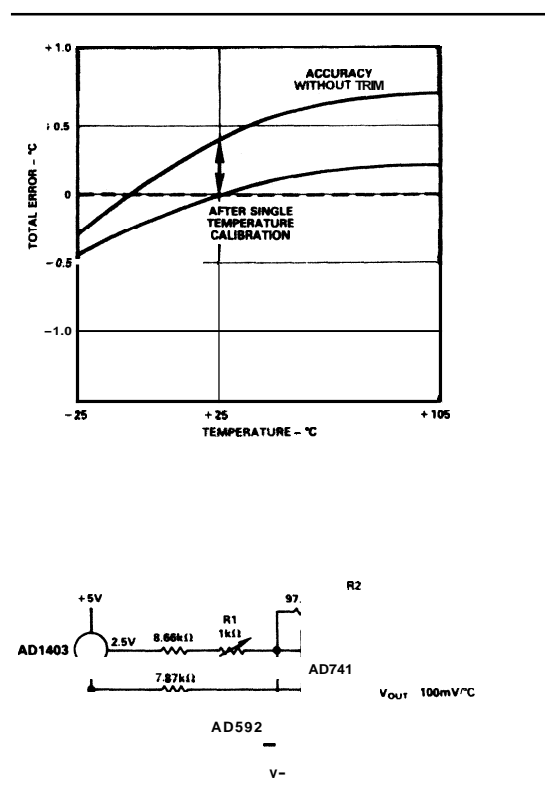
- figuur 19/3.2-31:

Basis-schema met offset- en slope-trimmers en effecten van deze afregelingen op de nauwkeurigheid.

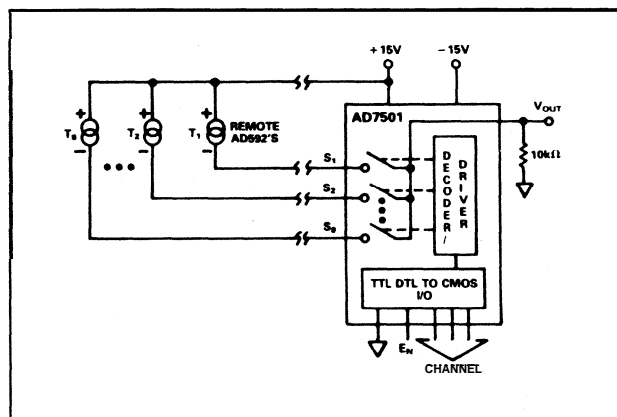
- figuur 1913.2-32:

Verschillende sensoren kunnen met lange leidingen aangesloten worden op een ana-

loge multiplexer en via de binaire code op de channel-select ingangen met de belastingsweerstand van $10\text{k}\Omega$ verbonden.



Figuur 1913.2-31: Basis-schema.



Figuur 1913.2-32: Sensor-multiplexing.

ICL 8073 LI**1,0 mV/ $^\circ\text{K-C}$, $-25^\circ\text{C} \rightarrow +85^\circ\text{C}$**

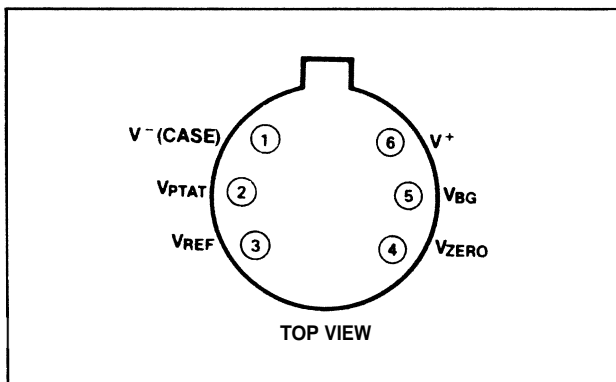
Temperatuur-sensor met spannings-uitgang

3.2 Type-beschrijving

volgens de PTAT-wet, maar met extra U_{ZERO} -uitgang voor automatische offset-compensatie en 100 mV referentie-uitgang. Dit IC is speciaal ontwikkeld voor het samenstellen van digitale temperatuur-meters in combinatie met de standaard-familie van 710.. ADC's.

Technische gegevens

- fabrikant: Intersii
- behuizing: TO-71
- aansluitgegevens: figuur 19/3.2-33
- intern blokschema: figuur 19/32-34
- voedingsspanning: +2,7 tot +30 V
- temp-bereik: -25 tot +85°C
- fout: $\pm 1^\circ\text{C}$
- niet-lineariteit: $\pm 0,5^\circ\text{C}$
- gevoeligheid: 1,0 mV/°K-C
- U_{ZERO} : 273,15 mV
- U_{REF} : 100 mV
- stabiliteit: 20 ppm/maand



Figuur 19/3.2-33: ICL 8073, ICL 8074.
 Van dit IC worden een aantal uitvoeringen in de handel gebracht, die alleen van elkaar verschillen in fout en niet-lineariteit.
 ICL 8073 KI: $\pm 1,5^\circ\text{C}$ - $\pm 0,5^\circ\text{C}$
 ICL 8073 JI: $\pm 3,0^\circ\text{C}$ - $\pm 1,0^\circ\text{C}$
 ICL 8073 1t: $\pm 5,0^\circ\text{C}$ - $\pm 1,5^\circ\text{C}$

Voorbeeld-schakeling

Figuur 19/3.2-35 geeft de standaard-schakeling van de sensor in combinatie met een 7106 of 7107 ADC met 3½ digit uitlezing.

ICL 8073 LM

1,0 mV/°K-C, -55°C → +125°C
 Volledig identiek aan de ICL 8073 LI. maar

met uitgebreid temperatuur-bereik. Van dit IC bestaan dezelfde versies, met identieke nauwkeurigheden en niet-lineariteiten.

Zie ICL 8073 LI.

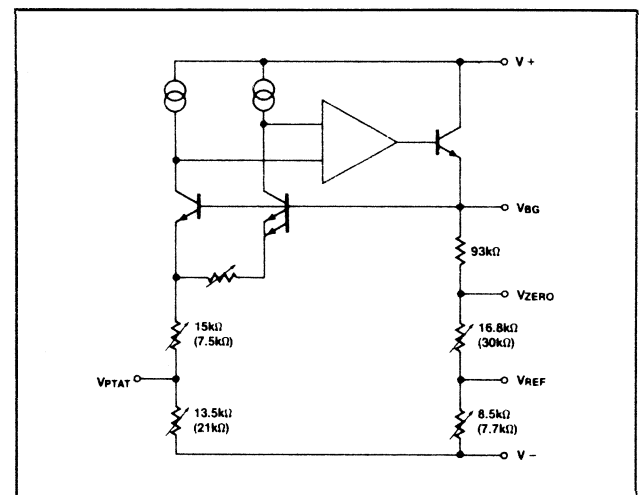
ICL 8074 xx

1,5 mV/°K-F

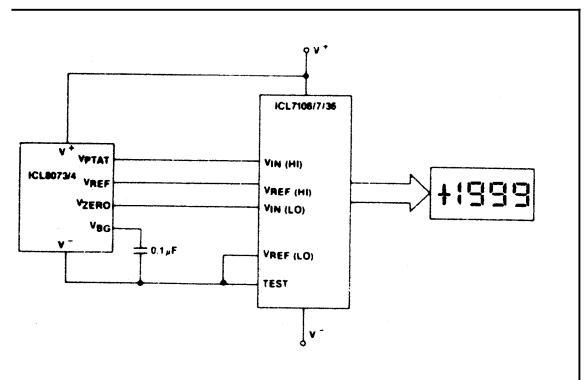
identiek aan de ICL 8073 familie, maar met U_{ZERO} en gevoeligheid aangepast aan een Fahrenheit-uitlezing.

Enige verschillen: $U_{ZERO} = 383,06$ mV en gevoeligheid 1,5 mV/°K.

Zie ICL 8073-serie voor nadere gegevens.



Figuur 19/3.2-34: Blokschema.



Figuur 19/3.2-35: Standaard-schakeling.

3.2 Type-beschrijving

21

Schakelingen voor gelijkspanning en -stroom stabilisatie

Inhoud

- 2111** Positieve stabilisatoren met vaste uitgangsspanning
- 2112** Positieve stabilisatoren met regelbare uitgangsspanning
- 2113** Negatieve stabilisatoren met vaste uitgangsspanning
- 2114** Negatieve stabilisatoren met regelbare uitgangsspanning
- 2115** Stabilisatoren met symmetrische uitgangsspanningen
- 2116** Regel-IC's voor serie-stabilisatie
- 2117** Regel-IC's voor geschakelde stabilisatie
- 2118** Shunt-stabilisatoren
(basis-werk)
- 2119** Spannings-referenties
- 21/10** Stroombronnen en -spiegels
- 21111** DC naar DC omzetter
- 21/12** Spanning naar stroom omzetter
- 21113** Spannings-niveau detectoren
- 21/14** Diversen

21/8

Shunt-stabilisatoren

Inhoud

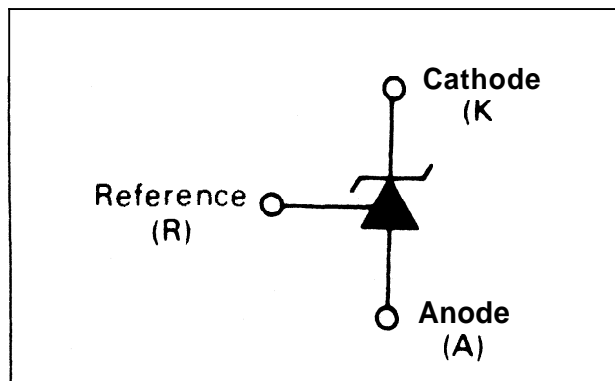
2118.1	Achtergrond-informatie
2118.2	Type-beschrijving
LM 185	1,25% V/1 R
LM 285	vergelijkbaar met LM 185
LM 385	low-cost LM 185
LM 136-2.5	2,50 V/0,2 R
LM 236-2.5	vergelijkbaar met LM 136-2.5
LM 336-2.5	low-cost LM 136-2.5 R
TDC 0136	vergelijkbaar met LM 336-2.5
TL 431 C	2,50 V/0,2 R
μ A 431	vergelijkbaar met TL 431 C
TL 430 C	2,75 V/3 R
LM 136-5.0	5,00 V/0,6 R
LM 236-5.0	vergelijkbaar met LM 136-5.0
LM 336-5.0	low-cost LM 136-5.0

21/8.1

Achtergrond-informatie

Inleiding

Shunt-stabilisatoren, ook wel eens programmeerbare zener-dioden genoemd, worden voorgesteld door het symbool van figuur 21/8.1-1. Deze onderdelen hebben drie aansluitingen waarvan twee naar analogie met een zener-diode katode en anode worden genoemd en de derde met de naam referentie door het leven gaat. Net zoals zener-dioden worden shunt-stabilisatoren in vers gepolariseerd en via een voorschakelweerstand met een voedings-spanning verbonden.



Figuur 21/8.1-1: Het symbool van een shunt-regulator.

Figuur 21/8.1-2 geeft het fundamentele onderscheid tussen de werking van een normale serie-stabilisator en deze van een shunt-stabilisator. Bij een serie-stabilisator staat de eigenlijke stabilisator in serie met de belasting en deze serie-schakeling is verbonden met de ongestabiliseerde spanning. De volledige belastings-stroom I_L vloeit door de stabilisator en dit element zal inwen-

dige weerstand steeds zo aanpassen dat de door de stroom I_L opgewekte spanningsval gelijk is aan het verschil tussen de constante uitgangspanning en de ongestabiliseerde ingangsspanning.

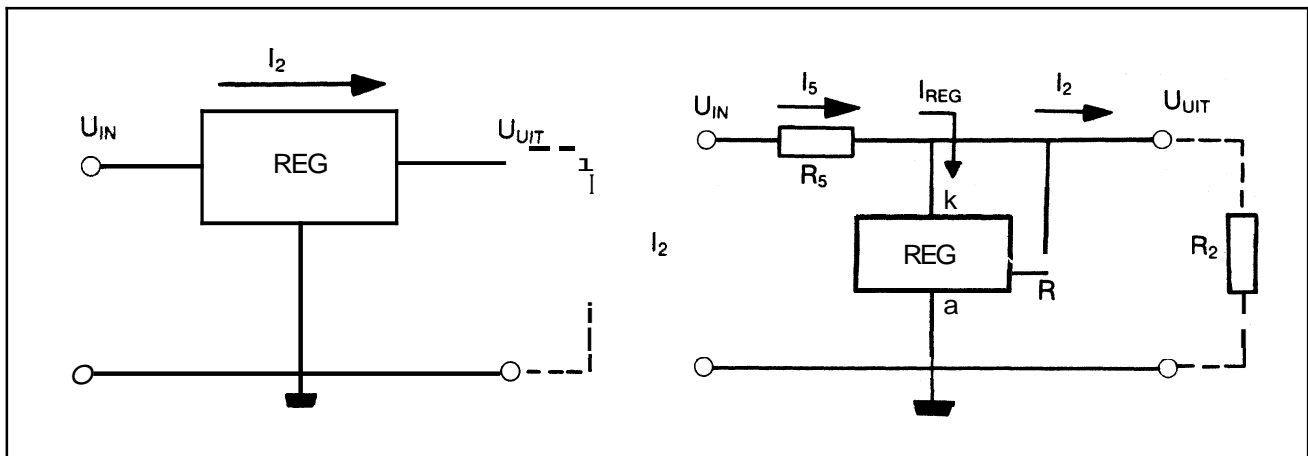
Bij de shunt-stabilisator herkent men ook een serie-schakeling, maar nu staat er een vaste weerstand R_S in serie met de belasting en wordt de stabilisator parallel geschakeld over de belasting. Door de weerstand R_S vloeit nu een stroom I_S , gelijk aan de som van de belastingsstroom I_L en de stabilisatorstroom I_{REG} . Als I_L daalt zal I_{REG} proportioneel stijgen, waardoor de somstroom I_S constant blijft en dus ook de spanningsval over R_S . Men kan dus in het algemeen stellen dat een shunt-regulator via de de R-aansluiting de grootte van de uitgangsspanning detecteert en zijn stroom I_{REG} zo instelt dat de spanning over de belasting constant blijft.

Uit deze fundamentele werking volgt onmiddellijk dat shunt-stabilisatoren niet geschikt zijn voor gebruik in voedingen die veel stroom moeten leveren. De grote stroom zou over de serie-weerstand R_S een grote spanningsval veroorzaken, met alle nadelige gevolgen van dien zoals veel thermisch vermogensverlies en de noodzaak een grote ongestabiliseerde spanning te gebruiken.

Shunt-regulators worden dan ook uitsluitend toegepast in schakelingen waarin men een regelbare referentie-spanning nodig heeft.

De maximale I_{REG} bedraagt voor de meeste types ongeveer 100 mA.

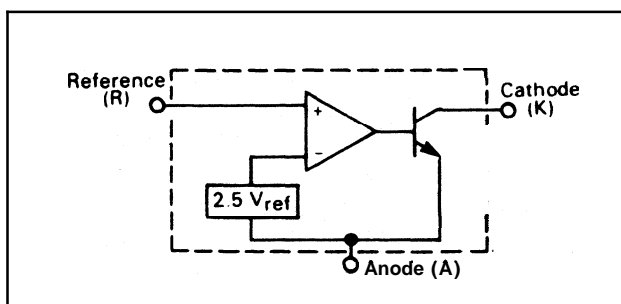
8.1 Achtergrond-informatie



Figuur 21/8.1-P; Het fundamentele onderscheid tussen de werking van een serie- en een shunt-stabilisator.

Intern blokschema

Het interne blokschema van een standaard shunt-regulator is getekend in figuur 21/8.1-3. Het IC is opgebouwd uit een spanningsreferentie (meestal rond de 2,5 V), een operationele versterker en een eindtrap. De katode van het element (de kollektor van de transistor) wordt via een weerstand verbonden met een positieve spanning. Als men de R-ingang rechtstreeks met de katode verbindt ontstaat een teruggekoppeld geheel, waarbij de op-amp het spanningsverschil tussen zijn ingangen op nul regelt.



Figuur 21/8.1-3: Intern blokschema van een shunt-regulator.

In deze situatie zal de spanning op de katode gelijk worden aan de spanning van de referentie-bron. Iedere afwijking heeft tot gevolg dat de op-amp de transistor meer of minder

in geleiding stuurt, waardoor de stroom door de transistor toe- of afneemt. De transistor vormt dus met de voorschakelweerstand een weerstandsdeler die ervoor zorgt dat de spanning op de katode-aansluiting constant blijft.

Sluit men de R-ingang aan op een spanningsdeler tussen de katode en de anode, dan ontstaat een teruggekoppelde versterker en de spanning op de katode wordt dan bepaald door de verhouding tussen de twee weerstanden van de spanningsdeler.

Eigenschappen van shunt-regulatoren

De spanning van de ingebouwde spanningsreferentie noemt men de reverse breakdown voltage. Bij de specificaties wordt de minimale en maximale waarde van deze spanning opgegeven en de temperatuurs-coëfficiënt.

Deze U_{ref} bepaalt de minimale waarde van de instelbare uitgangspanning (R aan K).

Als tweede belangrijke specificatie wordt de verandering van deze waarde in functie van de stroom die door het onderdeel vloeit gegeven. Deze grootte (ΔU_{ref}) wordt opgegeven in mV over het volledige stroombereik van de regulator.

Een derde belangrijke specificatie is de reverse dynamic impedance Z_{ka} . Deze groot-

8.1. Achtergrond-informatie

heid wordt gedefinieerd door:

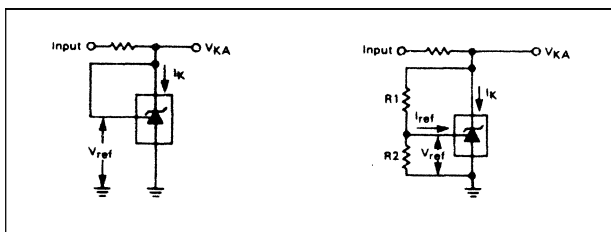
$$Z_{ka} = \frac{n u_o}{\Delta I_k}$$

waarin:

- $A U_{ka}$ de uitgangsspannings-variatie van de uitgangsspanning is
- ΔI_k de variatie op de uitgangstroom.
In de meeste gevallen wordt de Z_{ka} opgegeven bij $U_{ka} = U_{ref}$ en bij een maximale waarde van ΔI_k .

Standaard schakelingen

Een shunt-regulator wordt toegepast in de standaard-configuratie van figuur 21/8.1-4. In



Figuur 2118.1-4: Basis-schakelingen met shunt-regulators.

de linker tekening is de R-ingang rechtstreeks verbonden met de katode en de uitgangsspanning U_{ka} is gelijk aan U_{ref} . Bij het rechter schema wordt de R-ingang aangesloten op een spanningsdeler tussen katode en anode en wordt de uitgangsspanning gegeven door:

$$U_{ka} = U_{ref} \cdot \left(1 + \frac{R1}{R2}\right) + I_{ref} \cdot R1$$

Omdat de waarde van I_{ref} niet exact bekend is zal men in de meeste gevallen de spanningsdeler moeten vervangen door een instelpotentiometer.

De dynamische impedantie wordt bij het rechter schema gegeven door:

$$Z_{ka} = Z_{ka} \cdot \left(1 + \frac{R1}{R2}\right)$$

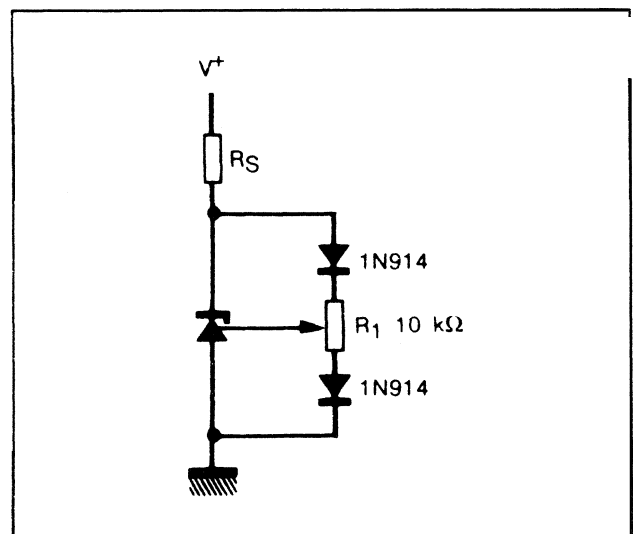
waarbij Z_{ka} gelijk is aan de gespecificeerde waarde voor

$$U_{ka} = U_{ref}$$

Temperatuurscoëfficiënt

Shunt-regulators hebben een bepaalde temperatuurs-coëfficiënt op de U_{ref} , waarvan de grootte afhankelijk is van de interne samenstelling van de referentie-bron.

Men kan de effecten van de temperatuur op de uitgangsspanning minimaliseren door gebruik te maken van het schema van figuur 21/8.1-5. Deze schakeling heeft alleen effect als de twee silicium-dioden dezelfde temperatuur hebben als de shunt-regulator.



Figuur 21/8.1-5: Het compenseren van de temperatuurs-coëfficiënt met behulp van twee silicium dioden.

8.1 Achtergrond-informatie

21/8.2

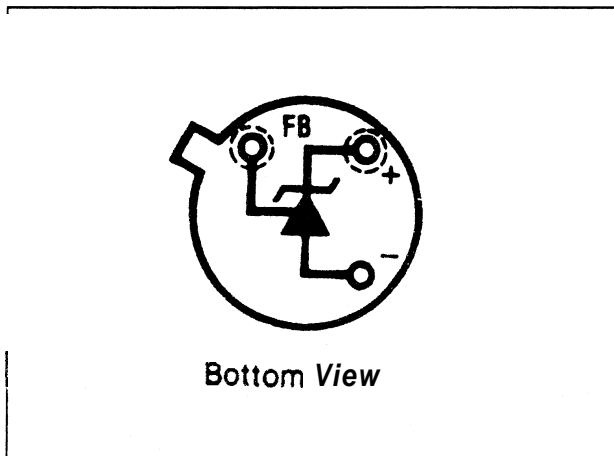
Type-beschrijving

LM 185**1,25 V/1 Ω**

Shunt-stabilisator met referentie volgens het band-gap principe opgebouwd voor uitgangsspanning tussen 1,25 en 5,3V met maximale stroom van 20 mA.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: TO-46 metaal
- aansluitgegevens: figuur 21/8.2-1
- U_{ref} : 1,240 – 1,255 V
- $AU_{,,,}$: 20 mV maximaal
- Z_{ka} : 0,3 – 1 Ω
- I_{ka} : 1 – 20 mA
- uitgangs-ruis: 170 μ V
- temp-coëf: 30 ppm/ $^{\circ}$ C
- stabiliteit: 20 ppm
- temp-bereik: -55 tot +125 $^{\circ}$ C.

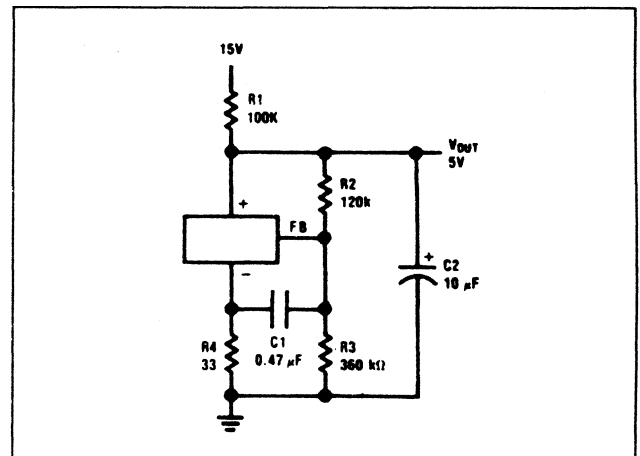


Figuur 21/8.2-1: LM 185.

Voorbeeld-schakelingen

- figuur 21/8.2-2:

Nauwkeurige +5 V referentie met zeer lage ruis.



Figuur 21/8.2-2: +5 V referentie.

- figuur 21/8.2-3:

Precisie +10 V referentie, de uitgangsspanning wordt verhoogd door het in serie opnemen van een zenerdiode.

- figuur 21/8.2-4:

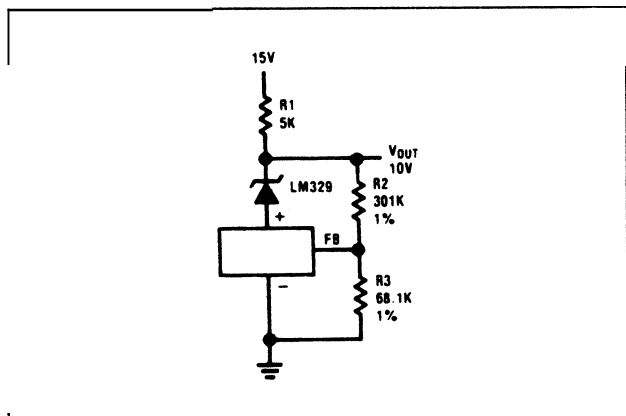
Clamp-schakeling voor spanningen tussen $\pm 2,4$ en ± 6 V.

Op de ingang kan een wisselspanning worden aangesloten, de uitgangsspanning wordt zowel positief als negatief begrensd op een via de potentiometer van 1 M Ω ingestelde waarde.

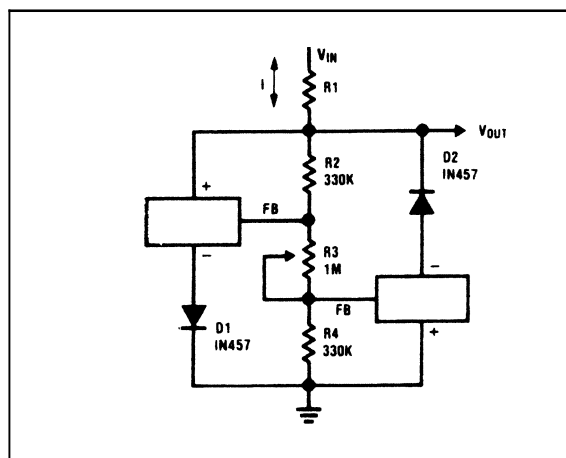
- figuur 21/8.2-5:

Nauwkeurige temperatuur-meter met een resolutie van 10 mV/ $^{\circ}$ C.

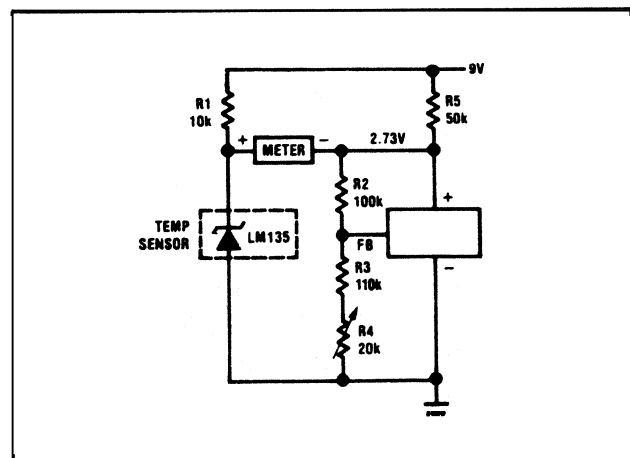
8.2 Type-beschrijving



Figuur 21/8.2-3: +10 V referentie.



Figuur 21/8.2-4: Symmetrische clamp-kring.



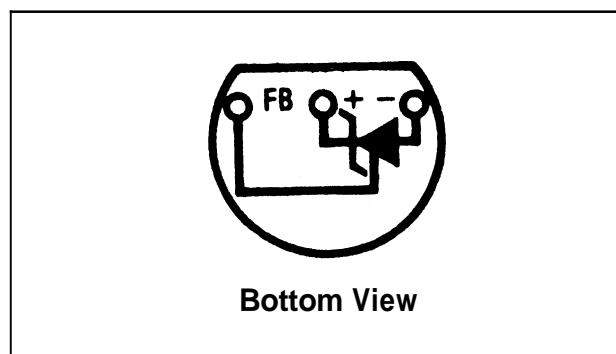
Figuur 21/8.2-5: Graden Celcius meter.

LM 285**1,25 V/1 R**

Een goedkope uitvoering van de LM 185 in afwijkende behuizing en voor een temperatuur-bereik van -40 tot $+85$ °C.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: TO-92 plastic
- aansluitgegevens: figuur 21/8.2-6
- temp-bereik: -40 tot $+85$ °C.
- voor de overige gegevens wordt verwezen naar de LM 185.



Figuur 21/8.2-6: LM 285, LM 385.

LM 385**1,25 V/1 Ω**

Identiek aan de LM 185, behalve de behuizing (TO-92) en het temperatuur-bereik.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: TO-92 plastic
- aansluitgegevens: figuur 21/8.2-6
- voor de overige gegevens wordt verwezen naar de LM 185.

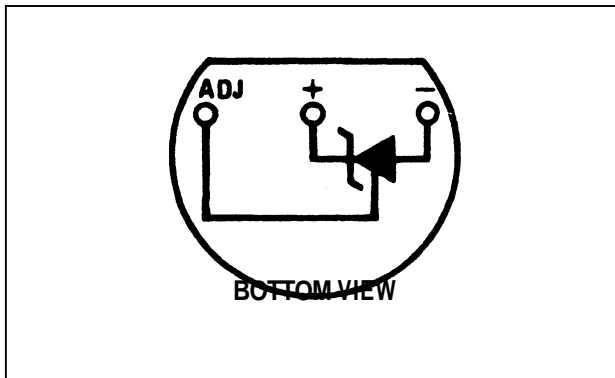
LM 136-2.5**2,50 V/0,2 Ω**

Shunt-stabilisator met ingebouwde precisie zener-referentie, speciaal ontwikkeld als spannings-referentie voor digitale universeelmeters.

Deel 21: Schakelingen voor gelijkspanning en -stroom stabilisatie

8.2 Type-beschrijving

- Z_{ka} : 0,2 - 1 Ω
- voor de overige gegevens wordt verwezen naar de LM 136-2.5



Figuur 2118.2-10: LM 336-2.5

TDC 0136

vergelijkbaar met LM 336-2.5
Thomson Semiconductors uitvoering van de LM 336-2.5

Technische gegevens

- fabrikant: Thomson Semiconductors
- voor de overige gegevens wordt verwezen naar de LM 336-2.5.

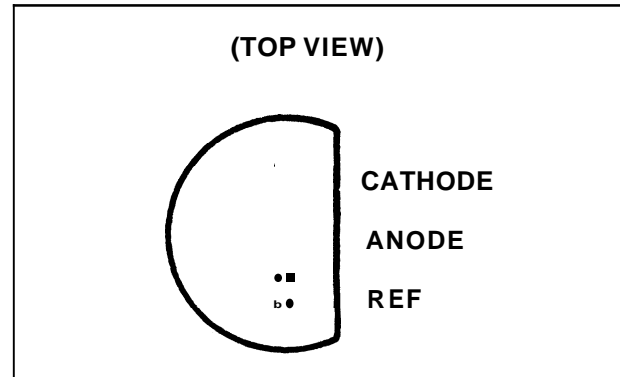
TL 431 C

2,50V/0,2 Ω

Shunt-stabilisator met een V_{ref} van ongeveer 2,5 V, een maximale stroom van 100 mA en een maximale uitgangsspanning van 36 V.

Technische gegevens

- fabrikant: diverse (Texas, Motorola)
- behuizing: DIL-8, TO-92 plastic
- aansluitgegevens: figuur 21/8.2-11
- U_{ref} : 2,440 - 2,550 V
- ΔU 17 mV max
- Z_{ka} : 0,2 - 0,5 Ω
- I_{ka} : 1 - 100 mA
- U_{ka} max: 36 V
- temp-coëf: 30: ppm/°C
- temp-bereik: 0 tot 70 °C

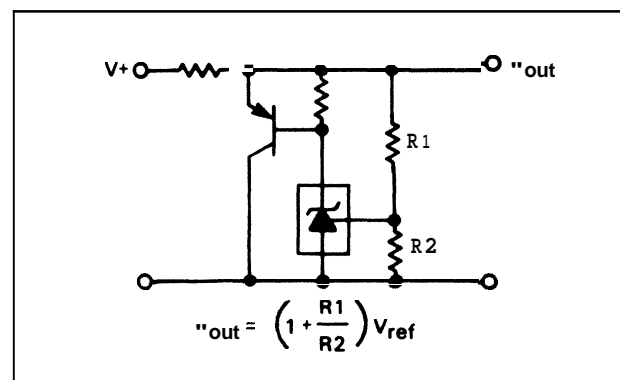


Figuur 2118.2-11: TL 431 C,

Voorbeeld-schakelingen

- figuur 2118.2-12:

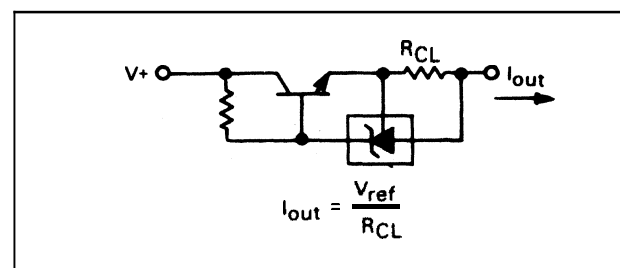
Verhogen van de uitgangsstroom door het opnemen van een externe transistor.



Figuur 2118.2-12: Extra transistor voor grotere stromen.

- figuur 2118.2-13:

Constante stroombron.



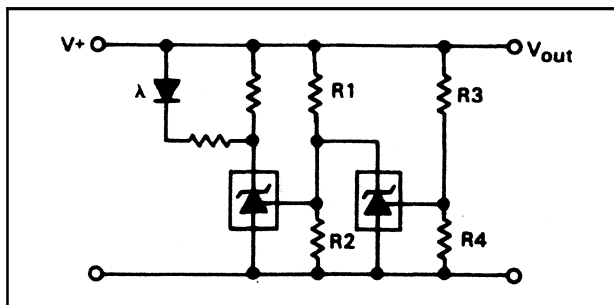
Figuur 2118.2-13: Instelbare constante stroombron anex stroombegrenzer.

8.2. Type-beschrijving

- figuur 21/8.2-14:
Spannings-monitor. De LED h brandt als de ingangsspanning binnen twee grenzen blijft, die worden bepaald door:

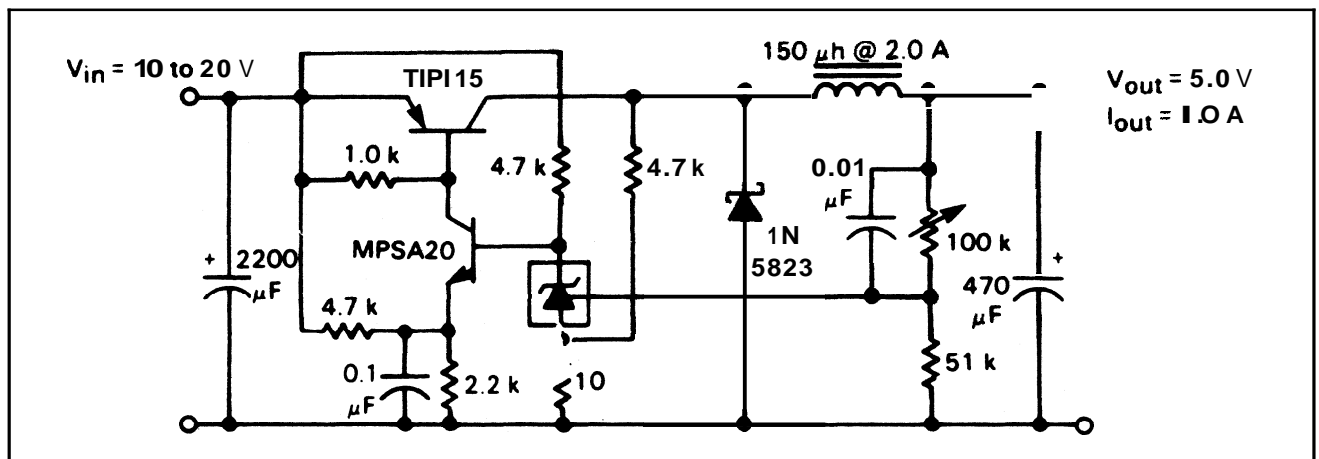
$$\text{ondergrens} = \left(1 + \frac{R_1}{R_2}\right) \cdot U_{ref}$$

$$\text{bovengrens} = \left(1 + \frac{R_3}{R_4}\right) \cdot U_{ref}$$



Figuur 2118.2-14: Spanningsniveau-bewaking.

- figuur 21/8.2-15:
Geschakelde voeding met een rendement van 82%, een maximale uitgangsimpul van 50 mV_{rpt} en een stabilisatie-factor van 1,1%.



Figuur 2118.2-15: Geschakelde voeding voor een uitgangsspanning van +5 V waarbij een shunt-regulator wordt gebruikt als een uit de uitgang gestuurde referentie.

alleen leverbaar in TO-92 behuizing en een maximale stroom van 150 mA.

Technische gegevens

- fabrikant: Fairchild
- behuizing: TO-92 plastic
- I_{ka}: 1 – 150 mA
- voor de overige gegevens wordt verwezen naar de TL 431 C.

TL 430 C

2,75 V/3 Ω

Shunt-stabilisator voor uitgangsspanningen tussen 3 en 30 V en uitgangstroom tot 100 mA.

Technische gegevens

- fabrikant: Texax Instruments
- behuizing: TO-92
- aansluitgegevens: figuur 21/8.2-16
- U_{ref}: 2,5 – 3,0 V
- A_{ref}: niet gespecificeerd
- Z_{ka}: 1,5 – 3 Ω
- I_{ka}: 2 – 100 mA

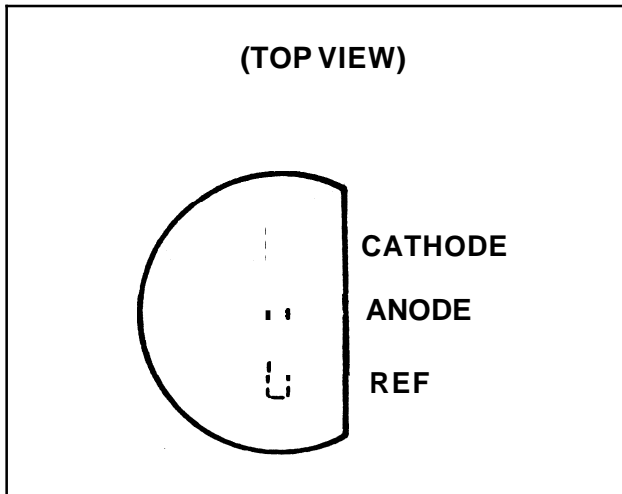
µA 431

vergelijkbaar met TL 431 C

Fairchild equivalent van de TL 431 C, echter

- uitgangs-ruis: 650 µV_{eff}
- temp-coëf: 120 ppm/°C
- temp-bereik: 0 tot +70 °C

8.2 Type-beschrijving



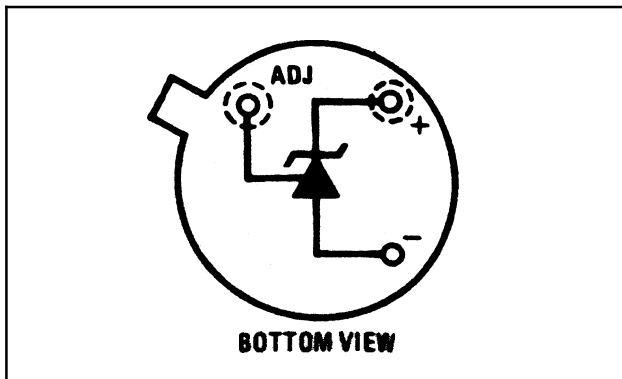
Figuur 2118.2-16: TL 430 C.

LM 136-5.0**5,00V/0,6** (n)

Shunt-stabilisator met een instelbereik tussen 4 en 6 V en een maximale stroom van 10 mA.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: TO-46 metaal
- aansluitgegevens: figuur 21/8.2-17
- U_{ref} : 4,9 – 5,1 V
- ΔU : 12 mV max
- Z_{ka} : 0,6 – 1,2 Ω
- I_{ka} : 0,4 – 10 mA
- temp-coëf: 36 mV maximale afwijking
- stabiliteit: 20 ppm
- temp-bereik: -55 tot +125 °C



Figuur 2118.2-17: LM 136-5.0, LM 236-5.0.

LM 236-5.0**5,00V/0,6** SZ

Identiek aan de LM 136-5.0, behalve het temperatuur-bereik dat loopt van -25 tot +85 °C.

Technische gegevens

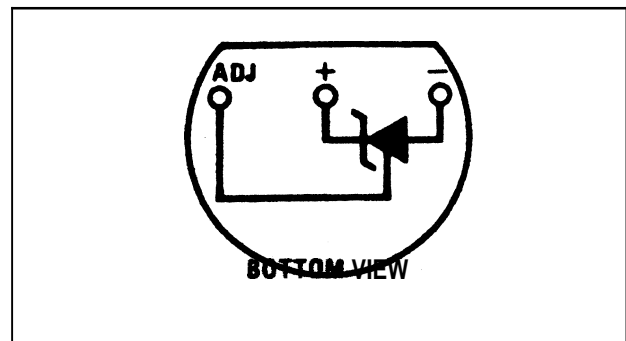
Zie LM 136-5.0

LM 336-5.0**5,00V/0,6** Ω

Goedkope uitvoering van LM 136-5.0 in andere behuizing en met grotere toleranties.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: TO-92 plastic
- aansluitgegevens: figuur 21/8.2-18
- U_{ref} : 4,8 – 5,2 V
- ΔU_{ref} : 20 mV max
- Z_{ka} : 0,6 – 2 Ω
- I_{ka} : 0,4 – 10 mA
- stabiliteit: 20 ppm



Figuur 2118.2-18: LM 336-5.0.

22

Diversen

Inhoud

- 22/1 Thyristor- en triac-trigger IC's**
- 22/2 Motor-snelheidsregelaars**
- 22/3 Stappenmotor-drivers**
- 22/4 IC's voor frequentiemeter ingangsschakelingen**
- 22/5 IC's voor het samenstellen van frequentiemeters**
- 22/6 Diode-array's**
(4e aanvulling)
- 22/7 Transistor-array's**
- 22/8 Darlington-array's**
- 22/9 Complexe array's**
- 22/10 Drivers voor elektromagneten**
- 22/11 Buitenbeentjes**
(basis-werk)

22/6

Diode-array's

Inhoud

22/6.2 Type-beschrijving

CA3019	6 dioden met lage capaciteit
CA3039	6 snelle dioden met ultra-lage capaciteit
CA3141	10 dioden met hoge sperspanning
S 353	programmeerbare matrix, 10 x 16 dioden
SAA 1006	vaste matrix, 28 dioden in 16 x 4 raster

22/6.2

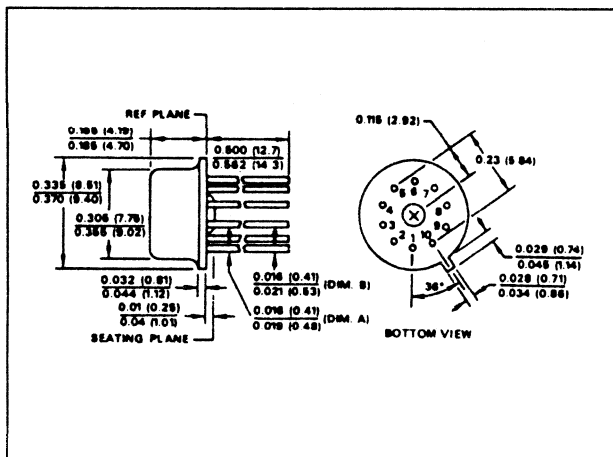
Type-beschrijving

CA 3019**6 dioden met lage capaciteit**

Dit in een 10-pens TO-5 behuizing ondergebracht array bevat zes identieke dioden met een zeer lage sper-capaciteit. De schakeling is ontworpen voor het samenstellen van modulators, mixers en analoge schakelaars tot in het UHF-gebied.

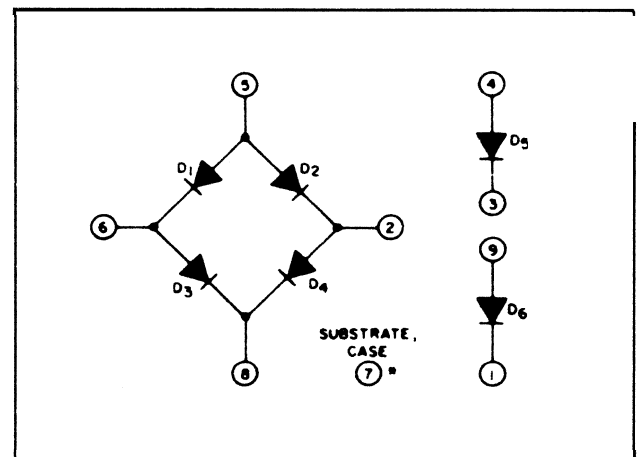
Technische gegevens

- fabrikant: RCA
- behuizing: 10-pen TO-5 (figuur 22/6.2-1)



Figuur 22/6.2-1: Aansluitgegevens CA 3019.

- aansluitgegevens: figuur 22/6.2-2
- diode-spanning in geleiding U_D : 0,78 V max.
- onderlinge afwijking U_D : 5 mV max.
- diode-stroom: 25 mA max. continu
100 mA piek
- doorslag-spanning dioden: 4 V min.
6 V typisch



Figuur 22/6.2-2: Interne schakeling CA 3019.

- doorslag-spanning diode → substraat: 80 V typisch
- lekstroom: 10 μ A max.
- diode-capaciteit: 1,8 pF typisch
- dissipatie diode: 20 mW max.
- dissipatie array: 120 mW max.

Opmerking

Bij toepassingen waarbij de capacatieve balans tussen de dioden belangrijk is moet men het substraat op een spanning aansluiten die aanzienlijk negatiever is dan de maximale topspanning die over het array kan staan.

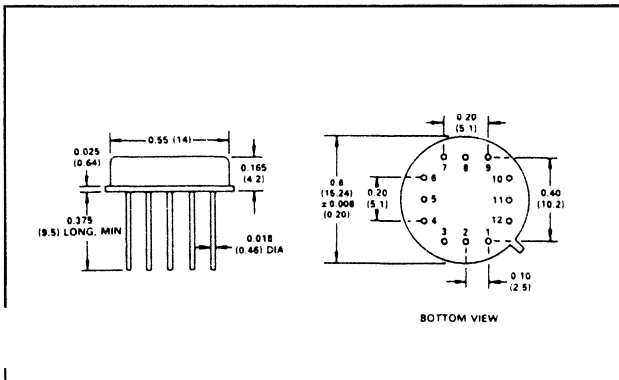
CA 3039**6 snelle dioden met ultra-lage capaciteit**

Dit in een 12-pens TO-5 behuizing ondergebracht array bevat zes identieke dioden met een ultra lage sper-capaciteit. De schakeling is ontworpen voor het samenstellen van modulators, mixers en analoge schakelaars tot in het SHF-gebied.

6.2 Type-beschrijving

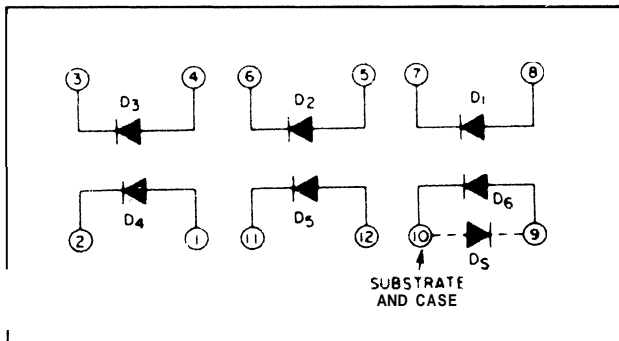
Technische gegevens

- fabrikant: RCA
- behuizing: 12-pen TO-5 (figuur 22/6.2-3)



Figuur 22/6.2-3: Aansluitgegevens CA 3039.

- aansluitgegevens: figuur 22/6.2-4



Figuur 22/6.2-4: Interne schakeling CA 3039.

- diode-spanning in geleiding U_D : 0,81 V max.
- onderlinge afwijking U_D : 5 mV max.
- diode-stroom: 25 mA max. continu
100 mA piek
- doorslag-spanning dioden: 5 V min.
7 V typisch
- doorslag-spanning diode → substraat: 20 V typisch
- lekstroom: 100 nA max.
- diode-capaciteit: 0,65 pF typisch
- diode → substraat capaciteit: 3,2 pF typisch
- dissipatie diode: 100 mW max.
- dissipatie array: 600 mW max.
- diode-impedantie: 45 Ω max.
- recovery-tijd: 1 ns typisch

Opmerking

Bij toepassingen waarbij de capacatieve balans tussen de dioden belangrijk is moet men het substraat op een spanning aansluiten die aanzienlijk negatiever is dan de maximale top-spanning die over het array kan staan.

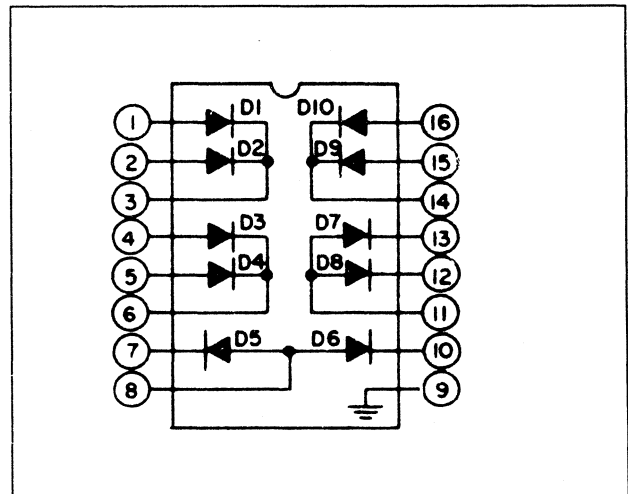
CA 3141

10 dioden met hoge sperspanning

Dit in een 16-pens DIL-behuizing ondergebracht array bevat tien identieke dioden met een sperspanning van 50 V.

Technische gegevens

- fabrikant: RCA
- behuizing: DIL-16
- aansluitgegevens: figuur 22/6.2-5



Figuur 22/6.2-5: Intern schema CA 3141.

- diode-spanning in geleiding U_D : 0,93 V max.
- onderlinge afwijking U_D : 0,55 mV typisch
- diode-stroom: 25 mA max. continu
100 mA piek
- doorslag-spanning dioden: 30 V min.
50 V typisch
- doorslag-spanning diode → substraat: 50 V typisch
- lekstroom: 100 nA max.
- diode-capaciteit: 0,3 pF typisch
- diode → substraat capaciteit: 1,5 pF typisch

6.2 Type-beschrijving

- dissipatie diode: 50 mW max.
- dissipatie array: 650 mW max.

S 353

programmeerbare matrix, 16 x 10 dioden

Dit IC bevat 160 dioden met in serie een NiCr-zekering die door het toevoeren van een bepaalde stroomstoot door te branden is. Op deze manier kan men een aantal dioden uit de matrix uitschakelen, waardoor het mogelijk is de waarheids-tabel tussen de 10 verticale en 16 horizontale lijnen aan de eigen applicatie aan te passen. Het IC is bedoeld voor het vervangen van mechanische meerdeks-schakelaars, het programmeren van ontvangst-frequenties in elektronisch afgestemde tuners en TV's en algemene encoder-toepassingen.

Technische gegevens

- fabrikant: Siemens
- behuizing: DIL-28
- aansluitgegevens: figuur 22/6.2-6
- intern blokschema: figuur 22/6.2-7
- diode-spanning in geleiding U_D : 1,5 V max.
- diode-stroom: 2 mA max. continu
- doorslag-spanning dioden: 20 V min.
- lekstroom: 100 nA max.
- diode-capaciteit: 6 pF typisch
- programmeer-stroom: 70 mA max.

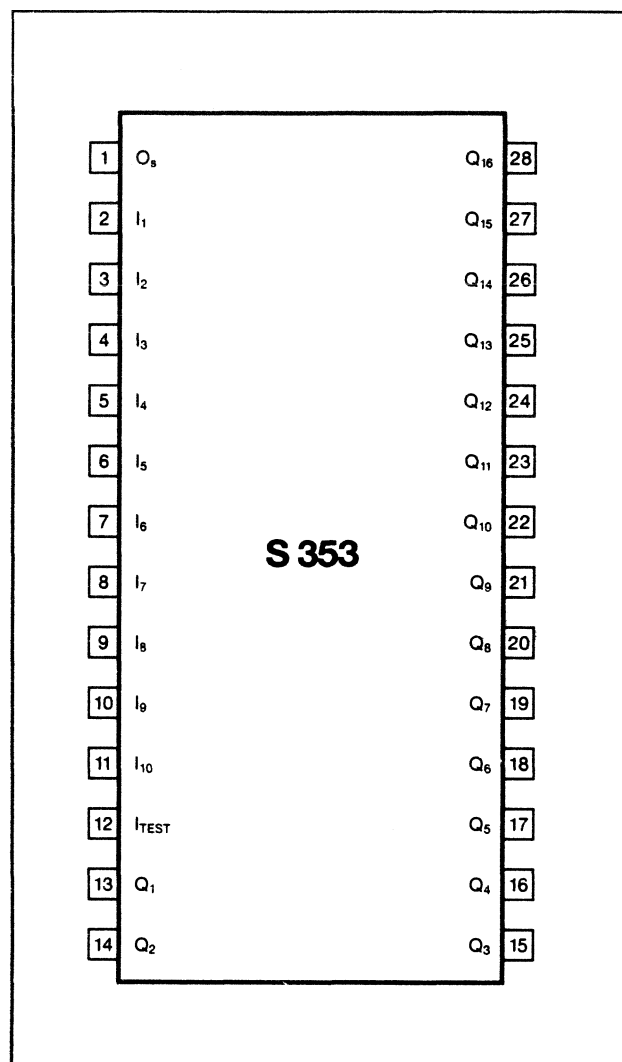
Programmeer-techniek

De matrix kan volgens het schema van figuur 22/6.2-8 op de volgende manier worden geprogrammeerd:

- verbind pen 1 (substraat) via een 2 V gelijkspanningsbron met de massa;
- verbind de gewenste ingang (I_1 tot en met I_{10}) via schakelaar S1 met de massa;
- kies met schakelaar S2 de gewenste uitgang (Q_1 tot en met Q_{16});
- onderbreek de zekering in de geselecteerde diode-kring door het indrukken van schakelaar S3.

De spanningsbron van 18 tot 10 V moet aan de volgende eisen voldoen:

- stijgtijd van 0 tot 20 V in minder dan $d \mu s$;



Figuur 22/6.2-6: Aansluitgegevens S 353.

- belastbaar met minstens 300 R;
- stroompuls van maximaal 10 ms.

opmerking

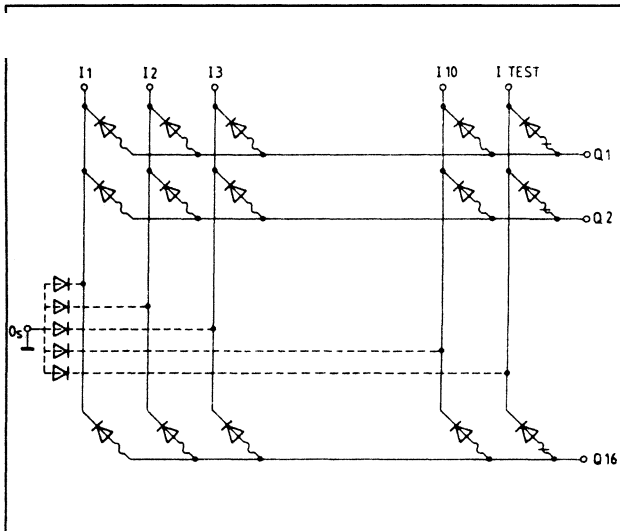
Het IC moet behandeld worden op de manier die geldt voor schakelingen die gevoelig zijn voor statische ladingen.

SAA 1006

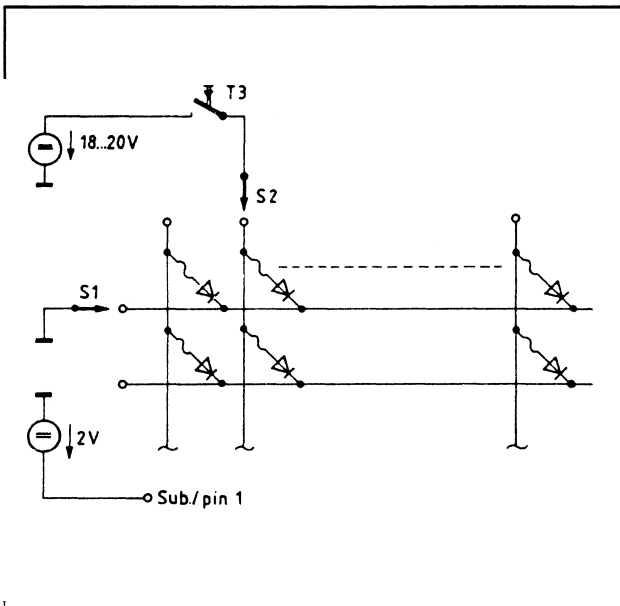
vaste matrix, 28 dioden in 16 x 4 raster

Zet 16 decimale ingangen (laag actief) om in de corresponderende binaire code. Kan worden gebruikt als toetsenbord-encoder in bijvoorbeeld afstandsbedieningen van tuners, TV's of recorders.

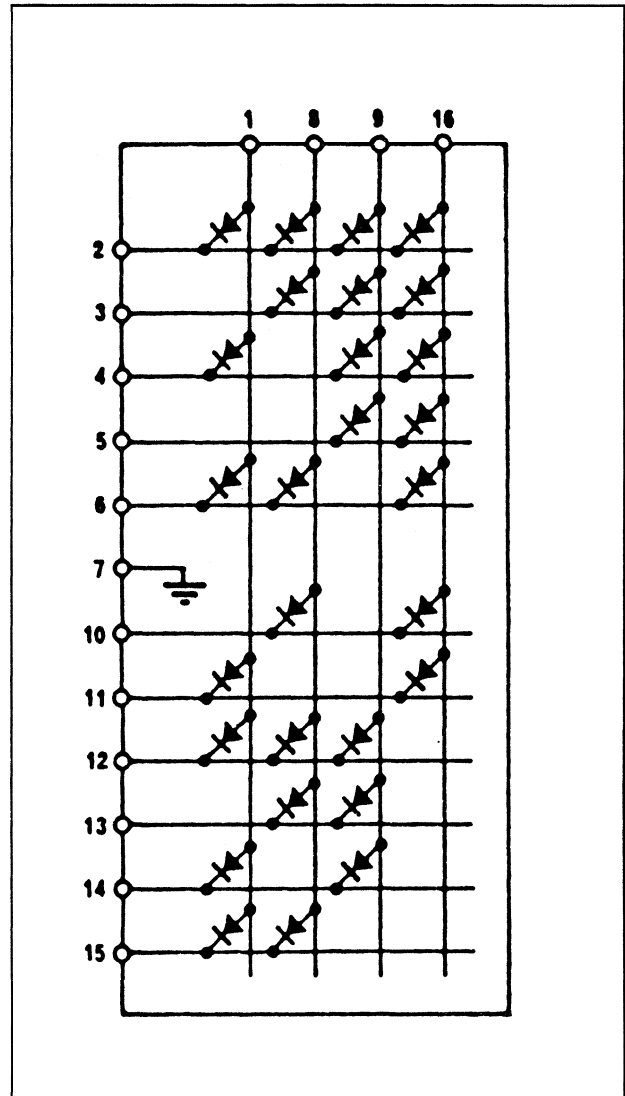
6.2 Type-beschrijving



Figuur 22/6.2-7: Intern schema S 353.



Figuur 22/6.2-8: Schakeling voor het doorbranden van de diode-zekeringen, waardoor de matrix geprogrammeerd kan worden.



Figuur 22/6.2-9: Intern schema SAA 1006.

Technische gegevens

- fabrikant: Motorola
- behuizing: DIL-16
- intern blokschema: figuur 22/6.2-9
- waarheids-tabel: figuur 22/6.2-10
- diode-spanning in geleiding U_D : 1,0V max.

OUTPUT PINS	INPUT PINS ¹															
	2	3	4	5	6	10	11	16	12	13	14	9	15	8	1	all open
1	0	1	0	1	0	1	0	1	0	1	0	1	0	1	0	1
8	0	0	1	1	0	0	1	1	0	0	1	1	0	0	1	1
9	0	0	0	0	1	1	1	1	0	0	0	0	1	1	1	1
16	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1

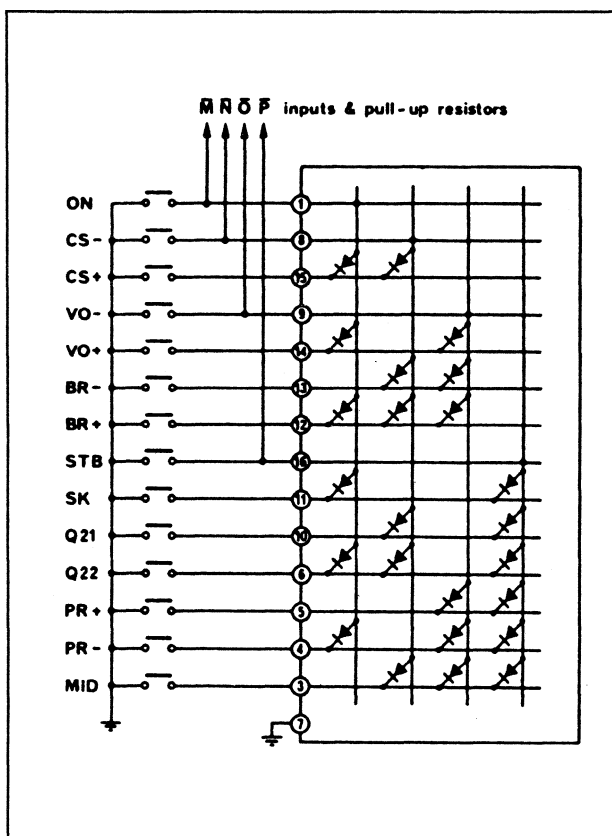
Figuur 22/6.2-10: Waarheids-tabel tussen de in- en uitgangen van de SAA 1006.

6.2 Type-beschrijving

- diode-stroom: 20 mA max continu
- doorslag-spanning dioden: 6,5 V max.
- lekstroom: 30 μ A max.

Voorbeeldschakeling

Figuur 22/6.2-11 geeft het schema van een toetsenbord-encoder die gebruikt kan worden in combinatie met de MC 6525/6/7/9 schakeelingen voor het samenstellen van afstandsbesturingen.



Figuur 22/6.2-11: Toetsenbord-encoder met de SAA 1006.

6.2 Type-beschrijving

22/11

Buitenbeentjes

Inhoud

W 11.1 Inleiding

W 11.2 Type-beschrijving

MM 5837	pseudo-random woord-generator
HV 1000	energie-bespaardervoor inductie-motoren
CA3165 E	transistor-ontstekingschakeling
LM 1851	elektronische aardlekschakelaar

22/11.1

Inleiding

Bij het doorbladeren van de honderden data-boeken van de tientallen fabrikanten van geïntegreerde schakelingen, de basis-informatie waarmee dit IC Handboek wordt samengesteld, komt men soms van die hele vreemde IC's tegen waarvan men dadelijk denkt 'dat is een handige schakeling' maar verder in de verste verte niet weet onder welke categorie die schakelingen beschreven moeten worden.

Typische eenzaten dus, in de meeste gevallen door slechts één fabrikant op de markt

gebracht voor één zeer duidelijk begrensde toepassing.

Schakelingen die wij u niet willen onthouden, maar op een iets andere manier aan de orde komen dan de overige duidelijk in hokjes in te passen IC's. De vrij lange paragrafen 'achtergrond-informatie' komen te vervallen en bij ieder IC wordt slechts een korte beschrijving van de fundamentele werking, een samenvatting van de voornaamste gegevens en hoogstens twee voorbeeld-schakelingen opgenomen.

22/11.2

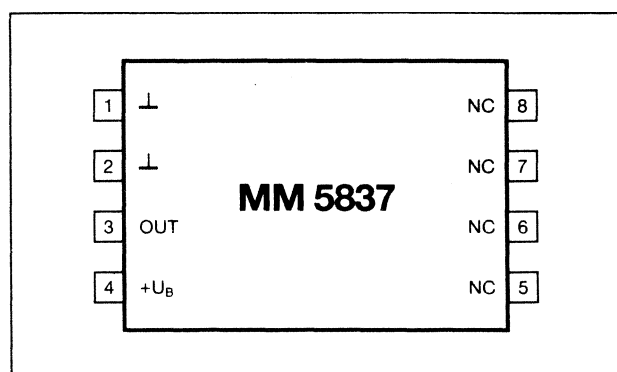
Type-beschrijving

MM 5837
pseudo-randomwoord-generator

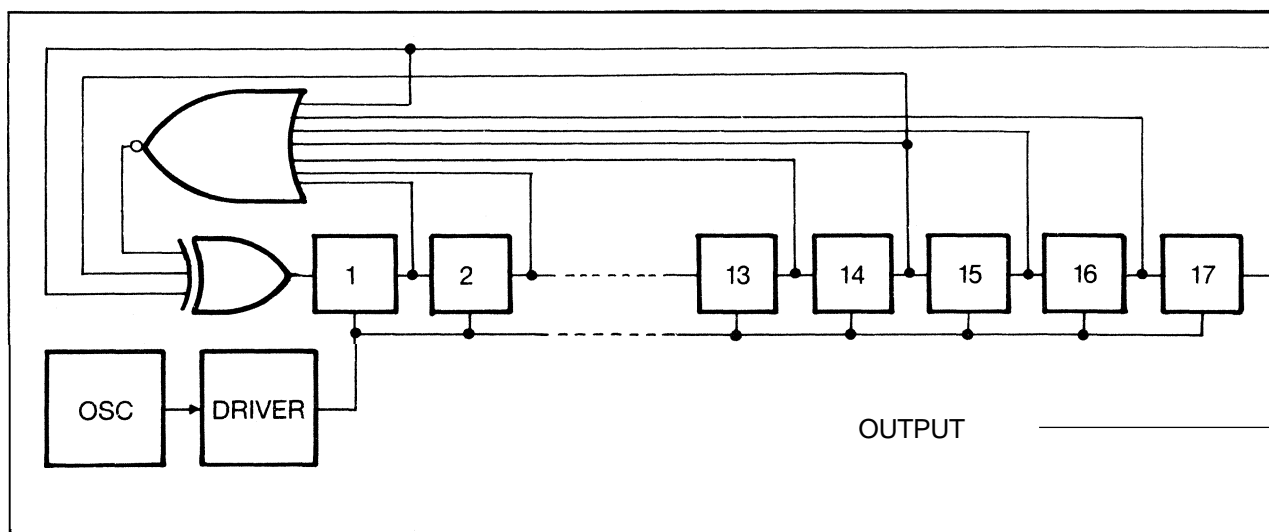
Dit CMOS-IC wekt een digitaal woord op, samengesteld uit een schijnbaar willekeurige opeenvolging van enen en nullen. Schijnbaar willekeurig, omdat de volgorde van de logische niveaus in principe volledig wiskundig omschreven is, maar in het praktische gebruik voldoende willekeurig is om te kunnen stellen dat men nooit zeker weet of de uitgang op een bepaald moment 'H' dan wel 'L' zal zijn en men niet kan voorspellen hoe lang deze situatie zal aanhouden en hoe het woord nadien verder zal verlopen.

Het IC is samengesteld uit een oscillator, een driver, een serieel schuifregister met 17 trappen, een terugkoppel-NOR en een EXOR die ervoor zorgt dat de situatie 'alle uitgangen van het register laag' nooit zal voorkomen.

Het IC kan worden toegepast als digitale ruis-generator, als basis-schakeling voor het genereren van witte of rose analoge ruis, als digitale toevals-generator in elektronische gokmachines of als willekeurige besturing voor lichtreclames.



Figuur 22/11.2-1: MM 5837.

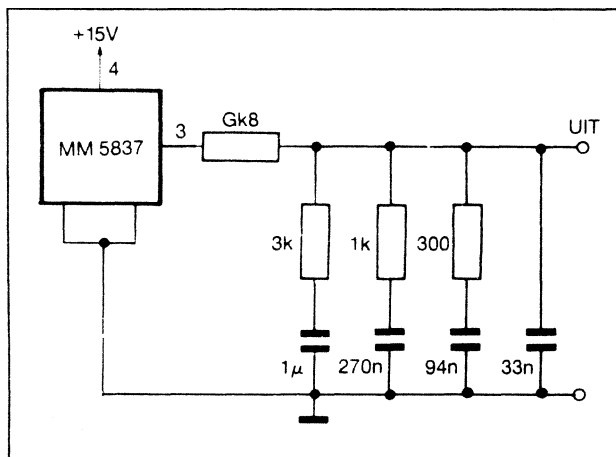


Figuur 22/11.2-2: Intern blokschema.

Technische gegevens

- fabrikant: National Semiconductor
- behuizing: DIL-8
- aansluitgegevens: figuur 22/11.2-1
- intern blokschema: figuur 22/11.2-2
- max. voedingsspanning: +15 V
- stroom-opname: 6 mA
- clock-frequentie:

voedingsspanning	frequentie
+ 6 V	1 Hz
+ 8 V	8700 Hz
+10 V	23500 Hz
+12 V	38300 Hz
+14 V	37800 Hz
- aantal perioden van een cyclus: 131071



Figuur 22/11.2-3: Rose ruis generator.

Voorbeeld-schakeling

Figuur 22/11.2-3 geeft het schema van een analoge rose ruis-generator, door de uitgang van de MM 5837 af te sluiten met een -3 dB per octaaf filter. De uitgang levert ongeveer 1 V ruis af, gesuperponeerd op ongeveer 8 V gelijkspanning. Het spectrum levert gelijke hoeveelheden energie in ieder octaaf tussen 20 Hz en 20 kHz.

HV 1000

energie-bespaarder voor inductie-motoren

De snelheid van inductie-motoren wordt voornamelijk bepaald door de frequentie van de voedingsspanning en nauwelijks door de

grootte van deze spanning. Dit type motoren trekt een vrijwel constante stroom, die in slechts geringe mate afhankelijk is van de mechanische belasting. Variërende belastingen beïnvloeden de vermogensfactor van de motor, waaruit men kan afleiden dat in een niet of nauwelijks belaste motor veel vermogen verloren gaat onder de vorm van Joules verliezen (warmte!). De HV 1000 meet de belasting van de motor door het fase-verschil tussen stroom en spanning te observeren en aan de hand van deze gegevens een triac aan te sturen zodat de motor net voldoende energie toegevoerd krijgt om de belasting met constant toerental aan te drijven. Het IC is uitgerust met een schakeling die binnen één periode reageert op plotselinge schok-belastingen van de motor.

Bij sommige motoren is het noodzakelijk een klein vliegwiel aan de as te koppelen om onregelmatig toerental af te vlakken.

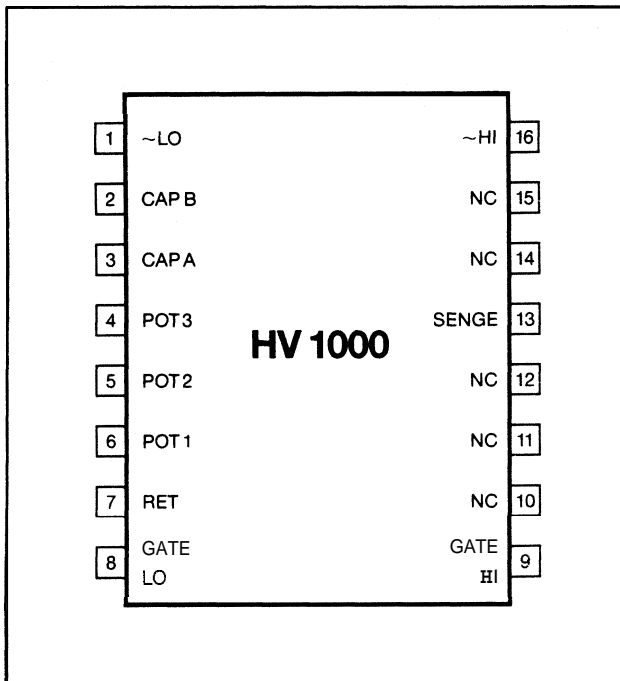
De hoeveelheid bespaarde energie is afhankelijk van de constructie van de motor maar kan oplopen tot 50% in onbelaste toestand. Bij motoren die met zeer wisselende belastingen lopen (boormachines, etc.) wordt een gemiddelde energie-besparing van 10% gemeten.

Hoewel de schakeling in eerste instantie is ontworpen om ingebouwd te worden in het huis van een motor kan men het IC met de externe onderdelen onderbrengen in een eigen behuizing en de motor via een lange leiding op de besparings-schakeling aansluiten.

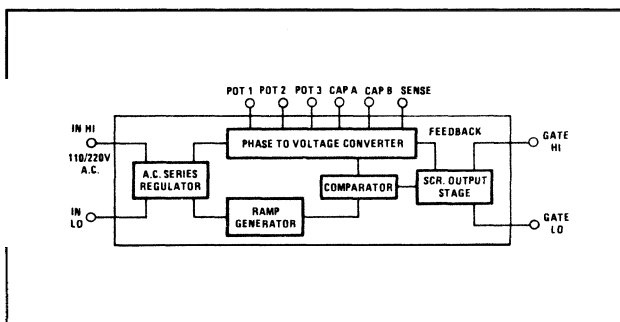
Technische gegevens

- fabrikant: Matra-Harris Semiconductors
- behuizing: DIL-16
- aansluitgegevens: figuur 22/11.2-4
- intern blokschema: figuur 22/11.2-5
- max. ingangsspanning: ± 600 V
- vermogensverbruik: 500 mW
- max. puls-stroom voor de gate: 500 mA

Van dit IC bestaan drie uitvoeringen, die ieder ontworpen zijn voor het besturen van motoren met bepaalde vermogensfactoren.



Figuur 22/11.2-4: HV 1000.



Figuur 22/11.2-5: Intern blokschema.

De vermogens-factor wordt gedefinieerd door:

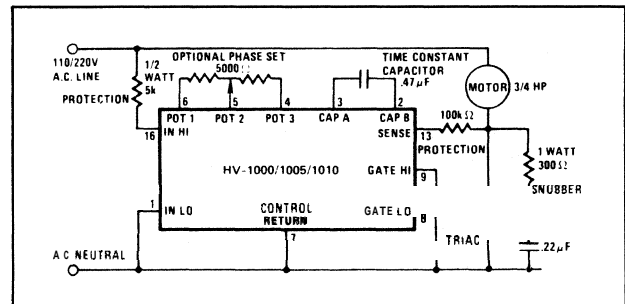
$$P_f = \frac{\text{aantal Watt}}{\text{aantal VA}}$$

van de motor bij volle belasting en kan experimenteel bepaald worden.

- HV 1000: $P_f \approx 0,85$
- HV 1005: $P_f \approx 0,78$
- HV 1010: $P_f \approx 0,68$

Voorbeeld-schakeling

Figuur 22111.2-6 geeft de standaard-schake-



Figuur 22/11.2-6: Standaard-schakeling.

ling rond de HV 1000 IC's. Met de externe spanningsdeler van 5 kΩ kan men de vermogensfactor van de schakeling instellen tussen 0,5 en 0,9 en het geheel optimaal afregelen op de vermogens-factor van de toegepaste inductie-motor.

CA 3165 E

transistor-ontsteking schakelaar

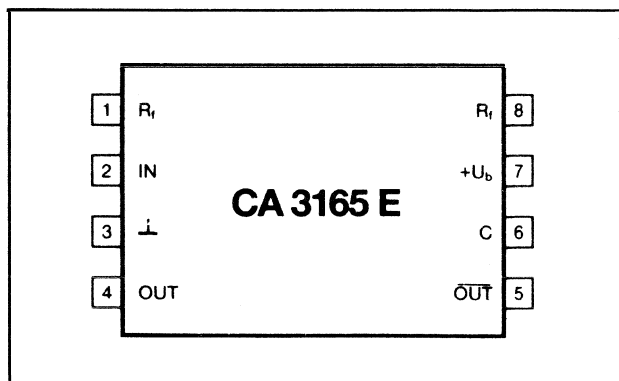
De CA3165 E bevat alle nodige schakelingen om een transistor-ontsteking te laten triggeren op het beïnvloeden van de kwaliteitsfactor van een LC-kring door een op de as van de verdeler bevestigd tandwiel met één tand per cylinder.

De schakeling bevat een oscillator, waarvan de frequentiebepalende LC-componenten in het huis van de verdeler zijn ondergebracht. Telkens als een tand van het tandwiel in de buurt van de spoel komt zal de kwaliteitsfactor van de oscillator variëren en de uitgangsamplitude afnemen. Deze wisselspanningsstijging wordt door het IC gedetecteerd en omgezet in een stuurpuls voor het aansturen van de basis van de vermogenstransistor in het primaire circuit van de ontsteek-spoel.

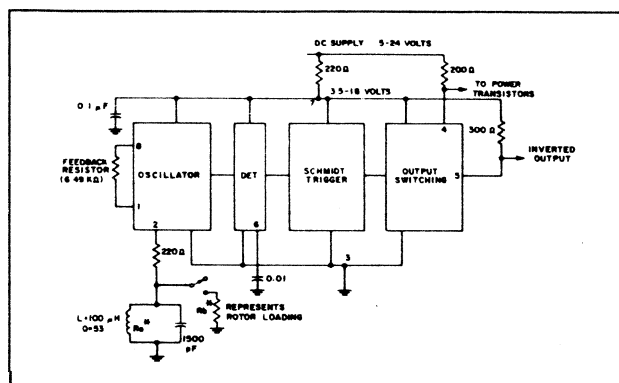
Technische gegevens

- fabrikant: RCA
- behuizing: DIL-8
- aansluitgegevens: figuur 22111.2-7
- intern blokschema: figuur 22/11.2-8
- max. voedingsspanning: +24 V
- max. uitgangsstroom: 120 mA
- oscillator-spanning op pen 2:
 - 4,4 V_{eff} in rust

11.2 Type-beschrijving

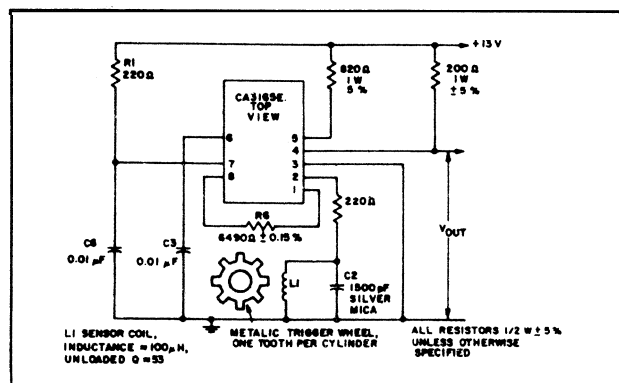


Figuur W11.2-7: CA 3165 E.



Figuur W11.2-8: Intern blokschema.

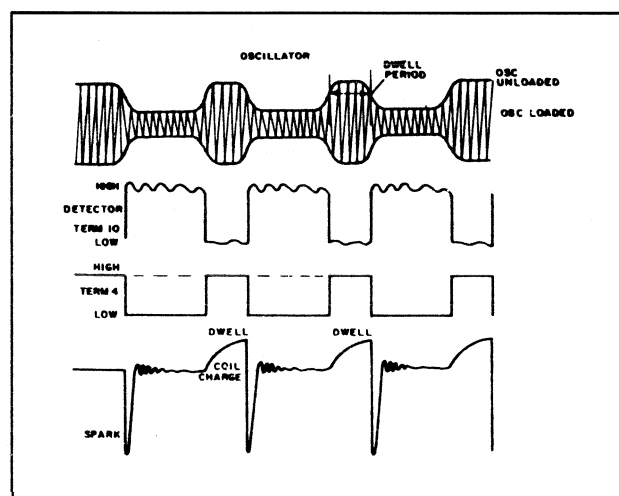
- 0,6 V_{eff} bij triggering
- oscillator-frequentie: 400 kHz



Figuur 22/11.2-9: Standaard-schakeling.

Voorbeeld-schakeling

Figuur 22/11.2-9 geeft het standaard-schema rond de CA 3165 E. De werking vande schakeling volgt uit de grafieken van figuur 22/11.2-10. De waarde van de terug-



Figuur W11.2-10: Signaal-vormen.

koppelweerstand R6 is afhankelijk van de geometrie van het trigger-wiel op de as van de verdeler en de plaats van de spoel ten opzichte van de tanden van dit wiel.

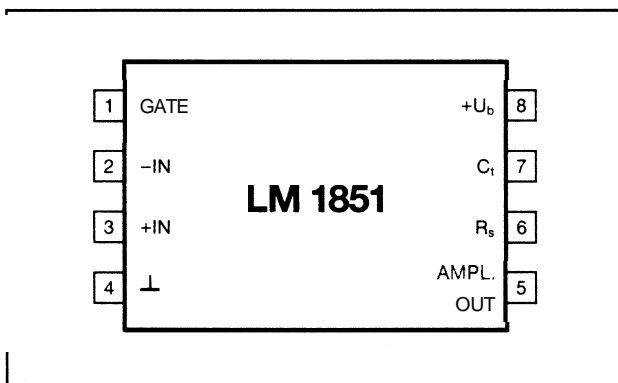
LM 1851 elektronische aardlekschakelaars

De LM 1851 kan lekstromen naar aarde detecteren die zowel uit de fase als uit de nul van het 220 V wisselstroomnet afkomstig kunnen zijn. Het optreden van aardlekken kan worden gedetecteerd door rond de toevoerleidingen van het net ringkernen aan te brengen, voorzien van een secundaire spoel. De wisselstromen die door de fase en de nul vloeien wekken twee elektromagnetische velden op en als er geen lekstroom aanwezig is zullen beide velden precies even groot zijn. De twee magnetische velden in de ringkern heffen elkaar op, de secundaire spoel levert geen spanning.

Bij de aanwezigheid van een lekstroom naar aarde zal de stroom door de fase niet gelijk zijn aan de stroom door de nul. Het resulterende verschil-veld wekt een inductie-spanning in de spoel op die door het IC wordt versterkt en omgezet in een ontsteekstroom voor de gate van triac, die een vermogensrelais in de netaanvoer inschakelt. De verbinding tussen net en belasting wordt onderbroken.

11.2 Type-beschrijving

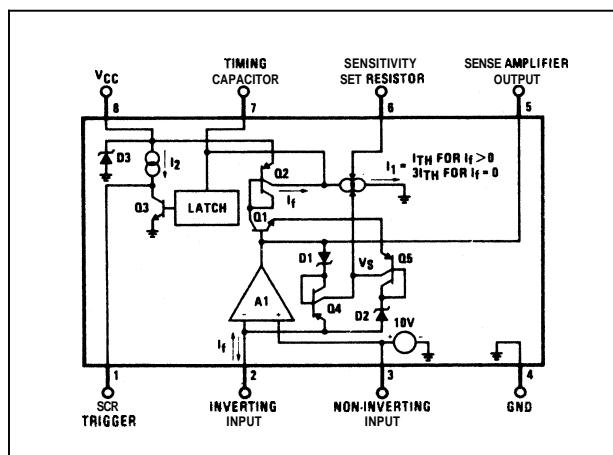
Het IC bevat interne componenten die de schakeling niet laten reageren op korte stroom-verschillen die kunnen optreden als gevolg van stoorspanningen op het net. Afhankelijk van de karakteristieken van de detectie-spoelen kan men de schakeling instellen op een gevoeligheid tot maximaal 5 mA.



Figuur 2W11.2-11: LM 1851.

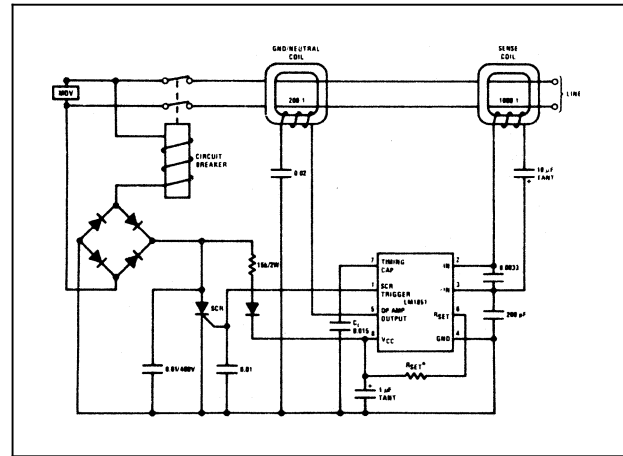
Technische gegevens

- fabrikant: National Semicondutor
- behuizing: DIL-8
- aansluitgegevens: figuur 22/11.2-11
- intern blokschema: figuur 22/11.2-12



Figuur 2W11.2-12: Intern blokschema.

- max. voedingsspanning: +30 V
- max. voedingsstroom: 19 mA
- gate-stroom: 2,5 mA
- uitgangs-weerstand: 100 Ω



Figuur 22/11.2-13: Standaard-schema.

- max. gevoeligheid: 3 tot 7 mA_{eff}
- reactie-tijd: 18 ms

Voorbeeld-schakeling

Figuur 22/11.2-13 geeft het standaard-schema van een elektronische aardlekschakelaar met de LM 1851.

De voeding voor het IC wordt rechtstreeks uit het net afgeleid. Een lekstroom tussen fase en aarde wordt gedetecteerd door de 100011 ringkerntrafo. De uitgangsspanning wordt capacitief aangeboden aan de ingangen van de verschilversterker. De twee ingangscapacitoren verminderen de gevoeligheid van de schakeling voor stoorspanningen. De gevoeligheid van de schakeling wordt bepaald door de waarde van de weerstand R_{SET} volgens de formule:

$$R_{SET} = \frac{7V}{I_{eff} \cdot 0,91}$$

waarin I_{eff} de gewenste waarde is van de lekstroom waarop de schakeling reageert. Lekstromen tussen de nul en de aarde worden gedetecteerd met behulp van een tweede ringkern-spoel 200/1, die capacitief is gekoppeld met de uitgang van de versterker. Door deze spoel met de juiste wikkelrichting aan te sluiten op de schakeling zal bij een nul-lekstroom een positieve terugkoppeling over de versterker ontstaan, waardoor deze gaat oscilleren.